

UCTM2, carte de trigger configurable

O. Bourrion

CNRS-IN2P3-LPSC Grenoble

11 juin 2014

- 1 Introduction
 - Besoin
 - Spécifications
- 2 Hardware
 - Vue générale
 - Détails
- 3 Firmware
 - Vue générale
 - Détails
- 4 Software
 - Calculatrice
 - Interface graphique
- 5 Exemples d'utilisations

- 1 Introduction
 - Besoin
 - Spécifications
- 2 Hardware
 - Vue générale
 - Détails
- 3 Firmware
 - Vue générale
 - Détails
- 4 Software
 - Calculatrice
 - Interface graphique
- 5 Exemples d'utilisations

Contexte

Permettre le montage rapide d'une instrumentation pour une expérience ou pour des TP, par des utilisateurs non-experts.

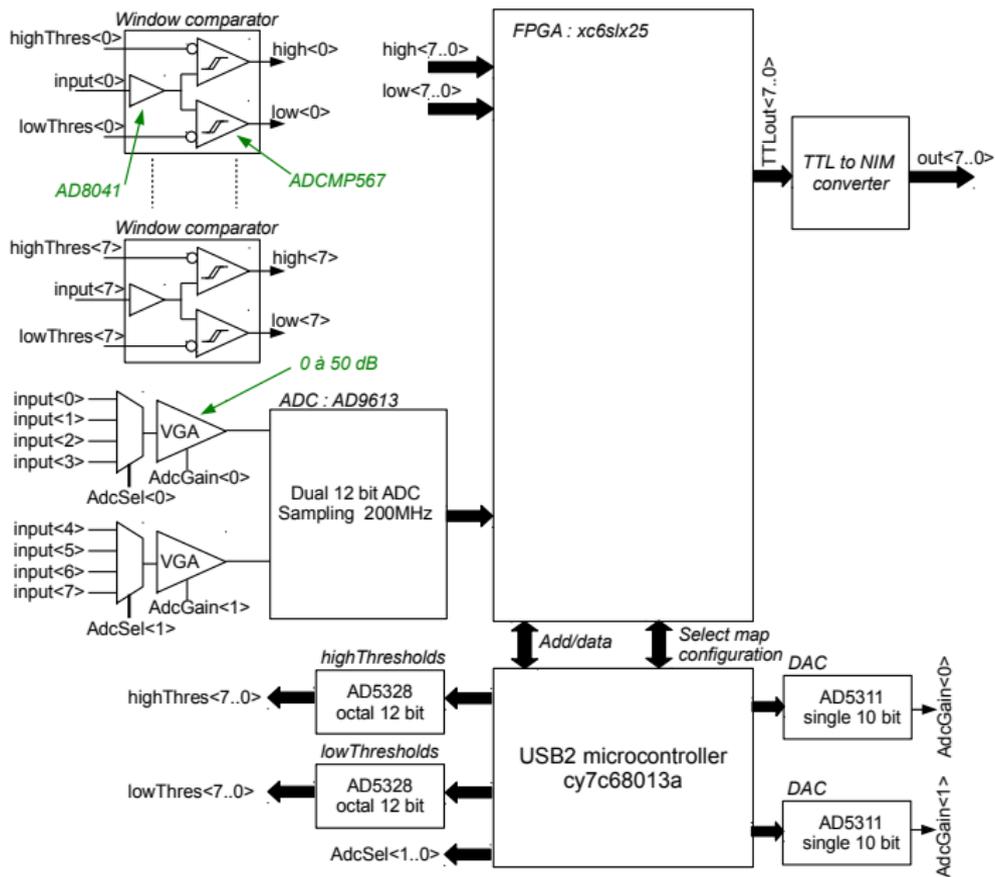
Fonctions classiques requises :

- Discriminateurs (à seuil simple ou par fenêtre)
- Portes logiques (OR, AND, ...)
- Mises en forme (retard, largeur)
- Echelles de comptage
- Convertisseurs temps numérique (TDC)
- Analyseur multicanal (intégration ou codage d'amplitude)
- Oscilloscope

- Pour les TP, donc le coût (< 2000 €)
- 8 entrées analogiques / 8 sorties NIM
- **Entrée équation de déclenchement simple** : 1 ligne de texte
- Compteur 32 bit sur chaque entrée et chaque sortie
- Dynamique d'entrée analog. pour trigger ($-3\text{ V} \rightarrow +3\text{ V}$)
- 2 voies d'ADC 12 bit avec dynamique d'entrée : $-0,5\text{ V} \rightarrow +0,5\text{ V}$
- Gain variable sur l'entrée ADC
- Fréquence de fonctionnement à 200 MHz, fixe :
 - L'échantillonnage de l'ADC
 - La résolution TDC de 5 ns
 - Le temps de traversée et de génération du trigger
 - La résolution de réglage des retards et largeurs
- Retard réglable de 0 à 65535, largeur de 1 à 65535 (max $327,68\ \mu\text{s}$)
- Enregistrement ADC jusqu'à 8192 points ($81,92\ \mu\text{s}$ à 200 MHz)
- Compteur temps mort/temps actif
- Possibilité de régler la durée de DAQ par hardware sur temps actif

- 1 Introduction
 - Besoin
 - Spécifications
- 2 Hardware
 - Vue générale
 - Détails
- 3 Firmware
 - Vue générale
 - Détails
- 4 Software
 - Calculatrice
 - Interface graphique
- 5 Exemples d'utilisations

Hardware : vue générale

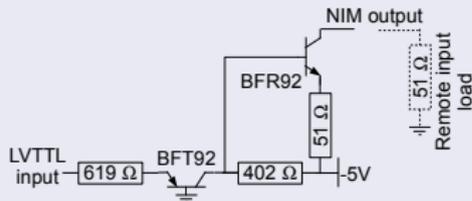


Entrée

- 2 comparateurs rapides pour faire un comparateur à fenêtre
- Discrimination échantillonnée induit un jitter de 5 ns
- Tension de seuil construite par amplification/décalage :
 - DAC 12 bit $0 \rightarrow 3.3$ V, seuil -3.3 V $\rightarrow 3.3$ V
 - Résolution sur le réglage de seuil 1.6 mV
 - Erreur d'offset DAC précompensée (réglage stocké en EEPROM)
- Multiplexeur vers ADC pour sélectionner 1 entrée parmi 4
- Ampli à gain variable de 0 dB à 50 dB \rightarrow couplage AC de l'entrée
- Latence totale < 30 ns

Sortie

- N'utilise que des transistors UHF et des résistances
- latence < 3 ns



FPGA

- Pas de contraintes particulières en dehors des blocs mémoires et d'une fréquence de fonctionnement de 200 MHz
- Détails dans partie firmware, mais en résumé, les besoins en BRAM :

Fonction	blocRam 18k count
ADC1 oscilloscope	13
ADC2 oscilloscope	13
ADC1 multicanal	1
ADC2 multicanal	1
duplication	1
Equation	1
8 FIFO TDC	$8 \times 2 = 16$
Total	46

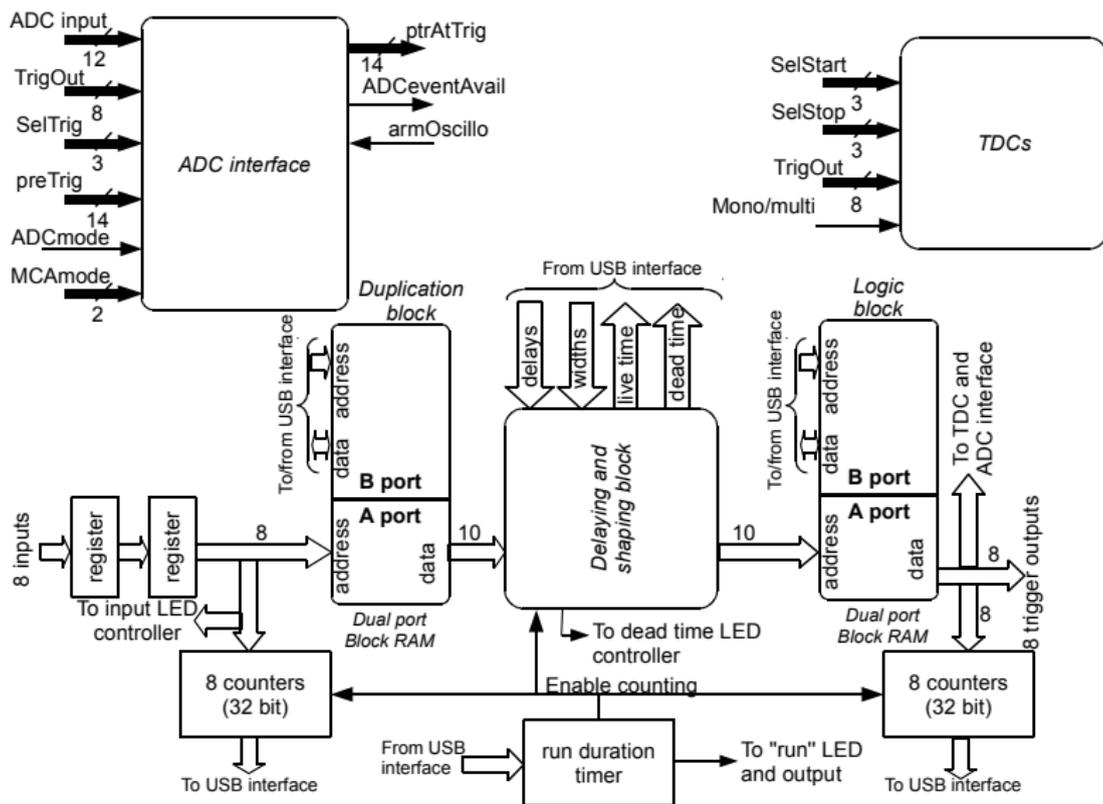
⇒ Au moment du design choix compatible xc6slx25-csg324-2

Rôle du microcontrôleur USB

- Réglage des 16 seuils par écriture directe dans les 2 octal DAC 12 bits
- Réglage du gain pour chaque voie ADC par écriture DAC 10 bit
- choix du multiplexage ADC
- FPGA reconfiguré à chaque mise sous tension via USB, pas de mémoire sur la carte !
- Transfert dans le FPGA des tables de vérités, mises en temps, modes, ...
- Readout

- 1 Introduction
 - Besoin
 - Spécifications
- 2 Hardware
 - Vue générale
 - Détails
- 3 Firmware
 - Vue générale
 - Détails
- 4 Software
 - Calculatrice
 - Interface graphique
- 5 Exemples d'utilisations

Firmware : vue générale



Trigger ("Logic block")

- Utilise le principe de la table de vérité
- ⇒ **Latence fixe** quelle que soit l'équation
- Sorties calculées pour chaque combinaison d'entrée (ou adresse)
- ⇒ Travail logiciel pour faire une "calculatrice"

input vector	address	output vector
0 0	0	0
0 1	1	1
1 0	2	1
1 1	3	1

Duplication

- Sur le même principe, pour chaque entrée active on définit les sorties actives
- ⇒ Permet de distribuer un signal numérique pour lui appliquer plusieurs mises en forme et l'utiliser dans différentes équations

Delais et mise en forme

- Chacune des 10 sorties du bloc de duplication peut être retardée et élargie/raccourcie
- ⇒ Pour chaque voie 1 FSM est utilisée. Tant qu'au moins une est occupée, on se considère en temps mort

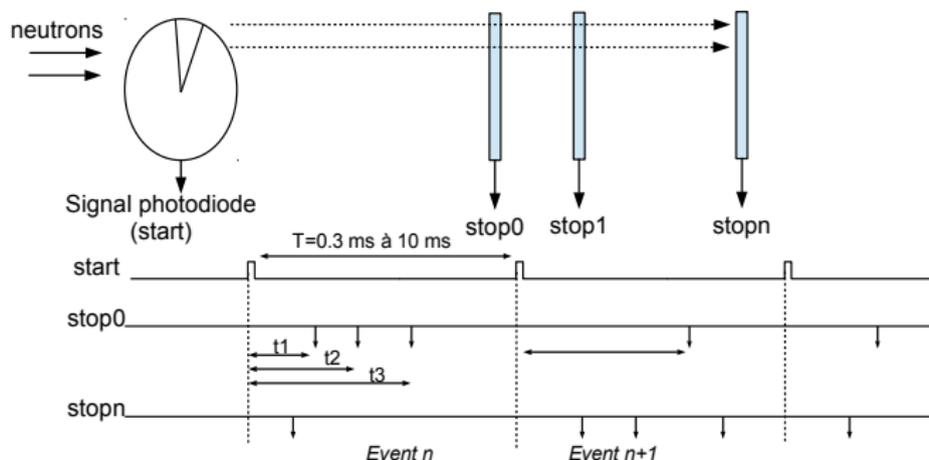
ADC interface

- Chaque voie ADC peut être **simultanément** utilisée par :
- La fonction oscilloscope :
 - Jusqu'à 8192 points enregistrés
 - pretrigger programmable de 0 à 8191
 - trigger issu de l'une des 8 équations logiques
- La fonction MCA
 - Possibilité de faire du codage d'amplitude (pos, neg, max-min) ou de l'intégration numérique
 - porte d'activation/intégration issue de l'une des 8 équations logiques
- L'équation logique peut être différente entre oscillo et MCA

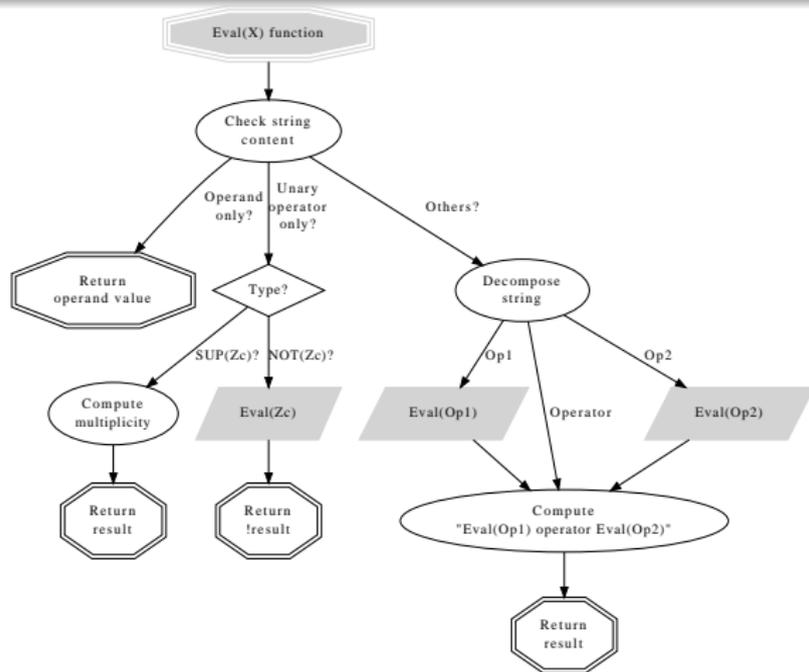
Convertisseurs temps numérique ("TDC")

- Objectif avoir une résolution "raisonnable" (5 ns)
- 8 TDC de 24 bit sont implementés
- Permettent la mesure de temps entre 2 sorties de trigger :
 - en mode mono coup : durée entre start et premier stop
 - en mode multicoup : toutes les durées entre start et stop successifs

Ex : mesure du spectre en énergie d'une source neutron ultra froids



- 1 Introduction
 - Besoin
 - Spécifications
- 2 Hardware
 - Vue générale
 - Détails
- 3 Firmware
 - Vue générale
 - Détails
- 4 Software
 - Calculatrice
 - Interface graphique
- 5 Exemples d'utilisations



- Basé sur algorithme standard de la calculatrice 4 opérations !
- Appels récursifs
- Exemples : `[not(i2 xor i3) and i5]` `[sup(i0+i1+i5 ;2)]`

Software : déclenchement et mise en forme

untitled.txt - Controle trigger - mode

Fichier Fenetre Mode Aide

Controle de l'acquisition

Start et efface

Mode pretemps 1000 ms

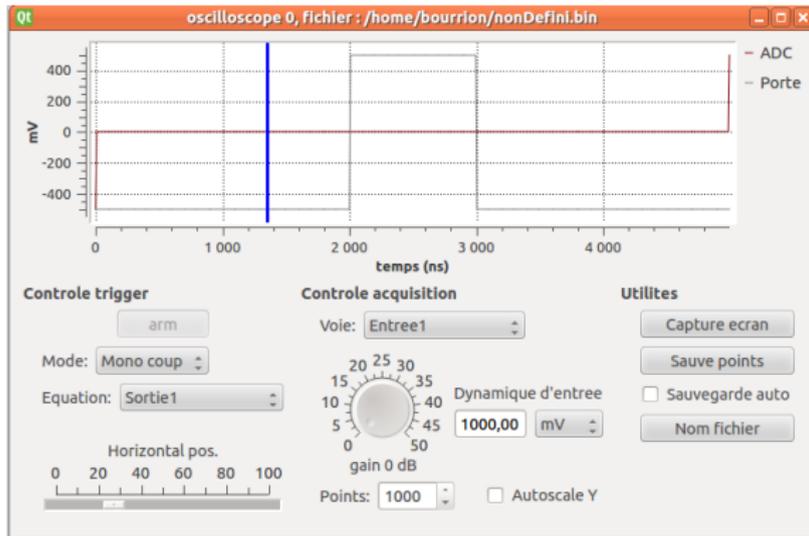
Controle des compteurs

Reset compteurs

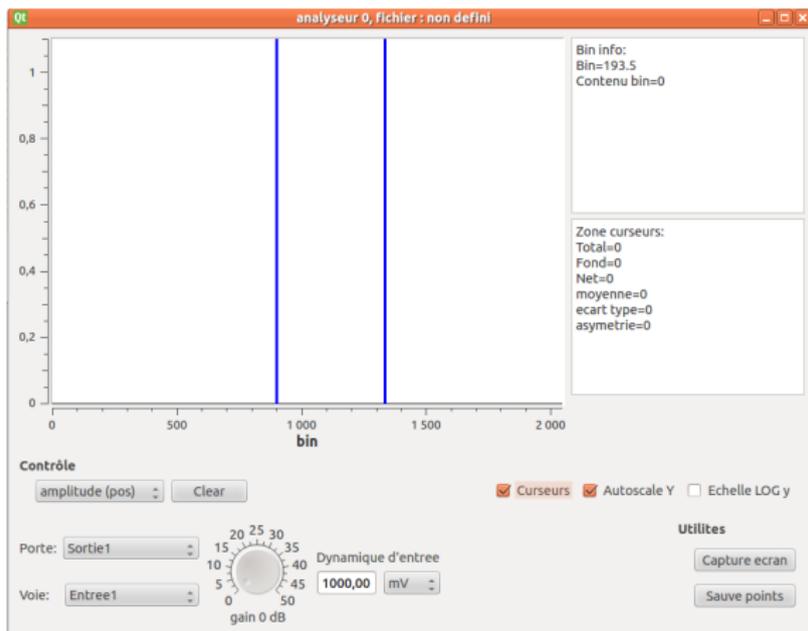
taux de comptage

compteurs d'entrée	label entrée	polarite signal	mode fenetre	seuil L (V)	seuil H (V)	entree	voie à copier	retard (ns)	largeur (ns)	temps mort	operande	nom de compteur	Equation logique	compteurs de sortie	label sortie
	Entree1	neg	non	-0,400	3,300	1	1	5	10	0,00	i0	S1	i0		Sortie1
	Entree2	neg	non	-0,400	3,300	2	1	5	10	0,00	i1	S2	i0 and i1		Sortie2
	Entree3	neg	non	-0,400	3,300	3	2	5	10	0,00	i2	S3	not(i2 xor i3)		Sortie3
	Entree4	neg	non	-0,400	3,300	4	3	5	10	0,00	i3	S4	sup(i0+i2+i7;2)		Sortie4
	Entree5	neg	non	-0,400	3,300	5	4	5	10	0,00	i4	S5	((i0 and i1) or i4)		Sortie5
	Entree6	neg	non	-0,400	3,300	6	5	5	10	0,00	i5	S6	i0 nand i6		Sortie6
	Entree7	neg	non	-0,400	3,300	7	6	5	10	0,00	i6	S7	i0 nor i6		Sortie7
	Entree8	neg	non	-0,400	3,300	8	7	5	10	0,00	i7	S8	i0 xnor i5		Sortie8
							8	5	10	0,00	i8				
							8	5	10	0,00	i9				

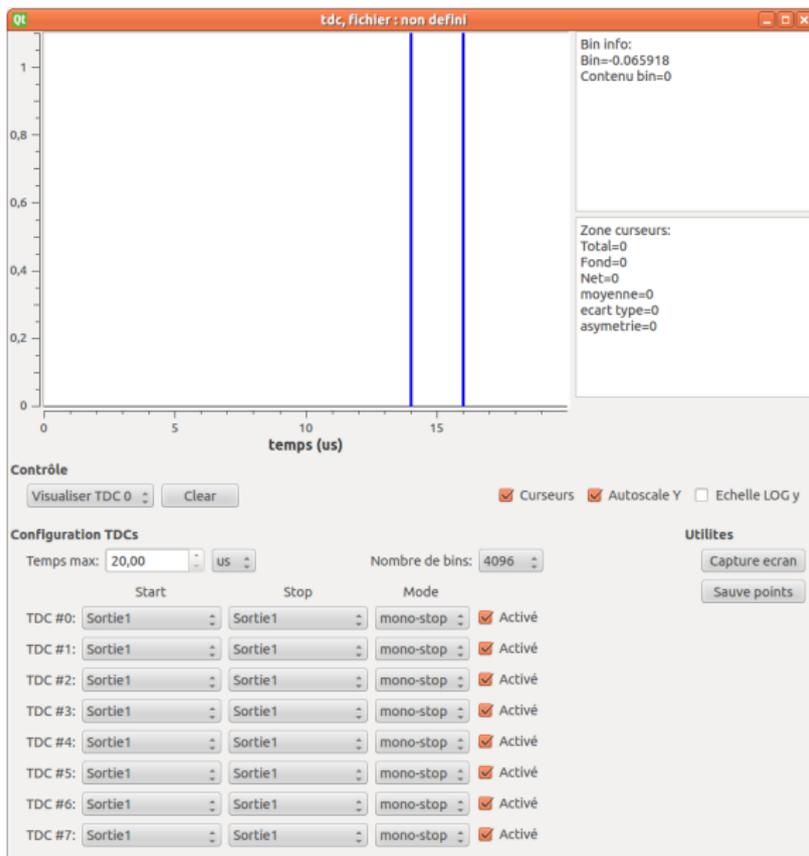
- Soft en C++ avec Qt4 et Qwt
- Les 4 parties apparaissent (échelles, discri, mise en forme, équations logiques)
- Voir les exemples d'équations logiques
- Les entrées et sorties peuvent être labellisées



- Réglages gain, prétrig, longueur fenêtre
- Choix voie numérisée et trigger
- Porte (ou trigger) sert à avoir une visu pour réglage MCA

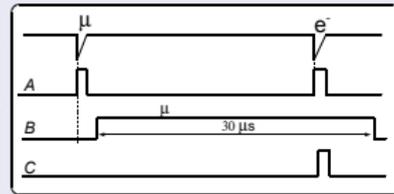
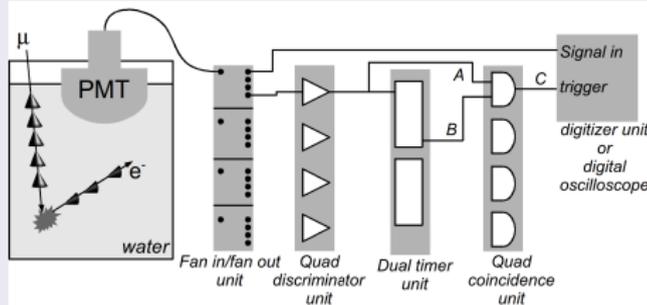


- Réglages gain, type d'histogramme (amplitude/intégration)
- Choix voie numérisée et porte
- Outil d'analyse sommaire d'histogramme



- 1 Introduction
 - Besoin
 - Spécifications
- 2 Hardware
 - Vue générale
 - Détails
- 3 Firmware
 - Vue générale
 - Détails
- 4 Software
 - Calculatrice
 - Interface graphique
- 5 Exemples d'utilisations

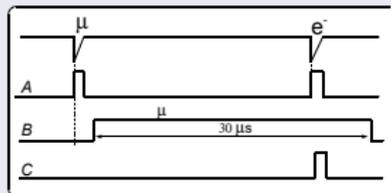
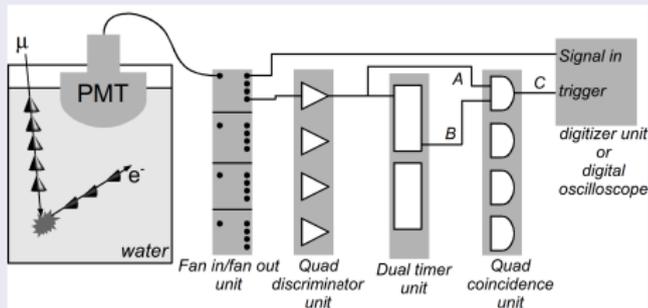
Mesure du temps de vie du muon



Il faut détecter l'électron créé peu après le passage du muon.
En électronique NIM classique il faudrait :

- Un Fan-in/Fan-out
- Un discriminateur
- Un module de mise en forme
- un module de coincidence
- Une échelle de comptage
- Un oscilloscope (ou un TDC)

Mesure du temps de vie du muon



MuonLifeTime.trigger - Trigger control - mode Full

File Help Mode

input counters	Input label	thres (V)	channel	channel to copy	delay (ns)	width (ns)	operand	counter name	Logic equation	output counters	output label
2 0 5 1 4 0	tank	-0.025	0	0	100	30000	i1	S0	i0	1803339	Channel 0
		-0.400	1	2	0	10	i2	S1	i0 and i1	137443	Trigger
		-0.400	2	3	0	10	i3	S2			
		-0.400	3	4	0	10	i4	S3			
		-0.400	4	5	0	10	i5	C0			
		-0.400	5	6	0	10	i6	C1			
		-0.400	6	7	0	10	i7	C2			
		-0.400	7	7	0	10	i8	C3			
		-0.400	7	7	0	10	i9				

Acquisition control

Start

Timer mode selection

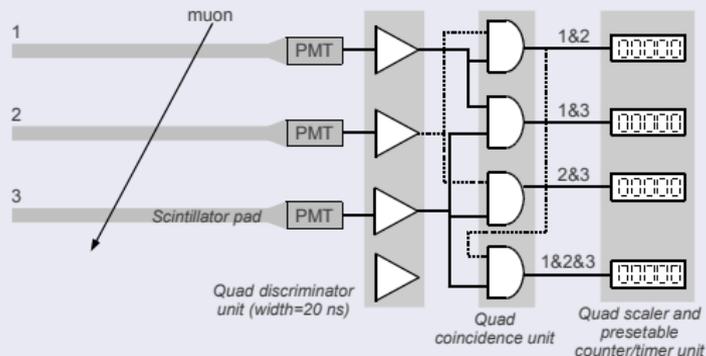
1000 ms

Counters control

Counters_Reset

Periodic counter reset (1s)

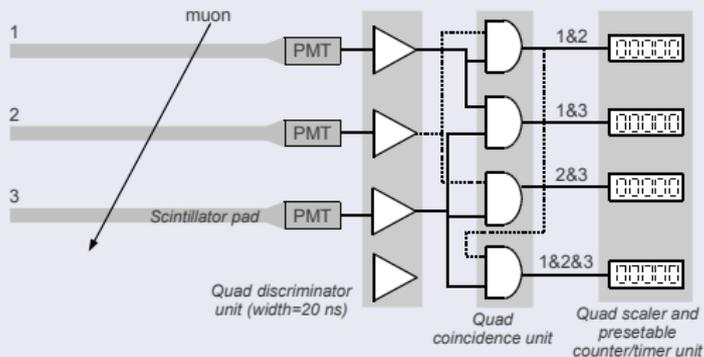
Estimation du flux de muon cosmiques



4 mesures pour déterminer 3 efficacités et 1 flux.
En électronique NIM classique il faudrait :

- Un discriminateur 4 voies
- Un module de coincidence 4 voies
- Une échelle de comptage 4 voies

Estimation du flux de muon cosmiques



MuonFlux.trigger - Trigger control -mode Full

File Help Mode

Input counters	Input label	thres (V)	channel	channel to copy	delay (ns)	width (ns)	operand	counter name	Logic equation	output counters	output label
4456	PMT1	-0.030	0	1	0	50	i0	S0	i0 and i1	323	N12
4961	PMT1	-0.020	1	2	0	50	i2	S1	i0 and i2	51	N13
1371	PMT3	-0.020	2	2	0	10	i3	S2	i1 and i2	277	N23
0		-0.400	3	4	0	10	i4	S3	i0 and i1 and i2	158	N123
0		-0.400	4	5	0	10	i5	C0		0	
0		-0.400	5	6	0	10	i6	C1		0	
0		-0.400	6	7	0	10	i7	C2		0	
0		-0.400	7	7	0	10	i8	C3		0	
				7	0	10	i9				

Acquisition control

Start

Timer mode selection

1000 ms

Counters control

Counters Reset

Periodic counter reset (1s)

