

Optimisation de Capteurs CMOS pour un Détecteur de Vertex à l'ILC

Marc Winter (IPHC/Strasbourg)

laboratoires IN2P3 du projet : LPSC/Grenoble, IPHC/Strasbourg

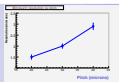
autres instituts collaborant pour l'ILC : DAPNIA/Saclay, DESY, Uni. Hamburg

contributions hors ILC : IPN/Lyon, Uni. Frankfurt, GSI-Darmstadt, coll. STAR (LBNL, BNL), industrie ...

▷ complément d'information : http://www.wires.in2p3.fr/ires/web2/rubrique.php3?id_rubrique=63

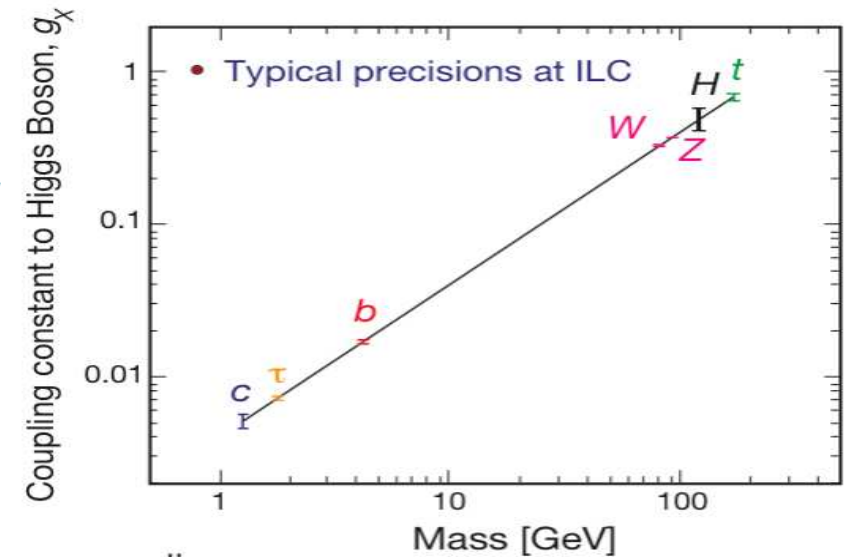
PLAN

- Rappel : cahier des charges du détecteur de vertex
- Réalisations des 12 derniers mois
- Projets → fin 2008
- Projets pour 2009 → moyens demandés
- Résumé



TÂCHES du détecteur de vertex :

- ◇ identifier la saveur de chaque jet, en particulier des **C** et des **T**, avec une excellente efficacité \otimes pureté (**C** : 60 % \otimes 60 %) dans un environnement multi-jets
- ◇ reconstruire la charge électrique de la majorité des jets
- ◇ contenir la création de γ et les effets de diff. mult. (p_t artif.)



CAHIER DES CHARGES du détecteur de vertex :

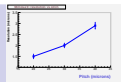
- ◇ excellente résolution sur le paramètre d'impact
- ◇ distinction des impacts de particules voisines ds les jets
- ◇ reconstruction efficace des trajectoires de faible impulsion
- ◇ adaptation au bruit de fond des faisceaux (beamstrahlung)

$$\Rightarrow \sigma_{ip} = a \oplus b/p \cdot \sin^{3/2} \theta$$

a petit \mapsto granularité (pixels) et petit R_{in}

b petit $\mapsto R_{in}$ ($b \sim R_{in}$) et budget de matière réduit ($b \sim (X/X_0)^{1/2}$) $\mapsto P_{diss}$ faible

Accelerator	a (μm)	b ($\mu m \cdot GeV$)
LEP	25	70
SLD	8	33
LHC	12	70
RHIC-II	13	19
ILC	< 5	< 10



■ Il est impératif de disposer de capteurs **GRANULAIRES** et **MINCES**

⇒ les pixels hybrides (LHC) sont exclus

■ Il est impératif de s'approcher très près du point d'interaction (< 2 cm)

⇒ les capteurs doivent s'accommoder du b.d.f. des faisceaux :

taux d'occupation et doses d'irradiation (les CCD de SLD sont inadaptés)

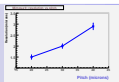
■ Technologies en cours de développement :

- 3 technologies développées depuis plusieurs années :

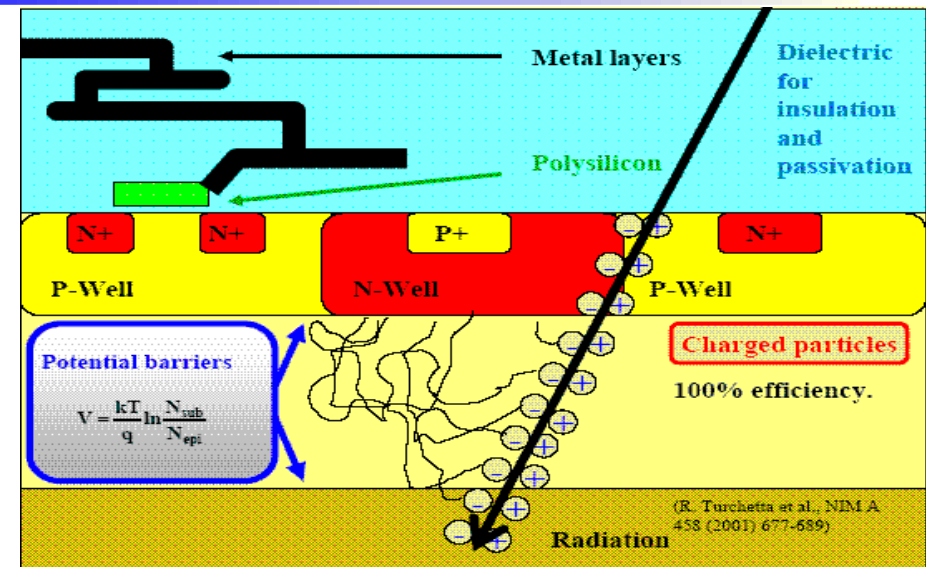
CCD (RU, Japon), DEPFET (Allemagne), capteurs CMOS (France, Italie, USA)

- 2 technologies émergentes : intégration verticale (USA, France, Italie) et Sol (USA)

■ Il faut trouver l'optimum entre **Granularité**, **Minceur**, **Vitesse**, **Tolérance aux rayts**
(et puissance dissipée)



- Si (type P) de faible résistivité, pavé de caissons N faisant office de "collecteurs de charges"
 - signal créé dans la couche épitaxiée (type P-)
 - $Q \sim 80 \text{ e-h} / \mu\text{m} \mapsto \text{signal} \lesssim 1000 \text{ e}^-$
 - charges collectées par jonction N-well/P-epi
 - les charges diffusent thermiquement vers les jonctions, aidées par la réflexion aux interfaces avec les caissons P+ et le substrat (dopage élevé)

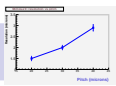


■ Quelques spécificités des capteurs CMOS :

- ◇ Granularité poussée et diffusion thermique \Rightarrow excellente résolution spatiale
 - ◇ Volume sensible (\sim couche épitaxiée) de faible épaisseur ($\sim 10\text{--}15 \mu\text{m}$) \Rightarrow amincissement à $\sim 30\text{--}40 \mu\text{m}$ permis
 - ◇ Relativement rapides et tolérants aux rayonnements ionisants
- \Rightarrow Compromis attrayant entre granularité, budget de matière, rad. tolérance, vitesse et consommation

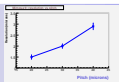
■ MAIS : ✗ Volume sensible mince et diffusion thermique \Rightarrow amplitude du signal faible (mV !)

- ✗ Volume sensible non déplété \Rightarrow tolérance aux rayonnements et vitesse "limitées"
- ✗ Fabrication commerciale (param. non optimisés) \Rightarrow performances $<$ potentiel de la technologie
- ✗ Caissons N \equiv syst. de coll. des charges \Rightarrow usage des transistors *Pmos* restreint



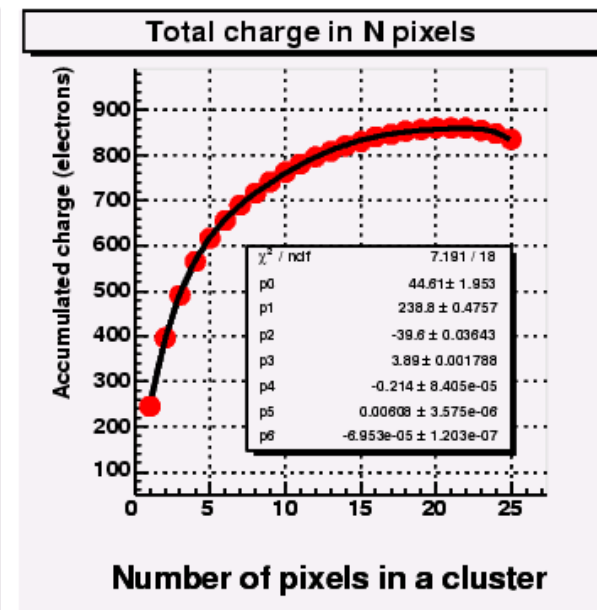
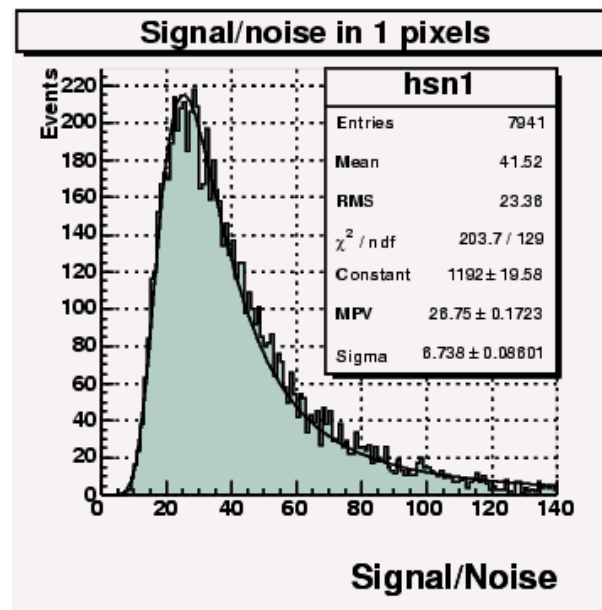
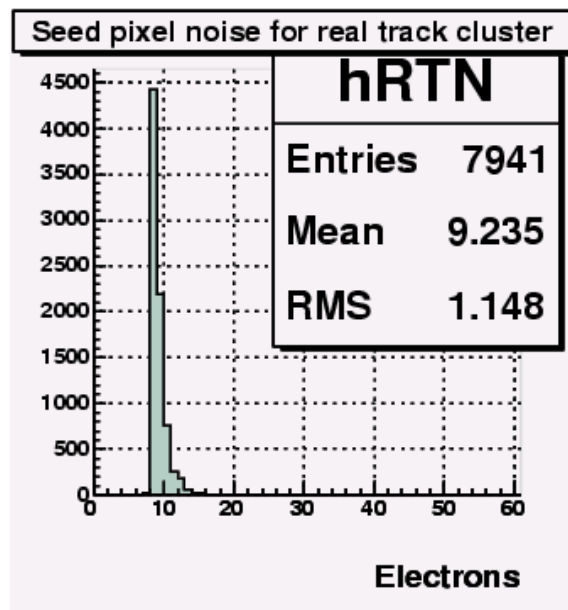
Performances de Détection

des Capteurs à Sorties Analogiques

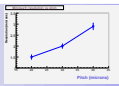


~ 100 chips (M1, M2, M4, **M5**, M8, M9, M11, M14, M15, M16, **M17**, **M18**) testés en faisceau (depuis 2001) au CERN-SPS & DESY, montés sur télescope à μ rubans au Si \rightarrow **performances bien établies (sorties analogiques):**

- Technologie la plus satisfaisante: AMS $0.35 \mu\text{m}$ OPTO \rightarrow couche épitaxiée ~ 11 & $15 \mu\text{m}$
- $N \sim 10 e^- \text{ ENC} \rightarrow S/N \gtrsim 20 - 30$ (MPV) à Température ambiante

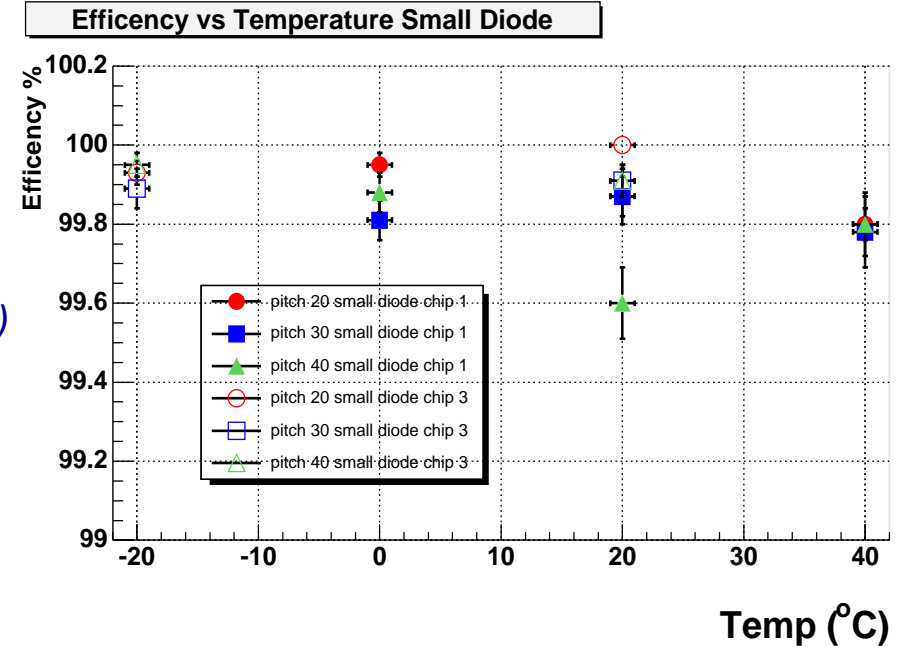


- Tolérance aux rayonnements : $\gtrsim 1 \text{ MRad}$ et $\lesssim 10^{13} n_{eq}/\text{cm}^2$ (OK pour l'ILC)
- Plusieurs capteurs de grande taille: MIMOSA-5 ($\sim 1.7 \times 1.7 \text{ cm}^2$; 1 Mpix); MIMOSA-20 ($1 \times 2 \text{ cm}^2$; 200 kpix); MIMOSA-17 ($0.76 \times 0.76 \text{ cm}^2$; 65 kpix); MIMOSA-18 ($0.55 \times 0.55 \text{ cm}^2$; 256 kpix)



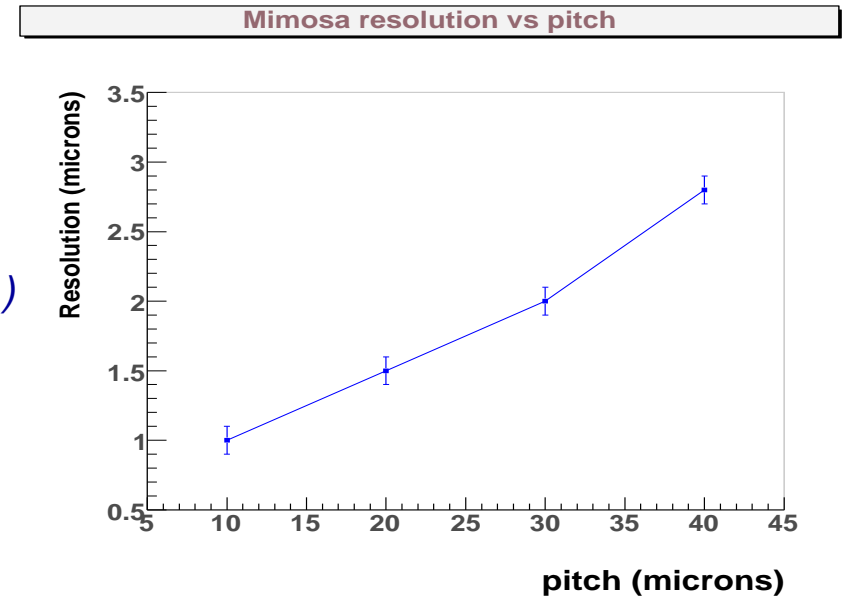
Efficacité de détection :

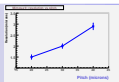
- ⊖ Ex: données MIMOSA-9 (pitch 20, 30 & 40 μm)
- ⊖ $\epsilon_{det} \gtrsim 99.5\text{--}99.9\%$ observé systématiquement à température ambiante (taux de fantômes $\sim 10^{-5}$)
- ⊖ $T_{oper.} \gtrsim 40^\circ\text{C}$



Résolution spatiale versus pitch du pixel :

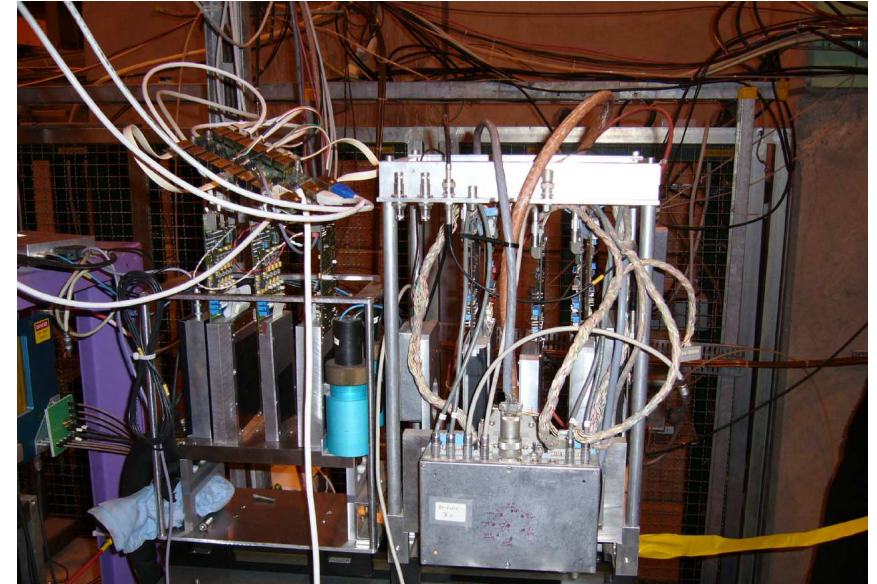
- ⊖ clusters reconstruits avec fonction eta, en exploitant la répartition des charges entre pixels (12-bit ADC)
- ⊖ $\sigma_{sp} \sim 1\ \mu\text{m}$ (pitch 10 μm) $\rightarrow \lesssim 3\ \mu\text{m}$ (pitch 40 μm)
- ⊖ simul. d'un ADC 4-bit $\Rightarrow \sigma_{sp} \lesssim 2\ \mu\text{m}$ (pitch 20 μm)





■ Nouveau Télescope A Pixels de l'IPHC (T.A.P.I.):

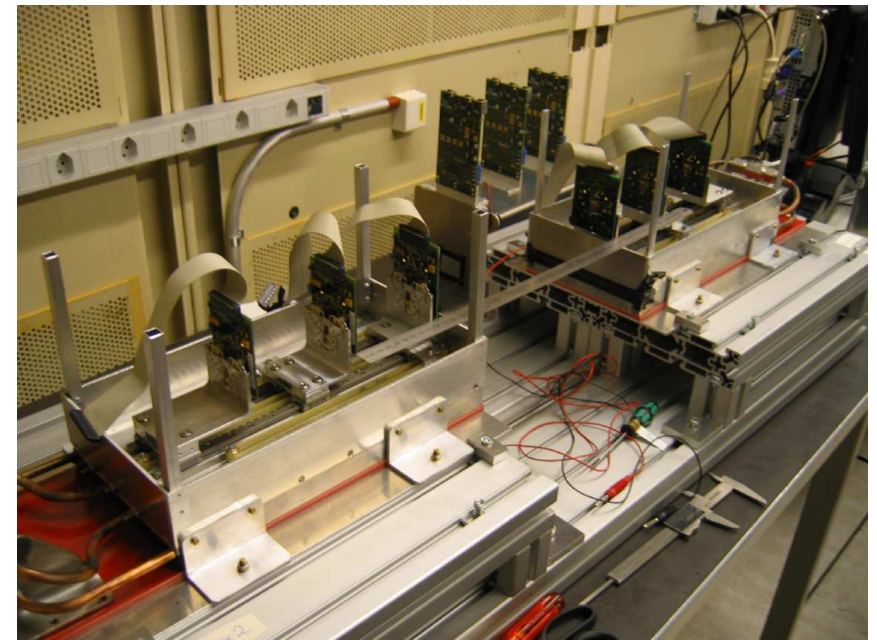
- 3 ou 4 capteurs MIMOSA-17 et/ou -18
- mise en service en Juin '07 à DESY
- campagne de prise de données en Sep. & Nov. '07 au SPS
- fréq. de lecture ~ 10 (M-18) ou 25 frames/s (M-17)
- installé devant le télescope à μ strips usuel $\triangleright \triangleright \triangleright \triangleright \triangleright$

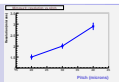


■ STAR(RHIC) : télescope (3 MIMO-14) ds l'appareillage exp. (2007) \rightarrow mesure de b.d.f., pas de pick-up !

■ Télescope de faisceau du projet EUDET (FP6)

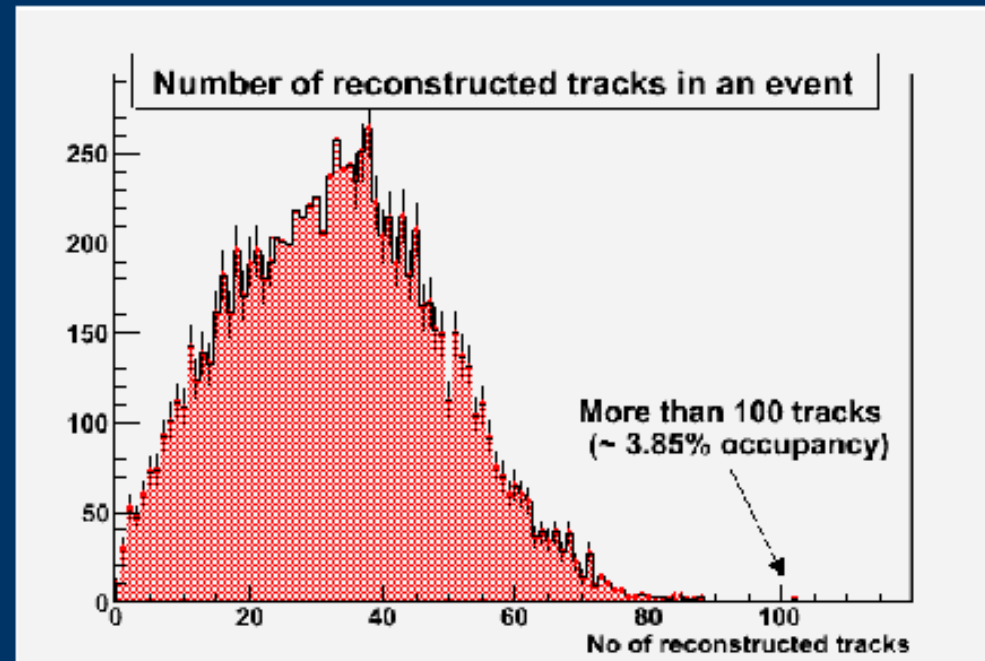
- 2 bras de 3 plans (plus 1 plan de haute résolution)
- $\sigma_{extrapol.} \lesssim 1 \mu m$ avec e^- (3 GeV, DESY)
- 2 étapes :
 - ◇ 2007: capteurs à signaux analogiques
 - \hookrightarrow télescope mis en service \rightarrow déjà exploité (e.g. SILC)
 - ◇ 2008: capteurs à signaux numérisés avec \emptyset intégrée
 - \hookrightarrow temps de lecture $\sim 100 \mu s$



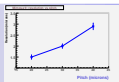


Performances...

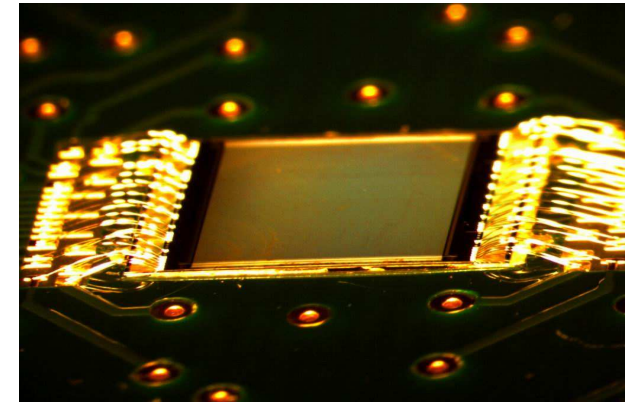
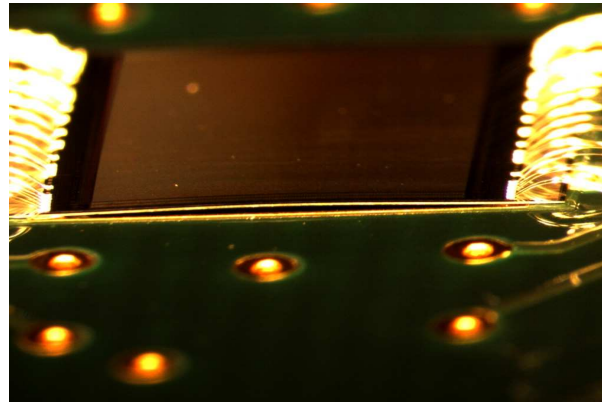
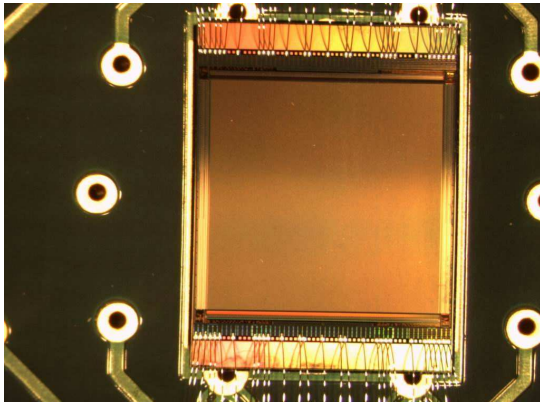
- This impressive plot is showing the pretty mature development stage of the tracking software.



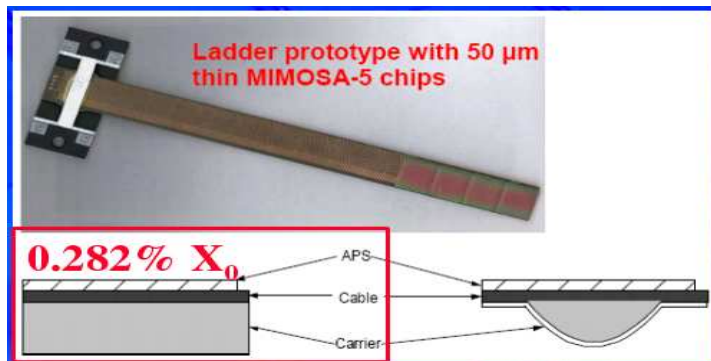
CERN large multiplicity data taken two weeks ago



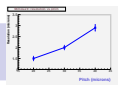
- Amincissement industriel (via coll. STAR au LBL) \rightarrow MIMOSA-18 ($5.5 \times 5.5 \text{ mm}^2$ aminci à $50 \mu\text{m}$)



- Devt d'une échelle équipée de capteurs MIMOSA : échelle STAR ($\lesssim 0.3 \% X_0$) \rightarrow ILC ($< 0.2 \% X_0$)

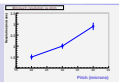


- Techno. de conditionnement : \rightarrow assembler & connecter $\lesssim 5$ MIMOSA-18, amincis à $50 \mu\text{m}$, sur un support en diamant industriel, aminci à $50\text{--}100 \mu\text{m}$ et aluminisé \equiv support méca. & extracteur de chaleur & câble \rightarrow projet démarré en 2007: diamant ($50\text{--}100 \mu\text{m}$) fabriqué \rightarrow assemblage des MIMOSA-18 en cours



Développement de Capteurs Rapides

à Sorties Numérisées



- Développement en parallèle de 3 parties du capteur :

- ⊕ matrice de pixels groupés en colonnes lues en // avec CDS/pixel & sorties discriminées
- ⊕ ADC 4-5 bits destinés à remplacer les discriminateurs à terme
- ⊕ μ circuits de \emptyset et mémoires de sortie

- Approche en deux étapes :

- 1) Dévt de capteurs pour des applications à moyen terme (2009)

↳ moins exigeant que ILC (2 couches int.), mais \sim OK pour 3 couches ext. :

- ◇ EUDET: $1 \times 2 \text{ cm}^2$, $t_{r.o.} \sim 100 \mu\text{s}$, encodage binaire (discr.) du signal ;
- ◇ STAR: $2 \times 2 \text{ cm}^2$, $t_{r.o.} \sim 200 \mu\text{s}$, encodage binaire (discr.) du signal ;

↳ exploitation en conditions expérimentales réelles dès 2009/2011

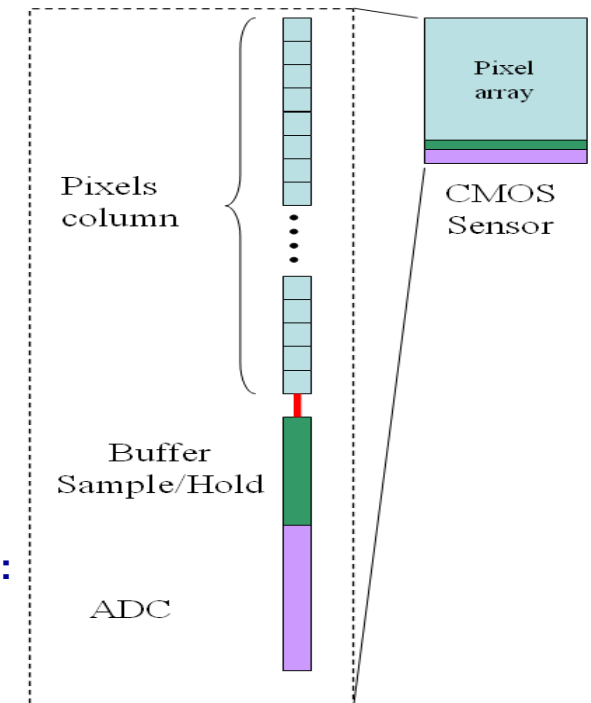
- 2) Dévt de capteurs adaptés à l'ILC (surtout couches int.) en extrapolant des capteurs de EUDET & STAR:

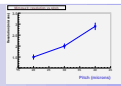
- ◇ augmenter la fréquence lecture de $\sim 50\%$
- ◇ remplacer les discr. par des ADC

- Développer les capteurs dans une technologie CMOS bien adaptée :

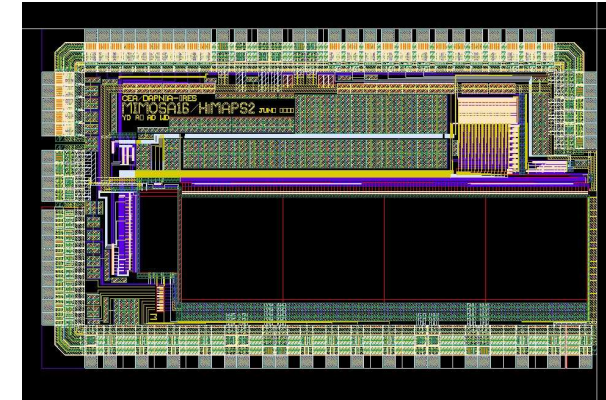
⊕ coût, pérennité, fréq. des runs MP, taille de grille, couche épi, ... \rightarrow AMS-0.35 OPTO

▷▷▷ Il faudra trouver & caractériser la technologie du capteur final (XFAB-0.18 OPTO ??)





- MIMOSA-16 : \diamond fabriqué en 2006
 - \diamond 32 col. de 128 pixels (pitch $25 \mu\text{m}$, CDS intégré)
 - \diamond 24 colonnes terminées par un discriminateur intégré
 - \diamond 4 pixels différents (i.e. 4 sous-matrices)

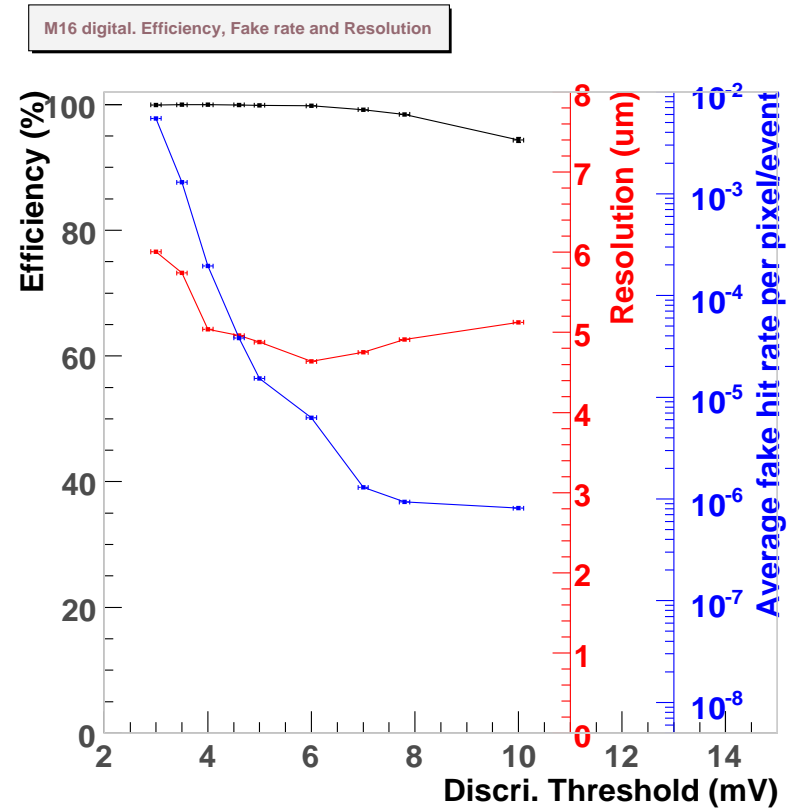


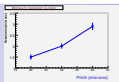
- Tests au CERN-SPS ($\sim 180 \text{ GeV } \pi^-$) en été 2007

\rightarrow résultats de l'une des 4 sous-matrices (S4)

Seuil discri.	eff. de détection	fantômes	résolution
4 mV	$99.96 \pm 0.03 \text{ (stat) } \%$	$\sim 2 \cdot 10^{-4}$	$\sim 4.8\text{--}5.0 \mu\text{m}$
6 mV	$99.88 \pm 0.05 \text{ (stat) } \%$	$< 10^{-5}$	$\sim 4.6 \mu\text{m}$

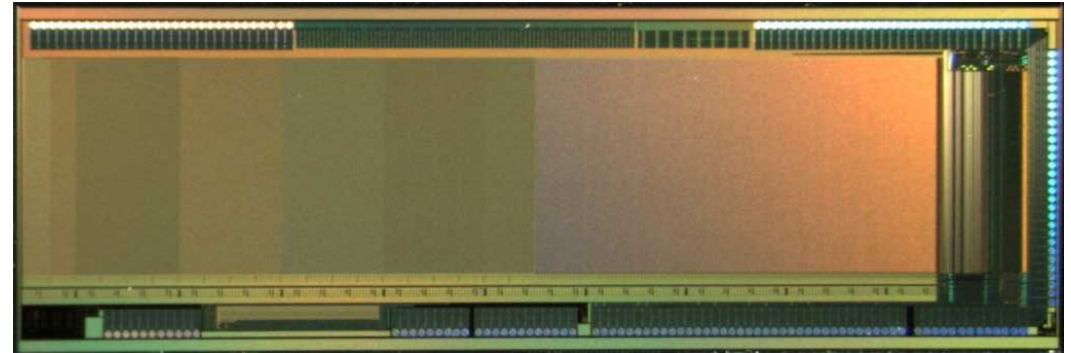
- $\triangleright \triangleright \triangleright$ Architecture du pixel (CDS intégré) et de l'ensemble "colonnes // terminées par un discri. intégré" validée





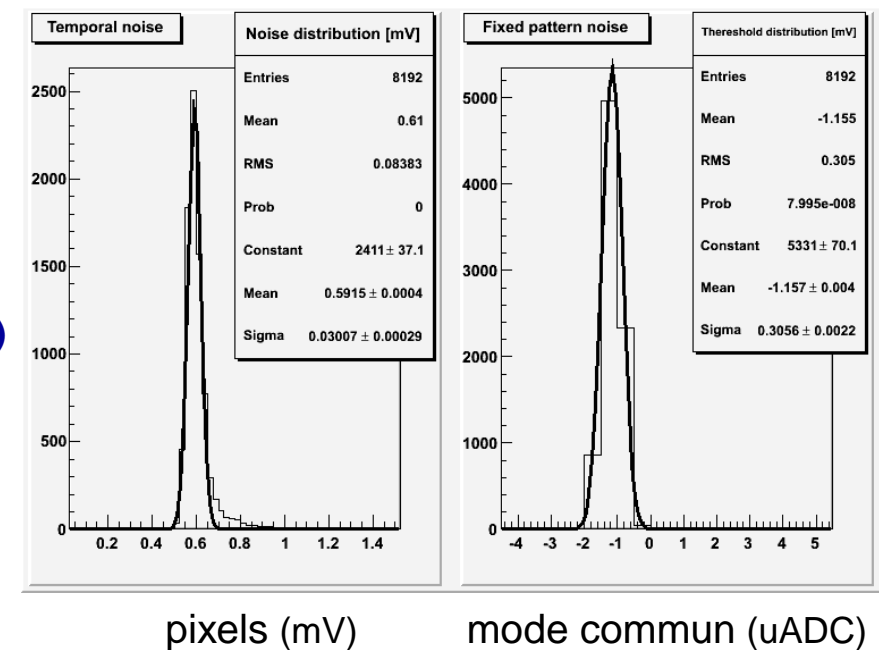
▷▷▷ Extension de MIMOSA-16 → 25 fois plus de pixels, pitch plus petit, pixel optimisé, JTAG, testabilité :

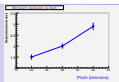
- * MIMOSA-22 fabriqué en automne 2007 (coll. avec IRFU)
- * pitch : $18.4 \mu m$ (résolution attendue $\sim 3.5 \mu m$)
- * 128 colonnes terminées avec un discriminateur
- * 17 variantes de pixels organisées en ss-matrices
- * JTAG + bias DAC → pilotage programmable du capteur
- * surface active numérisée: 128×576 pixels ($\sim 25 \text{ mm}^2$)
- * temps de lecture $\sim 100 \mu s$ (horloge de 100 MHz)



■ Tests en laboratoire (lumière, source ^{55}Fe) :

- * fonctionnement à 100 MHz vérifié sur ~ 6 capteurs et pour $10^\circ \text{C} \leq T \leq 35^\circ \text{C}$
- * bruit total de la chaîne de lecture $\lesssim 0.7 \text{ mV}$ ($\lesssim 13\text{--}14 e^- \text{ ENC} !!!$)
 ↪ performances de MIMOSA-16 améliorées !!
- * tests en faisceau (SPS) en août et octobre (version rad. tol.)



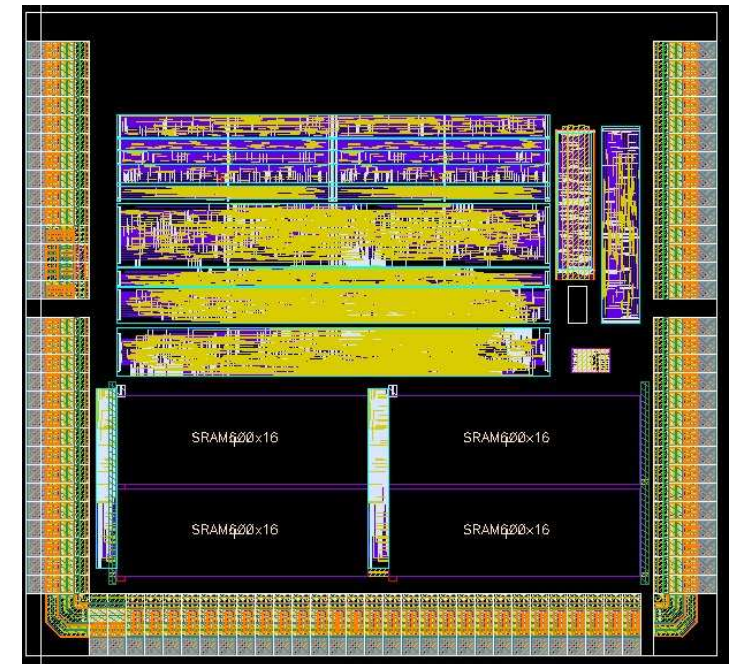


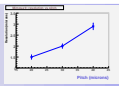
■ Dévt d'ADC de 4 – 5 bits (flash, flash pipe-line, SAR, Wilkinson) :

- plusieurs prototypes de petite taille (≤ 16 voies) fabriqués et testés
- bilan comparatif des performances en préparation
- finalisation du design reporté à 2009 \rightarrow 1ère intégration dans capteur reportée à 2009/10

■ Micro-circuit de Suppression des ZÉros (SUZE-01):

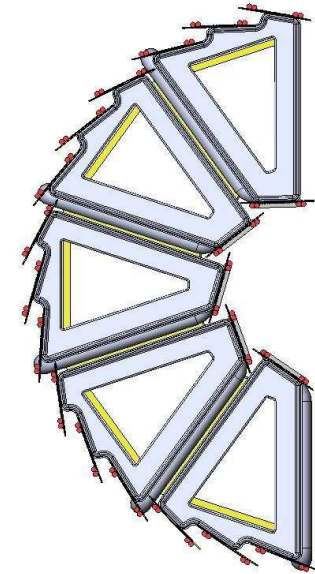
- 1er circuit (\emptyset et mémoires) conçu au 1er semestre 2007 (cahier des charges de EUDET et STAR) :
- composition (surface : $3.5 \times 3.6 \text{ mm}^2$) :
 - logique de \emptyset en 2 étapes
 - 4 mémoires de sortie (biblio. AMS)
- fabriqué en été 2007
 - \hookrightarrow fonctionnement nominal vérifié jusqu'à 115 MHz !!!
- prochaines étapes (2009):
 - intégrer SUZE-01 sur un capteur rapide \rightarrow EUDET (MIMOSA-26: Nov. 2008)
 - augmenter la profondeur des mémoires (x 2.5) \rightarrow STAR (fin 2009)
 - augmenter la vitesse de traitement pour l'ILC (couches int.)
 - \rightarrow prototype SUZE-02 en 2009/10





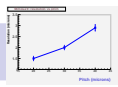
■ Capteur pour démonstrateur du *Heavy Flavour Tracker* (HFT) de STAR :

- * 640 x 640 pixels (pitch 30 μm) \rightarrow surface active = 19.2 x 19.2 mm²
- * tps d'intég. = 640 μs (pas de \emptyset intégrée)
- * 3 + 9 échelles à équiper de 10 capteurs **MIMOSA-23**
amincis à 50 μm (1/4 des 2 couches du HFT)
- * **soumission mi-juillet 2008 !!!**



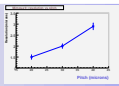
■ Réaliser le capteur définitif du télescope de EUDET (MIMOSA-26):

- * 1152 colonnes de 576 pixels (pitch 18.4 μm) \rightarrow surface active \sim 10.6 x 21.2 mm²
- * tps d'intég. \sim 110 μs (\emptyset intégrée !)
- * 6 plans de de télescope à équiper de capteurs amincis à 50 μm
- * **soumission \sim novembre 2008**
- * Rem: capteur pratiquement adapté aux 3 couches externes du VXD pour l'ILC



Projets de Fabrication de Capteurs

en 2009



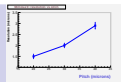
- Finaliser le développement des capteurs à sorties binaires en cours :
STAR (2009) \rightarrow couches externes du VXD (ILC) ?

- Poursuivre le développement des capteurs avec ADC intégré pour l'ILC :
architectures d'ADC finalisée en 2009 \rightarrow capteurs avec ADC en 2009/10 ?

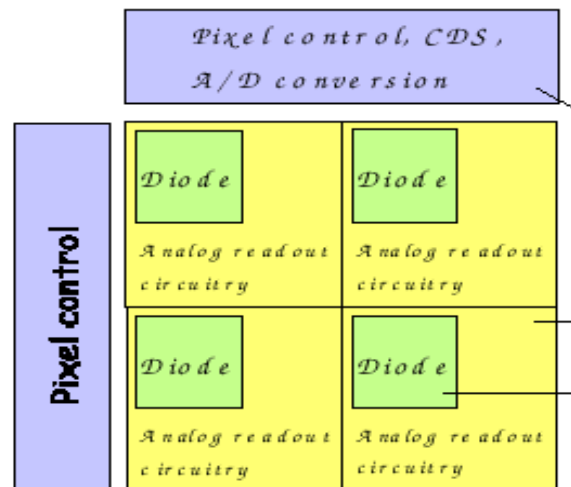
- Rechercher une technologie de fabrication CMOS plus performante que AMS 0.35 OPTO :
XFAB-0.35 & -0.18 OPTO, INTEL-0.25 "sur mesures"

- Développer une nouvelle génération de capteur en 3DIT \rightarrow VXD de 2me génération :
run d'ingénierie chez Tezzaron/Chartered en 2009

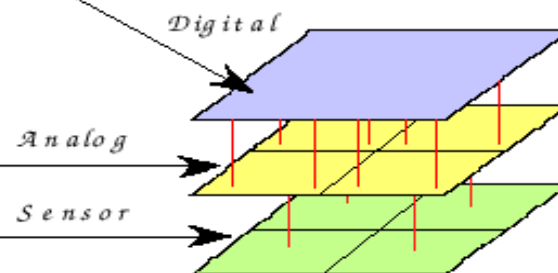
- Poursuivre la R&D pour l'intégration système :
amincissement poussé (30–40 μm), découpe sans bord amorphisé, Si/diamant, ...



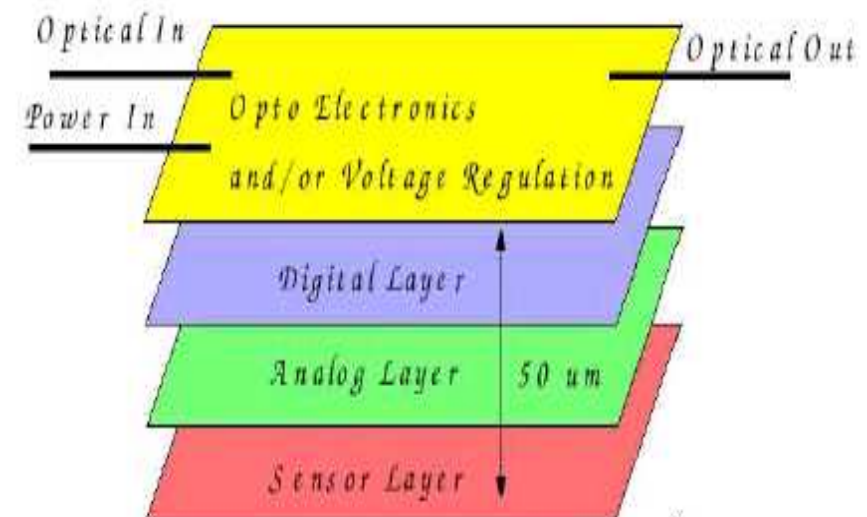
- 3DIT are expected to be particularly beneficial for CMOS sensors :
 - combine different fab. processes
 - alleviate constraints on transistor type inside pixel
- Split signal collection and processing functionalities :
 - Tier-1: charge collection system
 - Tier-2: analog signal processing
 - Tier-3: mixed and digital signal processing
 - Tier-4: data formatting (electro-optical conversion ?)
- Use best suited technology for each Tier :
 - Tier-1: epitaxy, deep N-well ?
 - Tier-2: analog, low leakage current, process (nb of metal layers)
 - Tier-3 & -4 : digital process (nb of metal layers), feature size \rightarrow fast laser (VOCSEL) driver, etc.

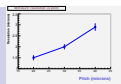


Conventional MAPS 4 Pixel Layout



3D 4 Pixel Layout





- Dévt de l'architecture rapide à colonnes // avec sorties numérisées et \emptyset : **48 keuros**
 - ⊞ 1 ADC avec interface et cartes de test 8 keuros
 - ⊞ 1 capteur de petite taille avec ADC intégré 35 keuros
 - ⊞ cartes d'interface pour capteur du HFT-STAR 5 keuros

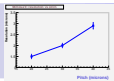
- Prototypage en technologie 3D : **financé en 2008**
 - ⊞ run d'ingénierie chez Tezzaron/Chartered (MIMOSA-27) budget 2008

- Caractérisation de nouvelles technologies : **60 keuros**
 - ⊞ plusieurs fabrications chez XFAB (chip rapide, 0.18 Opto, ...) 60 keuros
 - ⊞ exploration de la technologie INTEL-0.25 "sur mesures" LIA ?

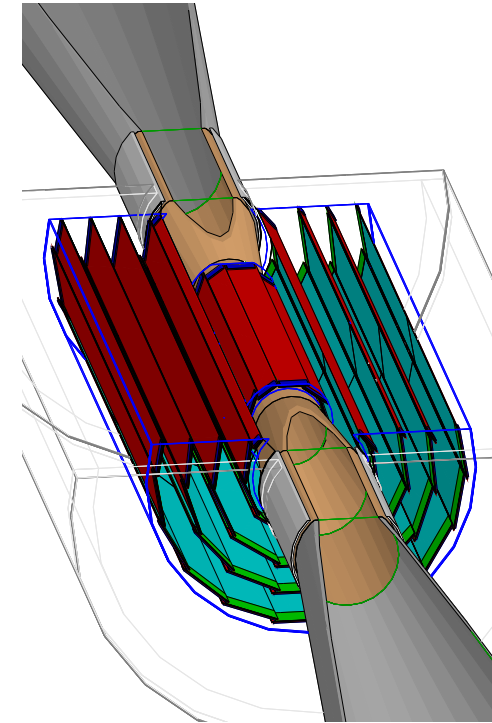
- Intégration système : **12 keuros**
 - ⊞ amincissement poussé & découpe sans bord amorphisé, etc. 5 keuros
 - ⊞ participation à la pré-étude d'une échelle de VXD dérivée du HFT(STAR) 7 keuros

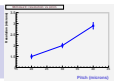
- Fonctionnement et petits équipements : **20 keuros**
 - ⊞ maintenance de bancs de tests, etc. 10 keuros
 - ⊞ petits équipements 10 keuros

- ⇒ **Total des prestations externes, fonc. et petits équipements : 140 keuros**



- Optimisation de la géométrie du détecteur de vertex (CMOS)
- Réalisation de la description dans MOKKA des 2 versions de VXD de la Lol de l'ILD :
 - version "LDC": 5 couches cylindriques interceptant les angles pour lesquels $\|\cos \theta\| \simeq 0.97$ \rightarrow
 - version "GLD": 3 paires de couches cylindriques interceptant les mêmes angles
- Etude détaillée du b.d.f. des faisceaux :
 - pattern des e^{\pm}_{BS} directs et rétrodiffusés
 - $\hookrightarrow e^{\pm}_{Retro}$: traînées de $O(1 \text{ mm}) \equiv O(100 \text{ pixels})$
 - évaluation des taux d' e^{\pm}_{BS} dans le VXD
 - \hookrightarrow différentes optiques de faisceaux considérées (ex: Low P)
- En projet (automne 2008) : étude de physique
 - canal $e^{-}e^{+} \rightarrow ZH(H \rightarrow c\bar{c}, b\bar{b}, \tau^{-}\tau^{+})$





■ Ressources humaines engagées sur la R&D des capteurs CMOS-ILC à l'IN2P3:

◇ IPHC (réparties sur 6 projets) : \sim 10 ETP sur VXD (ILC)

14 concepteurs μ circuits (dt 4 doct., 2 post-doc) – 4 ing. tests – 1 ing. microtechnique

5 chercheurs (1 CNRS, 2 MC, 1 post-doc, 2 doct.) \rightarrow 1.5 ETP sur ILC

◇ LPSC: $<$ 1 ETP sur VXD (ILC)

$<$ 1 concepteur μ circuits & DAS – 0.2 phys.

\Rightarrow Total des ressources humaines \sim 11 ETP

■ Besoin en chercheurs (IPHC) : 1 post-doctorant

(caractérisation des capteurs, intégration syst., géométrie du VXD)

■ Secteurs insuffisamment couverts :

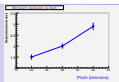
⊗ dévt des capteurs munis de pixels à mémoires multiples (FAPS, Chronopix, ...), contre EMI

⊗ affinage du cahier des charges et de la géométrie d'un VD équipé de capteurs CMOS \rightarrow chercheurs

⊗ caractérisation des capteurs \rightarrow ingénieurs ou chercheurs

⊗ intégration mécanique des capteurs \rightarrow chercheur(s) et ingénieurs

⊗ conception des détecteurs proches du VD \rightarrow pixels des bouchons, trajecto. intermédiaire



■ Résumé des demandes budgétaires (préliminaire) :

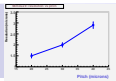
Catégorie	Budget
Prestations externes	120 kE
Fonctionnement & Petit équipement	20 kE
Sous-total	140 kE
Missions	45 kE
TOTAL	185 kE

■ Autres sources de financement :

⊕ en synergie directe avec l'ILC : EUDET, coll. avec DAPNIA

⊕ en synergie indirecte avec l'ILC : STAR (DoE), imagerie (industrie, DAT-IN2P3), CPER

■ Demande en personnels : 1 Post-Doctorant



■ Progrès récents :

- capteurs à sorties analogiques : plusieurs télescopes opérationnels (pb de rendement AMS résolu)
- architecture rapide (col. //) à sorties binaires validée : application au démonstrateur du HFT (STAR)
- 1er micro-circuit de \emptyset validé : prêt pour capteur définitif de EUDET
- amincissement à $50 \mu m \sim$ maîtrisé

■ Projets 2009 :

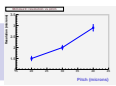
- réalisation des capteurs définitifs pour HFT (STAR)
- 1re réalisation de capteurs 3DIT
- exploration des procédés XFAB
- pré-étude d'une échelle prototype de VXD dérivée du HFT
- études pour Lol (ILD) & EDR : géométrie VXD, b.d.f. faisceaux, canal ZH ($H \rightarrow c\bar{c}, b\bar{b}, \tau^-\tau^+$)

■ Résumé des demandes de moyens pour 2009:

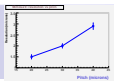
- prestations externes (fab. de chips & de cartes d'interface, découpe, amincissement, etc.) : **120 keuros**
- fonctionnement et petits équipements : **20 keuros**
- missions : **45 keuros**

TOTAL : 185 keuros

1 post-doctorant (ou CR)



BACK-UP SLIDES

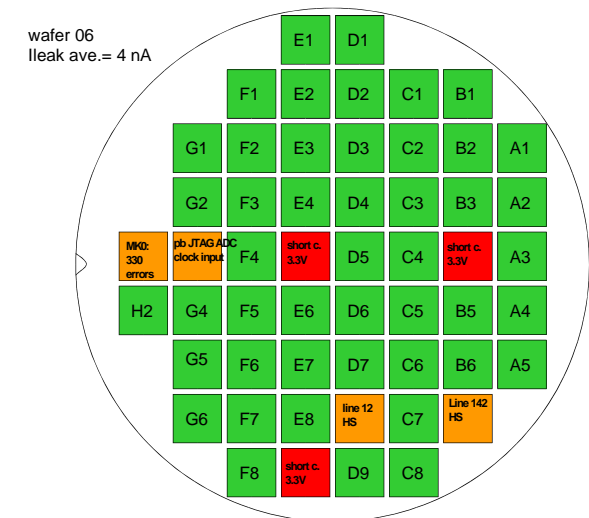
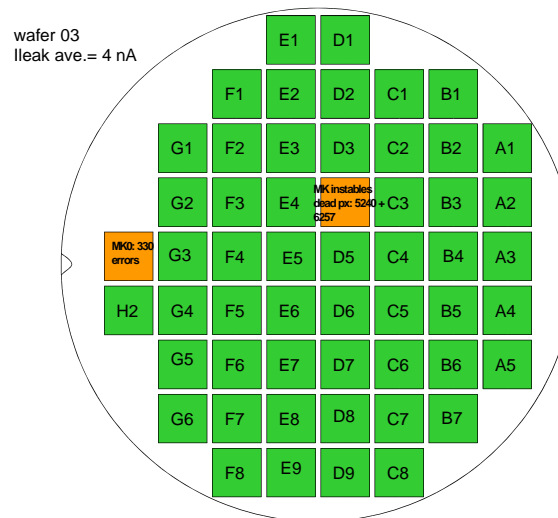
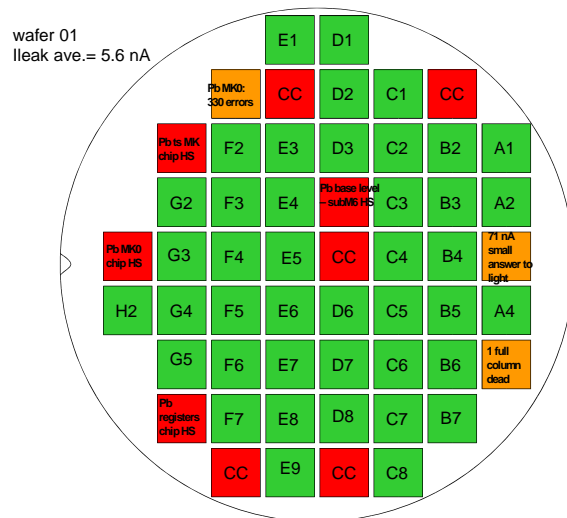


2 runs d'ingénierie en AMS-0.35 OPTO:

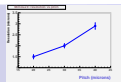
- * 2006 : option HRES non prise en compte
- * 2007 : option implementée mais rendement des grands capteurs $\sim 10\%$ (pixels morts)
- * 2008 : analyse SIMS (baie de S. Francisco via coll. STAR) \rightarrow vias non connectés

Répétition du run d'ingénierie en mai-juin 2008 :

- * 6 tranches livrées (3 autres dispo.) \rightarrow 3 testées avec testeur à pointes
- * obscurité \rightarrow lumière : recherche de pixels morts
- * principales mesures : courant de fuite, fonctionnalités (e.g. JTAG)



\Rightarrow Problème de rendement semble résolu (80 – 85 %)



Requirements:

* **beamstrahlung** (GuineaPig X 3) : $\lesssim 10^3 e_{BS}^{\pm}/\text{cm}^2/25 \mu\text{s} \rightsquigarrow \lesssim 2 \cdot 10^{12} e_{BS}^{\pm}/\text{cm}^2/\text{yr}$
 $\hookrightarrow \text{O}(100) \text{ kRad/yr} - \text{O}(10^{11}) n_{eq}/\text{cm}^2/\text{yr} (\text{NIEL} \sim 1/30)$

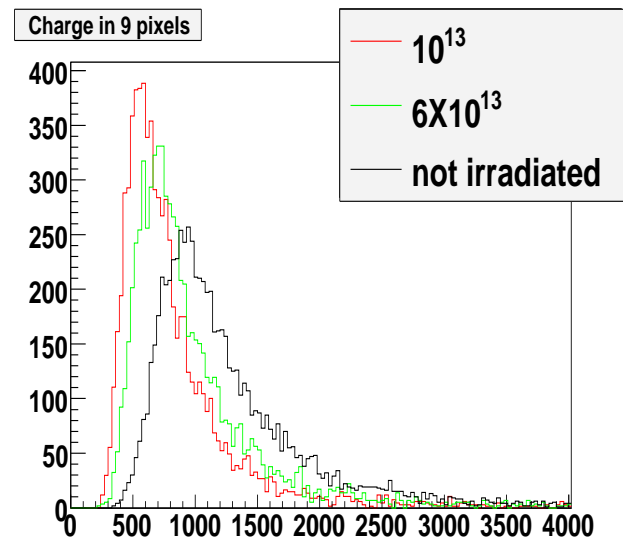
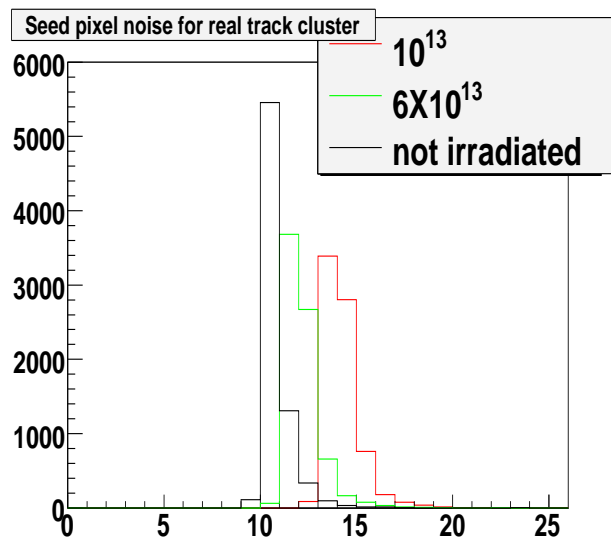
* **neutron gas**: $\lesssim 10^{10} n_{eq}/\text{cm}^2/\text{yr}$

Established ionising radiation tolerance (reminder): **1 MRad** – $2 \cdot 10^{12} n_{eq}/\text{cm}^2$ – $10^{13} e_{10 \text{ MeV}}^-/\text{cm}^2$ **OK**

Non-ionising radiation tolerance (Summer / Autumn 2007):

* **MIMOSA-18 irradiated with** $\lesssim 10^{13} \text{ O}(1 \text{ MeV}) n/\text{cm}^2$ (+ 100–200 kRad γ gas) \Rightarrow tested on $\sim 120 \text{ GeV } \pi^-$ beam (SPS)

▷ **Preliminary results:** ● T = -20°C ● $t_{r.o.} \sim 3 \text{ ms}$ ● cuts at 5N (seed) & 2N (crown)



Fluence (n_{eq}/cm^2)	0	$6 \cdot 10^{12}$	$1 \cdot 10^{13}$
Noise ($e^- ENC$) (20°C, 3 ms, 5N/2N)	10.8 ± 0.3	12.2 ± 0.3	14.3 ± 0.3
$Q_{clust} (e^-)$	1026	680	560
S/N (MPV)	28.5 ± 0.2	20.4 ± 0.2	14.7 ± 0.2
Det. Eff. (%)	99.93 ± 0.03	99.85 ± 0.05	99.5 ± 0.1

≥ 5–10 yrs of run affordable at T < 0°C & $t_{r.o.} \lesssim 100 \mu\text{s} \rightsquigarrow$ continue assessing T_{room} performances