

# Module EUDET – État de Lieu



Roman Pöschl  
LAL Orsay



- Construction Mécanique
- Développement de l'électronique
- Résumé



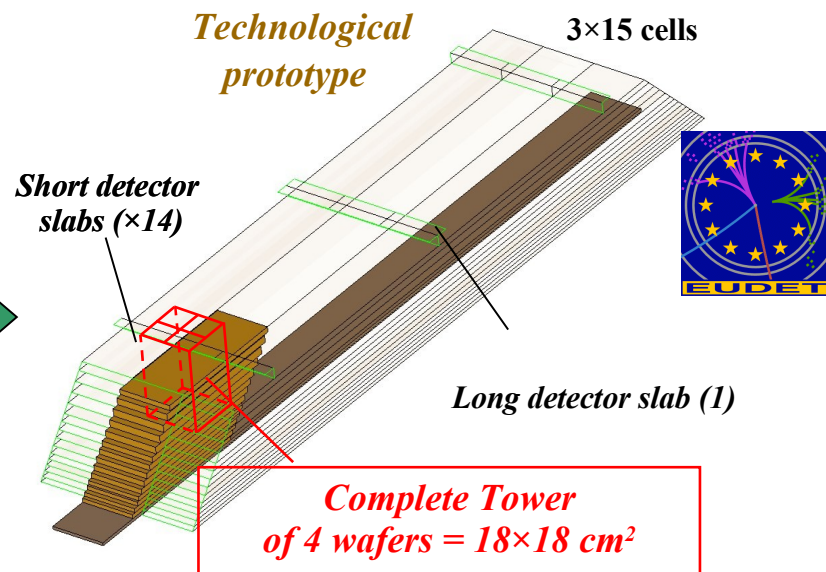
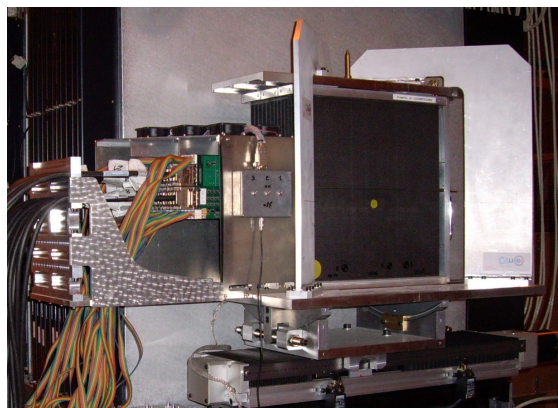
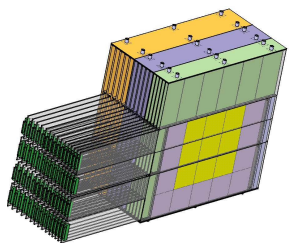
Matériel pour cette présentation fournie par:

Marc Anduze, Denis Grodin, Ray Thomson, Julien Fleury  
Chrisophe de la Taille; Maurice Goodrick, Laurent Royer

Réunion annuelle de l'IN2P3 sur la R&D pour l'ILC  
Paris Juin 2008

# EUDET Prototype

- **Continuation** logique du prototype physique
- Techno. Proto : **solutions techniques orientées** aux besoins du détecteur final (process de 'moulage', système de refroidissement, grande structures,...)
- **Industrialisation de la fabrication**
- Première estimation du coût d'un module



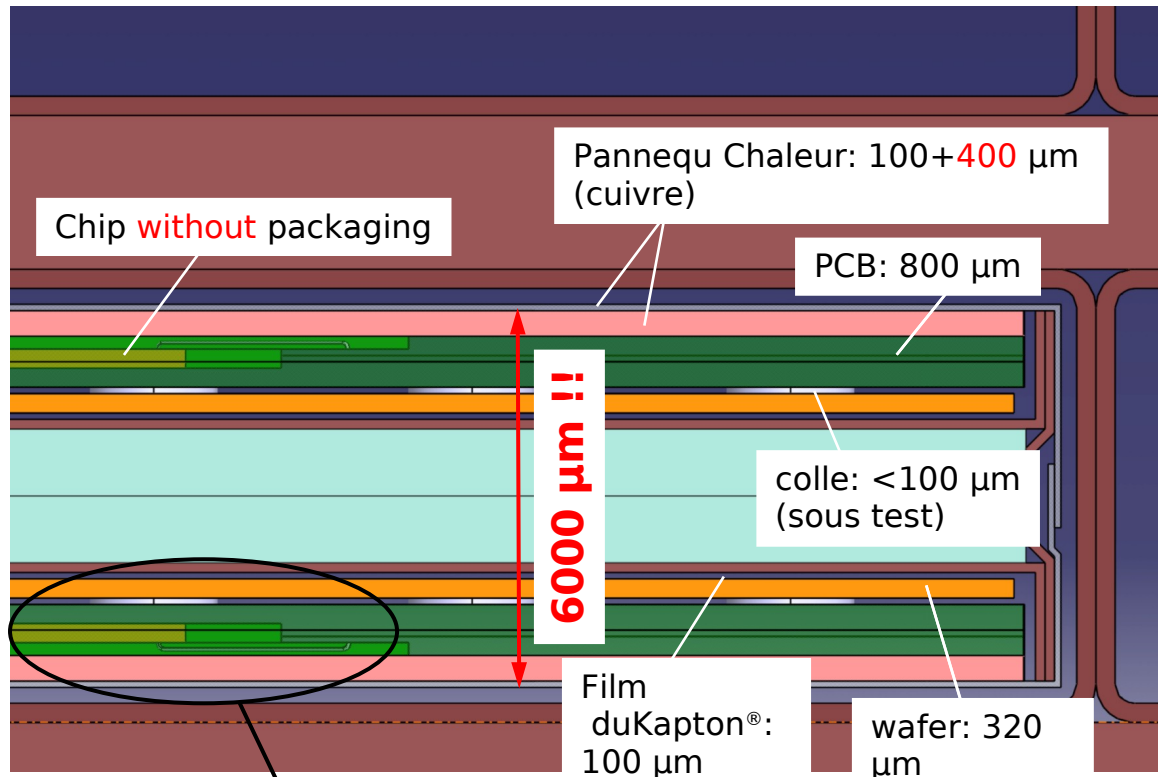
- **3 structures : 24 X<sub>0</sub>**  
(10×1,4mm + 10×2,8mm + 10×4,2mm)
- **Taille : 380×380×200 mm<sup>3</sup>**
- **Épaisseur des slabs : 8.3 mm**  
(W=1,4mm)
- **VFE a l'exterieur** du detector
- **Nombre des voies : 9720** (10×10 mm<sup>2</sup>)
- **Poid : ~ 200 Kg**

- **1 structure : ~ 23 X<sub>0</sub>**  
(20×2,1mm + 9×4,2mm)
- **Taille : 1560×545×186 mm<sup>3</sup>**
- **Épaisseur des slabs : 6 mm**  
(W=2,1mm)
- **VFE dans l'interieur** du détecteur
- **Nombre des voies : 45360** (5×5 mm<sup>2</sup>)
- **Poid : ~ 700 Kg**

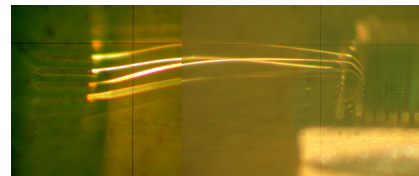
# Design d'un Slab – Coupe Transversale

L'épaisseur d'un alveolar soit de 6.5 mm **si** :

## Design EUDET Slab



Chips and bonded wires inside the PCB



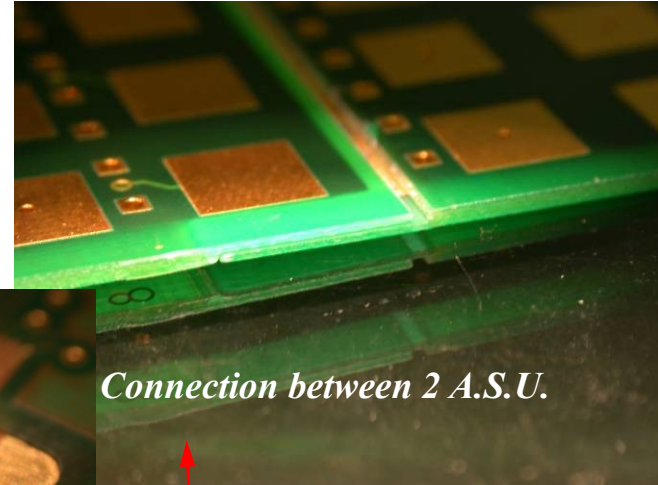
- ⇒ Marge de Manœuvre pour le placement d'un slab : 500 μm
- ⇒ Panneau de Protection chaleur : 400 μm  
*dissipation par graisse thermique*
- ⇒ PCB : 800 μm  
*chips à intégrer dans le PCB*  
*Cambrement en 'panneau chaleur'*
- ⇒ Épaisseur de la colle : <100 μm  
*Étude concernant la taille des tâches de la colle (vois plus tard)*  
*50 μm but defiant.*
- ⇒ Épaisseur d'un wafer : 320 μm – (± ?)  
*30 matrices examinees (90×90 mm<sup>2</sup>)*
- ⇒ Kapton® film alimentation de tension : 100 μm - OK (*couplage DC*)
- ⇒ Épaisseur du W : 2100 μm (± 80 μm)

**Chiffre sont la base du EUDET Design Memo**

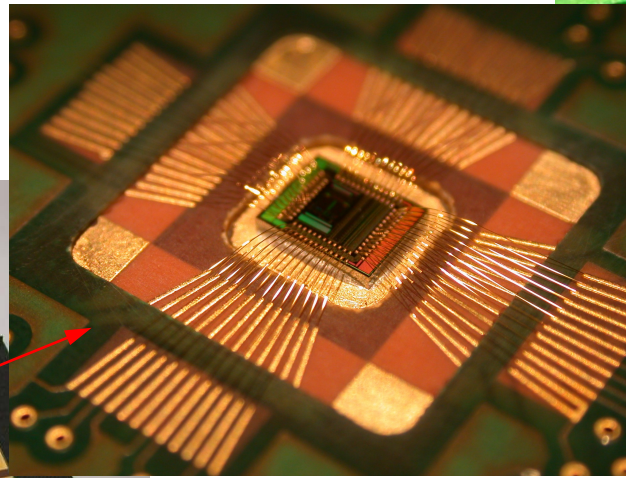
Autres options sous investigation

# ECAL detector slab

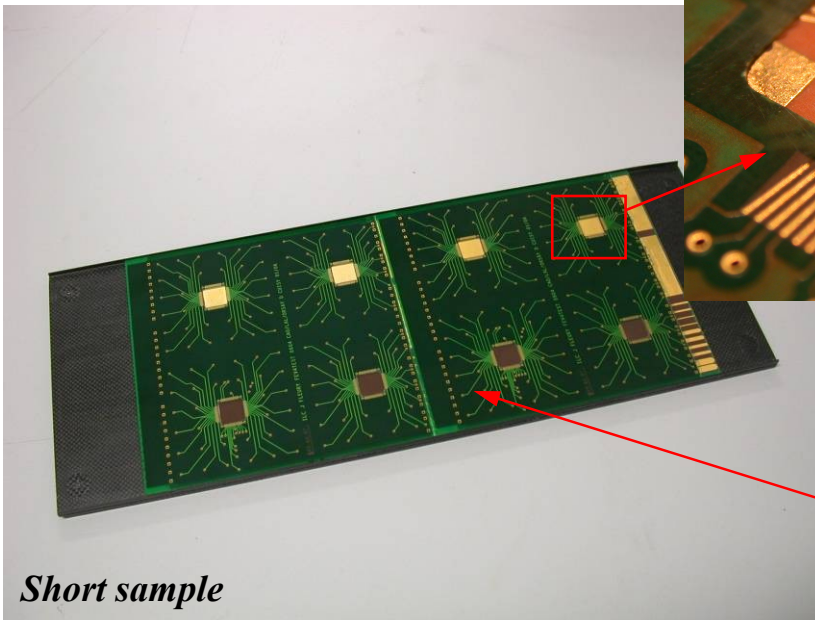
- Chips bonded on ASU (Active Sensor Units)
- Study connection between ASUs



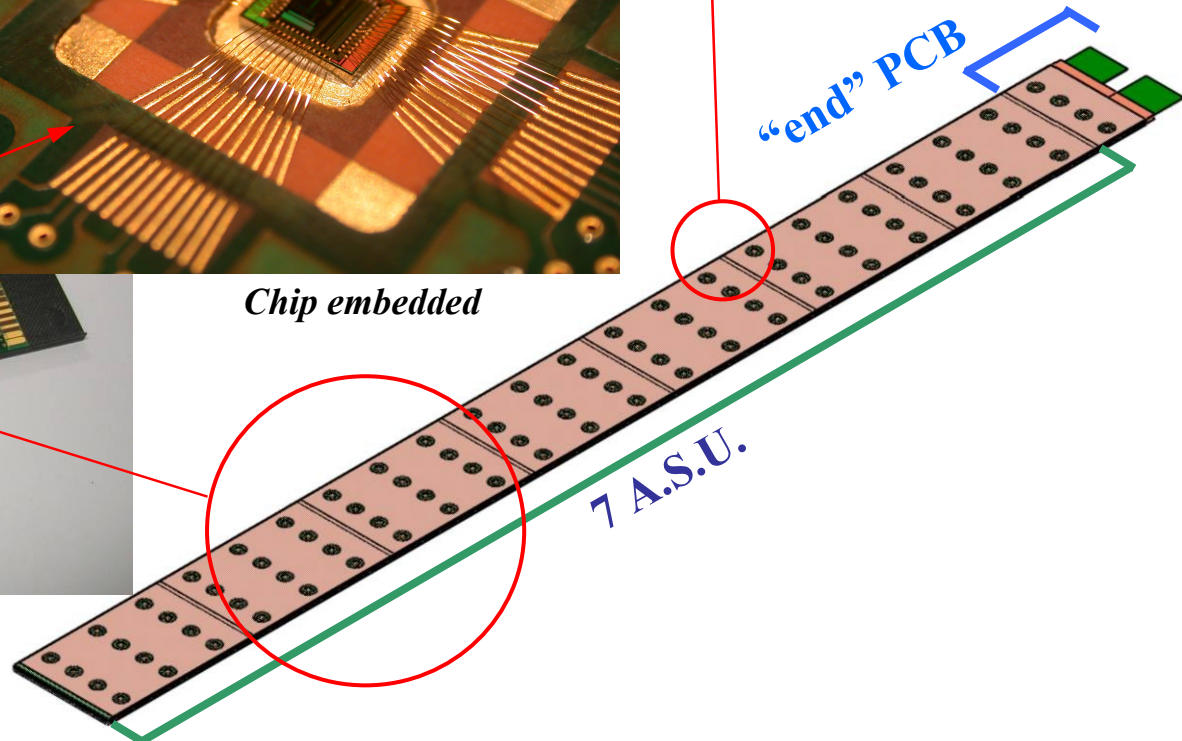
*Connection between 2 A.S.U.*



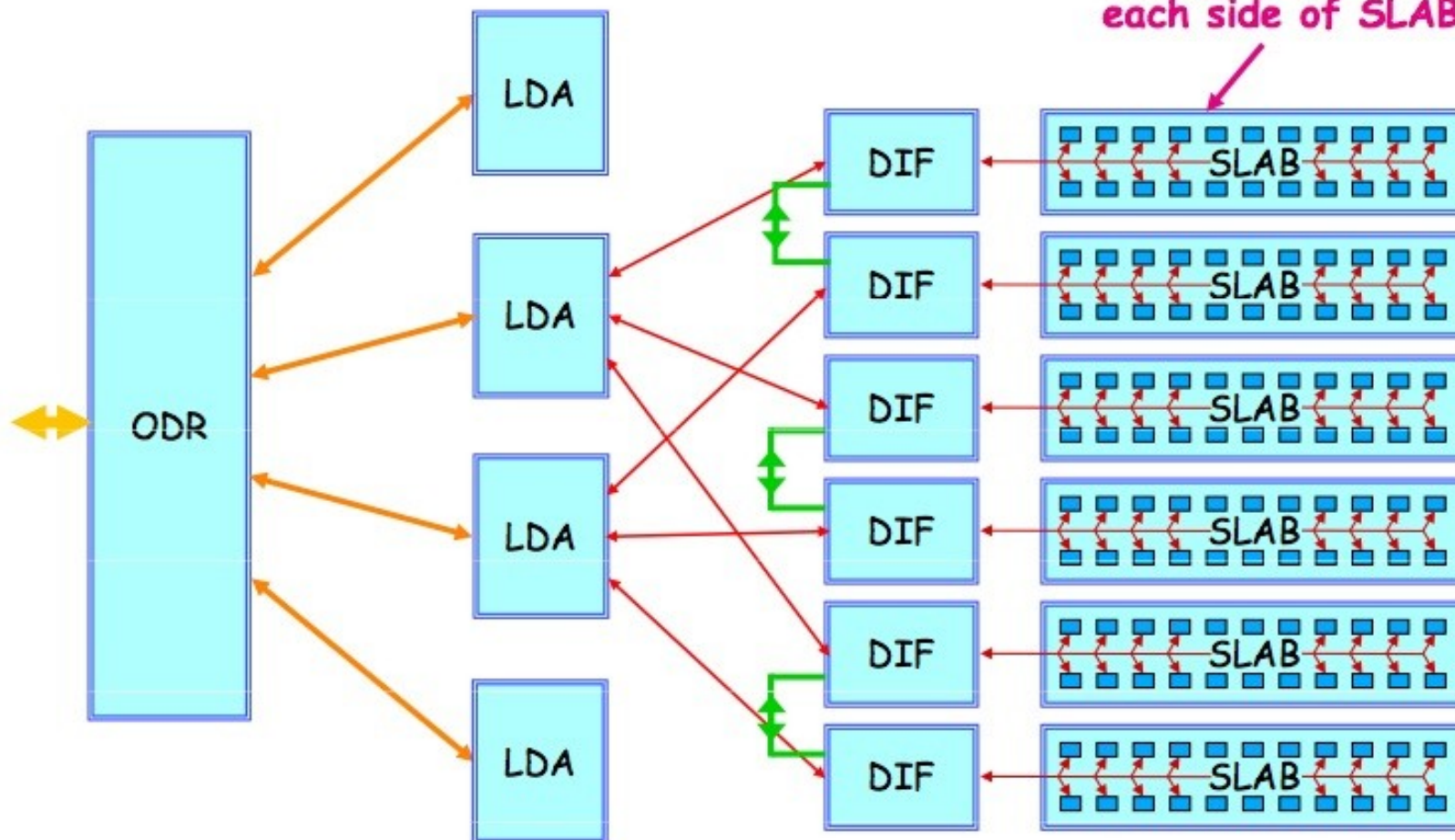
*Chip embedded*



*Short sample*

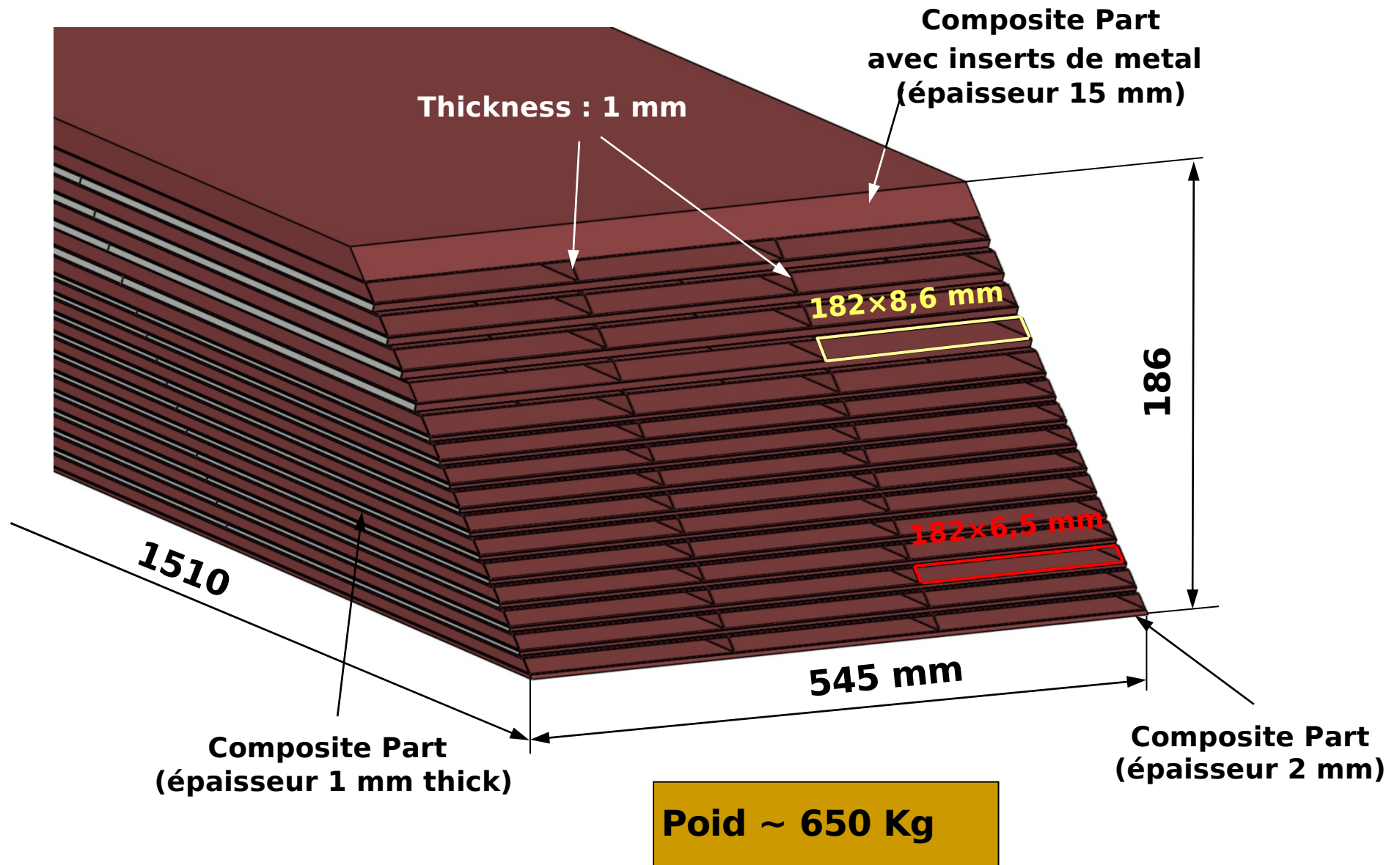


DAQ Architecture - Overall view ~150 VFE ASICs on each side of SLAB



Maurice Goodrick & Bart Hommels , University of Cambridge

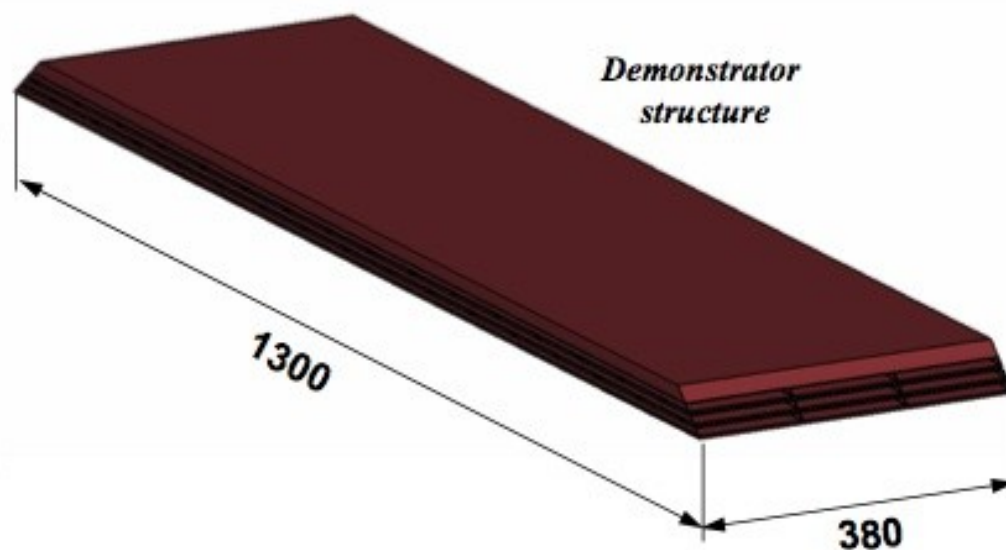
# Alveolar Structure



# Demonstrator design

- En train de construire un démonstrateur pour la validation des aspects mécaniques avant le module final
- Dimensions du prototype physique M Largeur Wafer 124mm
- Etudes de l'intégration slab <-> alvéolaire
- A utiliser pour des études thermiques: PCB dédié et système de refroidissement

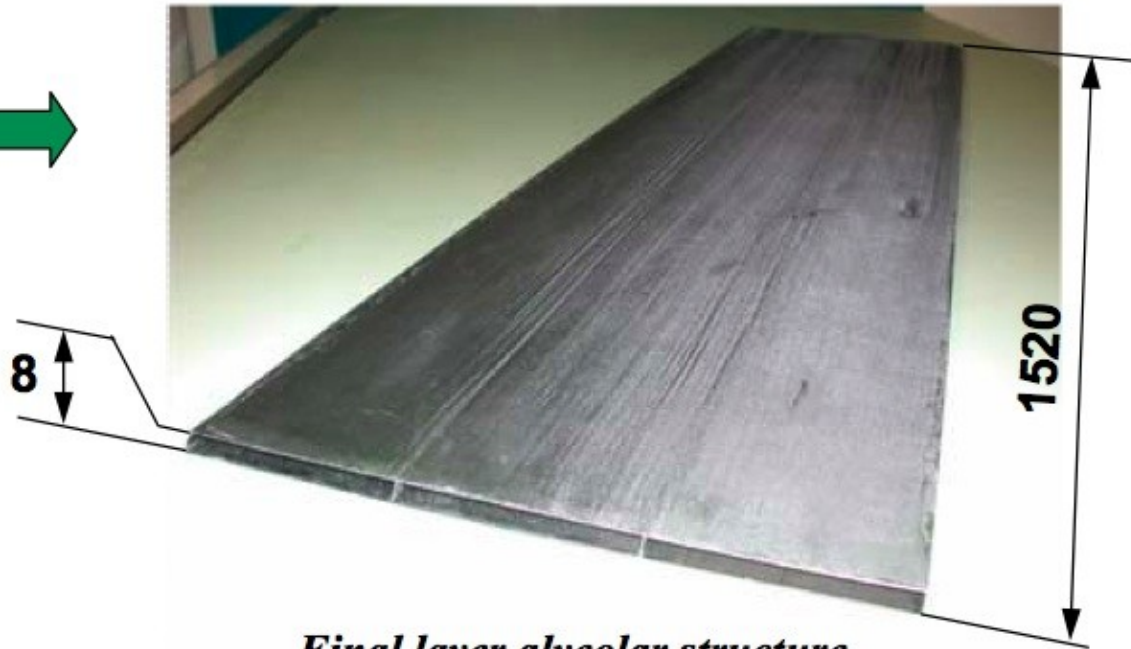
- **3 alvéolaires** + **2 W** layers
- **3 colonnes** de cellules : représentatives des cellules au milieu de la structure
- **Thermiques** support
- Largeur des cellules : **124 mm**
- Identique longueur globale : **1.3m** et forme (trapézoïdale)
- Système de fixation ECAL/HCAL



M.Anduze, LLR

## Les premières pièces

La Première structure alveolar est produite



*Final layer alveolar structure*



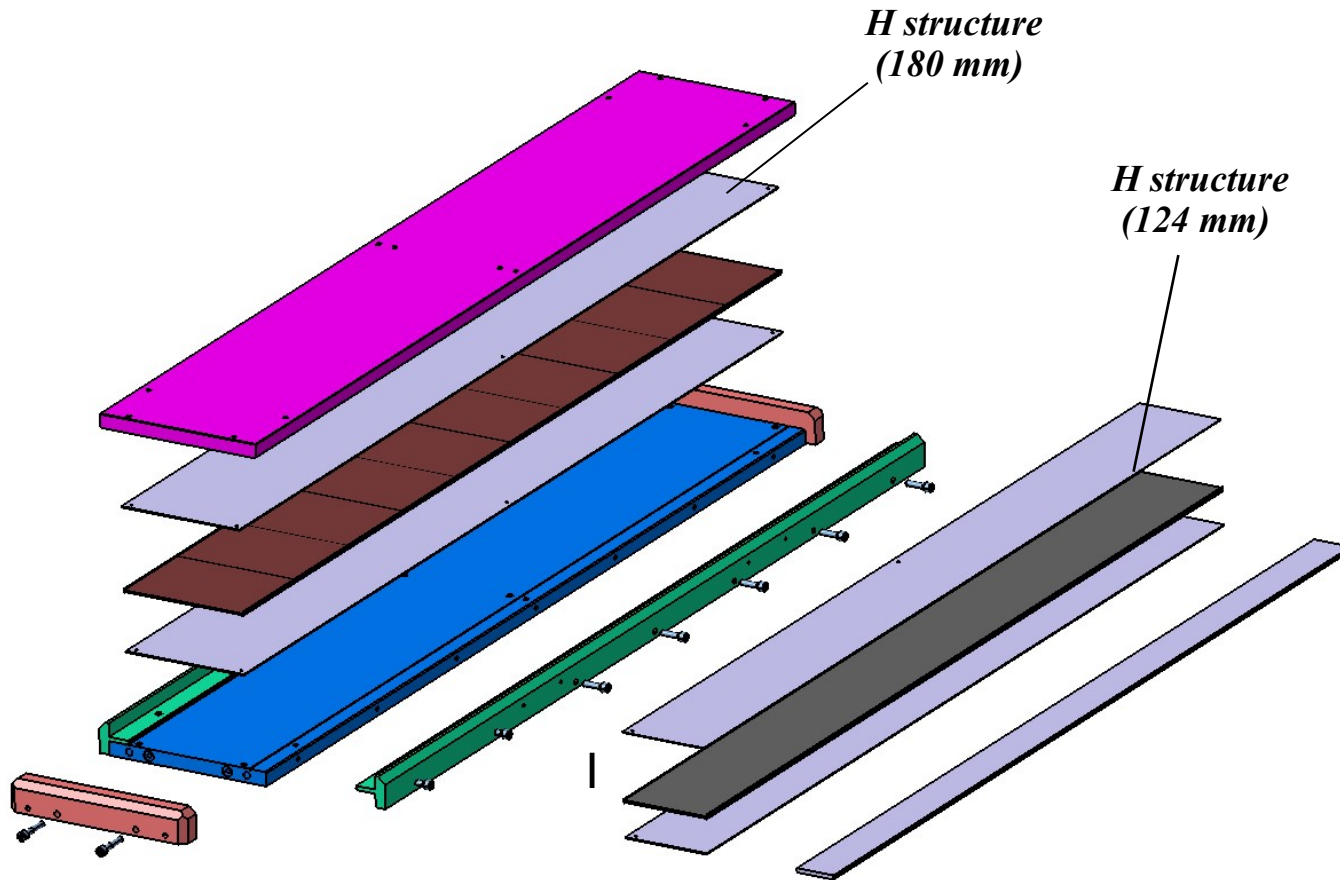
*W plate (2.1 mm thick)*



# Composite H Structure

## Étude pour la fabrication des moules pour les structure:

- Même principe que pour le prototype physique (autoclave)
- Un seul longue moule pour les structures H longues et courts et 2 largeurs (124 et 180 mm)



- ⇒ Design : OK
- ⇒ Machining : prêt
- ⇒ Ready (W + C) to mould first H structure (1300×124)

'EUDET Milestone report' à propos des moules et structures envoyé le vendredi dernier

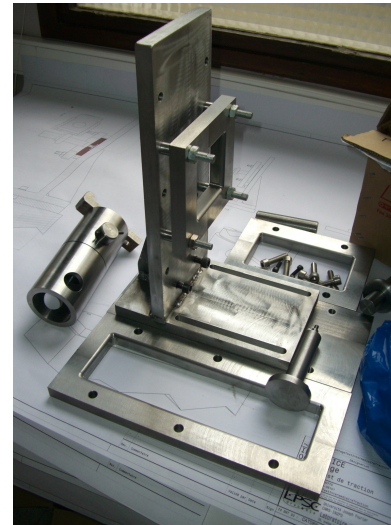
# Tests Destructives

Tests de l'interface Ecal Hcal ([feb 2008](#)):

Destructive tests des elements de la fixation:

- Tensile / Compression
- Cutting / Bending

- Outils de test: OK
- Validation de la simulation des tests destructive
- Tests destructive de inter- alveoli tôles de composite



*tools for tensile  
and compression tests*



*Machine for  
destructive tests*

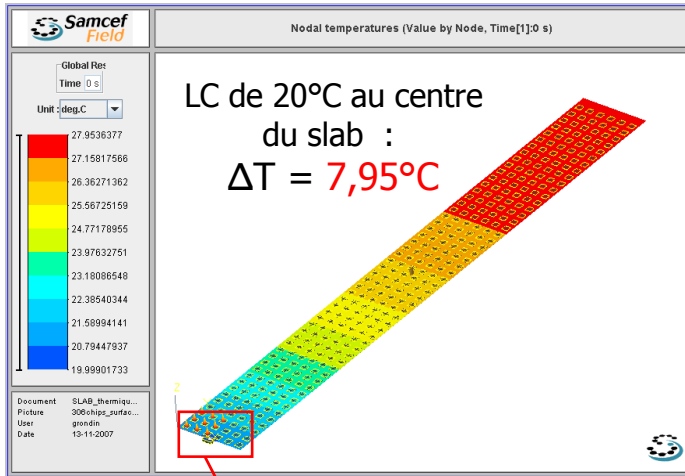


*Test pieces (interface)*

# Analysis thermique d'un Slab

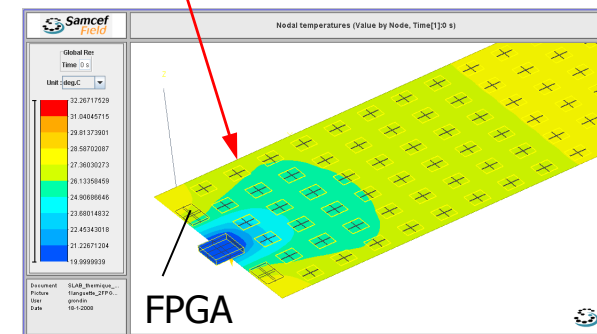
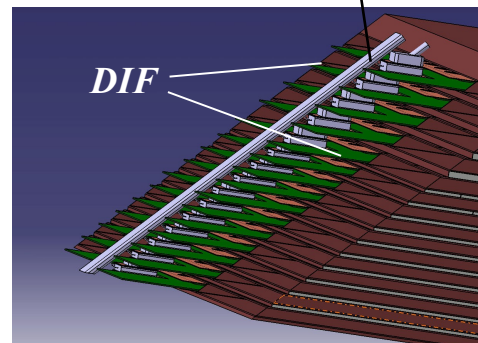
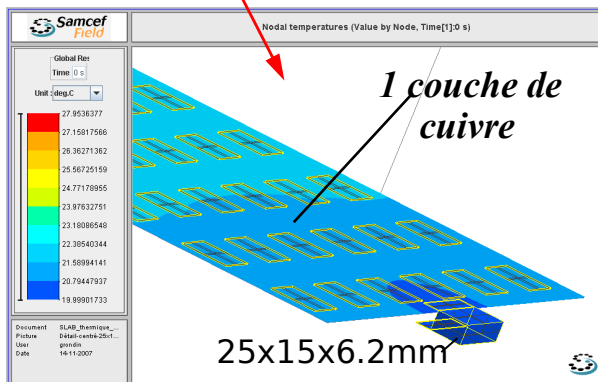
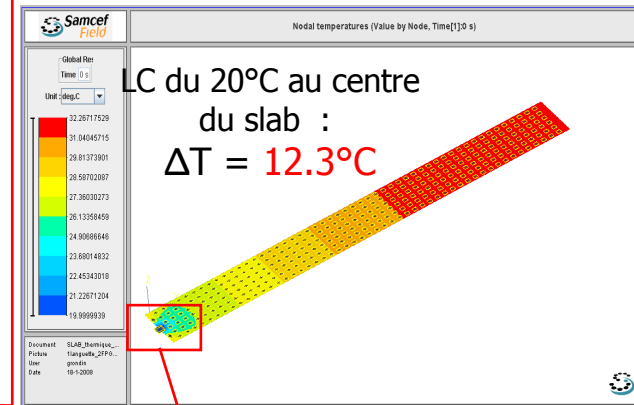
Simulation de la conduction thermique par le panneau de cuivre:

Influence de la dissipation du FPGA (DIF) sur le design du systeme de refroidissement (Condition: limite de 20°C) :



$\Phi = 0,27 \text{ W/layer}$   
(25  $\mu\text{W}$  par canal)  
 $\Phi_{\text{FPGA}} = 3 \text{ W/layer}$

couche de cuivre :  $\lambda = 400 \text{ W/m/K}$   
 $S = 180 \times 0,4 \text{ mm}^2$  ;  $L = 1,55 \text{ m}$   
Tuyeau de refroid.

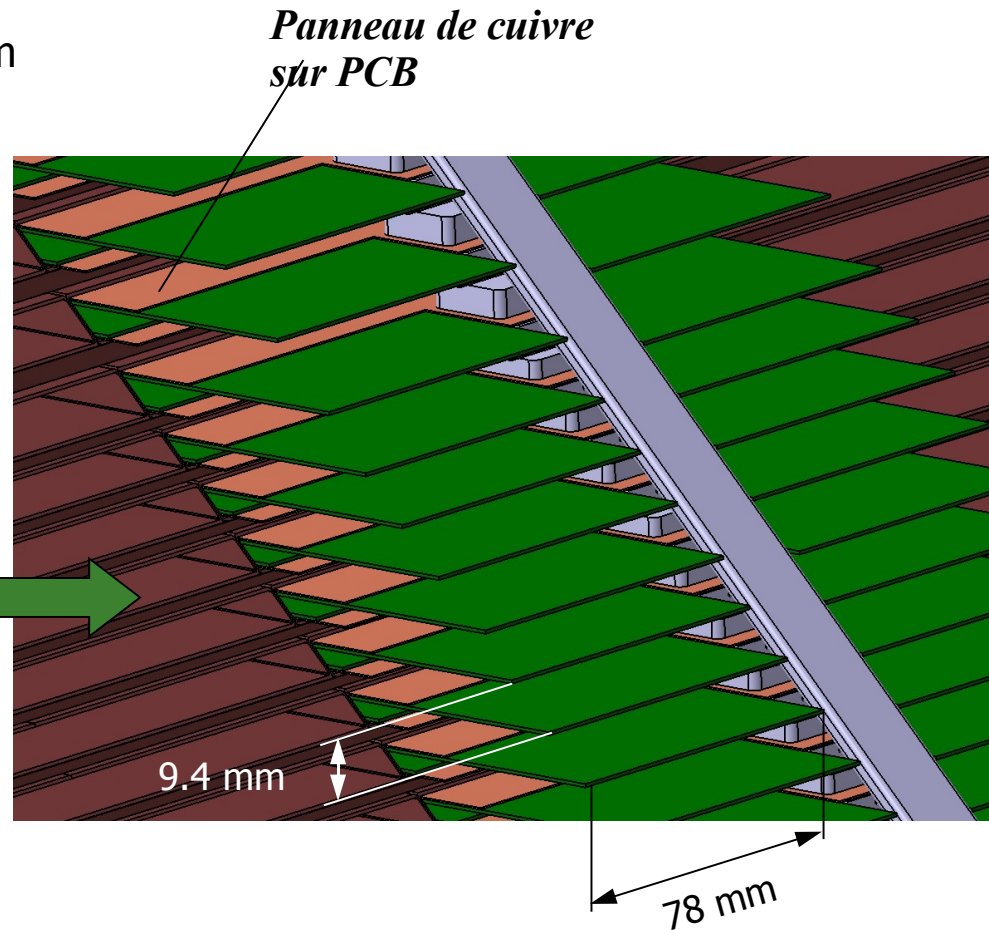
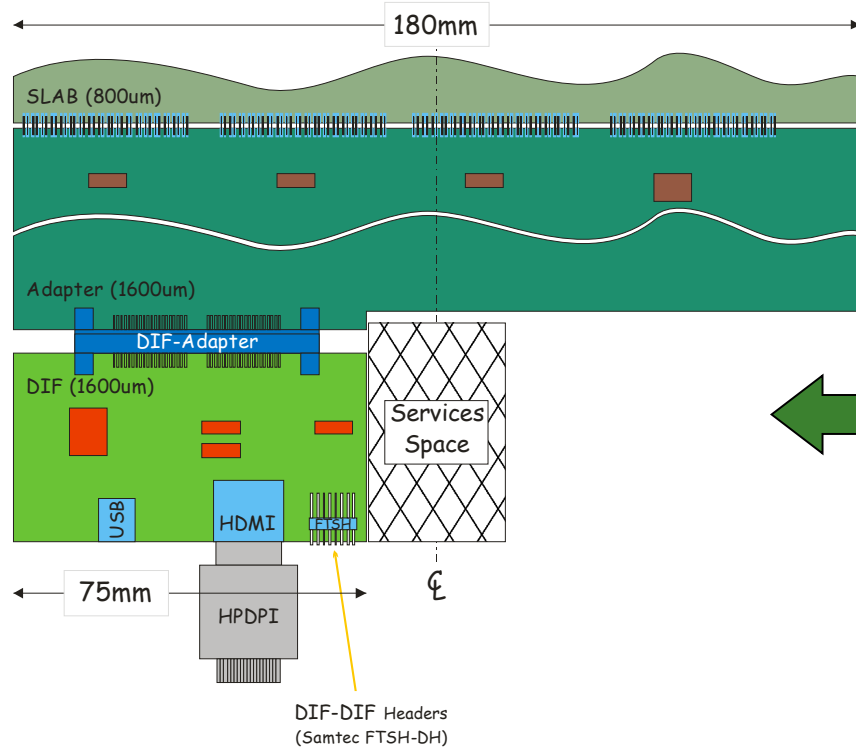


$\Delta T$  et taille du tuyau de refroidissement augmentent  
( $\Phi T = 8.1 \text{ W}$  (SKIROC) a  $98.1 \text{ W}$  (SKIROC + DIF))

# Interface SLAB <-> DIF

Toujours plusieurs elements à clarifier:

- ❑ Adapter board (size, thickness ...)
- ❑ Components size
- ❑ Connectors size
- ❑ Fastening devices / back-end system



Un des grands inconnus du jeu!!!

(from Maurice Goodrick, Bart Hommels)

# Laboratoires participants

**6 Laboratoires** partagent les tâches selon leurs préférences:

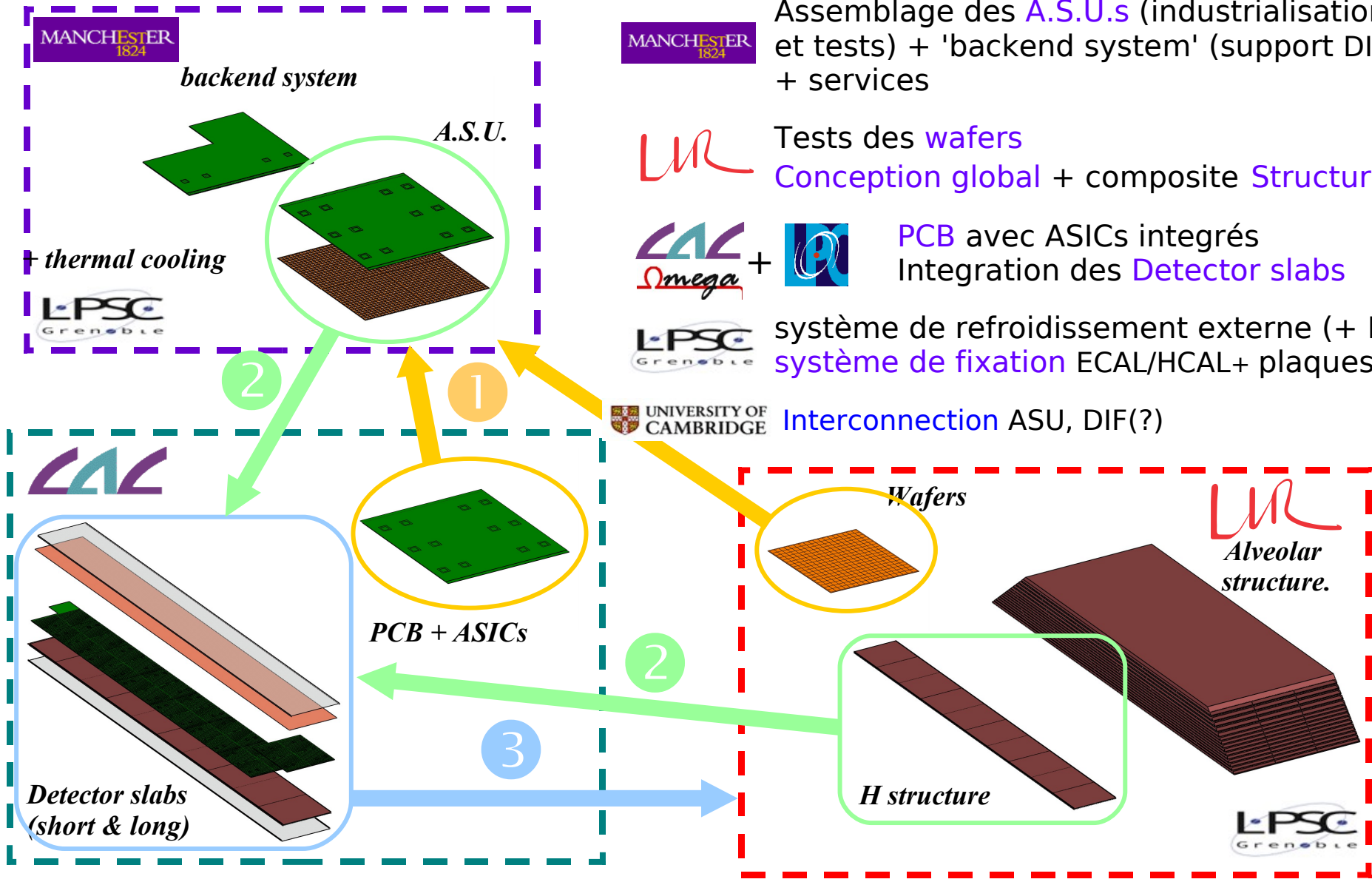
**MANCHESTER 1824** Assemblage des **A.S.U.s** (industrialisation, collage et tests) + 'backend system' (support DIF) + services

**LMR** Tests des **wafers**  
Conception global + composite Structures

**Ωmega** + **LPSC Grenoble** PCB avec ASICs integrés  
Integration des **Detector slabs**

**LPSC Grenoble** système de refroidissement externe (+ Manchester)  
système de fixation ECAL/HCAL+ plaques composites

**UNIVERSITY OF CAMBRIDGE** Interconnection ASU, DIF(?)



# Status of Wafer Production

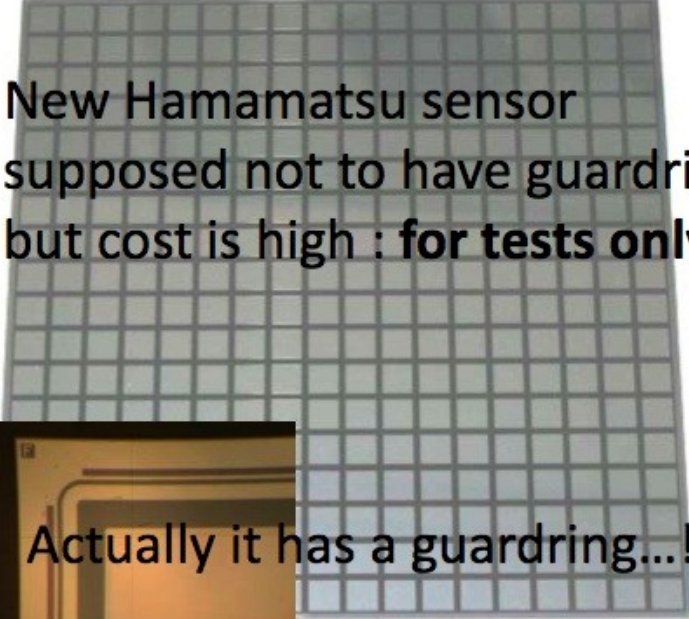
- 30 Wafers obtenu par Hamamatsu sont arrivés mi-Avril

- 90x90mm<sup>2</sup> wafers
- 5x5mm<sup>2</sup> de taille/cellule
- => 324 Cellule/wafer


- Caractérisation

- Courant de fuite (courbes I-V)
- depletion complet (Courbe C-V)
- 29/30 Wafers semble d'etre ok.

- À utiliser pour les tests de collage



New Hamamatsu sensor  
supposed not to have guardring  
but cost is high : **for tests only**

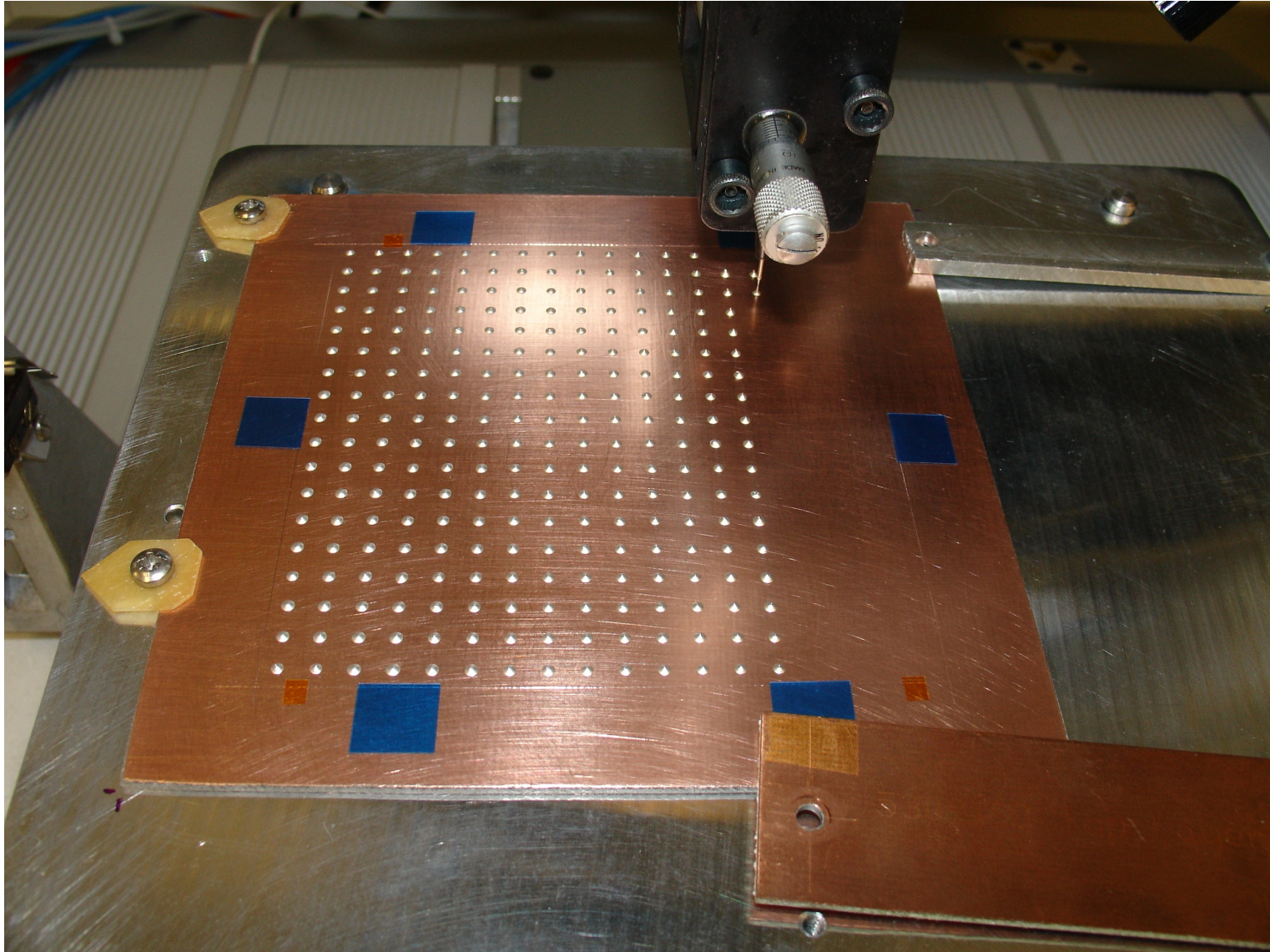


Actually it has a guardring...!

Études des Effets  
du 'guardring effects'  
font partie du projet EUDET

# Connection entre Wafer et PCB – Tests de collage

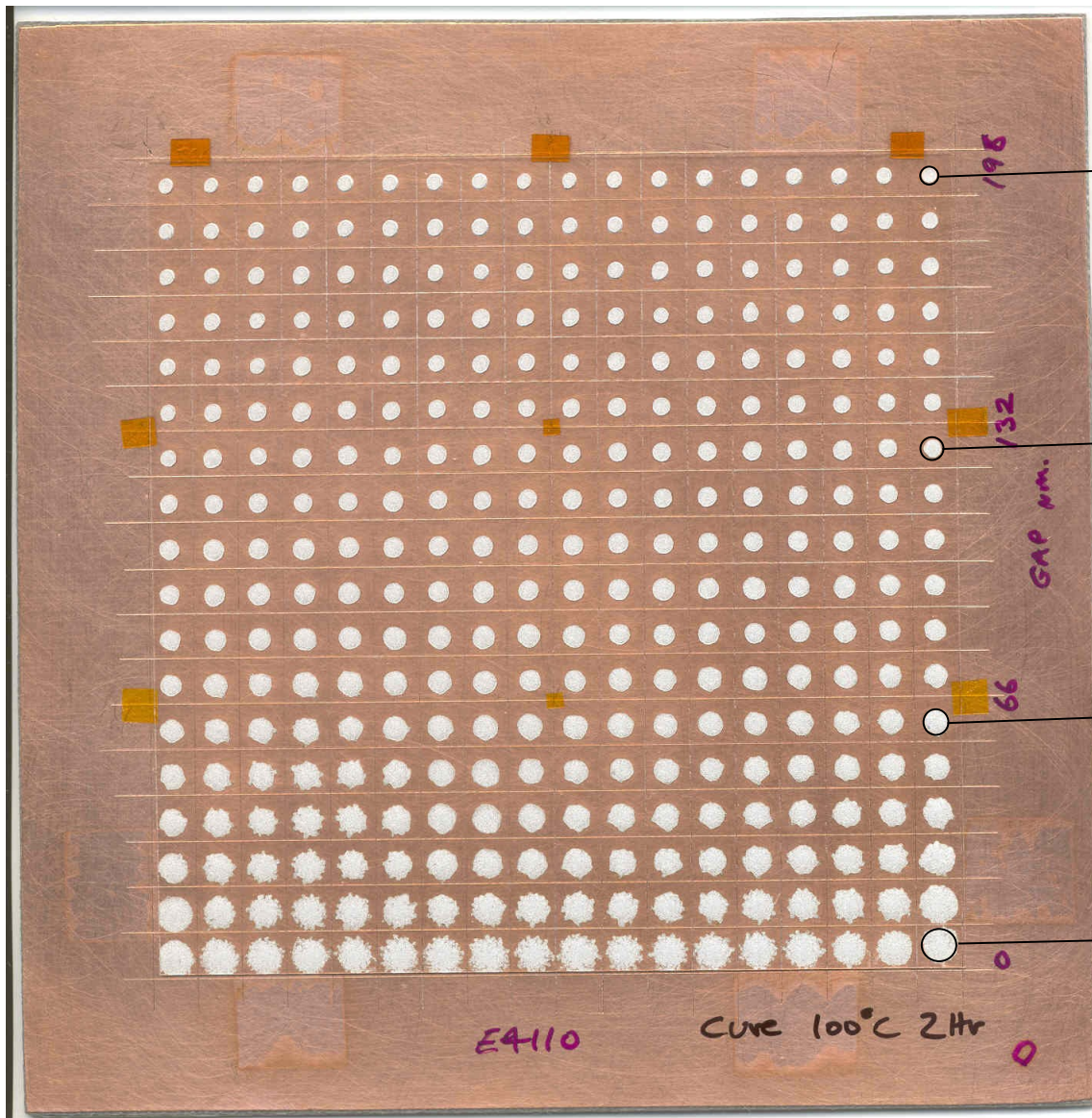
## Plaques de verre pour simuler les wafers



Placement des tâches de collage

18 x 18 (324) tâches sur une grille de 5mm dure ~5min

*R&D ILC - Réunion annuelle IN2P3  
Paris Juin 2008*



Plaque de verre cunéiforme

Ø1.6 mm

200 μ m  
espace entre  
verre et pcb

Ø2.0mm

132 μ m  
espace entre  
verre and pc board

Ø2.5mm

66 μ m  
espace entre  
verre et pcb

Ø3.6mm

zéro  
espace entre  
verre et pcb

Plaque de verre #2

0.2 sec/tache

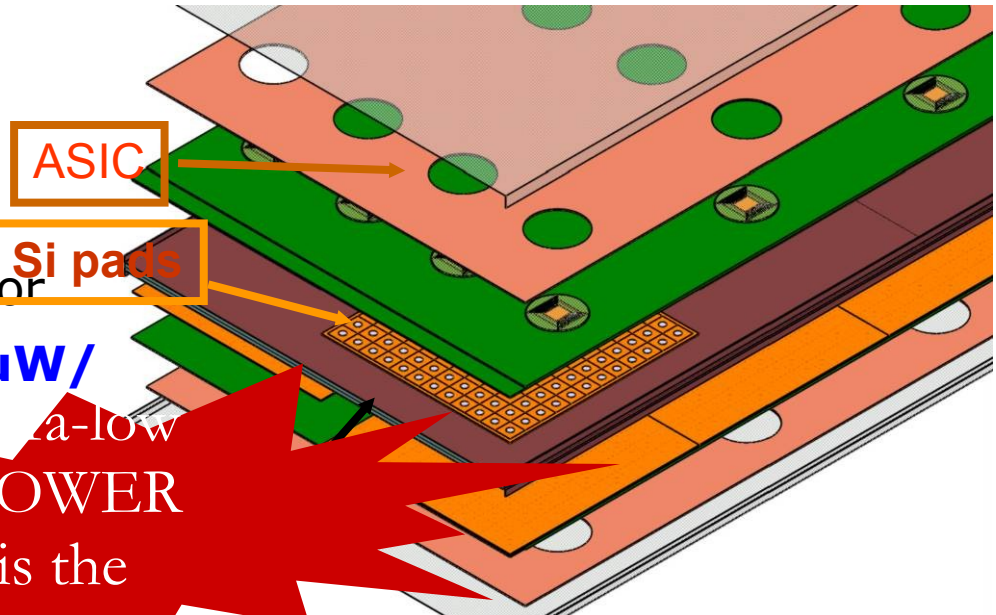
Entretoise sous plaque

Conclusion: Collage d'une dense matrice de wafers est possible  
Épaisseur/largeur des tâches influence la résistivité:  
Contrôle du Diamètre à 50μ m est faisable

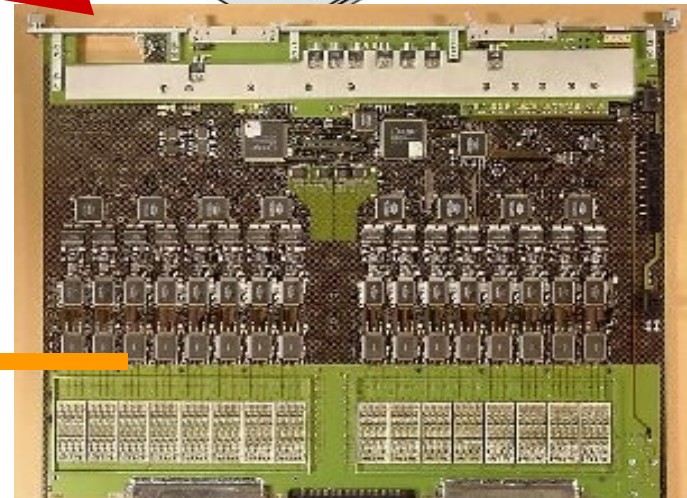
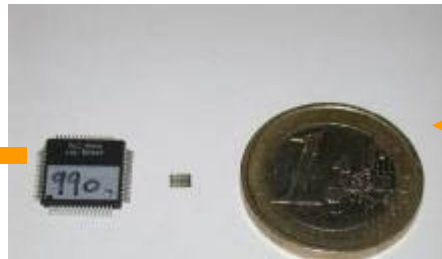
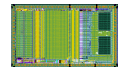


# ILC Challenges for electronics

- Requirements for electronics
  - Large dynamic range (15 bits)
  - Auto-trigger on 1/2 MIP
  - On chip zero suppress
  - Front-end embedded in detector
  - **Ultra-low power : (  $\ll 25\mu\text{W}/\text{ch}$  )**
  - $10^8$  channels
  - Compactness
- « Tracker electronics with KEY test calorimetric performance »
- No chip = no detector !!



**Ultra-low POWER is the KEY test**



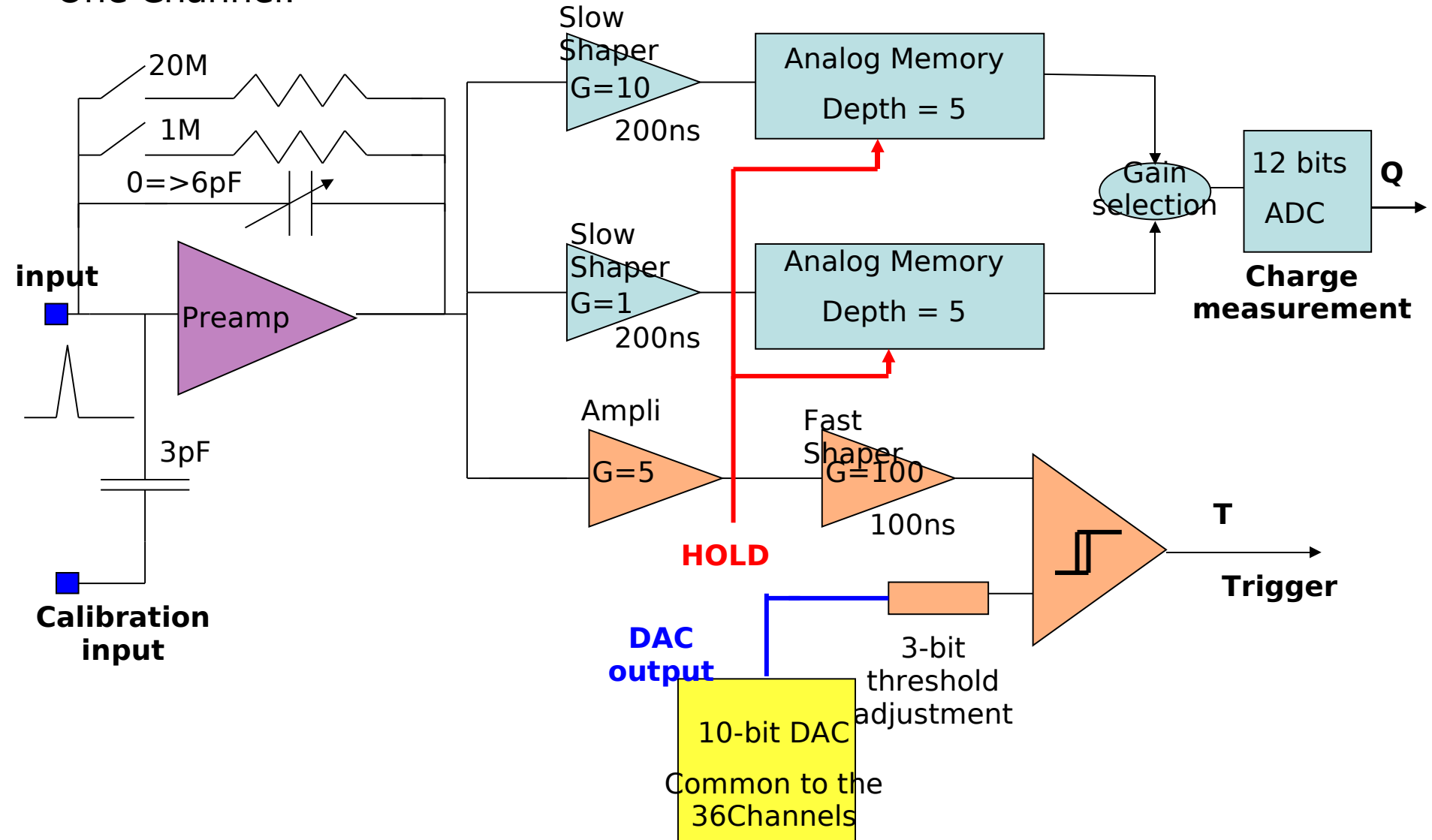
ILC :  $25\mu\text{W}/\text{ch}$

FLC\_PHY3 18ch 10\*10mm  $5\text{mW}/\text{ch}$

ATLAS LAr FEB 128ch 400\*500mm  $1\text{W}/\text{ch}$

# SKIROC Chip

One Channel:

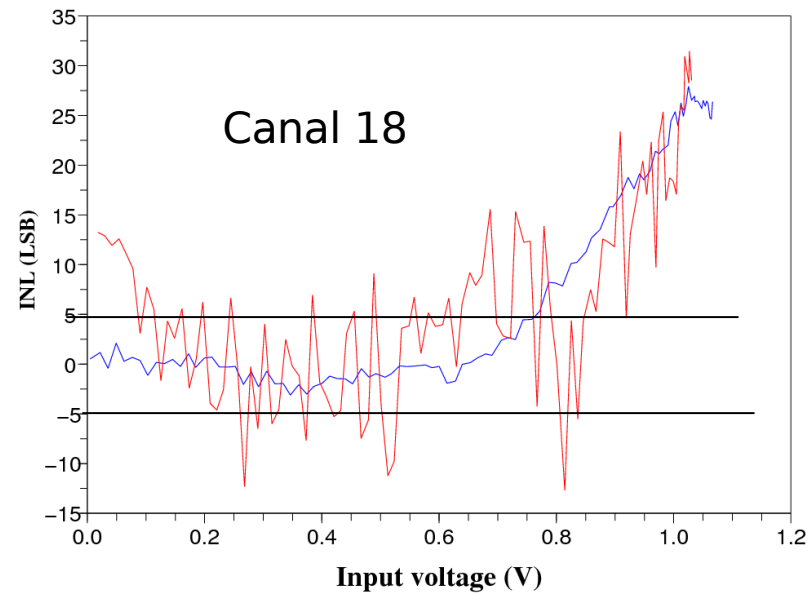
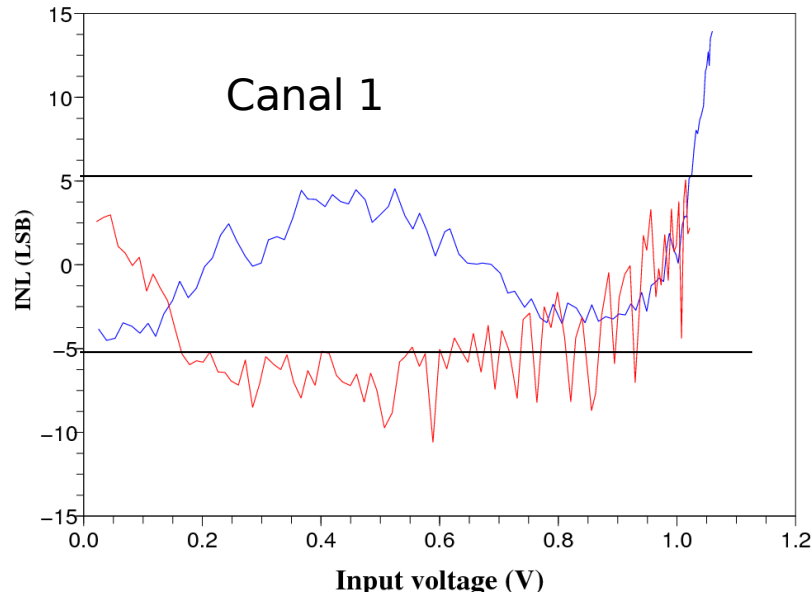


Test avec Chip de 36 Canaux

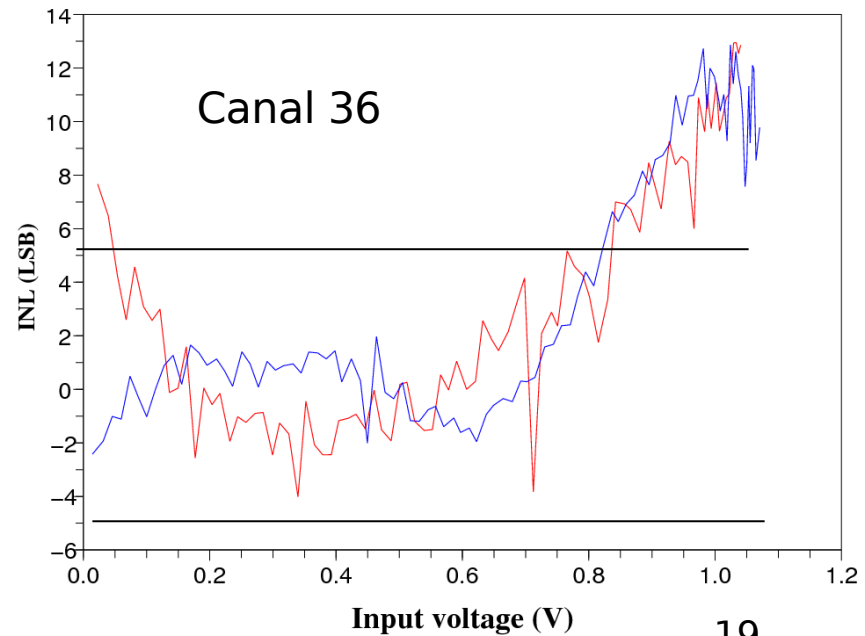
SKIROC Chip toujours dans la phase de design (demande d'une haute compactivité)

Calorimetre de pixel est une technologie defiante.

# SKIROC - Linéarité



Rouge: ADC LAL  
Bleue: ADC LPC

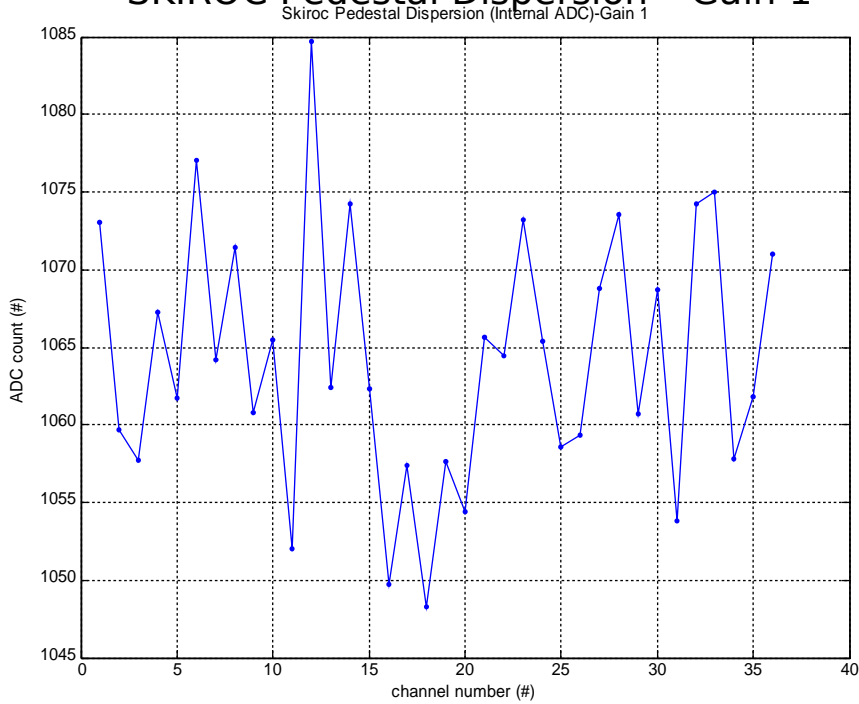


Compatibilité entre Résultats  
sur deux banques de test

Différences par dispositifs différents?

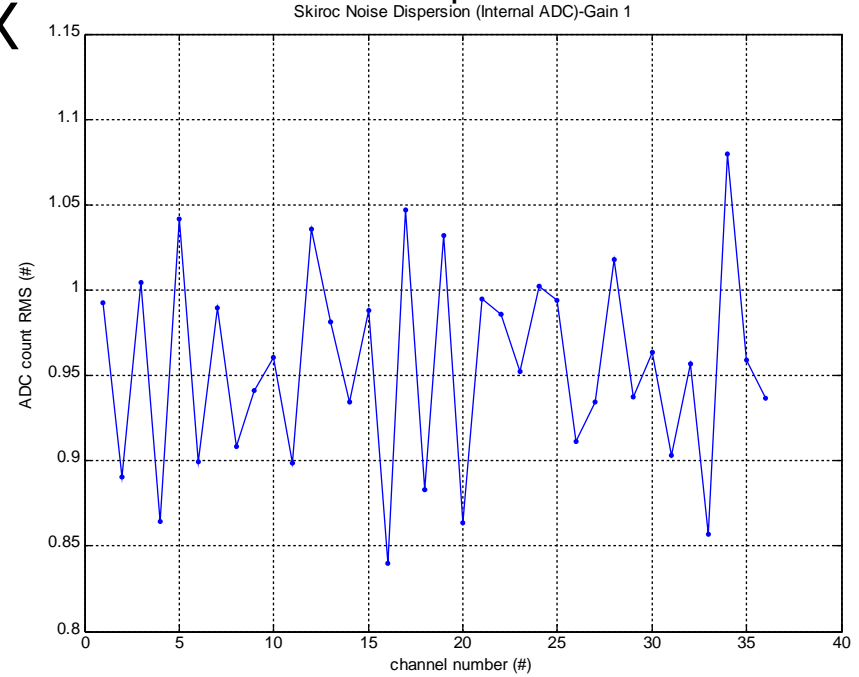
19

## SKIROC Pedestal Dispersion – Gain 1



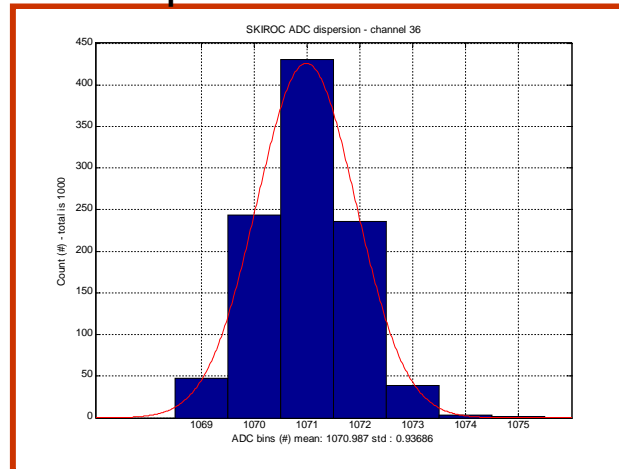
## SKIROC Noise Dispersion – Gain 1

X



Distribution  
des Piedestaux

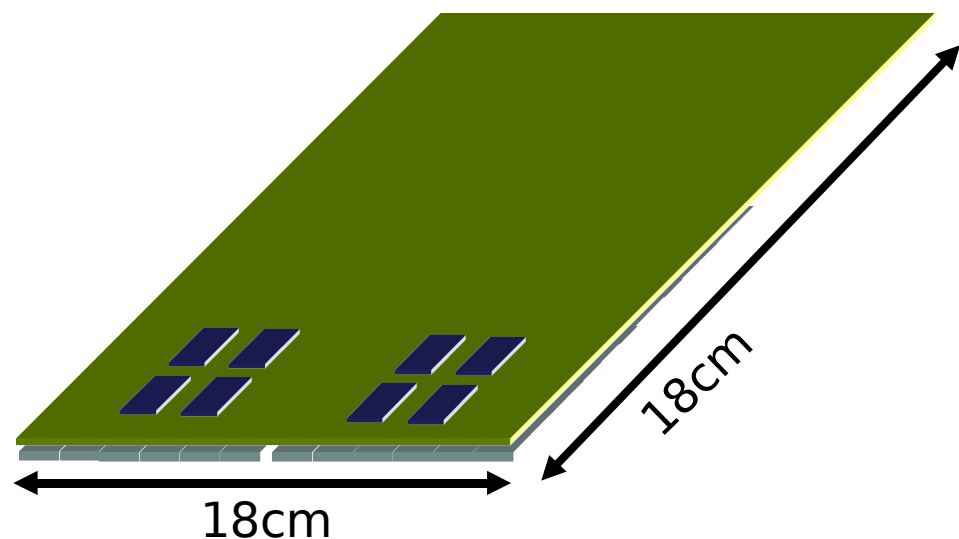
## Example for one channel



Bruit de fond **gaussien**  
~0.95 ADC Counts = 330  $\mu$  V

# Conception des PCB: FEVN – développements paralleles

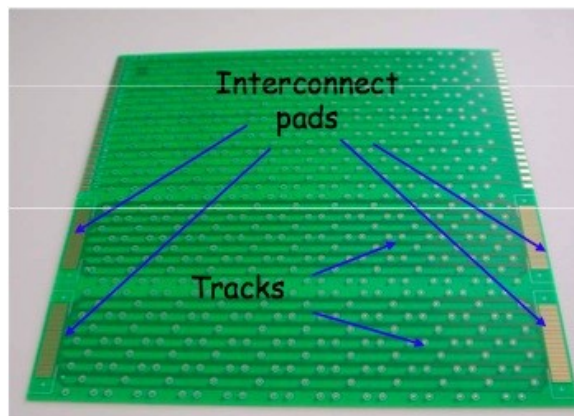
FEV5



Test de l'interaction avec  
cards DIF  
Dimensions?

Utilisation du Chip HARDROC (pour EU-DHCAL)  
afin de avancer avec la concep. Du PCB  
Conception est fait  
Attendu en Jan.09

FEV6



Tests de Collage  
Interconnection des ASU  
Dissipation de la temperature  
Rigidité mécanique  
Dimensions

Conçu and Produit

Plutôt une imitation qu'un  
'vrai' PCB

FEV7

A concevoir  
cet été

À équiper  
avec les  
Wafers de  
Hamamatsu

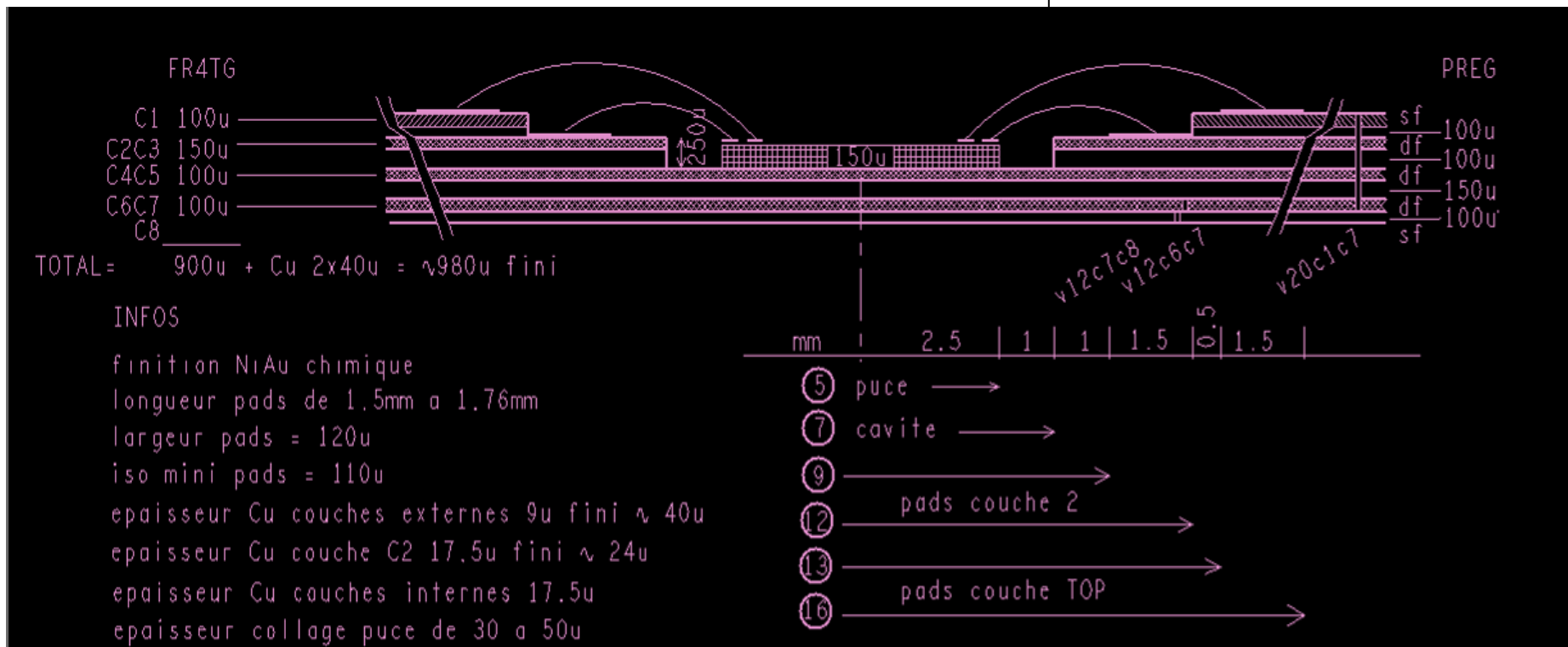
# Intégration des Chips dans le PCB

## Pile-up

TOP	GND+routing
C2	AVDD+routing
C3	AVDD+DVDD
C4	GND + horizontal routing
C5	AVDD+ vertical routing
C6	GND+pads routing
C7	GND (pads shielding)
BOT	PADS

## 3 drilling sequences :

- Laser C7-C8 120 $\mu$  filled
- Laser C6-C7 120 $\mu$
- Mechanical C1-C7



- Tirage des fils entre Chip et PCB difficile (grand nombre de canaux)
- À mettre en accord avec les tolérances mécanique (vois ci-dessus)

# Résumé

- Module EUDET; c'est la continuation logique du CALICE SiW Ecal Prototype
- Les marches vers un module pour un détecteur ILC
  - S'adresse aux défis technologiques de la construction d'un détecteur
  - Intégration à grande échelle
  - Consommation de Puissance
- Première longue structure d'alvéolaire produite
  - Structure H bien avant les vacances
- Deux compte-rendus sur la mécanique
  - Sur Moules et Structures envoyé vendredi 27 Juin
  - Conception des slabs (Mi-September)
- Tests des Wafers avec succès
- L'intégration de l'électronique est un véritable défi
  - Parties analogique et numérique sur un chip
  - Espace limité pour les PCB
- Plusieurs études importantes sont poursuivies (Pas présentées aujourd'hui)
  - E.g. Effet du guardring des wafers

# Horaire et Personnel (française)

## Horaire:

- Construction du démonstrateur: Fin 2008
  - Permet de faire sortir le Module EUDET des 'ordinateurs'
  - Permet de fixer beaucoup des questions mécanique (intégration)
- SKIROC et PCB: Premier quart 2009
- Construction Module EUDET: Fin 2009
- Tests en faisceau: 2010
  - Conditions des tests à définir

## Personnel (En prenant en compte les efforts mécanique et électronique):

LPC: 2 personnes (?)

LLR: 2 Personnes

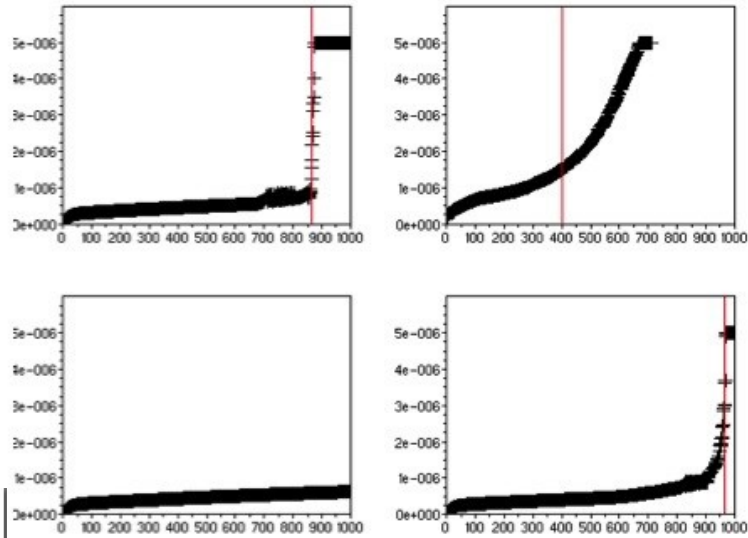
LPSC: 2 personnes

LAL: 4 personnes

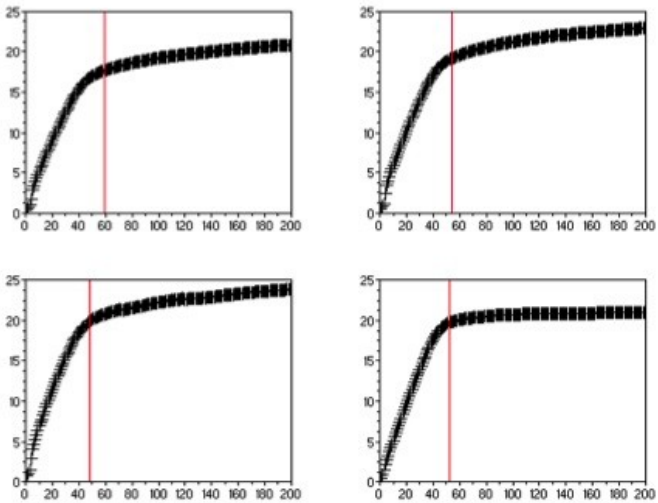


# Backup Slides ...





# Tests Hamamatsu I(V)



# Tests Hamamatsu $C^{-2}(V)$



# Schedule (Taken from Marc Anduze)

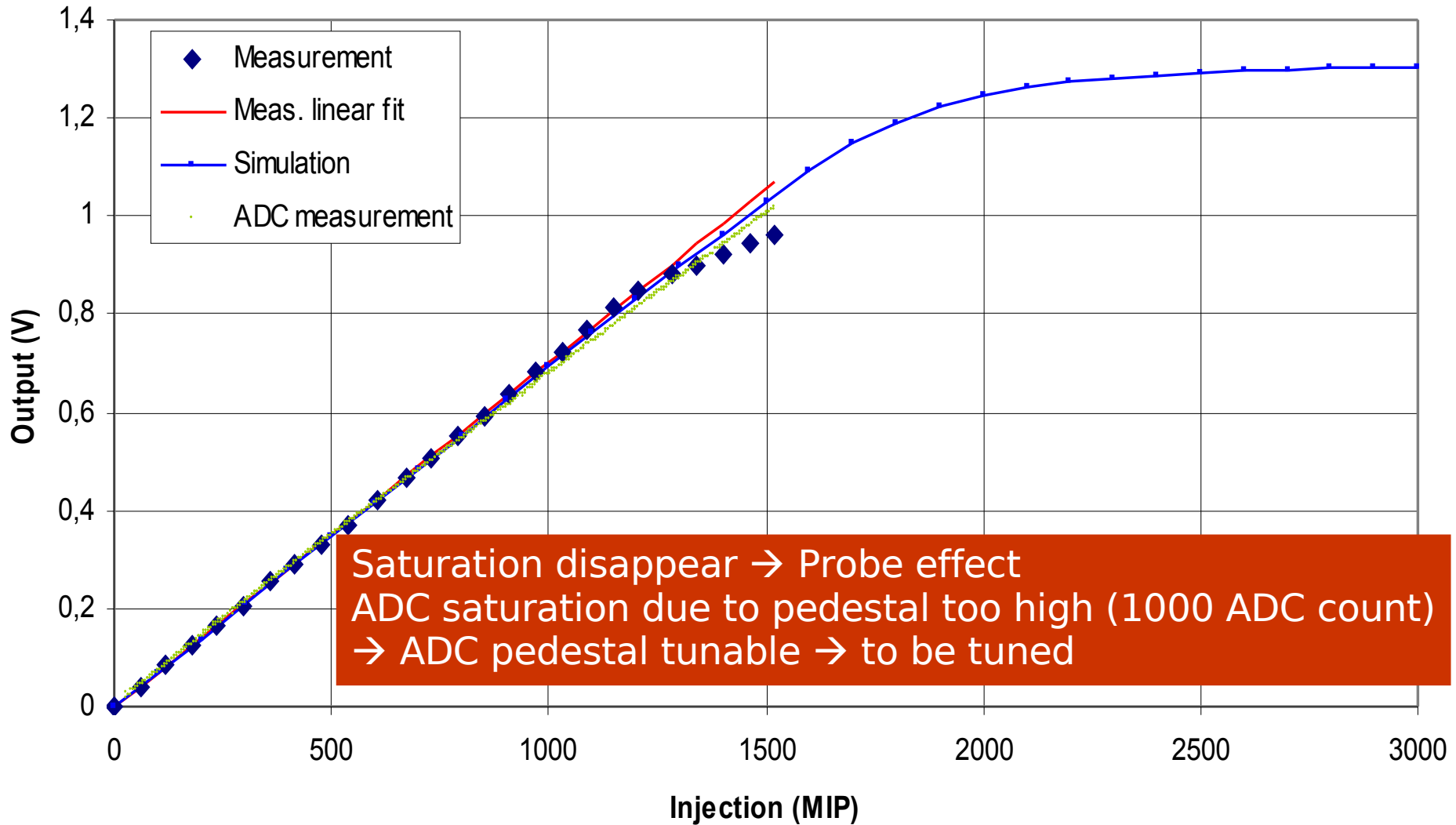
	<p>Assembling of <b>A.S.U.</b> (industrialization, gluing and tests) :</p> <ul style="list-style-type: none"> <li>first gluing studies (glass on PCB)</li> <li>first resistive tests according to the size of the dot</li> <li>Backend system (DIF support)</li> <li>Services (cooling system participation ?)</li> </ul>	<p><b>March 08</b>  <b>March 08</b>  <b>Jan 09 ?</b>  <b>Jan 09 ?</b></p>
	<p>Tests of <b>wafers</b> :</p> <ul style="list-style-type: none"> <li>reception 30 first wafers</li> <li>set-up ("mechanical box")</li> </ul> <p>Global Design</p> <p>Composite <b>Structures</b> :</p> <ul style="list-style-type: none"> <li>mould + first H structure (126 mm)</li> <li>"alveolar layer" mould + first layer</li> <li>assembly mould</li> <li>demonstrator (2 or 3 layers – 126mm)</li> </ul>	<p><b>April 08</b></p> <p><b>March 08</b>  <b>April 08</b>  <b>June 08</b>  <b>Sept 08</b></p>
	<p><b>Thin PCB</b> with embedded ASICs</p> <p>Detector slabs <b>integration</b></p>	<p><b>Jan 09 ?</b>  <b>Jan 09 ?</b></p>
	<p>External <b>cooling system</b> (+ Manchester)</p> <p><b>Fastening system</b> ECAL/HCAL</p> <p><b>composite plates</b></p>	<p><b>June 08</b>  <b>March 08</b>  <b>Feb 08</b></p>

**Lot's to be done**

*R&D ILC - Réunion annuelle IN2P3  
 Paris Juin 2008*

# SKIROC - Linearity

## SKIROC linearity results

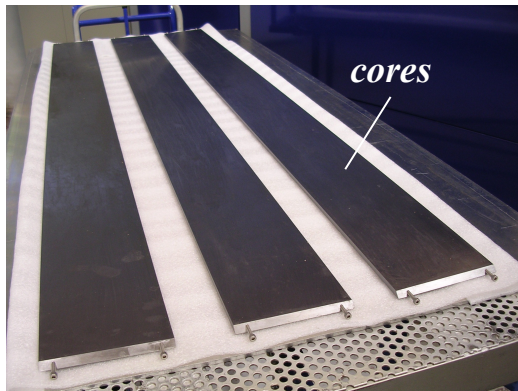


Saturation disappear → Probe effect  
ADC saturation due to pedestal too high (1000 ADC count)  
→ ADC pedestal tunable → to be tuned

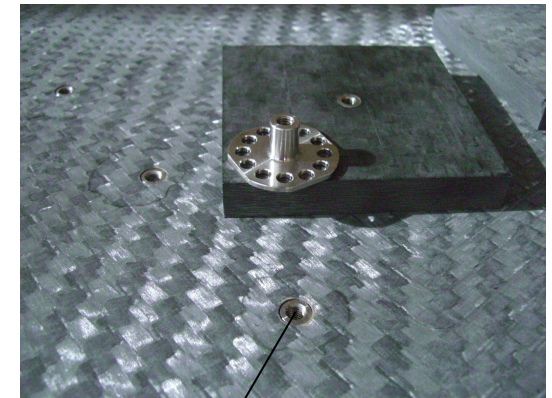
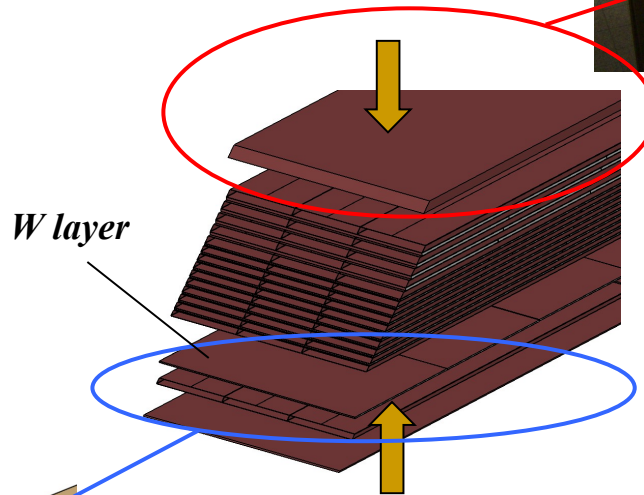
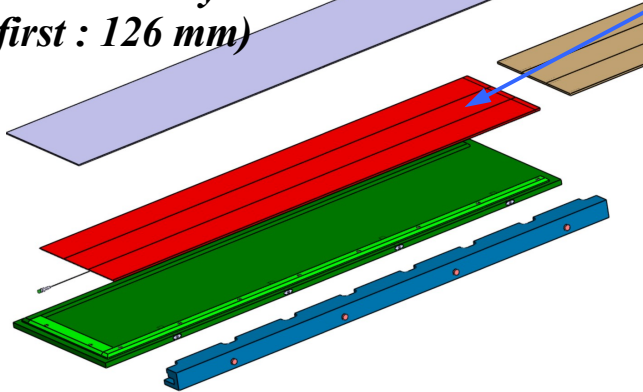
- Saturation also observed in independent measurements
- Effect about to be understood

# Alveolar Structure 1/2

**Assembled structure** : Each alveolar layer are done **independently**, cut to the right length (with 45°) and **assembled** alternatively with W plates in a second curing step  
(2 width of cells : 126 mm and 182 mm)

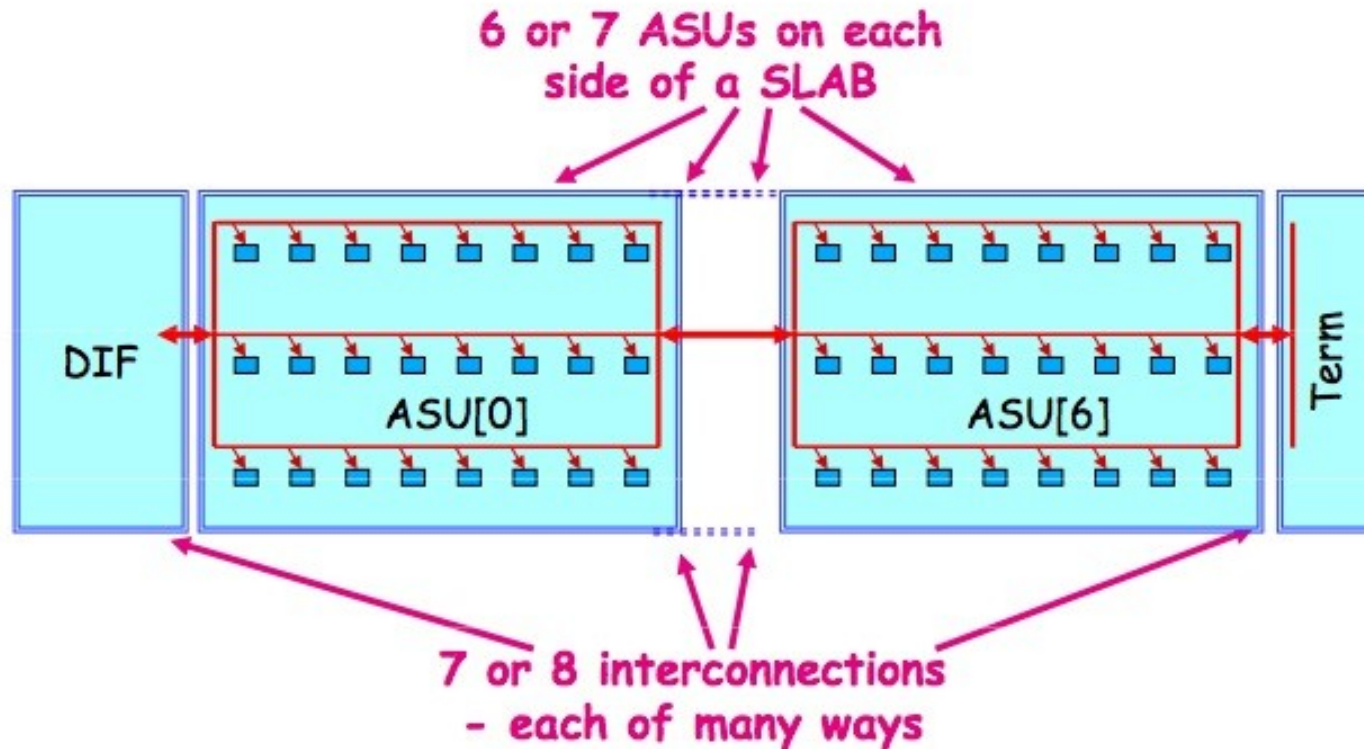


« Alveolar layer » mould  
(first : 126 mm)



- ⇒ Global design : **OK**
- ⇒ “Alveolar layer” mould machining : **on going**
- ⇒ Design of assembly mould : **on going**
- ⇒ **Ready** : 4 composite plates (15mm and 2 mm)

## Interconnections



Options pour l'Interconnexion des ASUs:

- glued joint step
- (colle) 'direct stitching'
- FFC (Flat Flexible Cable)
- Ponts par 'Mini PCB'

Façon de la lecture (Single ligne, multiple lignes?)

# Detector Slab Principle

Longue slab composé par plusieurs **PCBs** courts:

A.S.U. : **A**ctive **S**ensors **U**nit

- ❑ Conception de l'interconnection des PCB
- ❑ Étude d'integration et tests des A.S.Us en parallèle avec des autres composants du projet
- ❑ Longueur final des slabs aura obtenu par la taille d'un "PCB final "

