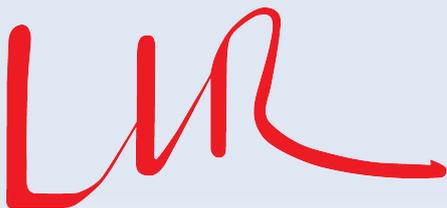


DAQs: État des lieux

Vincent Boudry

*travail de :Clément Jauffret, Simon, Chollet,
Franck Gastaldi, Antoine Mathieu*

DHCAL France
06 / 05 / 2008



IPNL

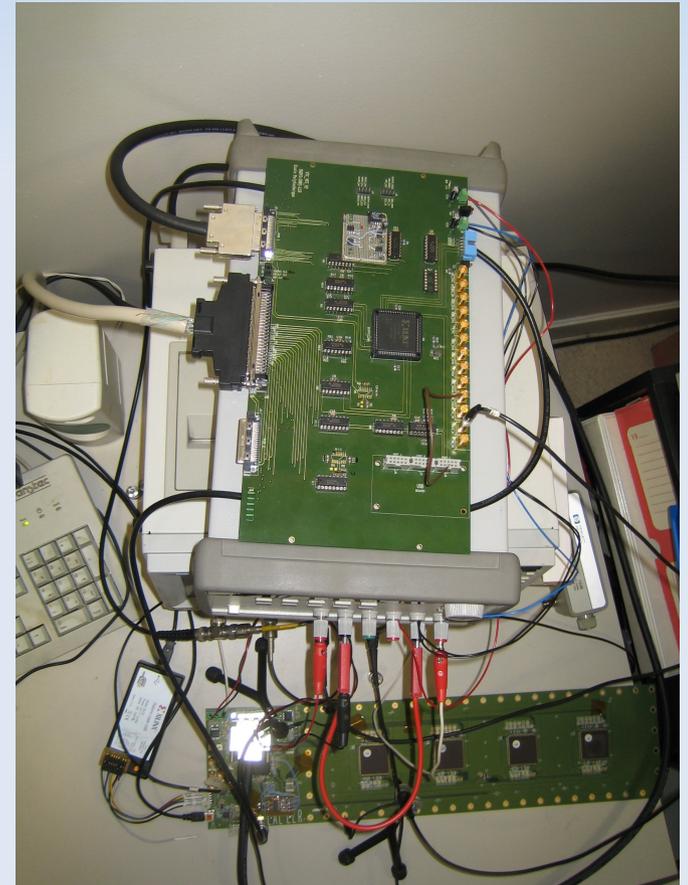


Vue d'ensemble

- *DAQ Cosmiques:*
 - *Maintenant → lecture analogique*
- *DAQs Test beam:*
 - *(PS: 10-17 Juillet) → DAQ cosmique ?*
 - *SPS: 6-11 août 2008 → DAQ0 (UK)*
 - *PS: début novembre → DAQ USB (m²)*
- *DAQ2 m³*
 - *Printemps 2009 → Carte concentratrice*

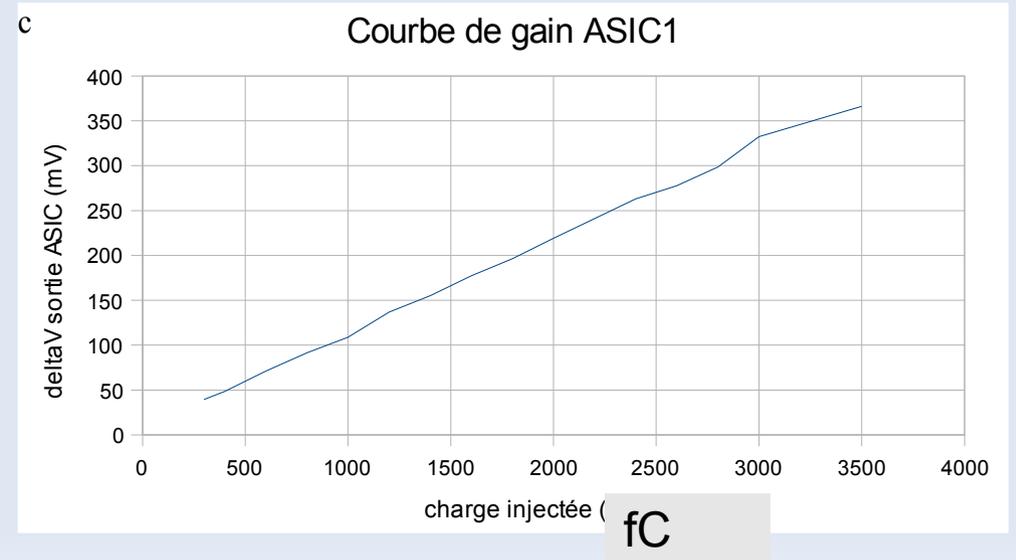
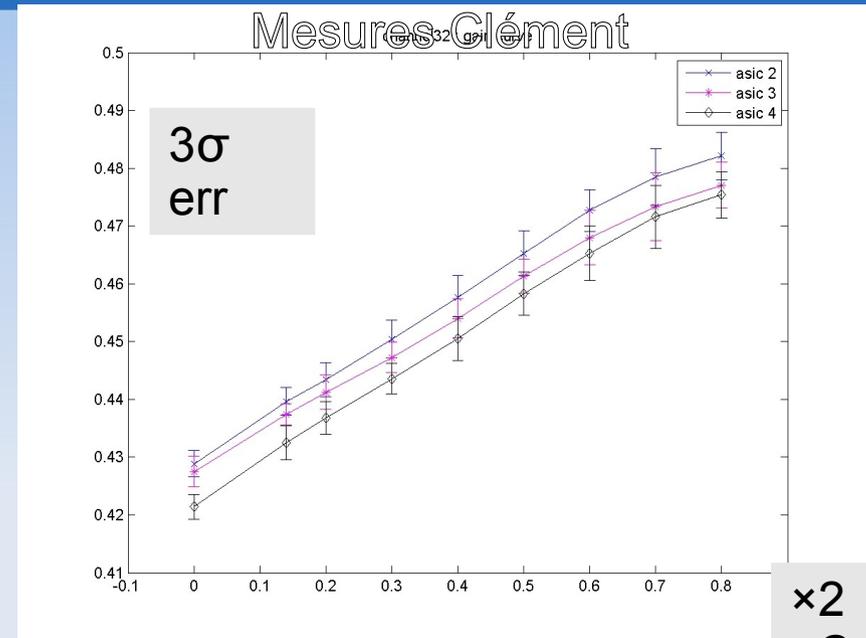
DAQ Cosmique

- Lecture digitale de 3(+?) cartes → Imad, Rodolphe
- Lecture analogique d'une carte DHCAL1
- Adaptation d'une carte VTC → lecture dans LabView (C.J. + F.G. + S.C., \supset code de Rodolphe)
 - VTC = DAQ LLR banc cosmique ECAL
 - HW: Cartes + câbles
 - Lecture 1 carte
 - Eventuellement 2 (si câble adapté)
- Adaptation:
 - CPLD: Nombre de voies (4) ,
Nombre de cycles (64)
 - HW: Signaux LVDS DHCAL \neq ECAL
 - HW: Nouveaux circuits drivers (AD8138)



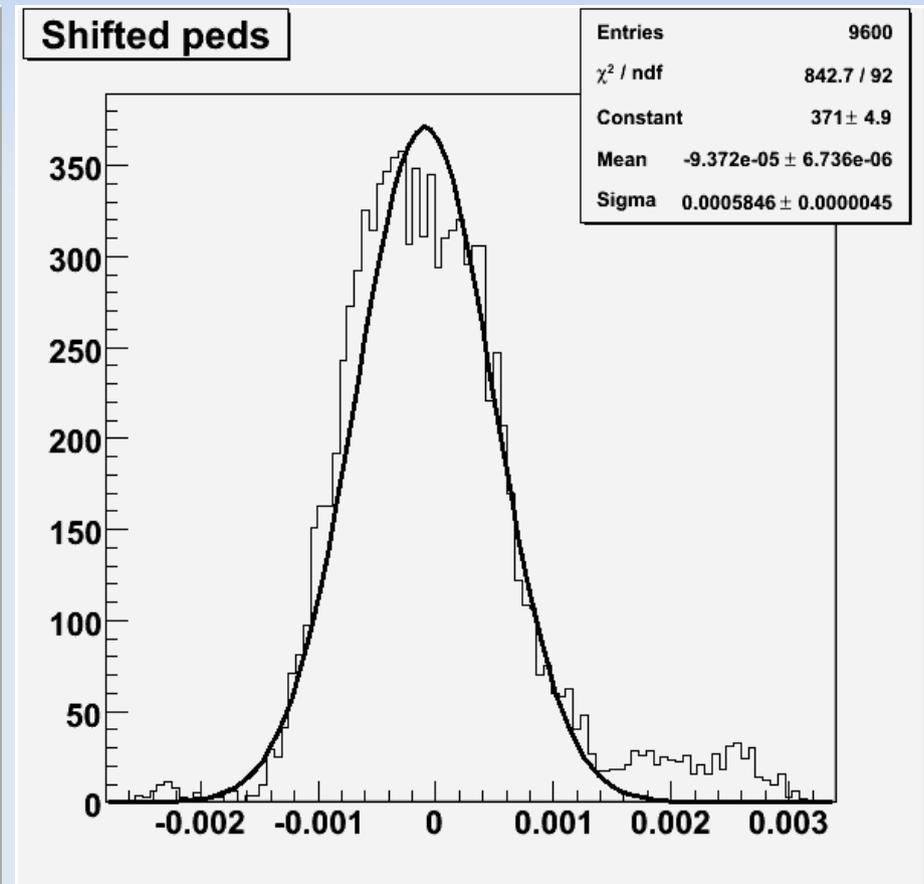
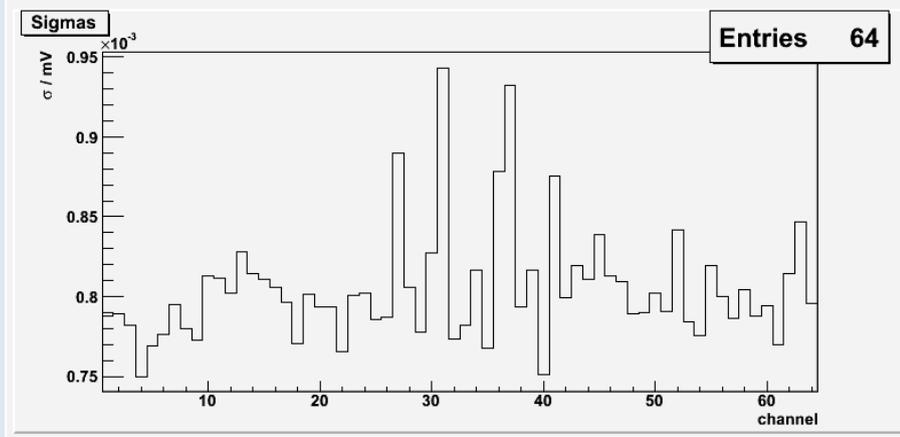
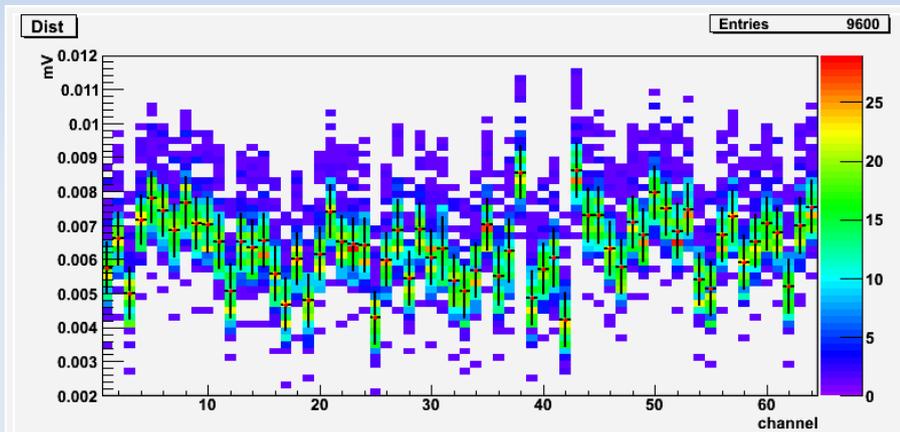
DAQ cosmique: lect. analogique

- Bcp plus de difficultés qu'attendu...
- Pas encore tout à fait stable (plantage au bout de qq 100-1000 evts)
 - Utilisable si corrigé par Reset
- Première caract (prelim)
 - Linéarité «OK» → 4pC (lim. Stat)
 - $\sigma \sim 60$ fC \sim constant
 - Plus important sur ASIC1 (source du VrefSS)
 - Ajout par la VTC



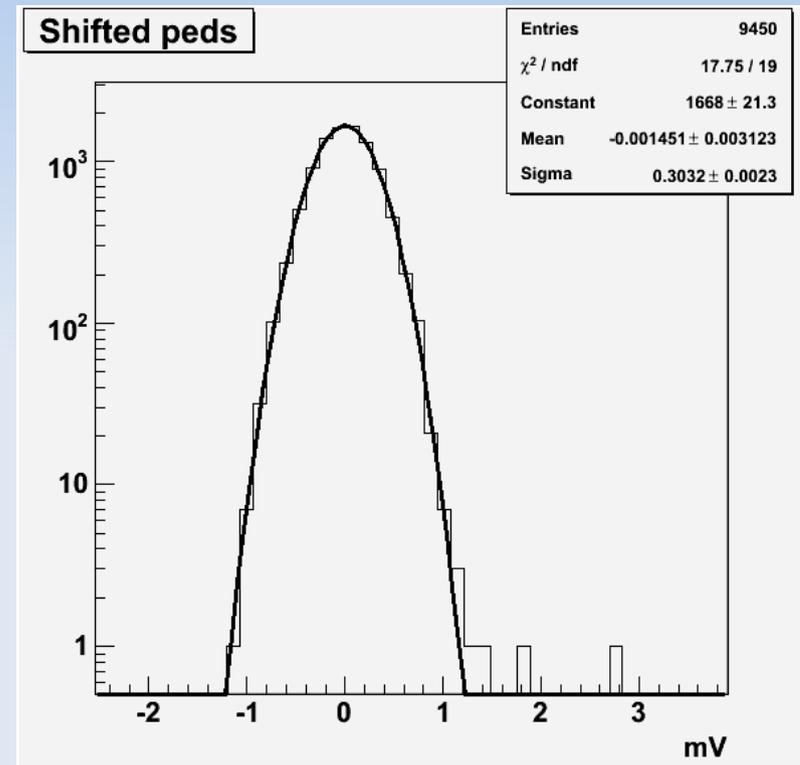
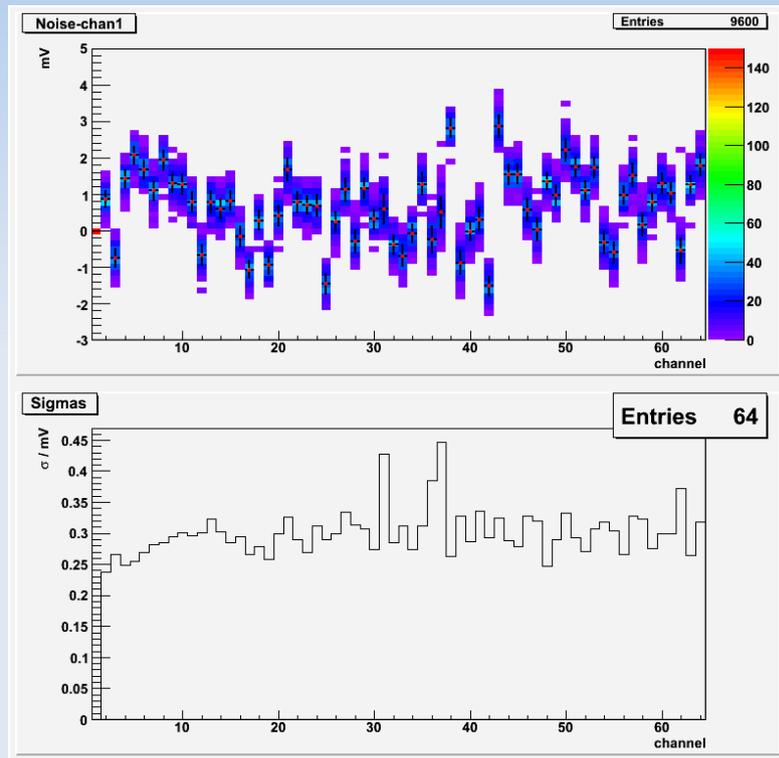
DAQ Cosmique: bruit

- ASIC1
 - dominé par le bruit cohérent.



DAQ Cosmique: bruit.

- Avec soustraction de la voie 1 à toutes les autres:



- Gain facteur 2
- En cours d'étude (CJ, AK)
- à priori OK pour faire les formes des signaux

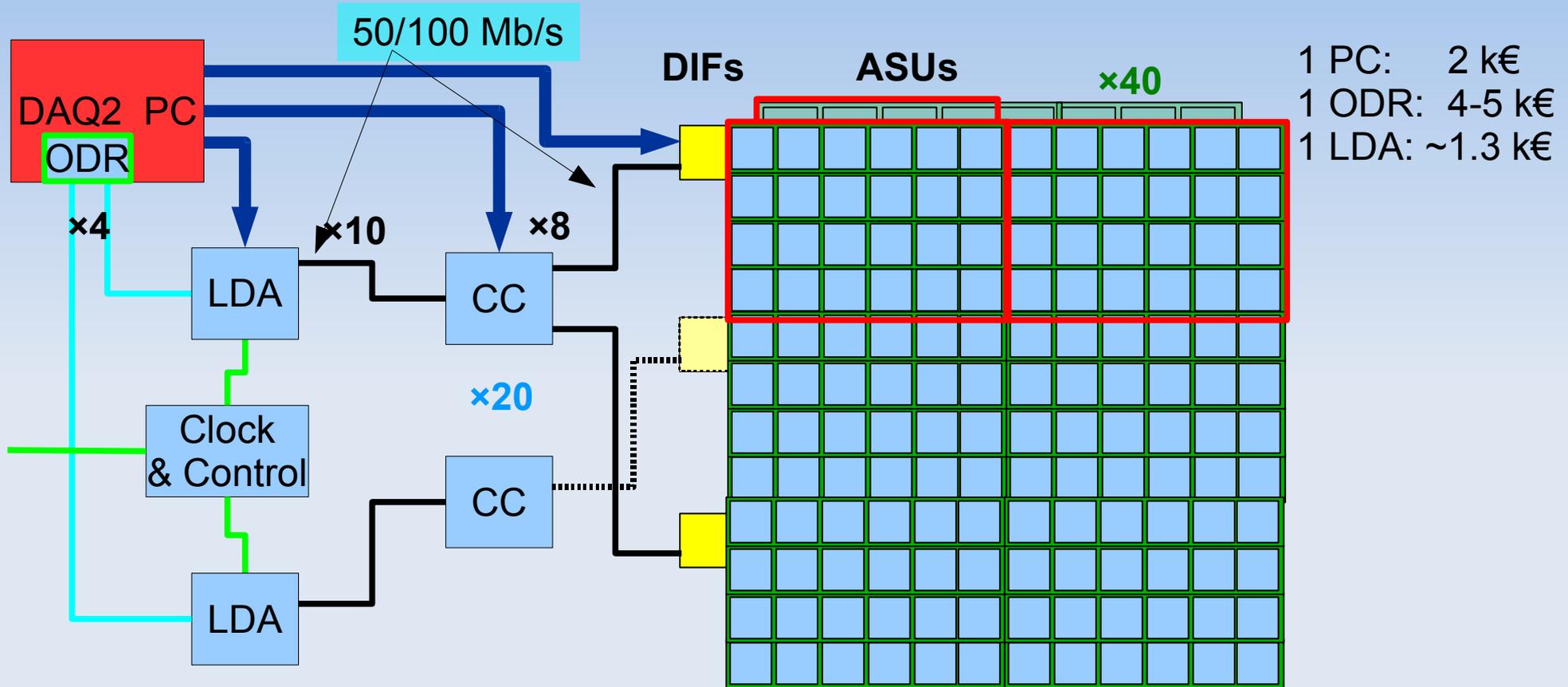
DAQ Test Beam (juil-août)

- DAQ EUDET :
 - Banc complet de DESY (Accord Erika + Félix)
 - = 1 CRC (\Rightarrow 6 FE) + VME Crate + VME controller + PC (with DAQ soft)
 - Immobilisation minimale (tests des SPIROCS avant fin juin)
 - OK fin juillet \rightarrow déb. Août.
 - Date transfert & dispo P. Dauncey à définir...
- Contrôle & lecture digitale par USB
 - LibDHCAL de Clément + socket (en cours d'écriture): protocole bien défini avec Paul Dauncey. (\rightarrow Simon Chollet).
 - Config & stockage des données par la DAQ.
 - Config à définir avec R. Poeschl.
 - *Format des données à définir*
- Lecture analogique de 6 cartes possible
si DRIVERS les drivers sont remplacés.

DAQ m² (TB novembre)

- Ch. Combaret sous XDAQ (utilisé par CMS)
- Lect. USB très similaire à CJ → réutilisation du code
 - Réutilisation directe pour d'autres DAQ (ECAL Wafer, in-situ DAQ, ...) possible
 - Réutilisation dans la cadre de la DAQ2 ?
 - Utilisation de DOOCS (produit DESY: Tesla/TTF)
 - interface root, elogbook,
 - <https://twiki.cern.ch/twiki/bin/view/CALICE/CALICEDAQsoftware>
 - En cours d'investigation (S. Chollet)
- 3 DIF / plan, 48 ASIC / DIF
- *Format des données à définir*

DAQ2 m³



- Digital (Config, Controle)
- Clock & Sync
- Optique GigE
- USB

3(4) DIF × 40 plans / 10 conn.
 • CC×8:
 → 2 LDA, 1 ODR [5+4k€]

Volume total de donnée: ~40×8×32kb = 10Mb
 → ~ 5 ms sur 2 GigE, ×2 sur LDA-CC
 5 ASICs / couches (max 10) × 128 bits × 100Hz → 128 kB/s

Carte Concentratrice

- Travail commencé: Frank Gastaldi, Antoine Mathieu
- Cahiers de charges
 - Typiquement ×8 voies
 - ~Idem LDA
 - « Transparente »
 - Block VHDL DIF/LDA
 - Lecture USB...
- Custom:
 - moins cher
 - Proto pour une «LDA custom» (e.g. 40 voies pour la suite...)
- Premier dev sur une carte de test Xilinx
 - Proto à l'automne
 - Série de 20 cartes pour le printemps

Questions en suspens:

- Vitesse de transfert DIF→LDA (50, 100 Mb/s ?)
 - Mécanisme de synchronisation ?
- Adressages des DIFs
 - PROM vs SWITCHES
 - Topologie pour le chargement (configs, commandes):
HUB vs Switch
- Implémentation des protocoles:
 - Config
 - Data
- Discussion technique prévue au meeting EUDET à Orsay début juin

