

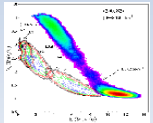
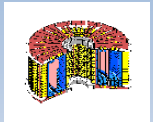
# Présentation du nouveau système d'acquisition numérique développé au LPC de CAEN

## FASTER

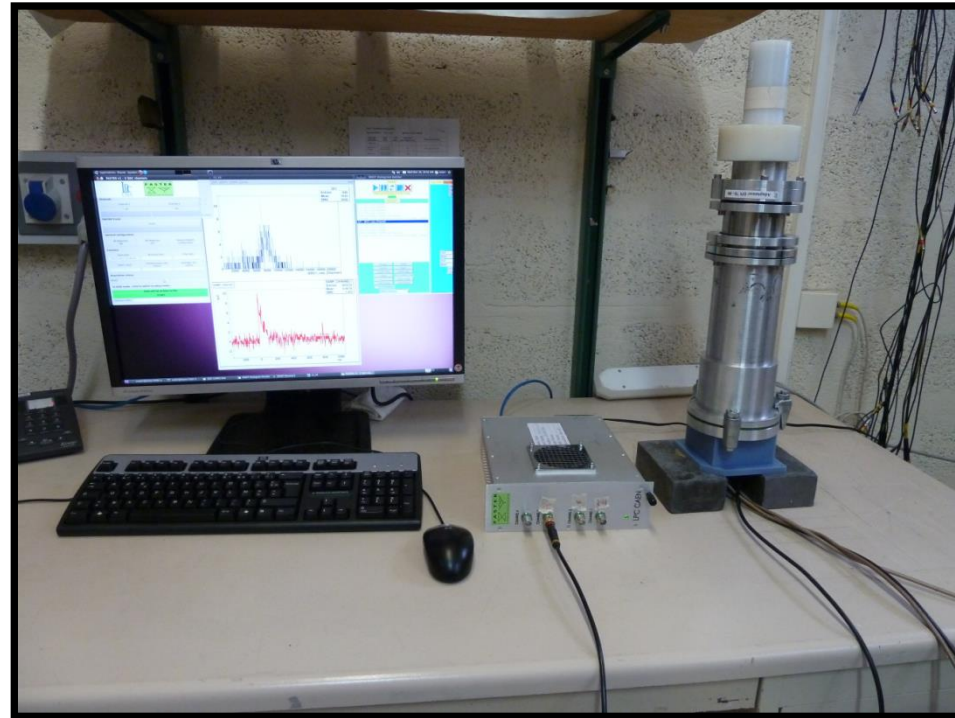
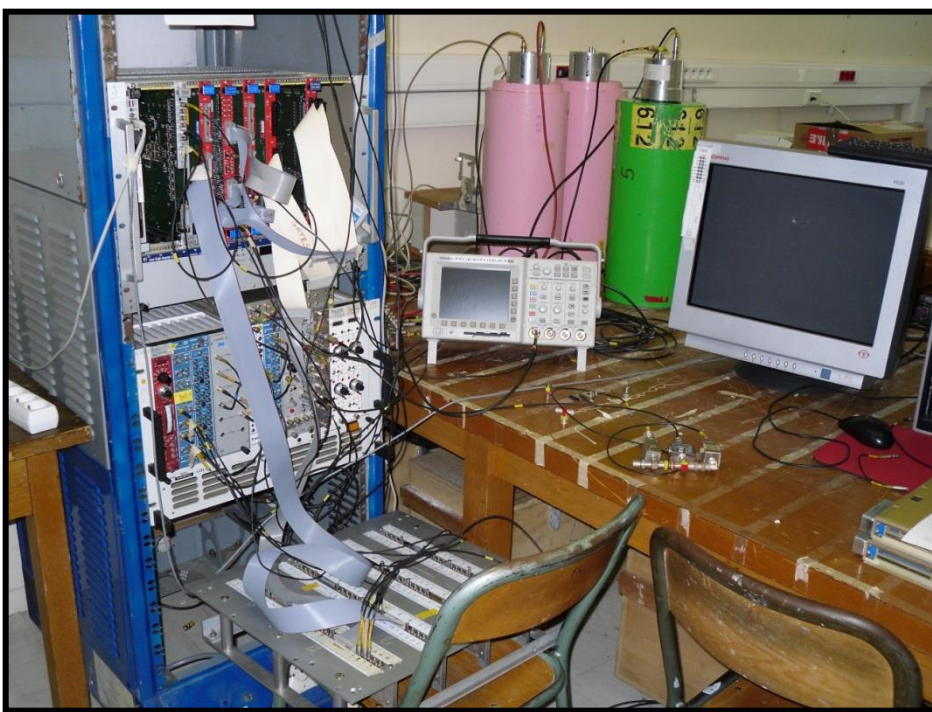
Benjamin Carniol, Thierry Chaventré, Daniel Cussol,  
David Etasse, Cathy Fontbonne, Jean-Marc Fontbonne,  
Julien Harang, Jean Hommet, Hervé Plard  
Jérôme Poincheval

LPC Caen, ENSICAEN, Université de Caen, CNRS/IN2P3, Caen, France

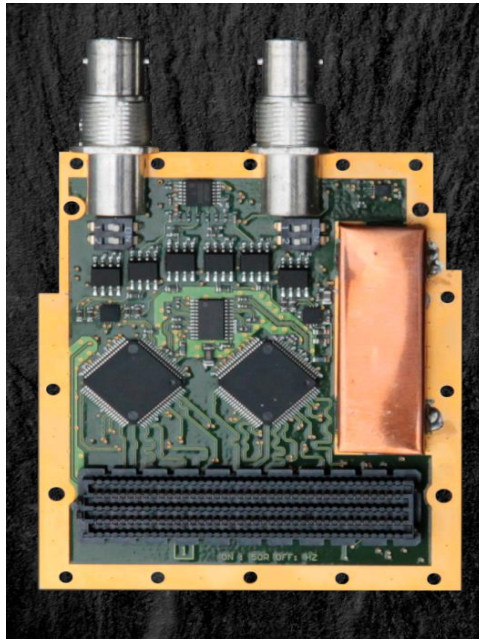
Vendredi 21 Juin 2013



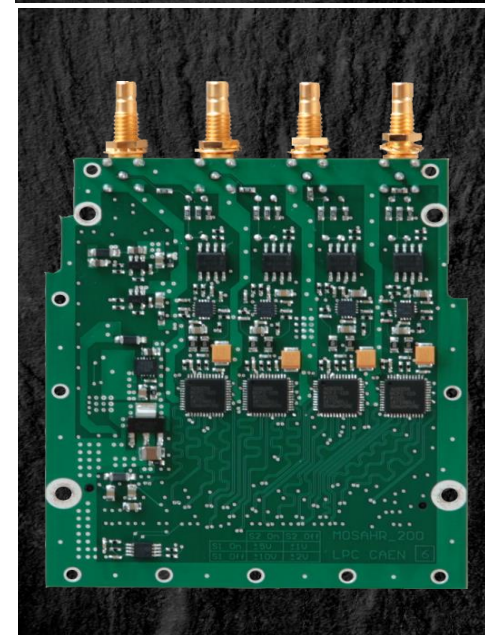
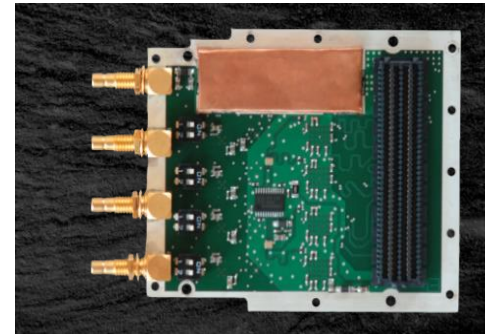
Benjamin Carniol	FASTER, Conception FPGA
Thierry Chaventré,	RHB, Développeur
Daniel Cussol,	RHB, Concepteur
David Etasse,	FASTER, Chef de projet
Cathy Fontbonne,	FASTER, Modules de mesure
Jean-Marc Fontbonne,	FASTER, Expertise instrumentation
Julien Harang,	FASTER, Conception et routage de cartes
Jean Hommet,	FASTER, Architecture logicielle
Hervé Plard,	FASTER, Prototypage électronique
Jérôme Poincheval	FASTER, Interfaces graphiques



## CARAS



## MOSAHR



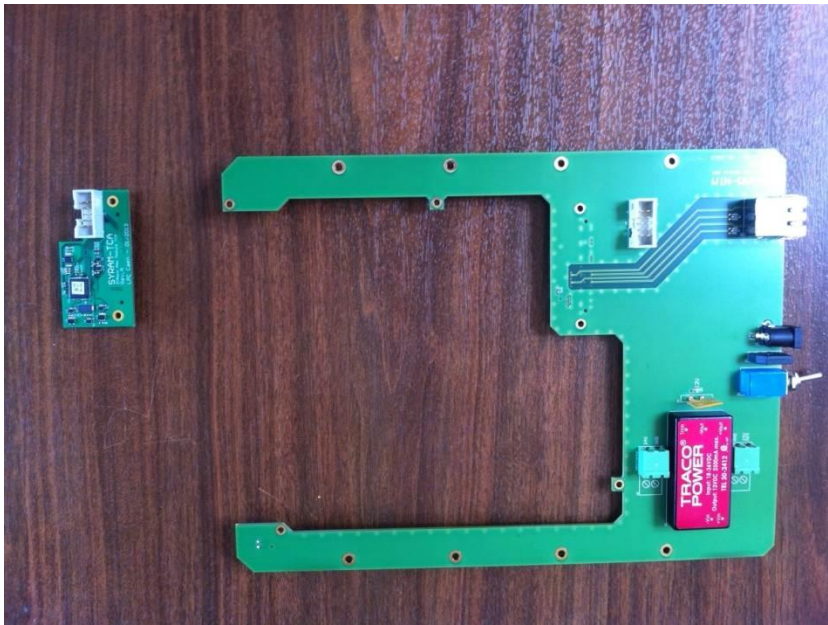


Actuellement, il existe 5 modules de mesure

- CARAS
  - QDC-TDC<sub>HR</sub>, ADC-TDC, Synchro RF, Scaler
- MOSAHR
  - , ADC-TDC
- Electromètre (En Test)
  - Electromètre

## Hardware

- Carte électromètre, PCIe-SRIO, Isolation de la fonction AMC sur les cartes microTCA, Changement de FPGA (Cyclone V)



# Développements actuels

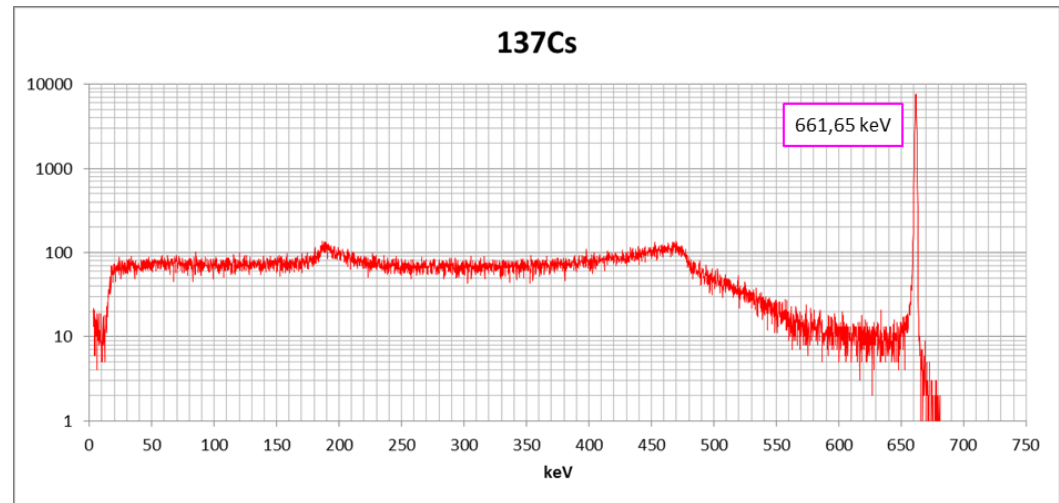
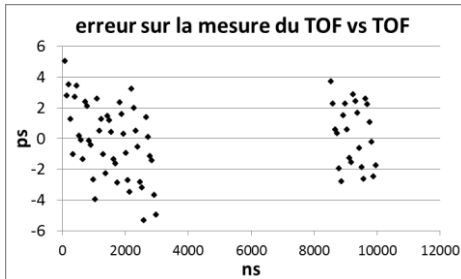
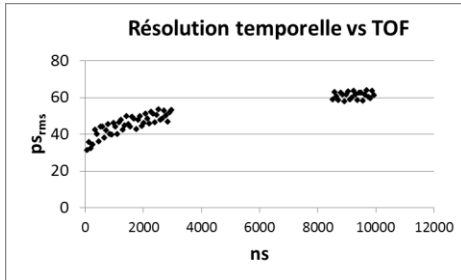




## Hardware

- Carte électromètre, PCIe-SRIO, Isolation de la fonction AMC sur les cartes microTCA, Changement de FPGA (Cyclone V)
- Firmware
  - QDC-TDC<sub>HR</sub> sans temps mort, Scaler, Electromètre, Amélioration du T0, Module de décision.
- Software
  - Construction dynamique du modèle d'acquisition

- ~100 cartes mères, ~170 cartes filles
- CEA (DAM), Huelva, CENPA, IPNO(TP), PSI, CERN, CIMAP, LPC,
- Qualité des mesures



- Performances élevées
- Site web ([faster.in2p3.fr](http://faster.in2p3.fr))