

## Tentative de mise en correspondance des outils Cadence actuels avec les nouvelles lignes de produits

Quatre catégories d'outils du portefeuille Cadence nous intéressent:

- Allegro : Environnement PCB
- Incisive : Modélisation, Simulation, Preuve Formelle
- Virtuoso : Environnement ASIC Mixte
- SoC Encounter : Environnement ASIC Numérique

Chacune d'elles comporte 3 niveaux d'options : L, XL, GXL. Il existe une multitude d'options.

A noter également que Le système actuel de gestion par licences flottantes est à maintenir bien que le modèle de comptabilisation des jetons à changé. Le tableau ci-dessous illustre les crédits jetons consommés pour différents types de simulateurs. Ainsi sur le tableau ci-dessous on voit que Spectre est à 1 jeton. On passe à 6 jetons pour UltraSimXL et AMS-Ultra monte à 9 jetons.

MMSIM 6.1 Release		MMSIM 6.2 Release	
Simulator	Tokens Used	Simulator	Tokens Used
Spectre	1	Spectre L	1
Spectre RF	1 + 1 = 2	Spectre XL	2
Not Available		UltraSim L	4
UltraSim	6	UltraSim XL	6
AMS-Spectre	3	AMS Designer with Flexible Analog Simulation + Spectre L	2 + 1 = 3
Not Available		AMS Designer with Flexible Analog Simulation + Spectre XL	2 + 2 = 4
Not Available		AMS Designer with Flexible Analog Simulation + UltraSim L	2 + 4 = 6
AMS-Ultra	9	AMS Designer with Flexible Analog Simulation + UltraSim XL	2 + 6 = 8
Spectre & Spectre RF (VPCM)	2	VPCD	2

Cadence m'a communiqué des grilles pour ces différentes options. Elles ne sont pas complètes et donc à diffusion restreinte.

Une description des configurations de produits se trouve de toute façon dans les datasheets accessibles sur le site <http://www.cadence.com/products> mais la correspondance entre grilles de configuration et datasheets n'est pas limpide.

## Allegro

Le tableau ci-dessous indique la correspondance entre les produits Allegro achetés par IN2P3 en 2005 et ceux actuellement proposés par les grilles fournies par Cadence (voir ci-dessous). On constate que nous nous situons globalement dans l'actuelle catégorie XL.

Les configurations en caractères italiques sont celles que l'IN2P3 ne dispose pas. Lorsqu'elles n'existent pas pour les 3 OS, Windows, Linux et Solaris, cela est précisé.

Nom des licences marché 2005			#Lic	Nouvelle Dénomination	
Front end	PX3000	Design Entry HDL	107	PX3000	Design Entry HDL XL
Simulation cartes	PX3200	Simulation analogique	50	Nouveau	AMS Simulator
	PX 3300	Mixed Signal Expert	20	Nouveau	AMS Simulator
PCB & Associés	PX3700	PCB Design HDL	35	PX3700	PCB Design HDL XL
	PX3100	PCB SI	10	PX3100	PCB SI XL
	PX4100	Package Designer	2	Non précisé	Package Designer existe
	PX3500	Librarian	3	PX3500	PCB Librarian XL

- *Allegro AMS Simulator*
  - N'est disponible que sous Windows. Remplace AWB, permet de faire de la simulation mixte. Les labos devront-ils disposer de 2 types de machines, XP et Linux ?
- *Allegro Design Entry CIS*
  - Saisie de schéma « ORCAD like » sous Windows → Pas de besoins à l'IN2P3.
- *Allegro System Architect*
  - C'est un cadre de travail de niveau supérieur (GXL) qui englobe Allegro Design Entry HDL et Allegro Design publisher.
  - Il s'appuie sur INCISIVE Verilog et VHDL pour intégrer ces langages dans l'environnement DEH.
- Allegro Design Entry HDL (DEH)
  - L'outil pour la saisie de schéma (voir, mais à vérifier) du Verilog et du VHDL
- *Allegro Design Publisher*
  - Générateur PDF intelligent, permet la navigation dans les schémas en PDF. Par défaut dans Allegro Design Architect. Très bon pour les Design Review → Intéressant pour IN2P3
- Allegro PCB Design
  - Réalisation du layout des PCB, génération des masques
- Allegro PCB SI
  - Simulation intégrité de signal, SpectraQuest
- Allegro PCB Librarian
  - Pour créer des composants de bibliothèque
- *Allegro Design Workbench*
  - Un cadre de développement
  - XP et Solaris uniquement → à ne pas considérer

Un ensemble d'outils pour l'étude de l'assemblage high tech. des CI, i.e. multi-layer flip-chip.

- *Allegro Package Designer*
- *Allegro Package SI*
- *Cadence 3D Design Viewer*

SPB Allegro Product Configuration Matrix Release 16.0		Non-Tiered					L Series							XL Series						GXL												
		PA2112	PA3410	PA3420	PS2010	PS2200	PS2500	PA1220	PA6211	PA6216	PS2000	PS2100	PS3000	PS3010	PS3100	PS3400	PS3500	PS3600	FX3000	FX3100	FX3110	PA6611	PA6616	FX5000	FX5100	FX5710	FX5800	PA1620	PA3660	PA3661	PA6630	
Schematic	Design Entry CIS				•																											
	Component Information System				•																											
	Design Entry HDL										•								•													
	Schematic Rules Checker (HDL)										•								•													
	Component Browser										•								•													
	Intelligent PDF Output																															
	Multi-Style Design Creation (Tabular / Graphical / Language)																															
Layout	Alegro PCB Editor (PCB level)																															
	Alegro PCB Editor (Performance)																															
	Alegro PCB Editor (Expert level)																															
	Alegro PCB Editor Footprint Editor																															
	Global Routing and Planning																															
	RF-aware Technology				•																											
	Design Partitioning				•																											
	Alegro Physical Viewer (Plus)					•																										
Autoroute	Alegro PCB Router 255U																															
	Alegro PCB Router 6U																															
	Design for Manufacturing																															
	Advanced Rules																															
	High Performance																															
Simulation	Signal Explorer																															
	SigXP Topology Editor (graphical)																															
	Signal Explorer (Expert level)																															
	Signal Explorer - Channel Analysis																															
	Signal Explorer - S-parameters																															
	Power Integrity & Analysis																															
	Floorplanner / Placement																															
	PSpice AD Sim & Advanced Analysis																															
	SLPS Interface option	•																														
CM	Physical, Spacing, Properties & DRC Worksheets																															
	Physical, Spacing, Routing, Properties & DRC Worksheets																															
	Physical, Spacing, Routing, Properties, SI/Timing & DRC Worksheets																															
	Constraint Manager (Read-only)																															

## Incisive

Le tableau ci-dessous indique la correspondance entre les produits Incisive achetés par IN2P3 en 2005 et ceux actuellement proposés par les grilles fournies par Cadence.

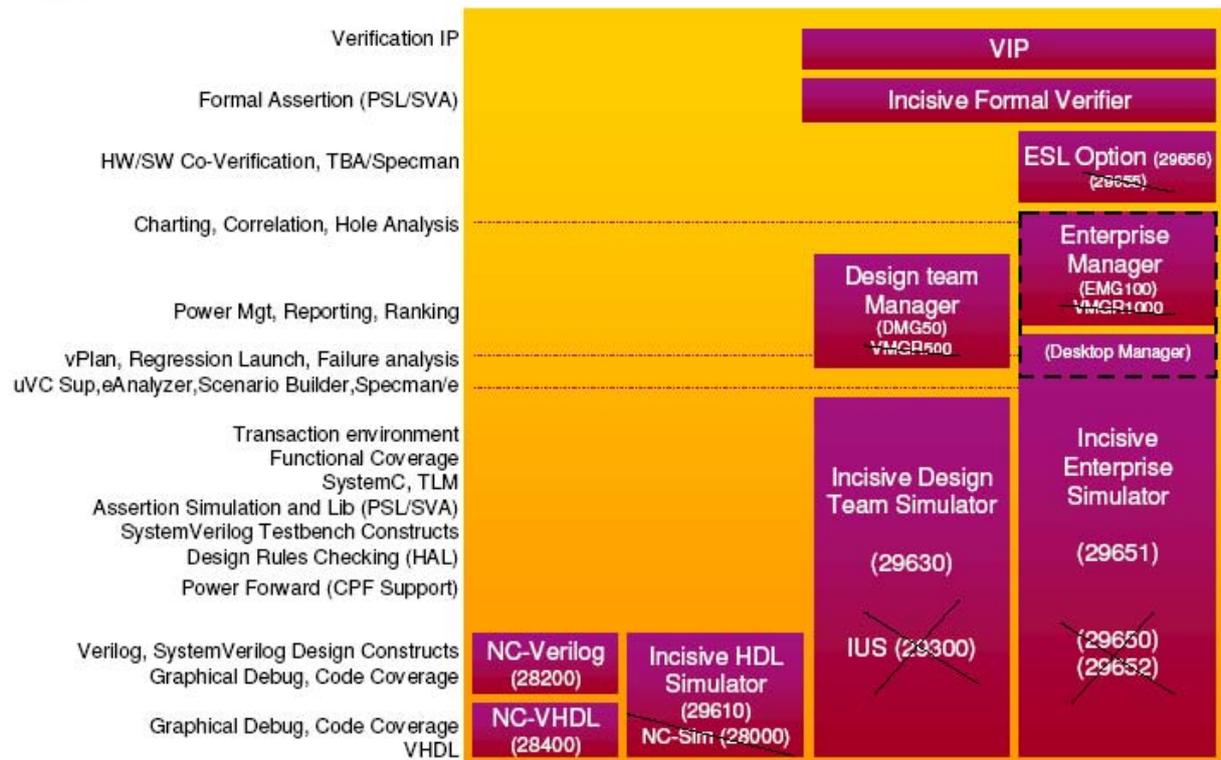
Les outils IN2P3 actuels se situent dans le milieu de la gamme Design Team Family. Cela permet la modélisation et la simulation sous Verilog et VHDL avec une visualisation des résultats. La post-simulation (sdf) et la simulation mixte AMS Designer sous Incisive sont également possibles.

	Nom des licences marché 2005		# Lic	Nouvelle Dénomination	
Simulation Numérique	28200	NC-Verilog	50	28200	Incisive NC-Verilog
	28400	NC VHDL	50	28400	Incisive NC-VHDL
	29300	Incisive Unified Simulator	20	29630	Incisive Design Team Simulator

- Nous ne disposons pas de la vérification par preuve formelle, ni du cadre travail informatisé (Specman / Plan-to-Closure) permettant de formaliser au plus tôt les étapes de la conception du produit, d'en assurer le suivi et la cohérence.
- Ces outils sont-ils nécessaires sous Cadence pour des réalisations ciblées principalement sur des circuits mixtes ?
- La preuve formelle est plutôt destinée aux gros designs numériques. Ceux-ci sont actuellement ciblés sur des produits FPGA.
- Les besoins de méthodologie pour le travail en équipe dans le cadre des pôles et des développements ASIC à dominante numérique (vers le 3D) peuvent faire reconsidérer cette position.

Ces produits tournent sous les plateformes Linux et Solaris

## Incisive Products



1 11/15/2007

**cadence**

## Virtuoso

Le tableau ci-dessous récapitule la liste des produits VIRTUOSO actuellement disponibles à l'INP23. Il n'y a pour l'instant pas de grille fournie par Cadence.

Ces produits tournent sous les plateformes Linux et Solaris

Nom des licences marché 2005		#Lic	Nouvelle Dénomination
Schematic	34500	Virtuoso Schematic Editor	20
Layout	3000	Virtuoso XL Layout Editor	20
Routing	3300	Virtuoso Chip Assembly Router	7
Design Optimisation	3806	Virtuoso NeoCircuit DFM	4
Simulation	21060	Virtuoso Schematic VHDL Interface	20
	21400	Virtuoso Schematique Editor Verilog Interface	20
	32100	Virtuoso Analog Oasis Run Time Option	20
	32120	Virtuoso Electronic Design for manufacturability (Corners, Monte-Carlo)	20
	32150	Cadence Spice	20
	32500	Virtuoso Spectre Circuit Simulator	20
	32760	Virtuoso Analog Hspice Interface Option	20
	34510	Virtuoso Analog Design Environment	20
	70000	Virtuoso AMS Designer Environment	4
	70001	Virtuoso AMS Designer Simulator	4
Verification	71520	Diva Physical Verification & Extraction Suite (DRC, LVS, P.E.)	20
	72110	Assura Design Rule Checker	8
	72120	Assura Layout vs Schematic Verifier	8
	72230	Assura Parasitic Extractor	8
	35100	Virtuoso Specification-Driven Environment	4
	35200	Virtuoso Characterisation & Modeling for the Specification-driven Environment	4
Language	900	Skill developpment Reference	20
Schematic Exchange	940	Virtuoso Edif 200 Reader	20
	952	Virtuoso EDIF 300 Connectivity Reader/Writer	20
	953	Virtuoso EDIF 300 Schematic Reader/Writer	20

- Pour la réalisation du layout, l'outil automatique de routage, Virtuoso Custom Router -VCR- améliore l'efficacité des concepteurs. 7 licences sont actuellement disponibles en remplacement des outils Cell Ensemble, à maintenir.
- Il faut encourager l'utilisation des outils d'aide à la convergence des designs comme NEOCircuit, encore peu utilisé car non intégré dans les Kit de conception des fondeurs.
- On pourra souhaiter l'achat du simulateur ULTRASIM et une plus grande généralisation d'AMS Designer avec Spectre.
- L'ouverture aux autres simulateurs (Hspice) est à maintenir.

- Les outils cités pointent plutôt dans la catégorie GXL qu'il faut viser.
- Celle-ci comporte aussi un lien avec Allegro au niveau des développements des Systems in Package - SiP -, les outils pour simuler et évaluer les circuits empilés dans des boîtiers. Du 3D de premier niveau.
- ASSURA devient l'outil de vérification standard au fur et à mesure que DIVA devient obsolète.
  - → Généralisation des licences ASSURA et maintien du vieux DIVA (savoir-faire).

On peut en conclure que la jouvence des outils passera par l'augmentation du nombre de licences des « nouveaux outils 2005 » VIRTUOSO

## SoC Encounter

Le tableau ci-dessous indique la correspondance entre les produits de conception numérique achetés par IN2P3 en 2005 et ceux actuellement proposés par les grilles de Cadence.

- Les outils BuildGates et Silicon Ensemble(SE) sont obsolètes et n'apparaissent plus au catalogue mais ils sont toujours compatibles avec les kits AMS0.35 utilisés par l'IN2P3.
  - En particulier le calculateur de délais PEARL, fourni avec SE, est le seul qui passe correctement les modèles des cellules précaractérisées AMS.

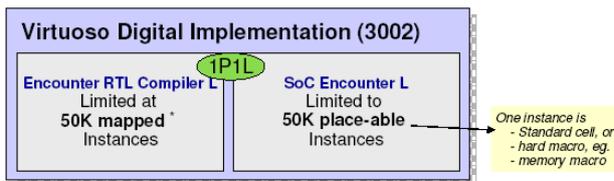
	Nom des licences marché 2005		#Lic	Nouvelle Dénomination
Synthèse	BG100	BuildGates Synthesis	2	Obsolète
	RC200	Encounter RTL Compiler Ultra	2	Encounter RTL Compiler Ultra
Routage	SPR002	Silicon Ensemble	1	Obsolète
	FE200	SOC Encounter	2	SOC Encounter

- Ces outils sont destinés principalement à router des millions de portes (microprocesseurs).
- Cadence a développé une version légère (50 Kgates) pour la réalisation de blocs numériques destinés à être intégrés dans des ASIC mixtes. Elle est de ce fait plutôt intégrée au flot VIRTUOSO.
- Cela permettra de démocratiser cet outil complexe et onéreux. A vérifier si des fonctionnalités comme le routage d'arbres d'horloge est disponible.
- Une licence de la version lourde serait à première vue malgré tout souhaitable.

Virtuoso Digital Implementation  
3002 Configuration

3002 license does not require VXL

Available in May Price book



Can combine two 3002 licenses for capacity of up to 100k instances

Available from SoCE6.2USR2 and RC7.1

\* RTL compiler limit is 50k mapped and 200k generic instances

