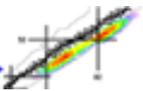




GANIL *Spiral 2* 
GRAND ACCELERATEUR NATIONAL D'IONS LOURDS
LABORATOIRE COMMUN DSM/CEA-IN2P3/CNRS

Activités électroniques dans le

Groupe **A**cquisition pour la **P**hysique

Le Groupe et ses missions

■ 13 Personnes

- ◆ **Électronique** : M. Blaizot, A. Boujrad, P. Bourgault, C. Houarner, M. Tripon, G. Wittwer
- ◆ **Informatique** : G. Lebertre, L. Legeard, L. Martina C. Maugeais, B. Raine, F. Saillant S. Primault (CDD)

■ Missions

◆ Expériences

- ☞ Support auprès des physiciens durant la préparation et le déroulement avec contraintes à domicile pendant la nuit et le week-end

◆ R & D électronique et informatique

- ☞ Acquisition GANIL

triggers, codeurs, horloges, module de couplage (CENTRUM), ...

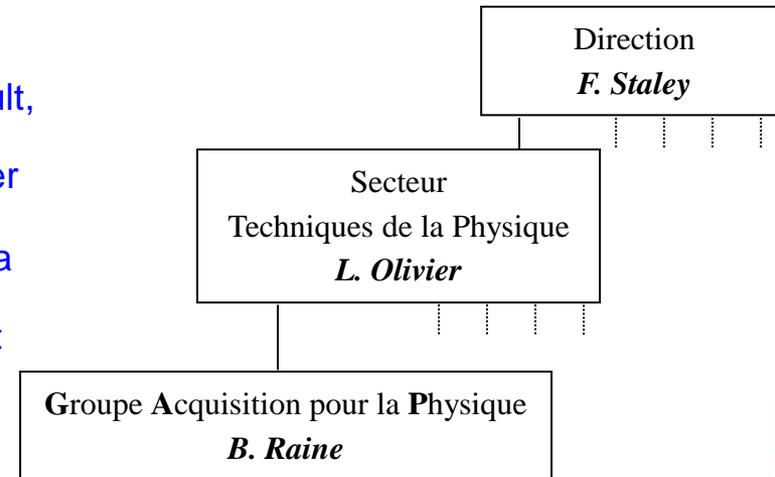
- ☞ Collaborations autour de détecteurs @ GANIL :

INDRA, EXOGAM, MUST2 ...et aujourd'hui **EXOGAM2** et **ACTAR-TPC (GET)**

+ projet de rénovation de l'électronique d'acquisition

- ☞ Développements informatiques

Setup de l'électronique, lecture, analyse et stockage des données



Principales compétences du groupe en électronique

- ◆ Analogique
 - ☞ Préamplification, Discrimination, Conversion A/N
- ◆ Numérique
 - ☞ FPGA (Xilinx + PPC 405/440 , *Altera, Actel*)
 - ☞ DSP Analog Devices (SHARC, BlackFin)
- ◆ Standards de bus
 - ☞ VME, VXI (taille C&D), μ TCA
- ◆ Outils de développement et langages associés
 - ☞ Suite CAO Cadence
 - ☞ Simulation Numérique : ModelSim (Mentor Graphics)
 - ☞ FPGA : Siplify (synthèse), ISE+ XPS (Xilinx), Quartus (Altera)
 - ☞ DSP : Visual DSP + émulateurs HP-ICE
 - ☞ Langages VHDL, Verilog, C, ASM ...

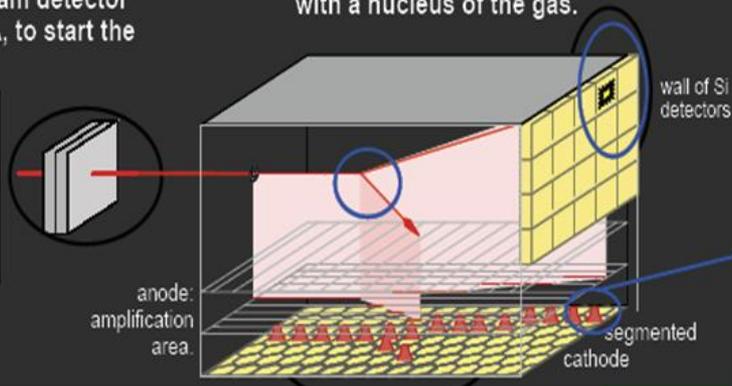
MAYA TPC: $32 \times 32 = 1024$ voies

TPC MAYA au GANIL

Maya principle

there is a beam detector before MAYA, to start the DAQ.

the projectile makes reaction with a nucleus of the gas.



Système d'acquisition basé sur l'ASIC GASSIPLEX

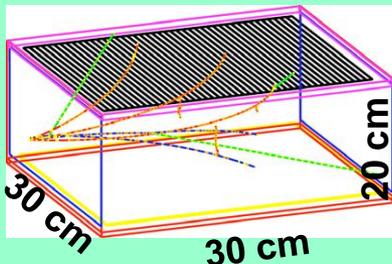
- ⇒ Temps mort important (taux de comptage max. ≈ 100 Hz)
- ⇒ Faible intégration (16 voies/circuit)
- ⇒ Technologie ancienne (Disponibilité, Quantité?)

Ne convient pas aux besoins des nouvelles TPC

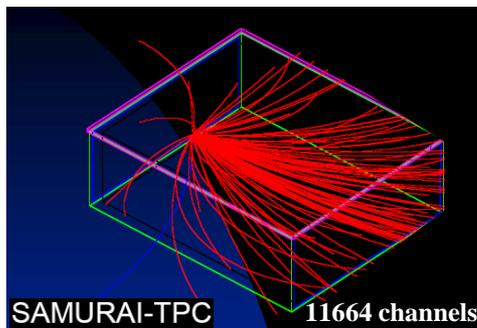
➔ Grand nombre de voies (> 5000)

➔ + un ordre de grandeur en termes de taux de comptage

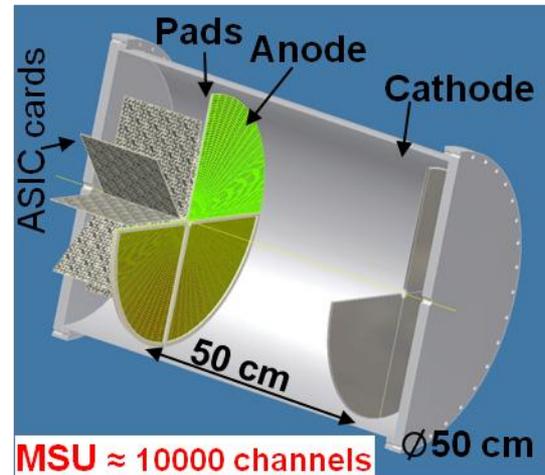
ACTAR_TPC ≈ 16000 channels
@ GANIL



Demain:
10000 voies ou plus ...
@ 1KHz (ICR)

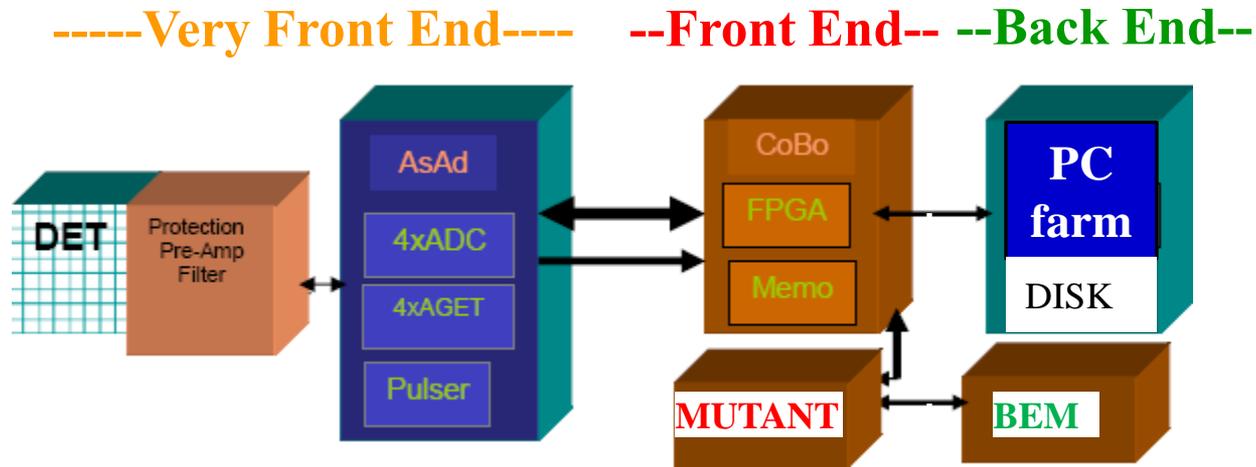


SAMURAI-TPC 11664 channels



MSU ≈ 10000 channels $\varnothing 50$ cm

Architecture proposée



AGET: Asic for **GET** – 64 analog channels - 512 cells/channel

ASAD: **A**GET **S**upport for **A**nalog to **D**igital – 4 AGET

COBO: **C**ollection **B**oard – 4 ASAD - 1024 digital channels

MUTANT: **M**ultiplicity, **T**rigger **A**nd **T**ime (3 trigger levels)

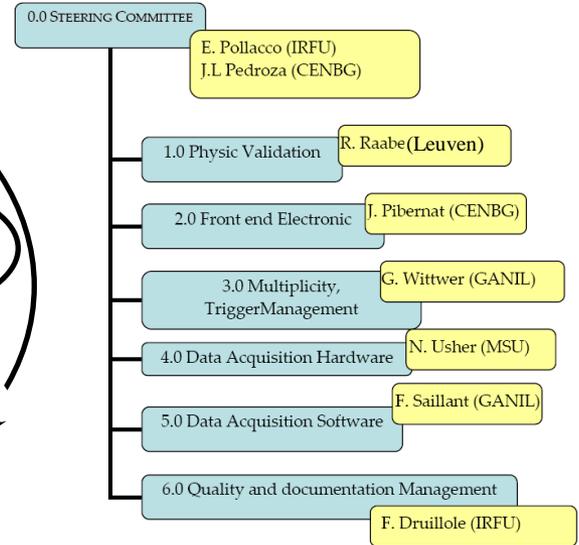
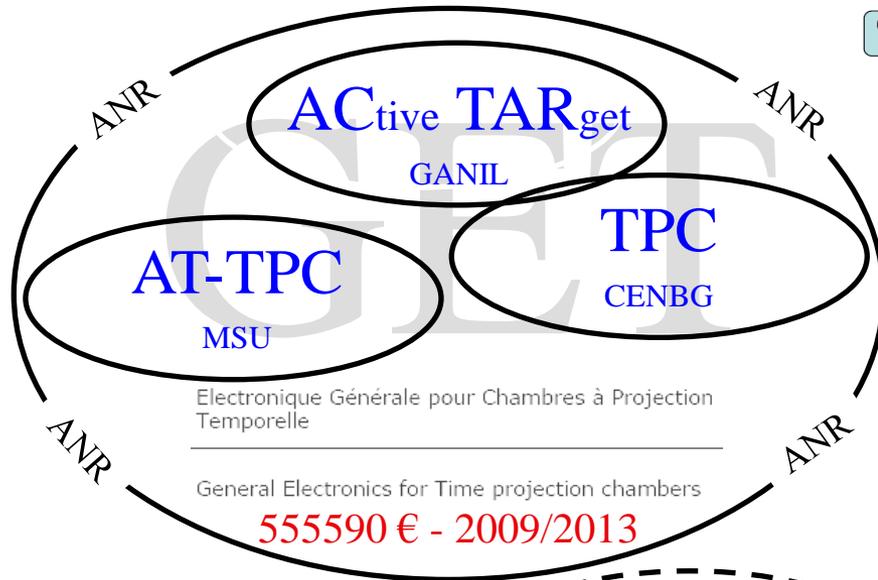
BEM: **B**ack **E**nd **M**odule (coupling, logical inspections, ...)

IRFU*
CENBG*
MSU

GANIL*
Spiral 2
laboratoire commun CEADOM IN2P3

GANIL*
Spiral 2
laboratoire commun CEADOM IN2P3

* Demande de financement ANR de la part des laboratoires français ...



Partenaires

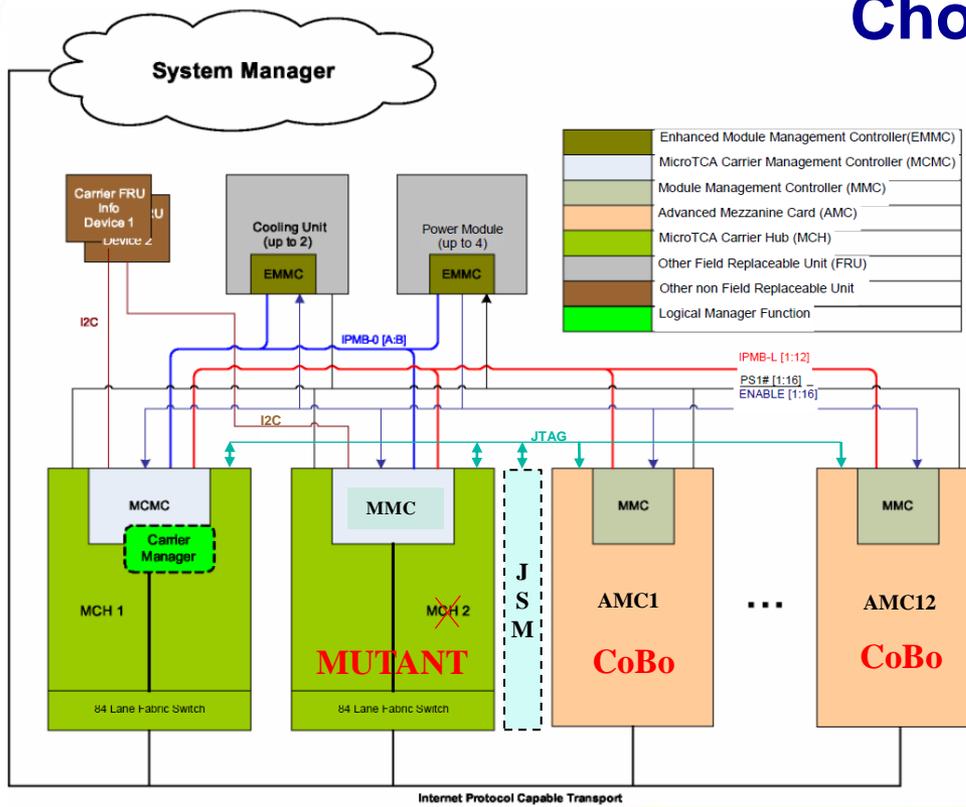
GET

| Partner | |
|---------|-------------------------|
| 1 | IRFU Saclay, France |
| 2 | GANIL, CAEN, France |
| 3 | CENBG, Bordeaux, France |
| 4 | NSCL/MSU, Michigan, US |

| Physiciens | | Ingénieurs | |
|---------------------------------|--------------------|---|--------------------|
| Coordinateur responsable | G. Grinyer | WBS_3.0 Multiplicity, Trigger & Time | G. Wittwer |
| Autres membres | H. Savajols | WBS_5.0 Data Acquisition Software | F. Saillant |
| | A. Chbihi | | |

Financement ANR accordé avec TØ au 01/10/2009

Choix du μ TCA « Dual Star » double- full size



- Carte "carrier" unique (backplane)
- Insertion/extraction "Hot Swap"
- 80 W/module
- 2 capteurs de température/module
- JTAG Switch Module option

MUTANT MMC (VT026 from Vadatech)

- 1 - Mécanique
- 2 - Electrique
- 3 - Thermique

Plusieurs niveaux de spécifications

AMC.0 Specification

- Power Distribution
- Mechanical Elements
- System Management
- Interconnect
- Thermal Management Guidelines

AMC.1 Specification
PCI-Express & Advanced Switching

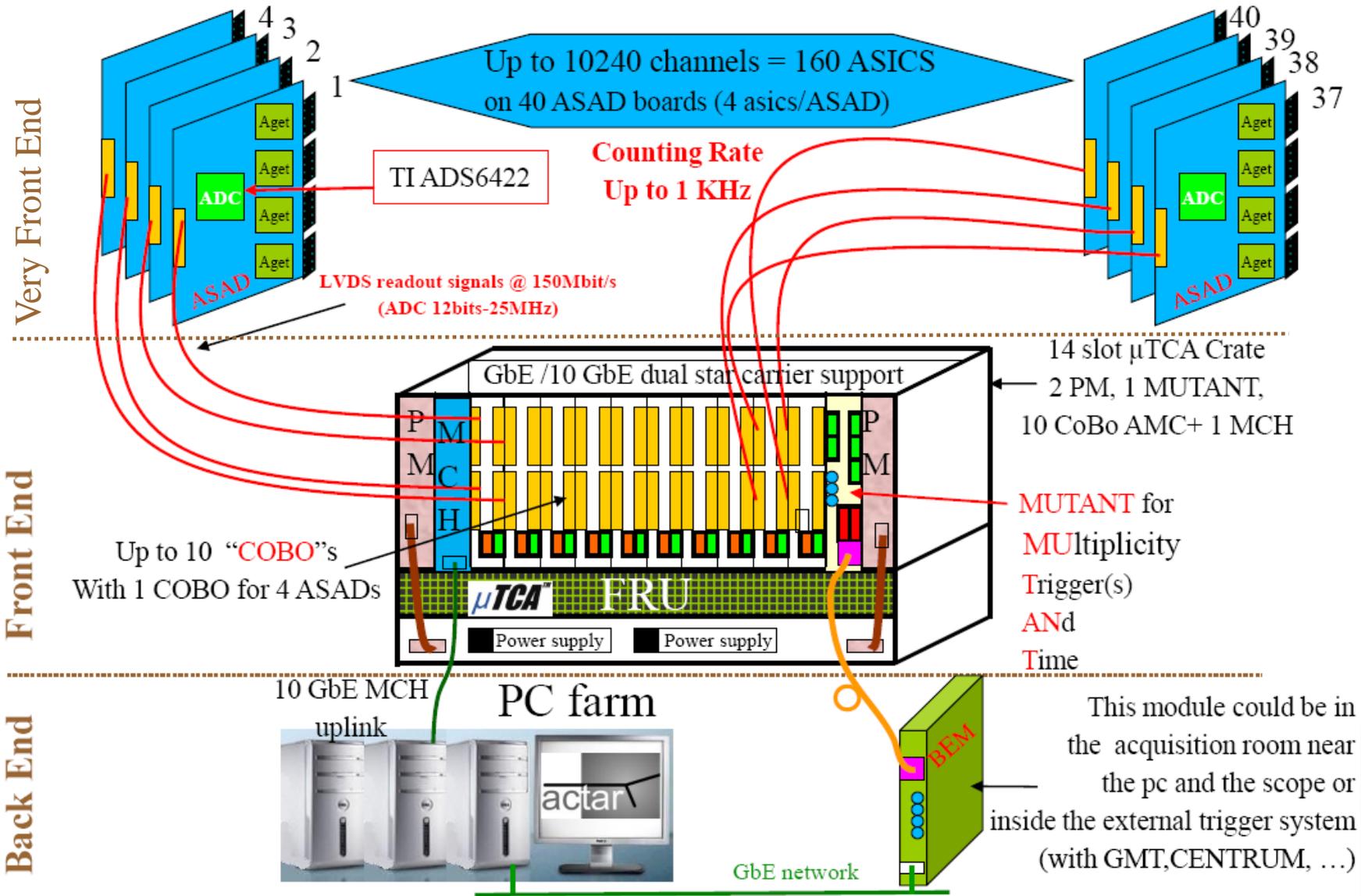
AMC.2 Specification
Gigabit Enet & 10 Gigabit Enet XAUI

AMC.3 Specification
Storage (SATA / FC)

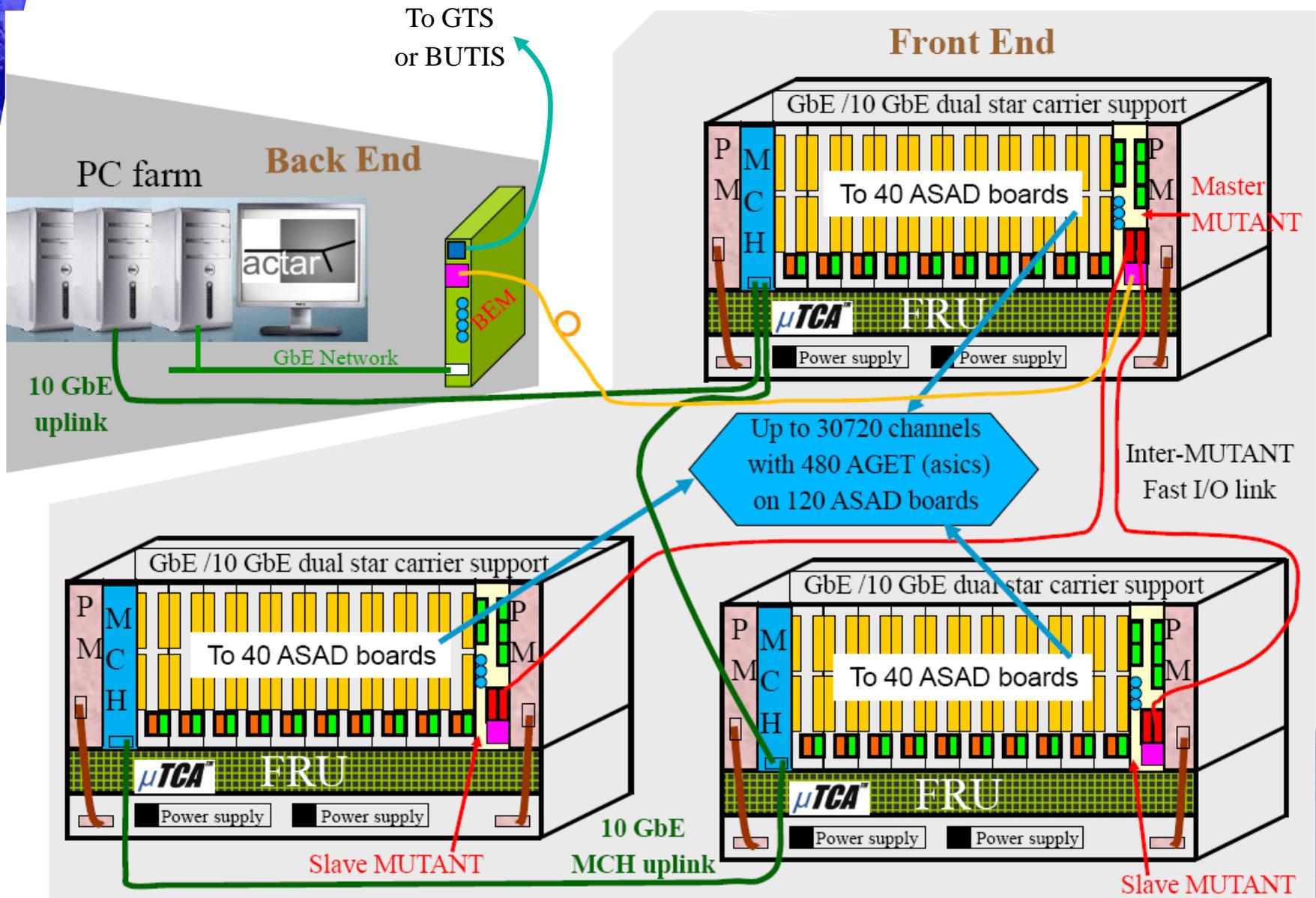
AMC.4 Specification
Serial RapidIO

4 – Protocoles de communication entre AMC/AMC & AMC/MCH

Architecture type pour 1 chassis μ TCA



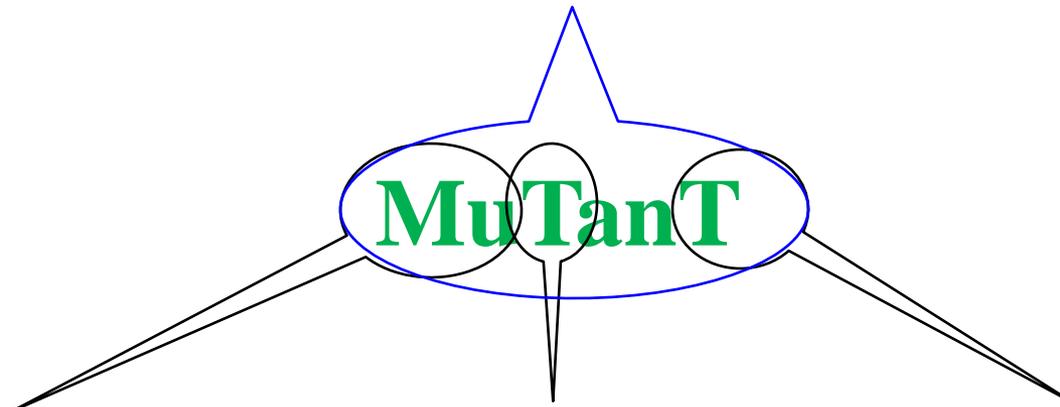
Architecture complète – 3 chassis μ TCA



Gestion des triggers et du time-stamping dans un système GET

CLK1: Distribution d'une horloge 100 MHz à tout le système avec alignement des phases pour chaque CoBo de chaque châssis (skew < 1ns - TDC)

CLK3: Distribution du signal de start/stop « sampling » aligné (TDC)



Multiplicité:

- Mutant Maître
- 15 bits + parité
- toutes les 40 ns (800 Mbit/s)

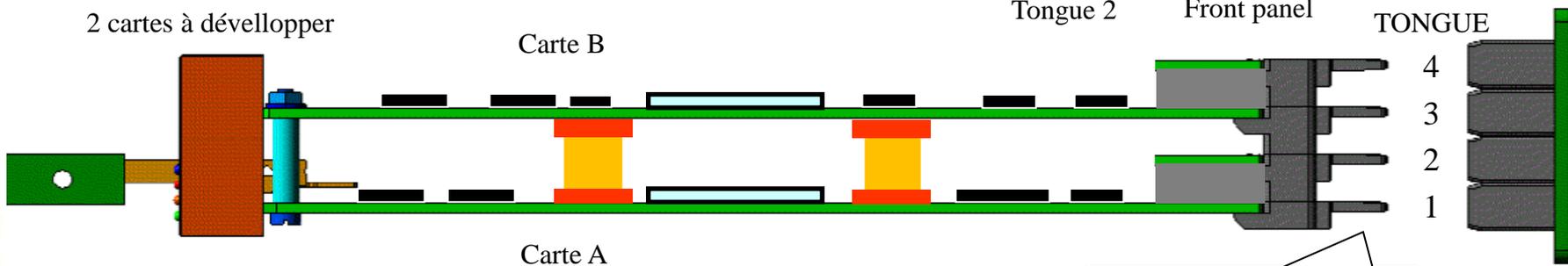
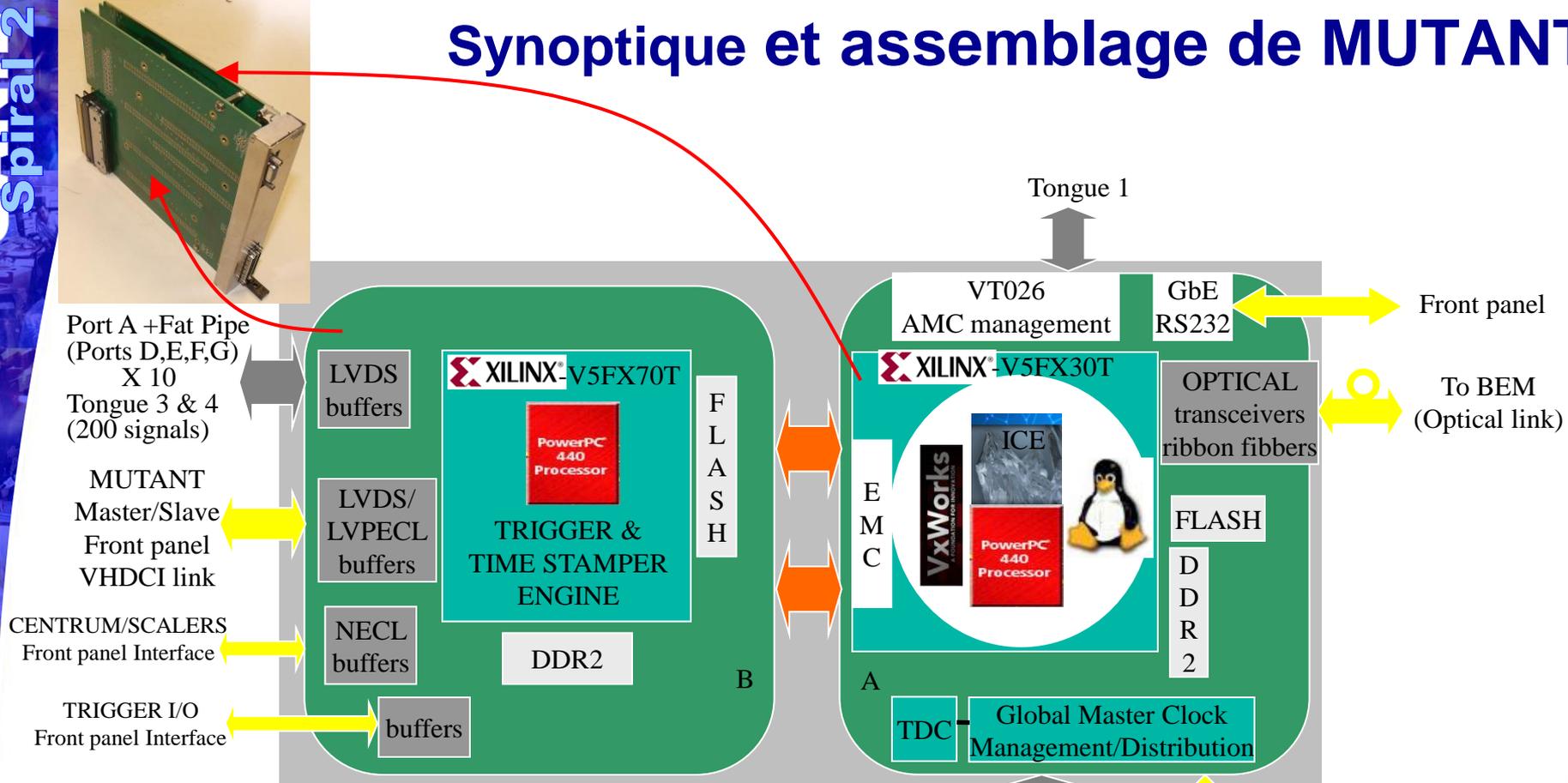
3 Niveaux de Trigger:

- L0= External Trigger
- L1 = Multiplicity Trigger
- L2 = Hit Pattern Trigger
(avec processing)

Time stamp:

- 48 bits / 10 ns
- interne/externe
- local/distant (BEM)
- « event number »

Synoptique et assemblage de MUTANT



1 tongue = 2 x 85 pins
4 tongues à gérer
= 680 pins!

➤ 2 sources de châssis μ TCA validées pour le projet GET

- un châssis “9 slots AMC” & un châssis “11 slots AMC + JSM”



➤ MCHs avec “10 Gbe uplink” sont achetés

- 1) Utilisés pour le management et les tests
- 2) Performance réseau en acquisition à valider



➤ MUTANT est sur les rails

- Carte A en fin de tests
(comme un kit sur la table puis dans le châssis avec le management)
- Design de la carte B en cours
- MUTANT complet prévu pour mi-2013



➤ CoBo AMC en cours de câblage au NSCL/MSU

- Harmonisation des choix en termes de composants et de configuration μ TCA

➤ Première configuration μ TCA (CoBos + MUTANT) pour fin 2013