

# Conception des Blocs Analogiques Pour le Détecteur de Trace de l'Expérience ATLAS

Fatima MEHREZ

Laboratoire d'Annecy le Vieux de Physique des Particules

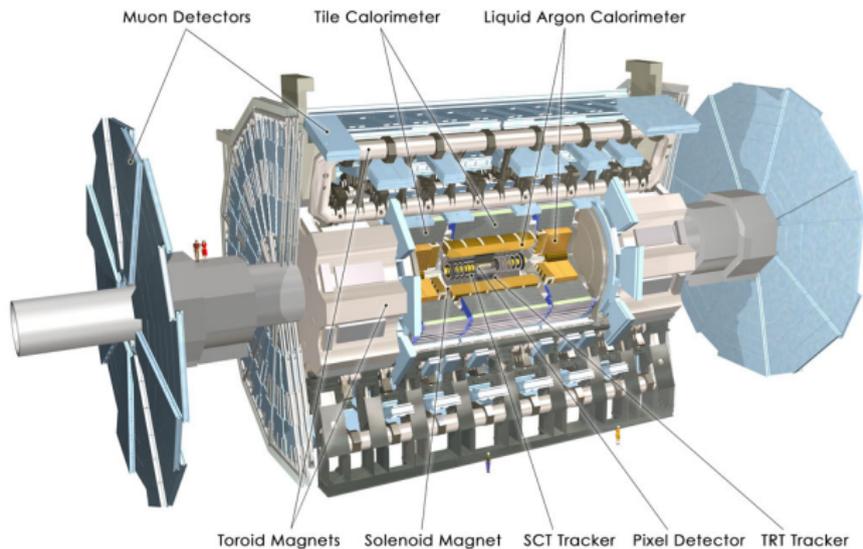
March 27, 2012

## 1 Contexte

- Le Détecteur Interne
- Le Detecteur Pixel

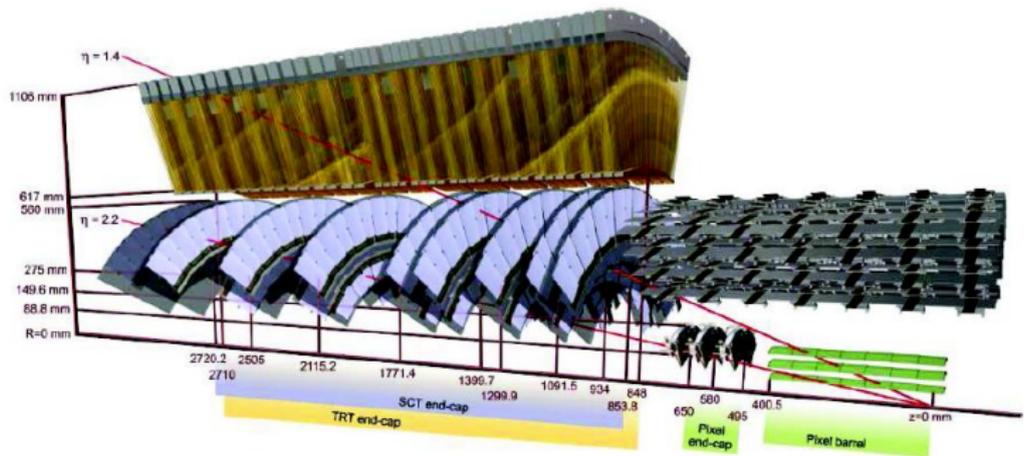
## 2 L'Électroniques de Lecture

- Time Over Threshold
- Boucle à Verrouillage de Phase
- Méthodologie
- Électronique à 3D

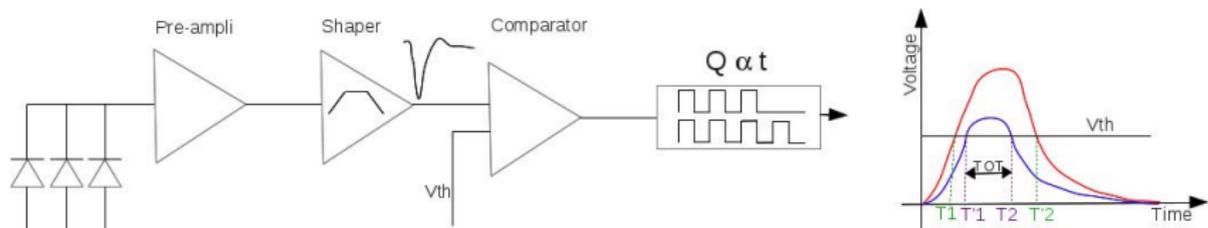


Le détecteur interne de l'expérience dont le rôle est de déterminer:

- la trajectoire des particules chargées
- l'origine des différents vertex
- **mésurer l'impulsion des particules chargées**

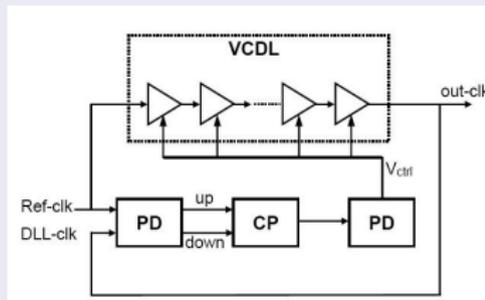
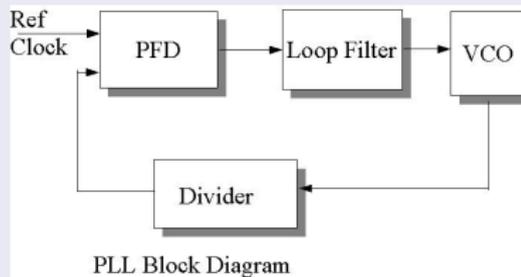


- 3 couches centrales et 3 disques latéraux (de chaque côté)  $\Rightarrow$  au moins 3 points de trace dans la région qu'elles couvrent
- **Collecter les charges créées par le passage d'une particule**



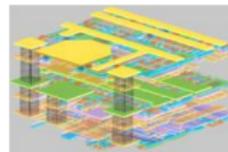
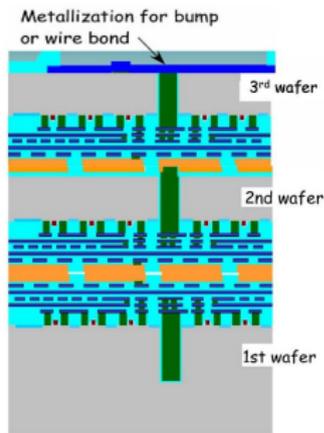
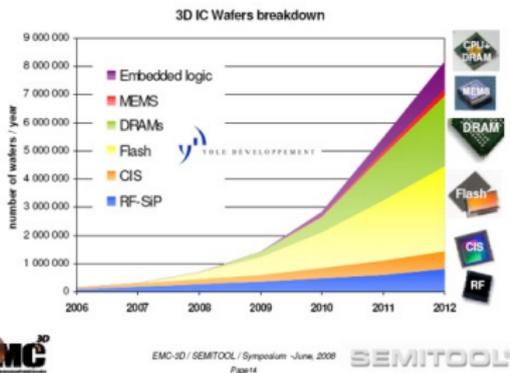
- Mesurer la charge déposée par le passage d'une particule
- Compter le temps au dessus du seuil
  - Temps de shaping
  - Temps d'aveuglement de pixel
  - Intégration (taille de pixel)
  - Bruit
  - Consommation
- 4 bits, 25 ns  $\Rightarrow$  640 MHz .....

$$f_{\text{comptage}} > f_{\text{LHC}}$$



130n Chartered ⇔ 65n TSMC

- Blocs en Verilog-A vs Blocs en schématique (niveau Transistor)
- Simulation mixte
- Comparer les performances des différentes structures



- Gagner de l'espace en utilisant la troisième dimension
- Bump Bonding
- TSV
- Technologie mixte
- SiP, SoC

# Merci