



# Systeme de supervision et de contrôle du trigger LO de LHCb

Régis Lefèvre

LPC Clermont-Ferrand - Université Blaise Pascal



**Sixièmes Journées Informatique IN2P3-IRFU**

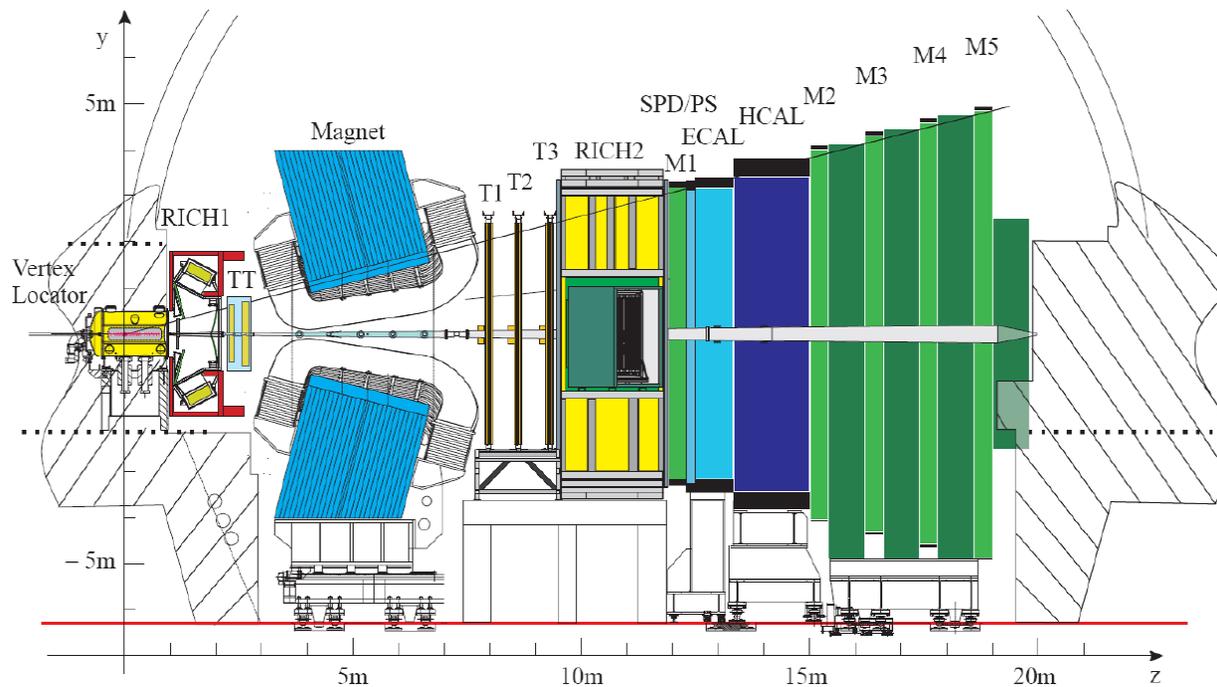
**29 septembre-2 octobre 2008 - Obernai**



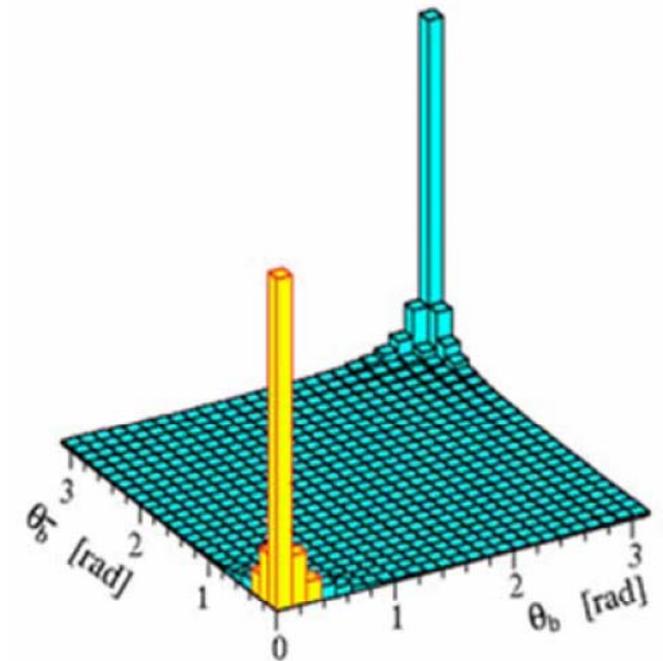
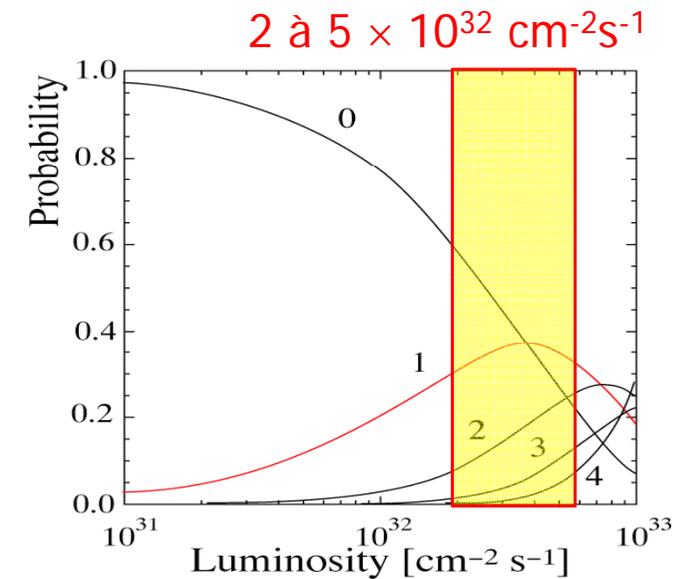
# LHCb

## Une expérience dédiée à la physique du b au LHC

- $\sigma_{b\bar{b}} \sim 500 \mu\text{b}$  dans les collisions pp à  $\sqrt{s} = 14 \text{ TeV}$ 
  - ✓ Luminosité limitée à quelques  $10^{32} \text{ cm}^{-2}\text{s}^{-1}$
- b et  $\bar{b}$  produits à petits angles et du même côté
  - ✓ Spectromètre vers l'avant:  $\theta \in 15\text{-}300 \text{ mrad}$



- Petits rapports d'embranchement des désintégrations B intéressantes: Taux  $\sim 1 \text{ Hz}$  pour  $\text{BR} \sim 10^{-4}$ 
  - ✓ A comparer aux 40 MHz de l'horloge: le système de déclenchement (trigger) est un point clef



# Un trigger à 2 niveaux

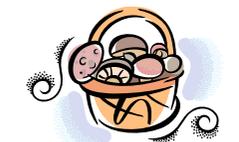
40 MHz



1 MHz



~ 2 kHz



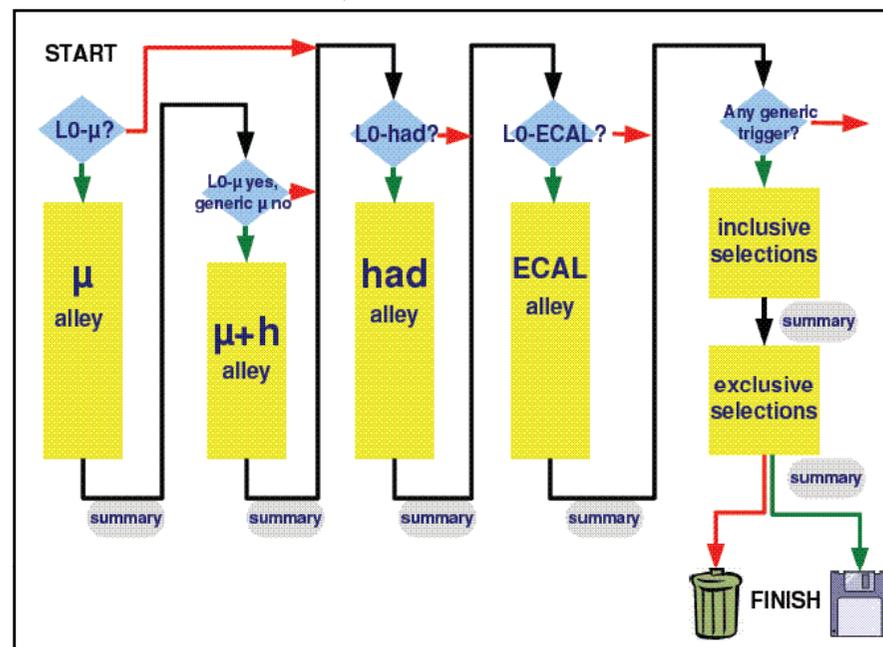
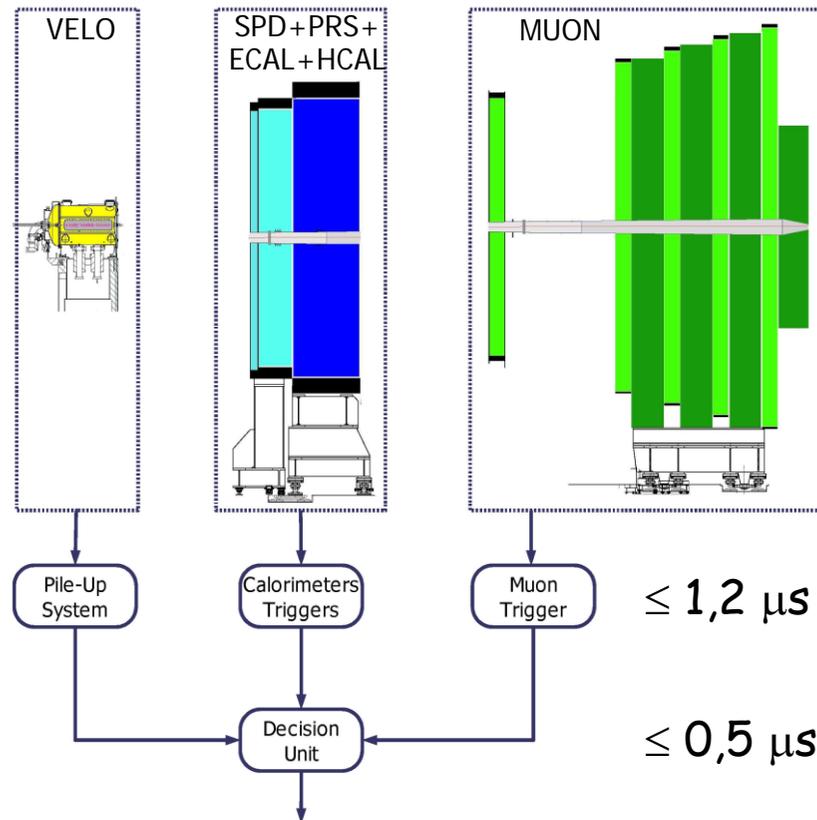
## L0 (Level 0)

- Electronique dédiée
  - ✓ Synchrone (40 MHz)
  - ✓ Latence fixe de 4  $\mu$ s
- Veto pile-up  $\oplus$  Candidats de haut  $p_T$ 
  - ✓ Calorimètres :  $e, \gamma, \pi^0, \text{hadron}$
  - ✓ Chambres à muons :  $\mu, \mu\mu$

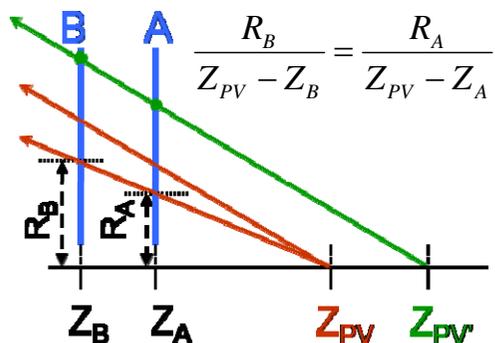
## HLT (High Level Trigger)

- Ferme de PC ~ 2000 CPU
- 1/ Trajectographie rapide
  - ✓ Confirmation des objets L0
  - ✓ Eventuelles coupures sur les paramètres d'impact
- ↪ Taux réduit à ~ 30 kHz
- 2/ Reconstruction quasi-complète
  - ✓ Sélections inclusives et exclusives

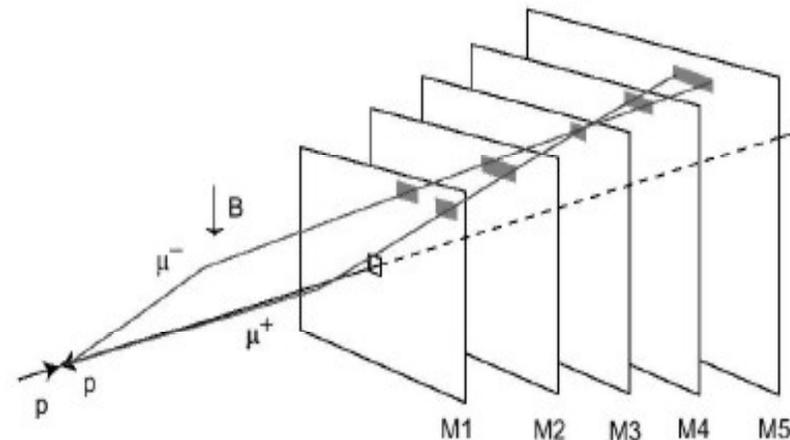
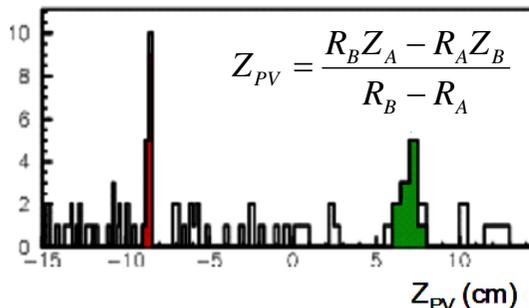
**Stockage: un événement ~ 35 kB**



# Trigger L0



$$\frac{R_B}{Z_{PV} - Z_B} = \frac{R_A}{Z_{PV} - Z_A}$$



## Système de Pile-Up

2 plans de capteurs silicium en amont de la zone d'interaction (~2000 voies)

### NIKHEF

- Vertex primaires (veto sur les événements avec pile-up)

## Trigger Calorimètre

(~ 20000 voies)

Barcelone, Bologne, LAL, LAPP, LPC Clermont

- $e, \gamma, \pi^0$ , hadron de plus haute  $E_T$
- Multiplicité SPD,  $\Sigma E_T$

## Trigger Muon (~26000 voies)

### CPPM

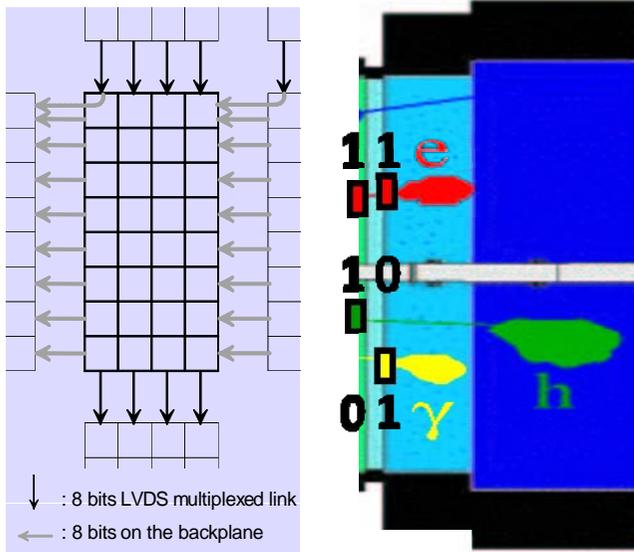
- 2 candidats de plus haut  $p_T$  par quadrant (cf. présentation de Pierre-Yves Duval)

## LODU (Level 0 Decision Unit)

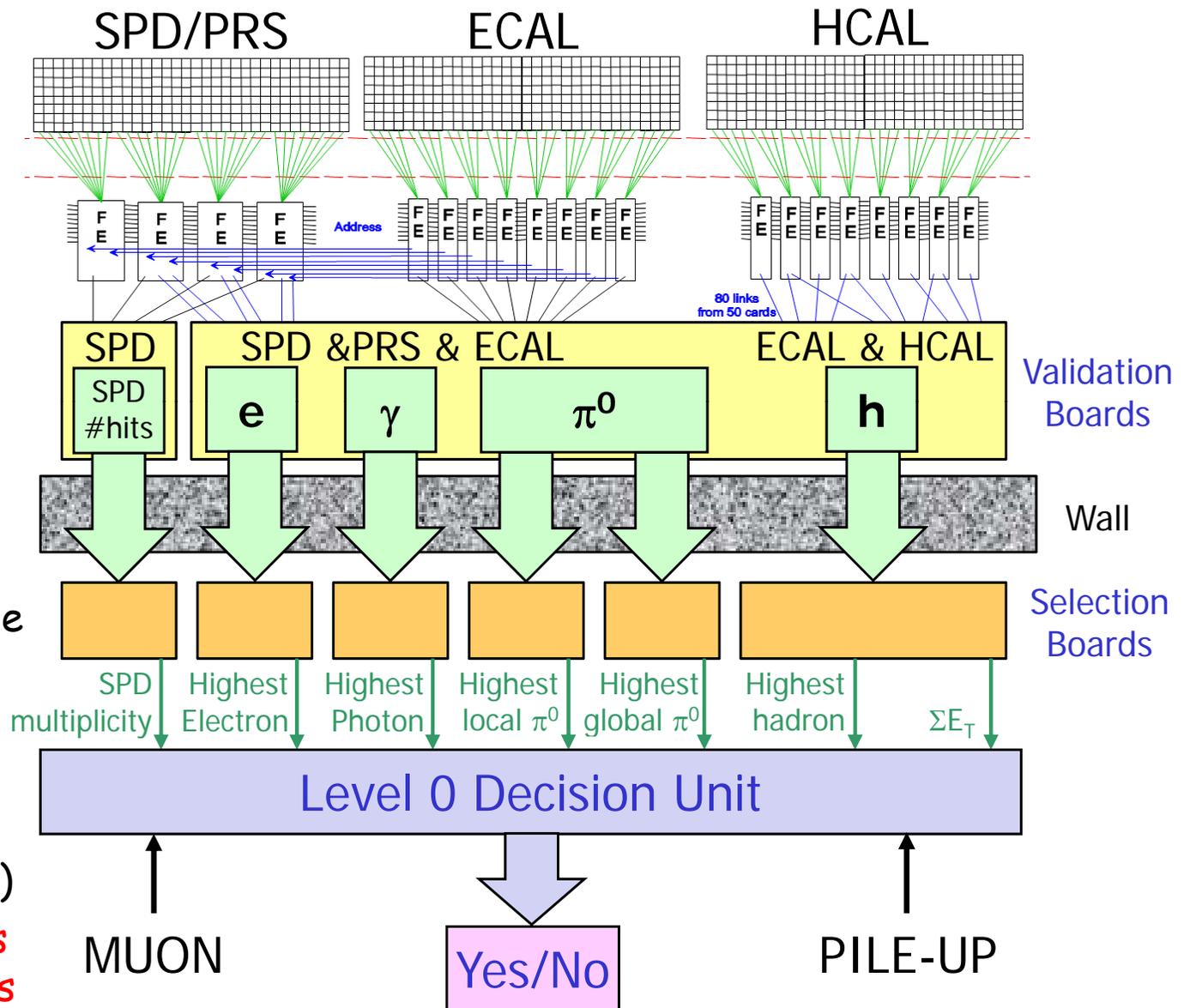
### LPC Clermont

- Algorithme L0 hautement configurable
- 1/ Prétraitement : mise en temps, tri des 3 muons de plus haut  $p_T$ , données composées ...
- 2/ Conditions élémentaires ( $>$ ,  $<$ ,  $=$ ,  $!=$ )
- 3/ Voies de trigger (réseaux « ET »)
- 4/ Décision (réseau « OU »)

# Trigger Calorimètre



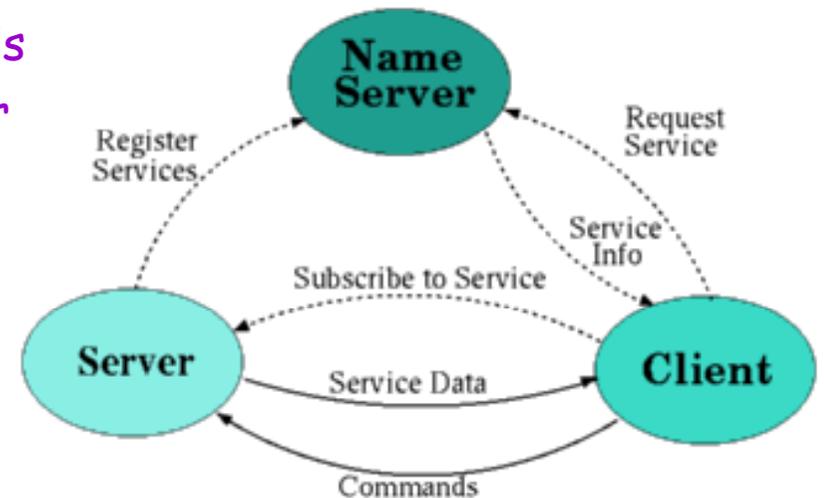
- **Forme tous les clusters 2x2 du ECAL et du HCAL**
- **Identifie électron,  $\gamma$ ,  $\pi^0$  et hadron de plus haute  $E_T$** 
  - SPD: chargé vs. neutre
  - PRS: gerbe électromagnétique vs. gerbe hadronique
- **Multiplicité SPD**
  - Rejet des événements ayant une très grande multiplicité (reconstruction plus difficile)
- **$\Sigma E_T$  : somme  $E_T$  sur les clusters issues des cartes de validations**
  - Rejet des halos de muon



# Communication via DIM

## ■ DIM = Distributed Information Management

- Bibliothèque de communication CERN reposant sur les sockets
- Modèle de communication Publish/Subscribe
  - ✓ Les serveurs publient des services
  - ✓ Les clients souscrivent à des services
  - ✓ Echange de données directement entre serveur et client
    - Le serveur envoie les services aux clients souscris
    - Le client peut envoyer des commandes au serveur
- Service = Ensemble de données
  - ✓ N'importe quel type, n'importe quelle taille
  - ✓ Identifié par un nom
- Un DNS = DIM Name Server ≡ Annuaire
  - ✓ Garde la liste de tous les services disponibles



## ■ Avantage = Transparence

- Les clients DIM ne savent pas où sont leurs interlocuteurs
  - ✓ Les composants DIM peuvent bouger d'une machine à une autre, toutes les connections sont rétablies de façon transparente
- Utilisable sous des environnements mixtes
  - ✓ Linux et Windows dans LHCb

# PVSS $\Leftrightarrow$ Electronique

## ■ Correspondance Datapoints PVSS $\Leftrightarrow$ Services DIM

- Serveur = Serveur DIM / Client = Manageur PVSS
- Exemple : Ecriture dans un datapoint  $\Rightarrow$  Envoie d'une commande DIM  
 $\Rightarrow$  Données reçues par le serveur et écrites dans l'électronique  $\Rightarrow$  Données de service envoyées en retour au client  $\Rightarrow$  Actualisation du datapoint PVSS

## ■ Interfaces avec l'électronique

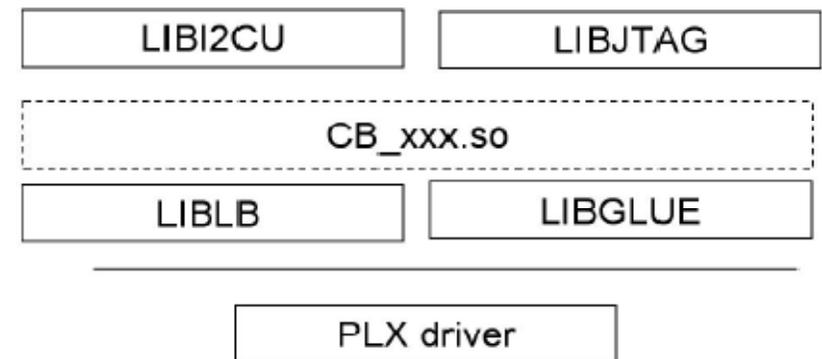
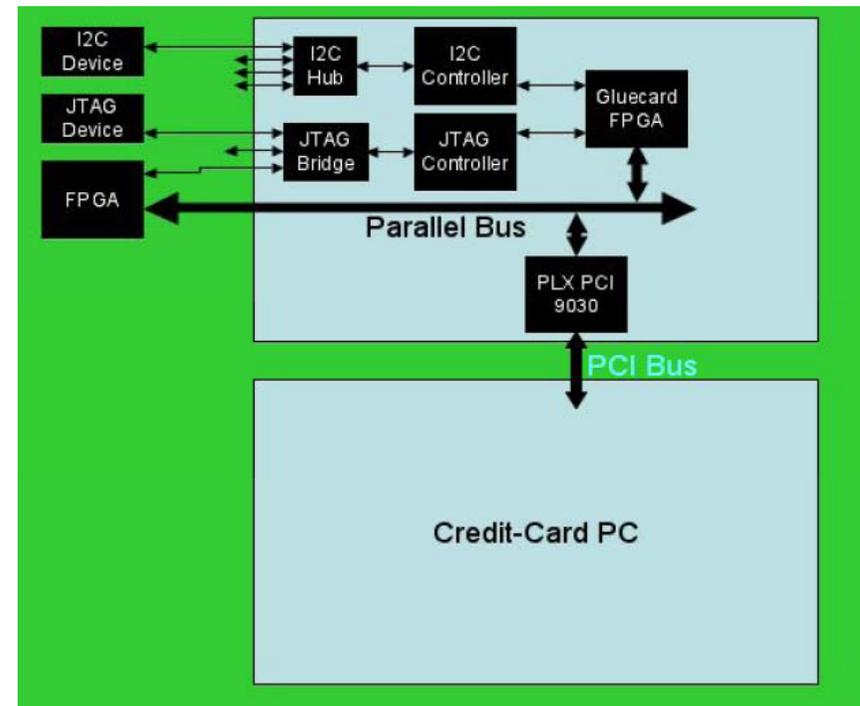
- Cartes en zones soumises aux radiations (électronique frontale)
  - ✓ SPECS (Serial Protocol for the Experiment Control System)
    - Voir présentation de Patrick Robbe
  - ✓ ELMB (Embedded Local Monitor Board)
    - Technologie développée par ATLAS
- Cartes en zones protégées (counting rooms)
  - ✓ CCPC (Credit-Card PC)

## ■ Intégration de l'électronique: fwHw

- Outil de modélisation des cartes accédées par SPECS ou CCPC
  - ✓ Registre  $\Leftrightarrow$  Datapoint
    - Recette = Liste de registres  $\oplus$  Liste de settings correspondants
  - ✓ Prend en charge l'ensemble de la connectivité DIM

# Interface PVSS / CCPC

- **Accès à trois types de bus via la gluecard (carte PCI)**
  - 4 bus I2C
  - 3 chaînes JTAG
  - Bus parallèle (8/16/32 bits)
- **Côté Credit-Card PC**
  - Librairie C pour accéder aux différents composants de la carte
  - Serveur DIM = ccserv
- **Côté PVSS**
  - Client DIM = Manageur PVSS00dim
  - Librairie fwCcpc permettant d'accéder aux différents composants de la carte (pendant de la librairie C sur la carte)
    - ✓ Via panneaux et scripts PVSS
    - ✓ Interface graphique reprenant les fonctionnalités de la librairie
      - Exemple : envoi d'une ligne de commande à la Credit-Card PC (émulation d'un shell) avec accès à la sortie standard



# Monitoring du trigger calorimètre

	OCSERV	Output Links	Input Links	Time Alignment	Temperature	Current
SBELE	●	●	●	●	●	●
SBPHO	●	●	●	●	●	●
SBPIL	●	●	●	●	●	●
SBPIG	●	●	●	●	●	●
SBHMA	●	●	●	●	●	●
SBHS1	●	●	●	●	●	●
SBHS2	●	●	●	●	●	●
SBSPD	●	●	●	●	●	●

Etat du lien

Masque

Mapping  
(page twiki)

**SBELE**

The interface displays 28 validation cards (U1-U5) with error status (Err) and mask (M) indicators. Below the cards, the Process value is 0000000F and the Control value is 0000031F. The CCPC Server status is **Stopped**. The Delays section shows Latency to TELL1 at 80, nIDLES to L0DU at 3, Input BC Reset at 0, Output BC Reset at 0, and Reference BCId at 73. The Analog Power is 0.000 W.

28 cartes de validation  
en entrée

Etat du ccserv

Synchronisation

# Trigger muon : monitoring général

Choix du quadrant

Etats des cartes de processing

Etats des ccserv

Uniformité des configurations

General OL Masks OL Status FPGA status Errors Expert Align Snapshot Recipes editor

### L0muon trigger general supervision panel

Processor selection

Q1 Q4  
Q2 Q3

Updating panel values

Current quarter is Q3

**Processor status**

	0	1	2	3	4	5	CB	6	7	8	9	10	11
LUTS loaded	●	●	●	●	●	●	●	●	●	●	●	●	●
Time aligned	●	●	●	●	●	●	●	●	●	●	●	●	●
Triggering	●	●	●	●	●	●	●	●	●	●	●	●	●

**ECS status**

ccpc

	0	1	2	3	4	5	CB	6	7	8	9	10	11
CCSERV status	●	●	●	●	●	●	●	●	●	●	●	●	●

**Boards configuration**

	Slot 0	Common
PU0 version	xx	●
BCSU version	xx	●
CU version	xx	
SU version	xx	

Update  
Details

**Instant collision rate**

Candidates rate ???

Threshold ??? 0

**Clock and signal ready**

TTCRX ready ●

QPLL locked without error ●

**Colors code guide**

- state unknown or not connected
- or ● state is OK for running
- state is KO for running

Taux de candidats

# Trigger muon : états des entrées

Choix du quadrant

Processor selection

Q1	Q4
Q2	Q3

Processing boards OL status

Current quarter is Q3

[Click on a cell to get the link connection informations](#)

Board 0

L	PU0	PU1	PU2	PU3	St
0	nocon	nocon	nocon	nocon	1a
1	nocon	nocon	nocon	nocon	1b
2	nocon	nocon	nocon	nocon	2
3	nocon	nocon	nocon	nocon	3
4	nocon	nocon	nocon	nocon	4
5	nocon	nocon	nocon	nocon	5
6	nocon	nocon	nocon	nocon	*
7	nocon	nocon	nocon	nocon	*

Board 1

L	PU0	PU1	PU2	PU3	St
0	nocon	nocon	nocon	nocon	1a
1	nocon	nocon	nocon	nocon	1b
2	nocon	nocon	nocon	nocon	2
3	nocon	nocon	nocon	nocon	3
4	nocon	nocon	nocon	nocon	4
5	nocon	nocon	nocon	nocon	5
6	nocon	nocon	nocon	nocon	*
7	nocon	nocon	nocon	nocon	*

Board 2

L	PU0	PU1	PU2	PU3	St
0	nocon	nocon	nocon	nocon	1a
1	nocon	nocon	nocon	nocon	1b
2	nocon	nocon	nocon	nocon	2
3	nocon	nocon	nocon	nocon	3
4	nocon	nocon	nocon	nocon	4
5	nocon	nocon	nocon	nocon	5
6	nocon	nocon	nocon	nocon	*
7	nocon	nocon	nocon	nocon	*

Board 3

L	PU0	PU1	PU2	PU3	St
0	nocon	nocon	nocon	nocon	1a
1	nocon	nocon	nocon	nocon	1b
2	nocon	nocon	nocon	nocon	2a
3	nocon	nocon	nocon	nocon	2b
4	nocon	nocon	nocon	nocon	3a
5	nocon	nocon	nocon	nocon	3b
6	nocon	nocon	nocon	nocon	4
7	nocon	nocon	nocon	nocon	5

Board 4

L	PU0	PU1	PU2	PU3	St
0	nocon	nocon	nocon	nocon	1a
1	nocon	nocon	nocon	nocon	1b
2	nocon	nocon	nocon	nocon	2
3	nocon	nocon	nocon	nocon	3
4	nocon	nocon	nocon	nocon	4
5	nocon	nocon	nocon	nocon	5
6	nocon	nocon	nocon	nocon	4
7	nocon	nocon	nocon	nocon	5

Board 5

L	PU0	PU1	PU2	PU3	St
0	nocon	nocon	nocon	nocon	1a
1	nocon	nocon	nocon	nocon	1b
2	nocon	nocon	nocon	nocon	2
3	nocon	nocon	nocon	nocon	3
4	nocon	nocon	nocon	nocon	4
5	nocon	nocon	nocon	nocon	5
6	nocon	nocon	nocon	nocon	*
7	nocon	nocon	nocon	nocon	*

Board 6

L	PU0	PU1	PU2	PU3	St
0	nocon	nocon	nocon	nocon	1a
1	nocon	nocon	nocon	nocon	1b
2	nocon	nocon	nocon	nocon	2
3	nocon	nocon	nocon	nocon	3
4	nocon	nocon	nocon	nocon	4
5	nocon	nocon	nocon	nocon	5
6	nocon	nocon	nocon	nocon	*
7	nocon	nocon	nocon	nocon	*

Board 7

L	PU0	PU1	PU2	PU3	St
0	nocon	nocon	nocon	nocon	1a
1	nocon	nocon	nocon	nocon	1b
2	nocon	nocon	nocon	nocon	2
3	nocon	nocon	nocon	nocon	3
4	nocon	nocon	nocon	nocon	4
5	nocon	nocon	nocon	nocon	5
6	nocon	nocon	nocon	nocon	*
7	nocon	nocon	nocon	nocon	*

Board 8

L	PU0	PU1	PU2	PU3	St
0	nocon	nocon	nocon	nocon	1a
1	nocon	nocon	nocon	nocon	1b
2	nocon	nocon	nocon	nocon	2
3	nocon	nocon	nocon	nocon	3
4	nocon	nocon	nocon	nocon	4
5	nocon	nocon	nocon	nocon	5
6	nocon	nocon	nocon	nocon	*
7	nocon	nocon	nocon	nocon	*

Board 9

L	PU0	PU1	PU2	PU3	St
0	nocon	nocon	nocon	nocon	1a
1	nocon	nocon	nocon	nocon	1b
2	nocon	nocon	nocon	nocon	2
3	nocon	nocon	nocon	nocon	3
4	nocon	nocon	nocon	nocon	4
5	nocon	nocon	nocon	nocon	5
6	nocon	nocon	nocon	nocon	*
7	nocon	nocon	nocon	nocon	*

Board 10

L	PU0	PU1	PU2	PU3	St
0	nocon	nocon	nocon	nocon	1a
1	nocon	nocon	nocon	nocon	1b
2	nocon	nocon	nocon	nocon	2
3	nocon	nocon	nocon	nocon	3
4	nocon	nocon	nocon	nocon	4
5	nocon	nocon	nocon	nocon	5
6	nocon	nocon	nocon	nocon	*
7	nocon	nocon	nocon	nocon	*

Board 11

L	PU0	PU1	PU2	PU3	St
0	nocon	nocon	nocon	nocon	1a
1	nocon	nocon	nocon	nocon	1b
2	nocon	nocon	nocon	nocon	2
3	nocon	nocon	nocon	nocon	3
4	nocon	nocon	nocon	nocon	4
5	nocon	nocon	nocon	nocon	5
6	nocon	nocon	nocon	nocon	*
7	nocon	nocon	nocon	nocon	*

Mapping

Connections to ODE and SYNC:

Q3S1PU1OL0---->['ODE=Q3M1R1\_3\_9', 'SYNC=3,4,5']

Q3S1PU1OL1---->['ODE=Q3M1R1\_3\_8', 'SYNC=6,7,8']

Q3S1PU1OL2---->['ODE=Q3M2R1\_2\_3', 'SYNC=16,17,18,19']

Q3S1PU1OL3---->['ODE=Q3M3R1\_2\_3', 'SYNC=16,17,18,19']

Q3S1PU1OL4---->['ODE=Q3M4R1\_2\_6', 'SYNC=9,10,11']

Q3S1PU1OL5---->['ODE=Q3M5R1\_2\_6', 'SYNC=9,10,11']

Etat =  
 Non connecté  
 / Test Conn /  
 / Test BER /  
 Idle / Data

# Trigger muon : masques des entrées

Configuration par groupe

Choix du quadrant

Masque =  
0 / 1 / P

Processor selection

**Optical links masks for Q3**

R1 NO MASK R2 NO MASK R3 NO MASK R4 NO MASK All NO MASK  
M1 NO MASK M2 NO MASK M3 NO MASK M4 NO MASK M5 NO MASK

Default Masks

Board 0 Board 1 Board 2 Board 3 Board 4 Board 5 Board 6 Board 7 Board 8 Board 9 Board 10 Board 11

# LODU : contrôle des entrées

Etats des liens

Test de BER  
(Bit Error Rate)

Données

The screenshot displays the LODU control interface with the following sections:

- Monitoring** (selected tab)
- Link A**:
  - Buttons: Read Link A
  - Status: Elec (Idle), Pho (OK), Pi0G (Idle), Pi0L (Idle), Had (ErrL), SumEt (ErrL), SPD (ErrL), PrW1 (ErrL), PrW2 (ErrL)
  - Data: MSB (0000, 0000, 0000, 0000, 0000, 0000, 0000, 0000, 0000)
  - Data: LSB (0000, 0000, 0000, 0000, 0000, 0000, 0000, 0000, 0000)
  - BER Test: Start BER, Received Words (000000000000), Reset BER Counters, Errors (0, 0, 0, 0, 0, 0, 0, 0, 0)
- Link B**:
  - Buttons: Read Link B
  - Status: MuC0 (OK), MuS0 (OK), MuC1 (OK), MuS1 (OK), MuC2 (OK), MuS2 (OK), MuC3 (OK), MuS3 (OK)
  - Data: MSB (0000, 0000, 0001, 0000, 8001, C001, 0000, 0001)
  - Data: LSB (0000, 0000, 8000, 0000, 0000, BE00, 0000, BE00)
  - BER Test: Start BER, Received Words (000000000000), Reset BER Counters, Errors (0, 0, 0, 0, 0, 0, 0, 0, 0)
- Spy Memories**:
  - Buttons: Acquire Spies
  - Read: MuS2, MuS3
  - Table of memory addresses and data (e.g., 00:C001C200, 01:0001C400, ..., 1D:0001FC08)

Mémoires espions

# LODU : synchronisation des entrées

Monitoring de la synchronisation

Compteur d'erreurs

Latences  
Masques

The screenshot displays the LODU configuration software interface, divided into sections for Link A and Link B. The interface includes tabs for Monitoring, Basic Setup, Algorithm, Optical Links, and Internal Test Bench. Under the Synchronizations tab, there are sub-tabs for Latencies and Outputs.

**Link A Configuration:**

- Read Link A:** A yellow button to refresh the data.
- BCID Table:** A table with columns: Elec, Pho, Pi0G, Pi0L, Had, SumEt, SPD, PuW1, PuW2, RefMu. The BCID values are 88 for all columns.
- Latencies:** A row of spinners for each parameter: Elec (0), Pho (0), Pi0G (0), Pi0L (0), Had (5), SumEt (5), SPD (11), PuW1 (0), PuW2 (0). An Apply button is present.
- Idle->DV 0x:** A row of hex values: 0000, 0000, 0000, 0000, 0000, 0000, 0000, 08DC, 08DC.
- Enable:** A row of Yes/No buttons for each parameter, all set to Yes.
- BCID Monitoring:** A section with a Reference dropdown (set to Elec), BCID monitoring (Enable), Error Meter (000000000000), and a Reset button. A row of buttons for each parameter is also present.
- LODU Local BCID:** A section with BCID (2264) and 7 LSB (88) fields, and an Offset (28) field with an Apply button.

**Link B Configuration:**

- Read Link B:** A yellow button to refresh the data.
- BCID Table:** A table with columns: MuC0, MuS0, MuC1, MuS1, MuC2, MuS2, MuC3, MuS3. The BCID values are 107 for all columns.
- Latencies:** A row of spinners for each parameter: MuC0 (20), MuS0 (20), MuC1 (20), MuS1 (20), MuC2 (20), MuS2 (20), MuC3 (20), MuS3 (20). An Apply button is present.
- Idle->DV 0x:** A row of hex values: 0000, 0000, 0000, 0000, 0000, 0000, 0000, 0000.
- Enable:** A row of Yes/No buttons for each parameter, all set to Yes.
- BCID Monitoring:** A section with a Reference dropdown (set to MuS0), BCID monitoring (Enable), Error Meter (000000000000), and a Reset button. A row of buttons for each parameter is also present.
- LODU/ODIN Latency:** A section with Single Pulse (Read), Latency (21), and an Apply button.
- Adjust Inputs Latencies:** A yellow button with a green arrow pointing to it from the right.
- Update Configure Recipe:** A yellow button with a green arrow pointing to it from the right.



# Gestion des algorithmes LO

Monitoring | Basic Setup | Algorithm | Optical Links | Internal Test Bench

New Data | Conditions | Trigger Channels | Recipes | RamBcid | Current Algorithms

Trigger algorithms

List of algorithms

- COSMICS\_MuonOnly\_0x0003
- COSMICS\_Photon\_0x000D
- COSMICS\_SpdGt10\_0x0009
- COSMICS\_Spd\_0x0006
- COSMICS\_Spd\_AND\_Hcal\_0x000A
- COSMICS\_Spd\_AND\_Muon\_0x0007
- COSMICS\_e1Pmu\_OR\_hadPmu\_0x0005
- COSMICS\_mu10Rmu2\_0x000E
- COSMICS\_mu2Only\_0x000F
- DEBUG\_Algo1\_0xdeb1
- DEBUG\_Algo2\_0xdeb2
- DEBUG\_Algo3\_0xdeb3
- DEBUG\_GlobalPi0=251\_0xdeb4
- DEBUG\_SumEt=753\_0xdeb5
- DEBUG\_e1=251\_0xdeba
- DEBUG\_had=251\_0xdebba
- DEBUG\_mu1=127\_0xdebcb
- DEBUG\_pho=251\_0xdeb7
- MINBIAS\_CaloOrMuon\_v1\_0x0010
- MINBIAS\_CaloOrMuonOrSpd\_v1\_0x0011
- MINBIAS\_CaloOrMuonOrSpd\_v2\_0x0012
- testram\_0xDEBE
- testrate\_0xDEBF

View Algorithm

Rename Algorithm

Delete Algorithm

Export to file

Import from file

Set as default

Configure

Algorithm comment: (hadEt>10 and spdMult>1) or (mu1Pt>0) or (spdMult>10)

Default algorithm: MINBIAS\_CaloOrMuonOrSpd\_v1\_0x0011

Description complète  
de l'algorithme

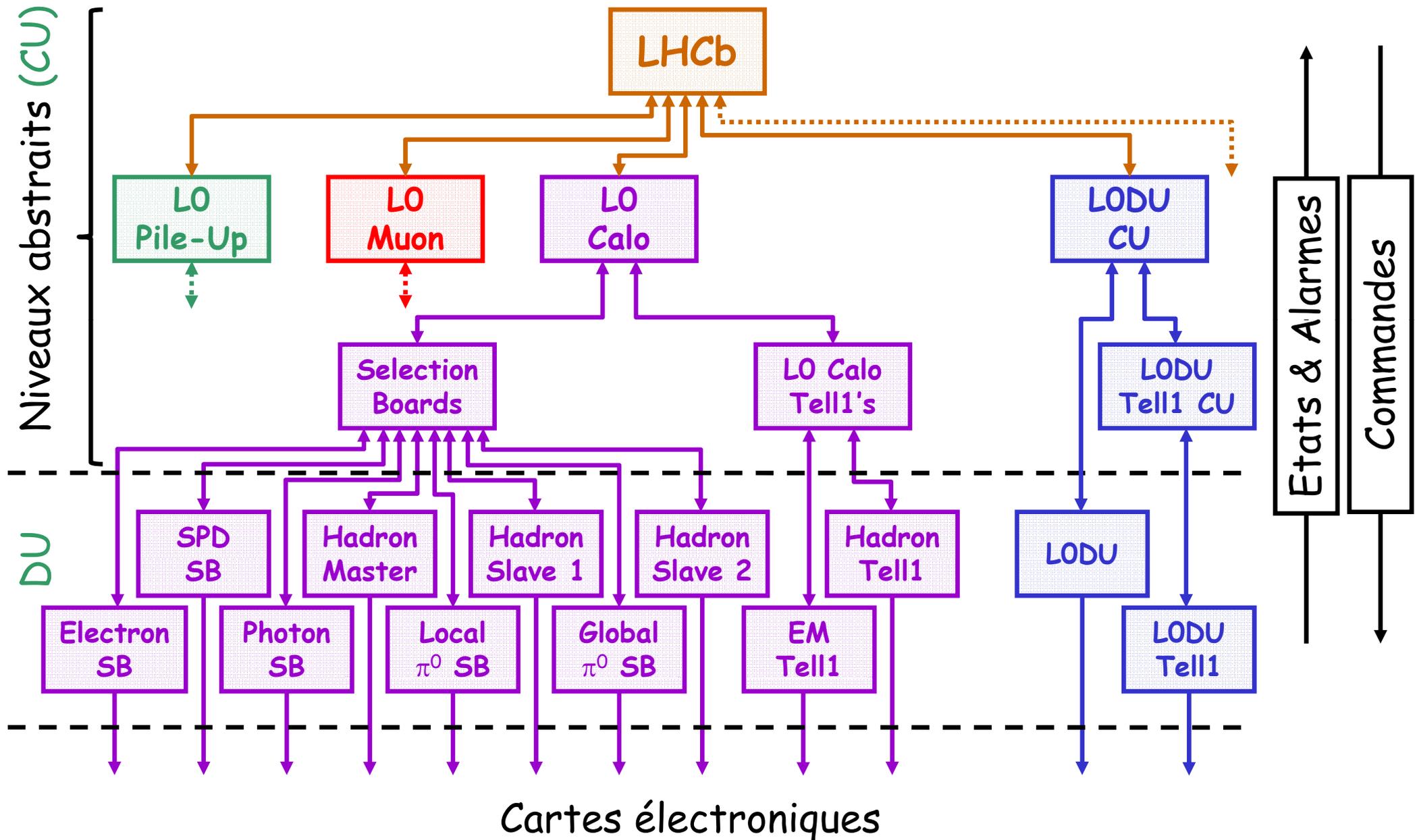
Importer/exporter :  
fichier interprétable  
à la fois dans PVSS  
et dans le software  
général de LHCb



# Contrôle hiérarchique sous PVSS

## Arbre FSM (Finite State Machine)

CU = Control Unit  
DU = Device Unit



# SMI++

## ■ Control Unit

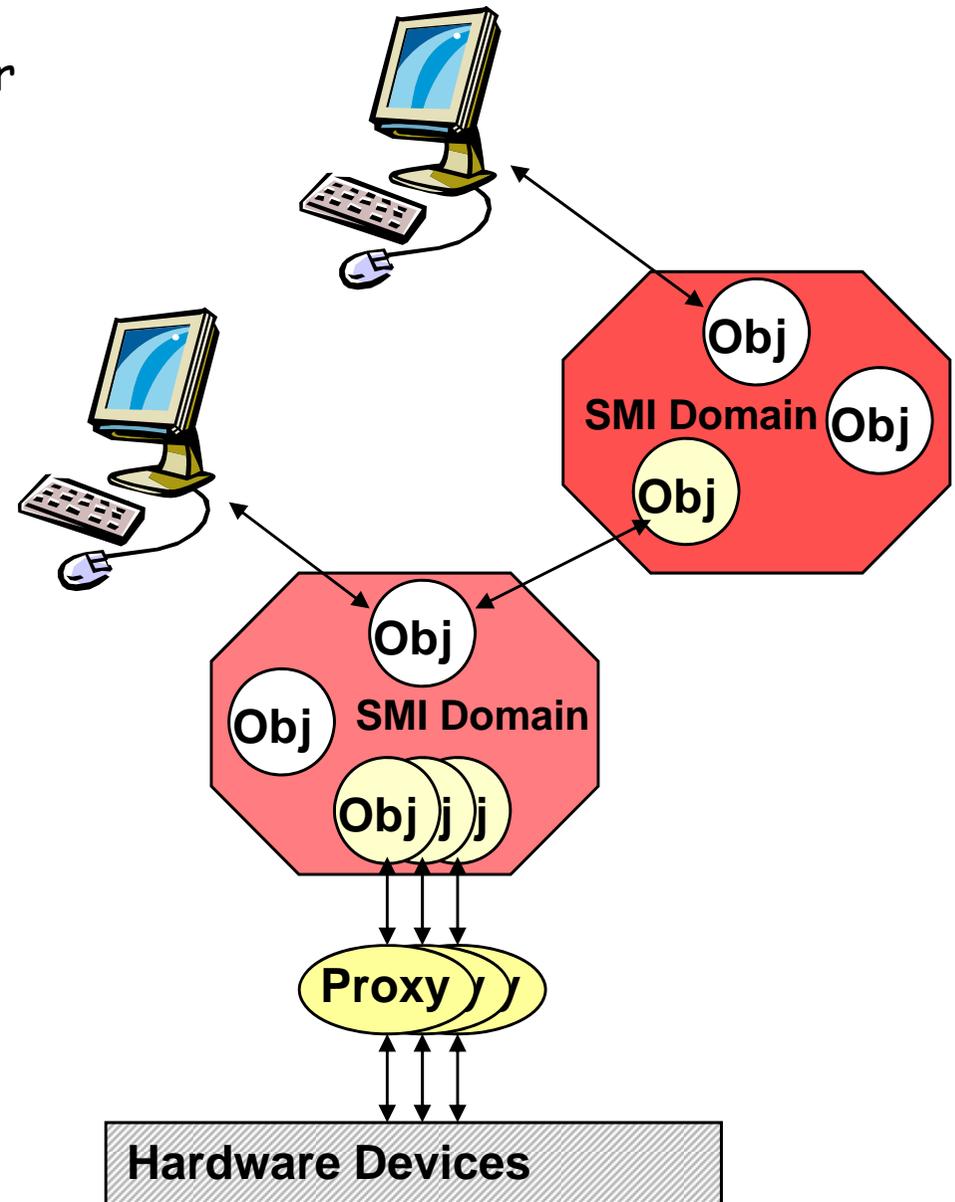
- Résume l'information pour le niveau supérieur
  - ✓ Selon modèle logique propre
- Transmet les commandes au niveau inférieur
  - ✓ Parallélisations
- Permet d'inclure ou exclure chacun des nœuds du niveau inférieur (child)
  - ✓ Partitioning

## ■ Device Unit

- Pilote l'appareillage
  - ✓ Implémentation des commandes
  - ✓ Déduction de l'état à partir des valeurs des datapoints
- Possibilité d'être enabled ou disabled

## ■ Avantages

- Outils disponibles sous Windows et Linux
- Toutes les communications sont (r)établies de façon transparente et dynamique



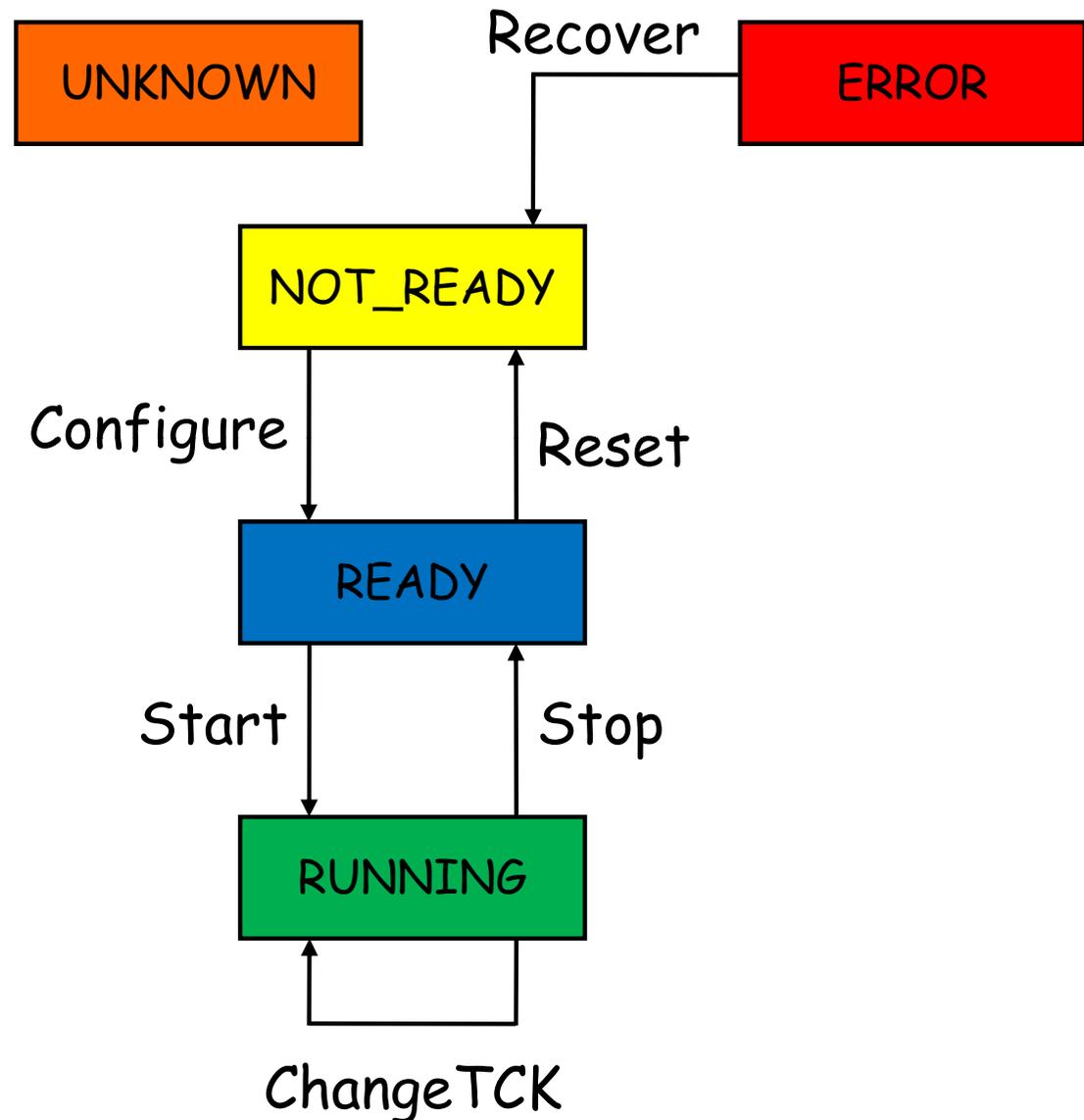
# Diagramme d'états

## ■ Transitions automatiques

- Vers l'état « UNKNOWN »
  - ✓ Perte de communication
- Vers l'état « ERROR »
  - ✓ Un des children en « ERROR »

## ■ ChangeTCK

- Changement rapide (quelques secondes) de l'algorithme LO
  - ✓ TCK = Trigger Configuration Key
  - ✓ LODU uniquement



# Actions mises en œuvre (1/2)

Système	Transition	Actions
LO Calo	CONFIGURE	<ul style="list-style-type: none"> <li>• Chargement des registre de configuration (masques, latences...)</li> <li>• Chargement des Look-Up Tables</li> </ul>
	START	<ul style="list-style-type: none"> <li>• Alignement en temps des liens optiques d'entrée</li> <li>• Démarrage des tâches de monitoring (alignement en temps, températures ...) qui envoient des alarmes en cas de problème</li> </ul>
	STOP	Effacement des alarmes et arrêt du monitoring
	RESET	Effacement des alarmes et arrêt du monitoring
LO Muon	CONFIGURE	<ul style="list-style-type: none"> <li>• Masques sur les liens optiques d'entrée mis à 0</li> <li>• Vérification de l'uniformité des codes chargées sur les FPGA</li> <li>• Reset des cartes</li> <li>• Chargement des registres de configuration</li> <li>• Chargement des Look-Up Tables</li> <li>• Alignement en temps des entrées et des cartes de calcul</li> <li>• Démarrage des fonctions de calcul</li> </ul>
	START	<ul style="list-style-type: none"> <li>• Vérification des alignements en temps</li> <li>• Masques sur les liens optiques d'entrée mis aux valeurs définis dans la recette (dépendant du type de run)</li> </ul>
	STOP	Masques sur les liens optiques d'entrée mis à 0
	RESET	Reset des cartes

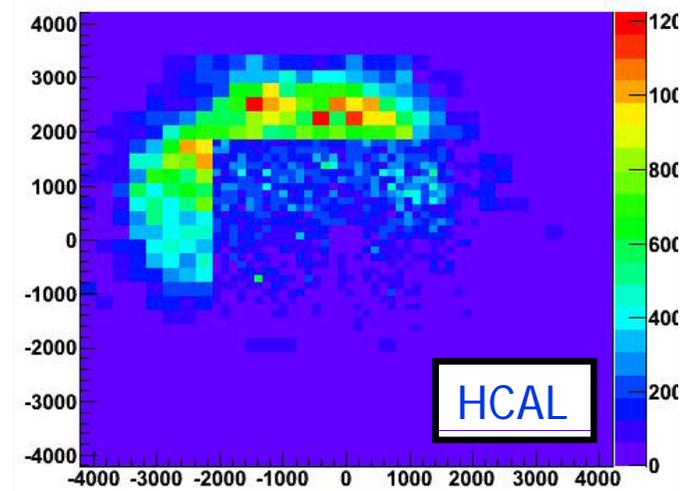
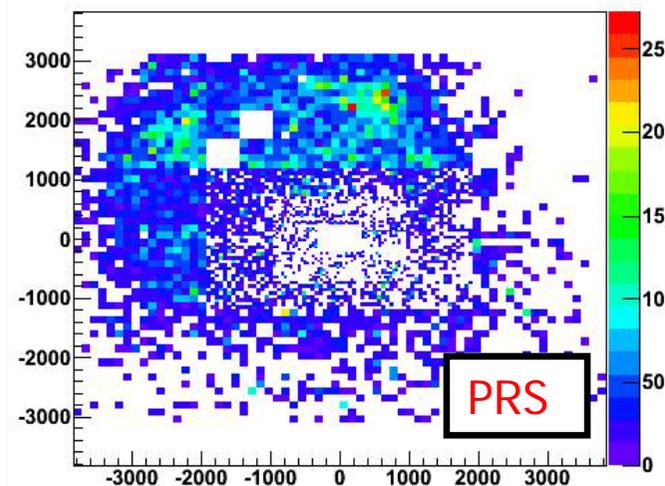
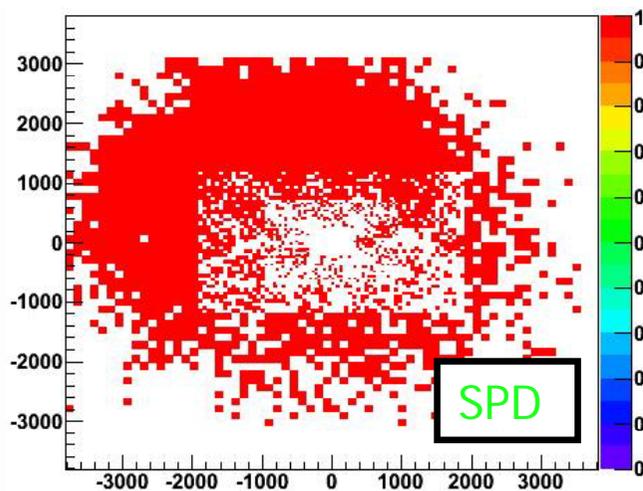
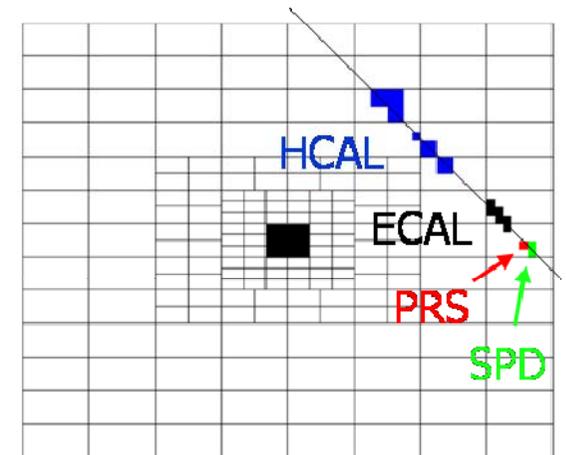
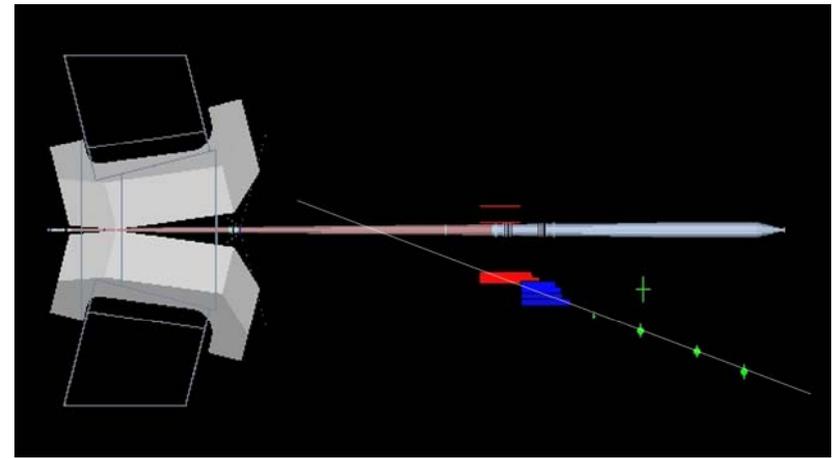
## Actions mises en œuvre (2/2)

Systeme	Transition	Actions
LODU	CONFIGURE	<ul style="list-style-type: none"> <li>• Reset de la carte LODU</li> <li>• Chargement des registre de configuration (latences, modes de décision, monitoring ...)</li> <li>• Ajustement dynamique des masques sur les liens d'entrée</li> <li>• Chargement des Look-Up Tables</li> <li>• Chargement de l'algorithme LO voulu (dépendant du TCK)</li> <li>• Lancement du block de synchronisation des entrées</li> </ul>
	START	<ul style="list-style-type: none"> <li>• Lancement du block de synchronisation des entrées</li> <li>• Alignement en temps des liens optiques d'entrée</li> <li>• Reset des compteurs de monitoring</li> <li>• Enable de la décision LO, de la sortie DAQ et du monitoring</li> </ul>
	STOP	Disable de la décision LO, de la sortie DAQ et du monitoring
	RESET	Transition purement FSM vers l'Etat NOT_READY
	ChangeTCK	<ul style="list-style-type: none"> <li>• Disable de la décision LO, de la sortie DAQ et du monitoring</li> <li>• Chargement de l'algorithme LO voulu (dépendant du TCK)</li> <li>• Reset des compteurs de monitoring</li> <li>• Enable de la décision LO, de la sortie DAQ et du monitoring</li> </ul>

# Conclusions

## ■ Système de contrôle fonctionnel

- Commissioning du Trigger LO
  - ✓ Système encore en évolution
- Enregistrement de millions de cosmiques
  - ✓ Coïncidence entre ECAL et HCAL
  - ✓ Coïncidence entre les 2 plans de M3
- Tests d'injection (premier tests le 22 août 2008)
  - ✓ Multiplicité SPD > 10
- Premières circulations de faisceaux (10 septembre 2008)
  - ✓ Coïncidence entre SPD et HCAL
  - ✓ Coïncidence entre M2, M3, M4 et M5



Backups

# Trois bases de données online

- **Configuration DB**

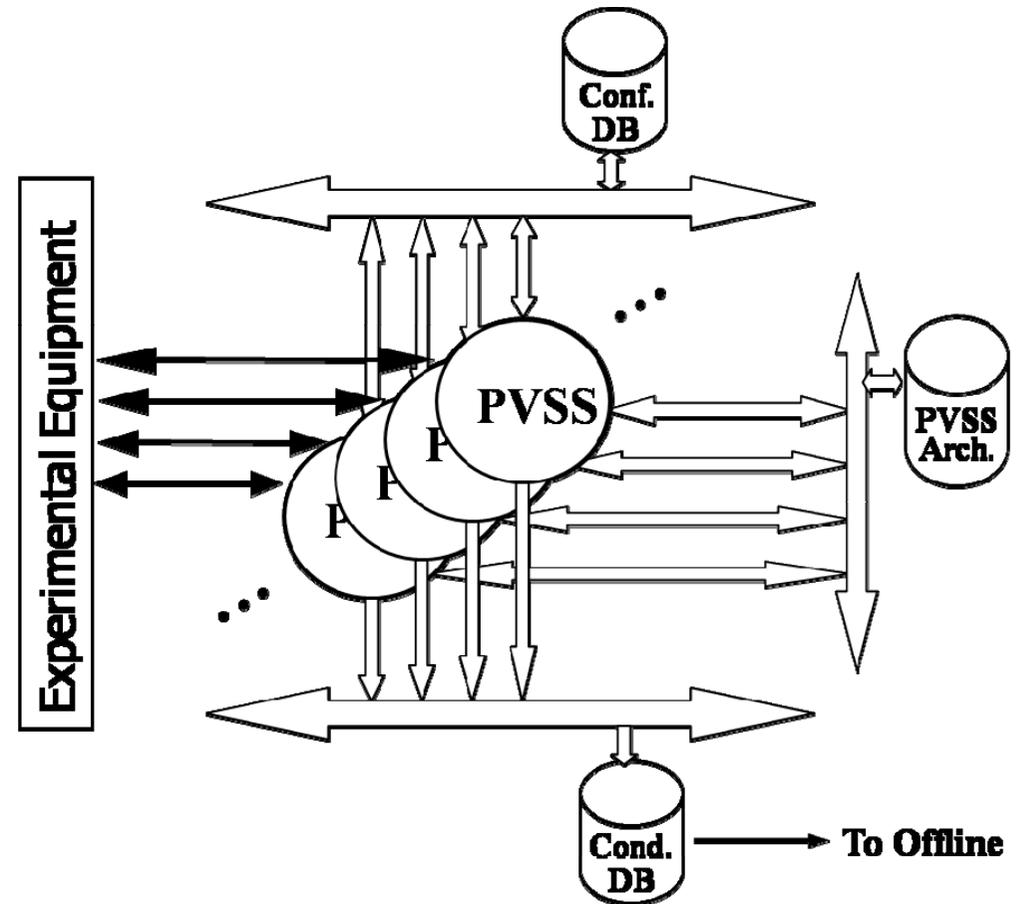
- Données nécessaires à la configuration des cartes

- **Archive PVSS**

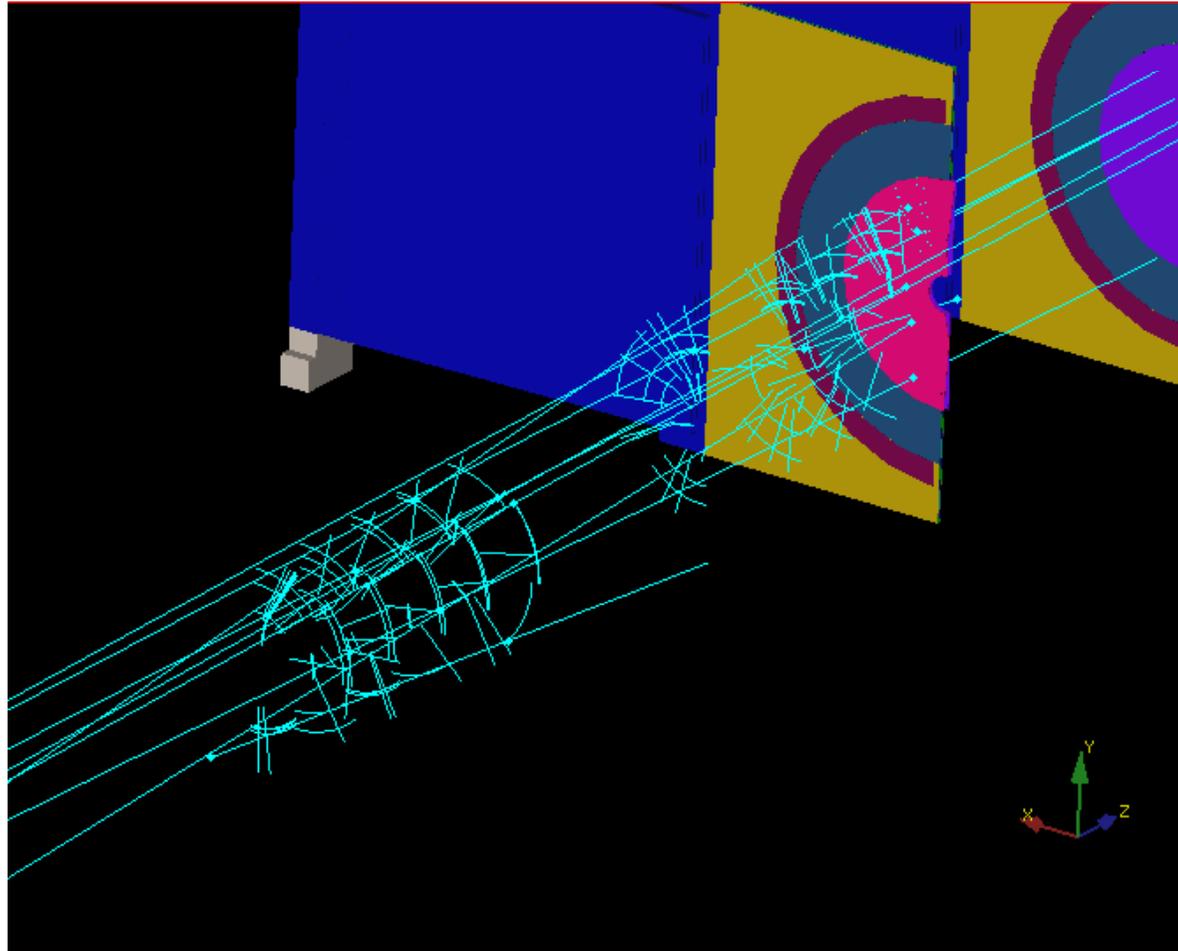
- Données de monitoring

- **Condition DB**

- Partie des données de configuration et de monitoring nécessaires offline



# Tests d'injection : traces dans le VELO



Run 30764 - Event 198  
(22 août 2008)