



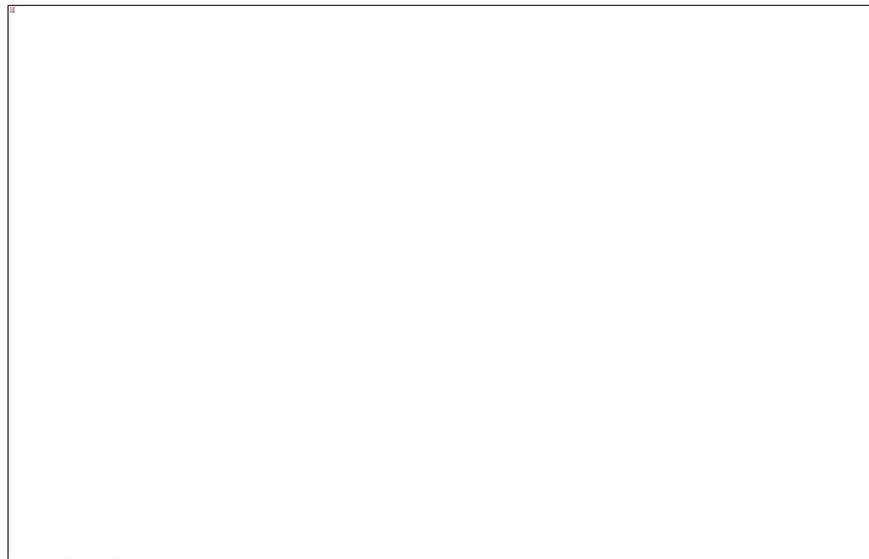
LPNHE
PARIS

Réalisations des Équipes Techniques

• Les débuts de l'équipe technique (1970-1980)

- Fin des années **1960** début **1970** : construction de la nouvelle Faculté des Sciences et installation à la coupole du CCPN (Main Frame CDC 3300 et 6600).
- Installation du groupe Institut du Radium et de l'IPN (futur LPNHE).
 - Salles de scanning, mesures clichés de chambres à bulles
 - Machines mécanographiques pour la perforation des programmes sur cartes
 - Stockage sur bandes magnétiques
 - Ponçage et Polissage de scintillateurs et guide de lumière
 - Base de PM
 - Maintenance des tables de scanning, tables de mesure et tables holographiques (Bessy, Emirette, ..)
 - Cartes logiques en composants discrets (non programmables) wrappées
 - Wrapping manuel

A l'époque
de la table
à dessin



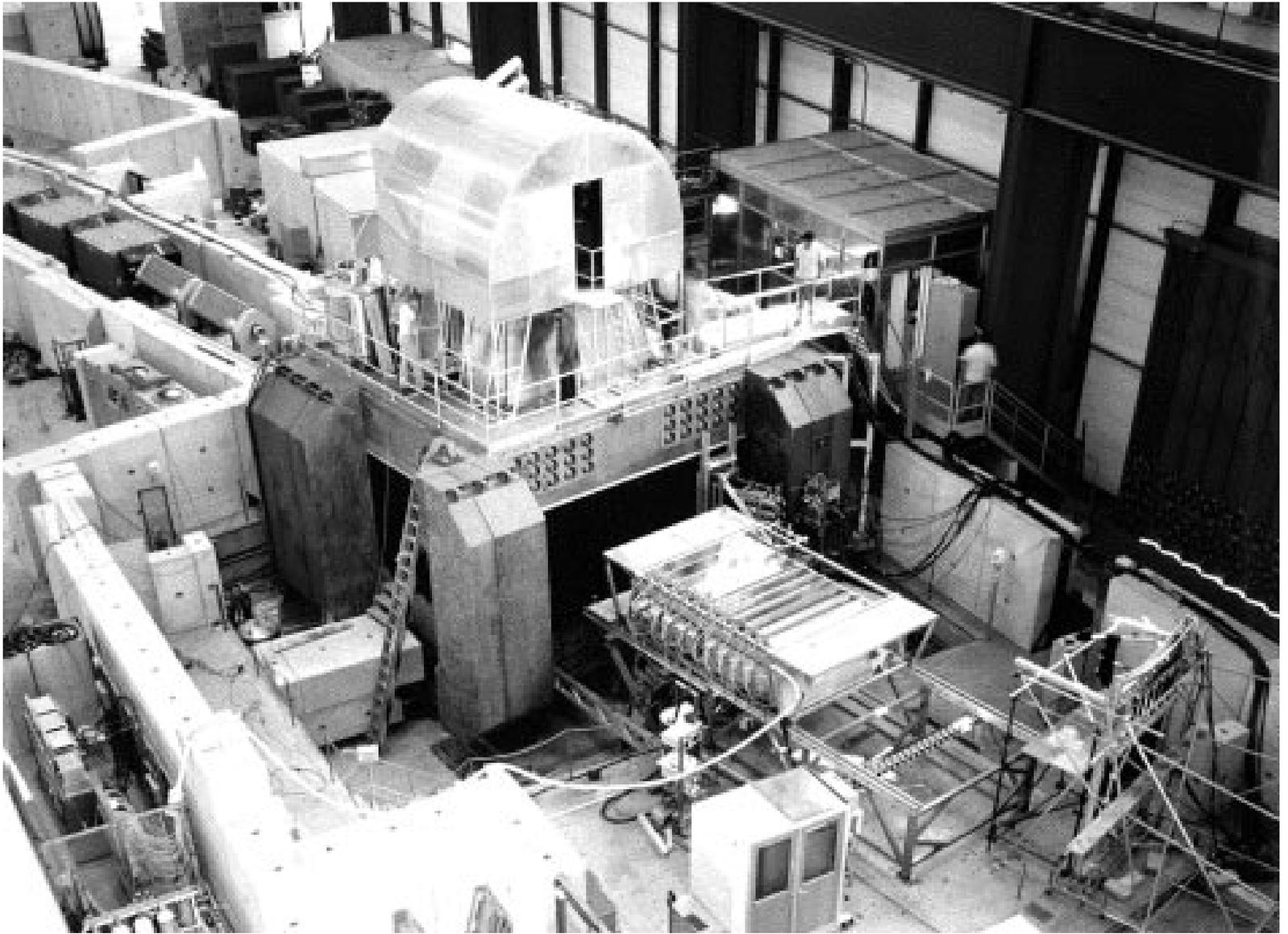
M
é
c
a
n
i
q
u
e



Et des machines
traditionnelles



OMEGA

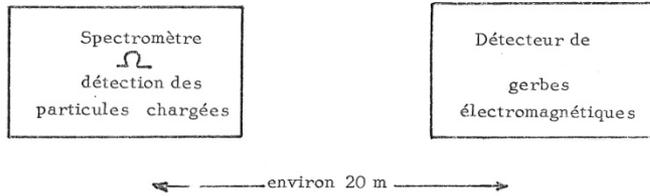


Genève (CERN)

Paris, le 30 octobre 1975

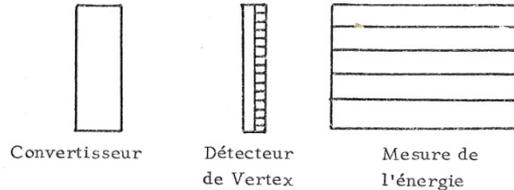
Mesure de la direction de γ à
 l'aide de scintillateurs.

Ce système est destiné à faire partie d'un ensemble servant à mesurer la direction et l'énergie de gerbes électromagnétiques produites par la matérialisation de photons issus d'interactions ou de désintégrations pour lesquelles la direction et l'énergie des particules chargées associées sont mesurées dans le spectromètre Ω du Centre Européen de Recherche Nucléaire (CERN, Genève).



A - Détecteur de gerbes électromagnétiques

Composé de 3 éléments



-2-

- le convertisseur dans lequel s'amorce la gerbe électromagnétique à la suite de la matérialisation des photons. Il est prévu de le faire en barreaux de verre en plomb d'épaisseur de 7,5 à 10 cm (3 à 4 lg de radiation) afin de pouvoir mesurer l'énergie perdue dans chaque barreau à l'aide de photomultiplicateurs mesurant la quantité de lumière Cerenkov produite par cette perte d'énergie.
- le détecteur de vertex en barreaux de scintillateurs (voir chapitre suivant)
- le système de mesure de l'énergie est constitué de barreaux de 15 x 15 x 45 cm³, dans lesquels la gerbe électromagnétique continue à se développer et où la quasi totalité de l'énergie est déposée. Comme pour le convertisseur des photomultiplicateurs mesure la quantité de lumière équivalente. Une mesure corrélée de la perte d'énergie dans les 2 ensembles permet d'obtenir une résolution en énergie $\frac{\Delta E}{E} = \frac{10\%}{\sqrt{E}}$

Ces 2 systèmes (convertisseur, mesure de l'énergie) seront construits par les équipes du laboratoire de l'Accélérateur Linéaire et de l'Ecole Polytechnique.

-3-

B - Détecteur de vertex pour la mesure de la direction des photons

Dans le cadre de la collaboration, l'ensemble de ce système est à la charge du LPNHE avec une participation financière du CERN.

Le but est d'obtenir la direction des photons avec une bonne précision ; on envisage à cet effet de mesurer la position du centre de la gerbe avec une précision de quelques millimètres.

Un certain nombre de solutions ont été envisagées et des tests déjà effectués sont favorables à un système de scintillateurs fournissant une précision de ± 3 mm.

D'autres tests en cours de réalisation permettront de statuer définitivement sur ce choix d'ici la fin 1975.

L'ensemble sera constitué de bureaux de scintillateurs lus par des photomultiplicateurs avec guide de lumière intercalé, le tout étant maintenu dans un bâti rigide et attaché au bâti de l'ensemble convertisseur, détecteur de position et mur de verre au plomb.

1) Les scintillateurs

La surface totale susceptible d'être couverte étant 4m sur 3m on envisage d'utiliser 600 barreaux de scintillateurs, 300 de dimensions (150 x 2 x 1) cm³ dans un premier plan et 300 de dimension (200 x 2 x 1) cm³ dans un deuxième plan placés suivant le schéma suivant.

Le dispositif décrit sera susceptible de couvrir actuellement une surface de $3 \times 3 \text{ m}^2$ avec possibilité d'adjonction de nouveaux scintillateurs verticaux de manière à couvrir $4 \times 3 \text{ m}^2$.

Après enquête auprès de l'atelier du CERN où sont usinés des scintillateurs, un temps de l'ordre de 200h est à envisager pour l'usinage et le polissage de ces 600 scintillateurs.

2) Guides de lumière

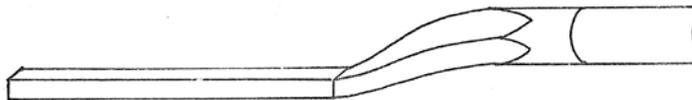
Compte tenu de la section du scintillateur $2 \times 1 \text{ cm}^2$ et du diamètre utile des photomultiplicateurs courants 3 à 4 cm, il est nécessaire, pour raisons d'encombrement et d'accessibilité, d'intercaler des guides de lumière.

Il est difficile de chiffrer le temps nécessaire à leur usinage avant de connaître leur forme définitive.

3) Photomultiplicateurs

Le choix sera fait en fonction de tests prévus d'ici décembre.

L'ensemble sera monté comme ci-dessous, l'assemblage étant fait par collage.



Scintillateur

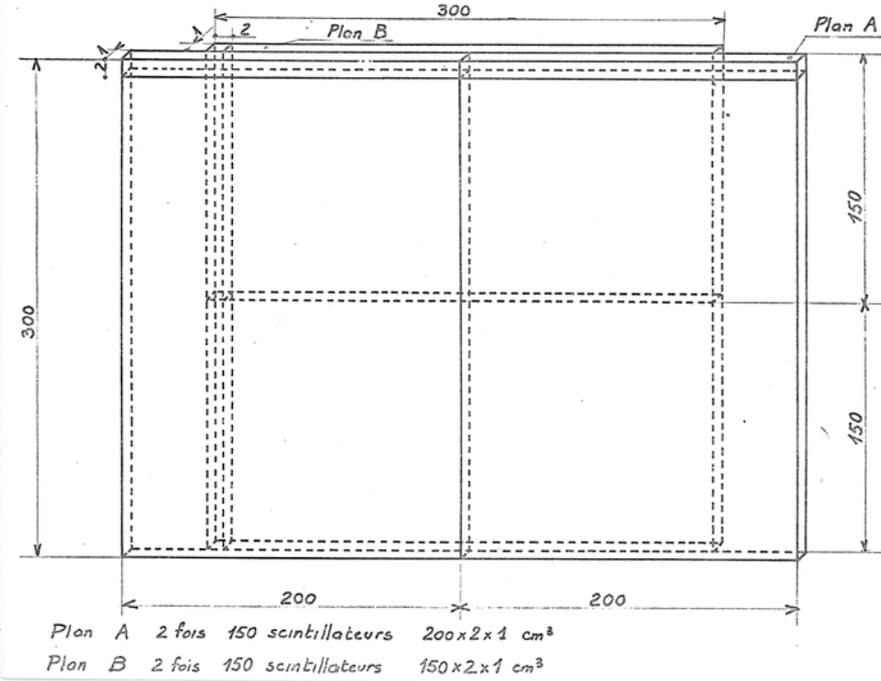
guide de lumière

Photo multiplicateur

Remarque : Il est envisagé des stages de 8 à 15 jours au CERN pour l'apprentissage des diverses techniques.

Fabrication au laboratoire avec l'aide des verriers de la faculté et du savoir faire de Cern

Transport au Cern du détecteur sur un pneu de 2CV dans la camionnette du labo

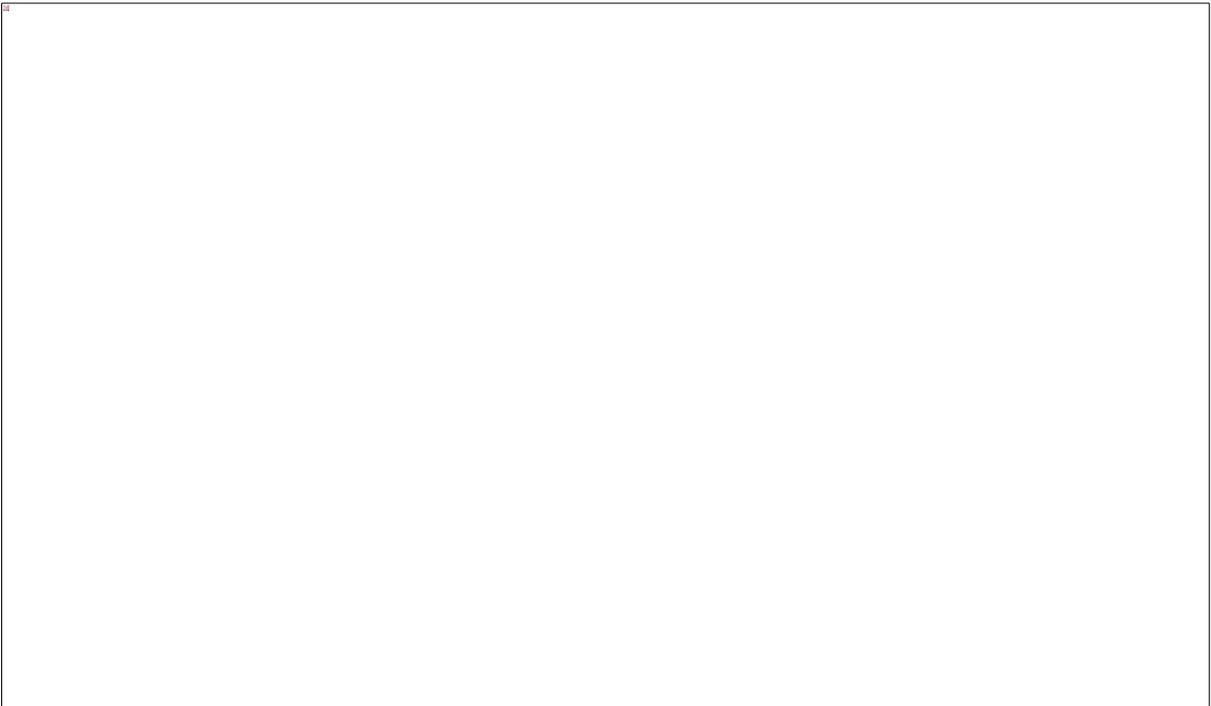


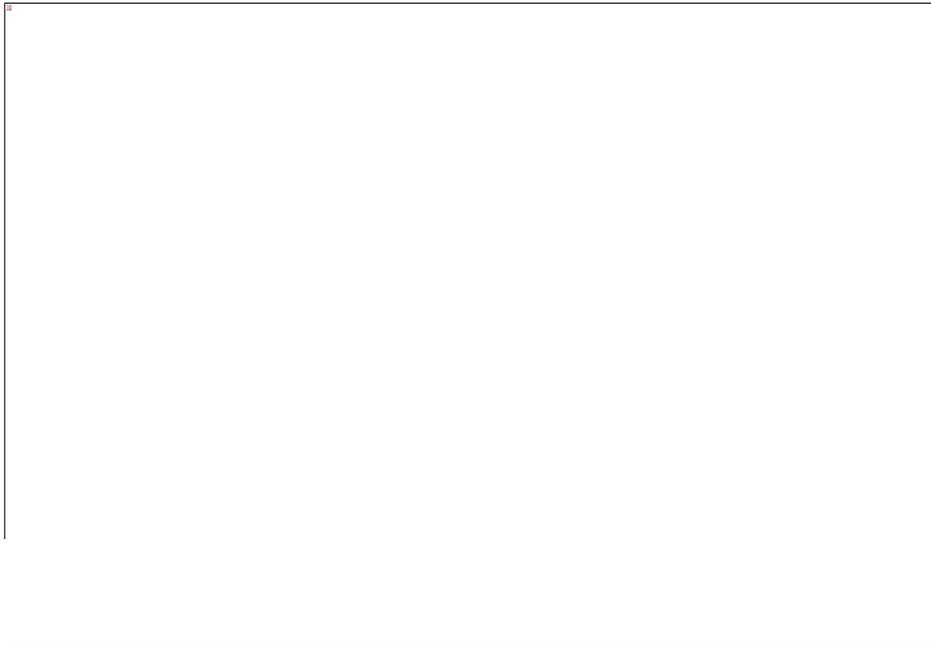
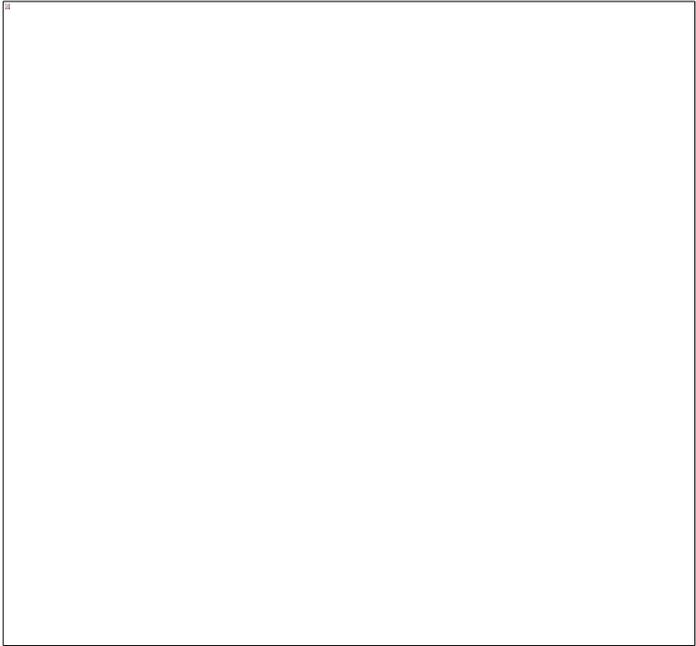
Planification approximative

- 1 Décembre 1975
Choix définitif de l'emploi des scintillateurs.
- 2 Printemps 1976
Définition exacte des composants
- 3 Printemps 1977
Fin de la construction du Système
- 4 Eté 1977
Installation et tests au CERN.

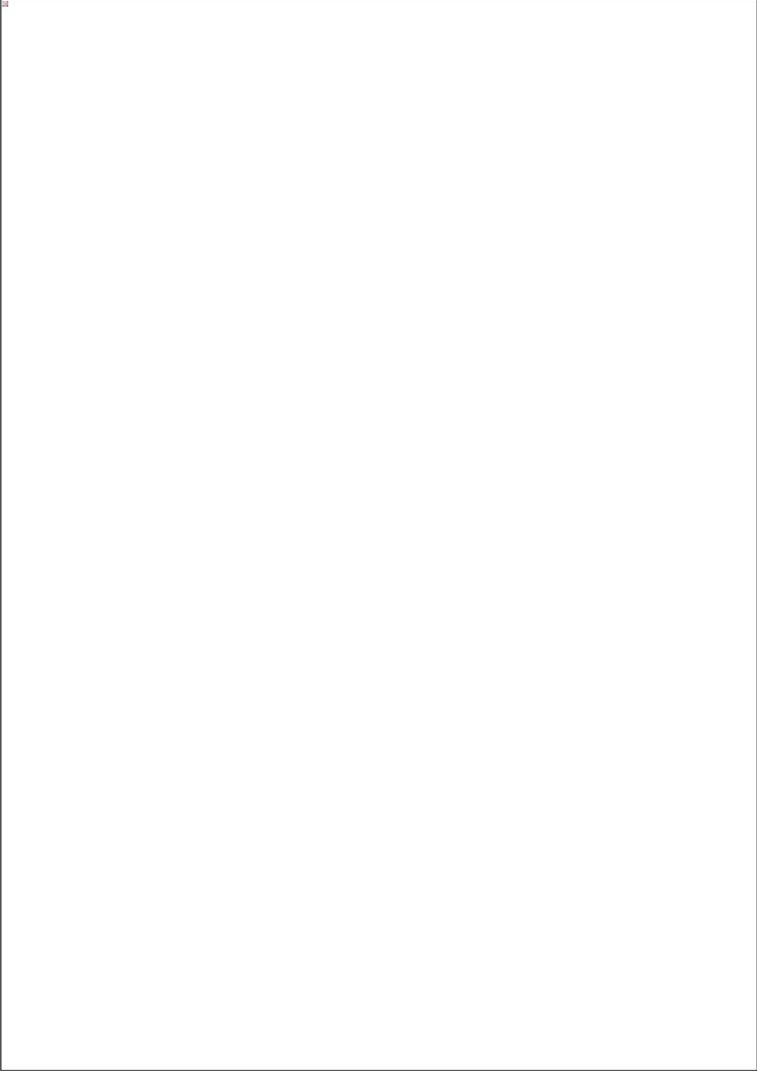


OMEGA



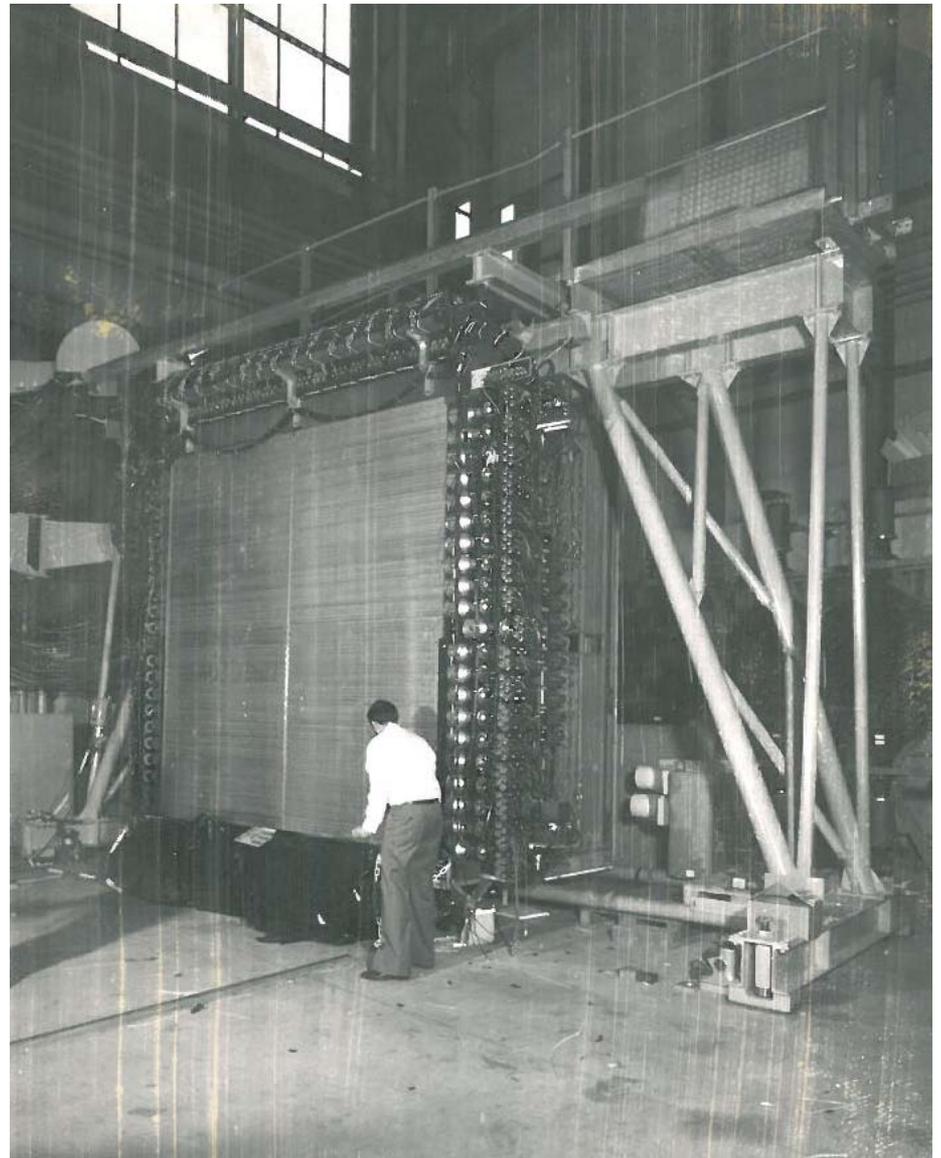
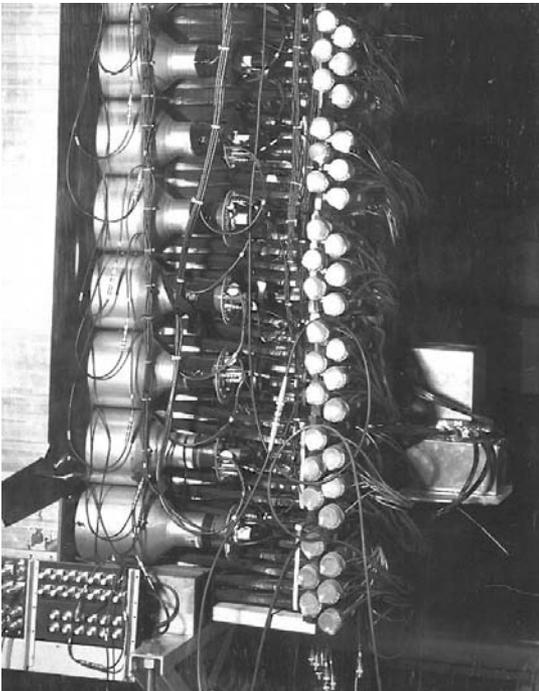
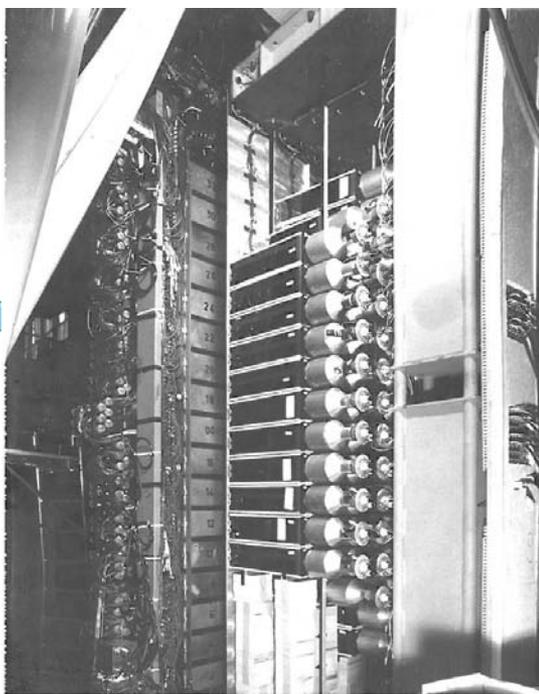


Colette et Jean-Pierre en action



Jean-Pierre au ponçage

OMEGA



L'installation au CERN

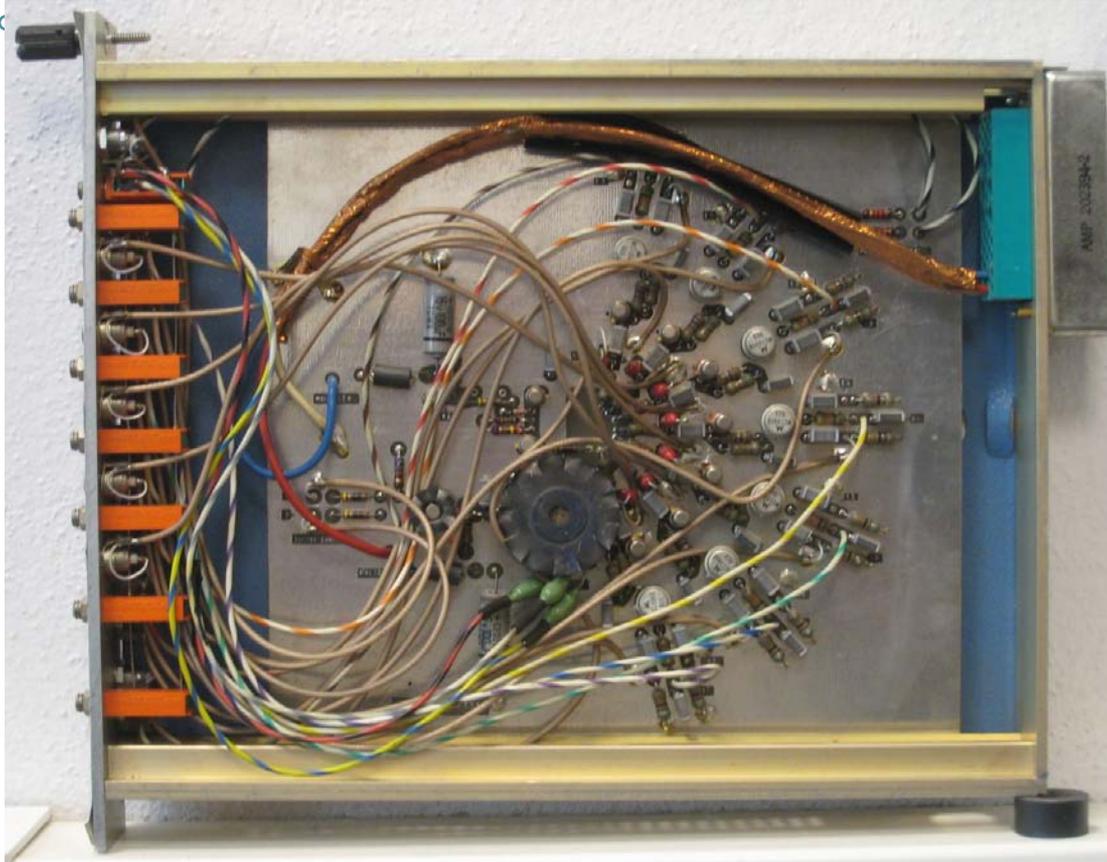


- Omega :
 - Verre au plomb
 - Electronique standard NIM et CAMAC
 - Interface CAMAC PDP8 :
 - cartes wrappées
 - Composants discrets TTL

OMEGA

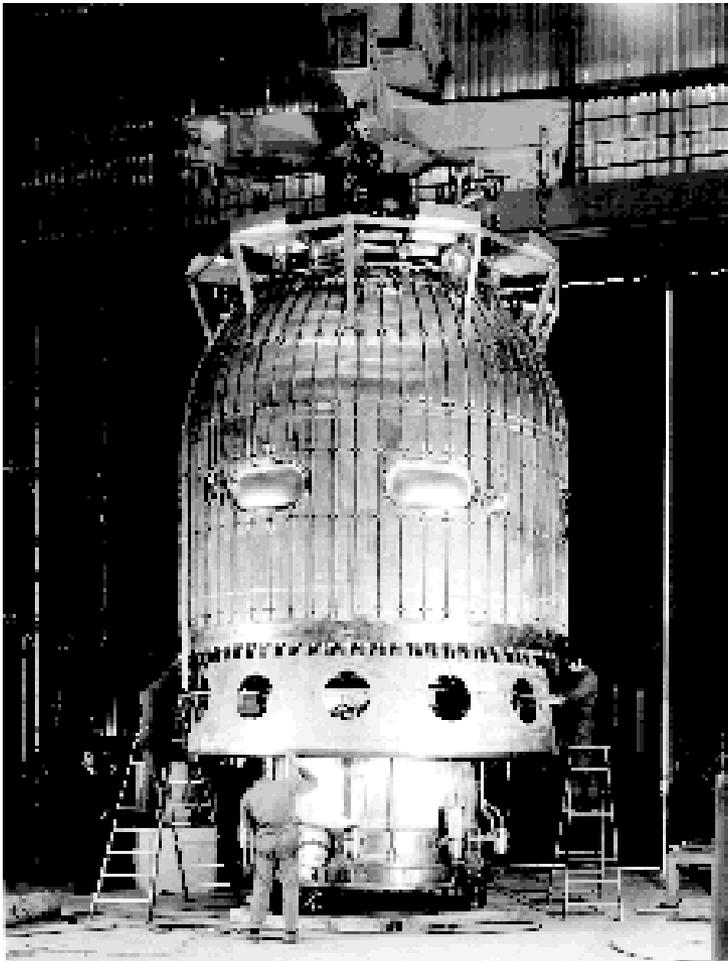


Module CAMAC (PCB 2 couches + câblage)



Sommes analogiques pondérées, format NIM





Chambres à Bulles
BEBC

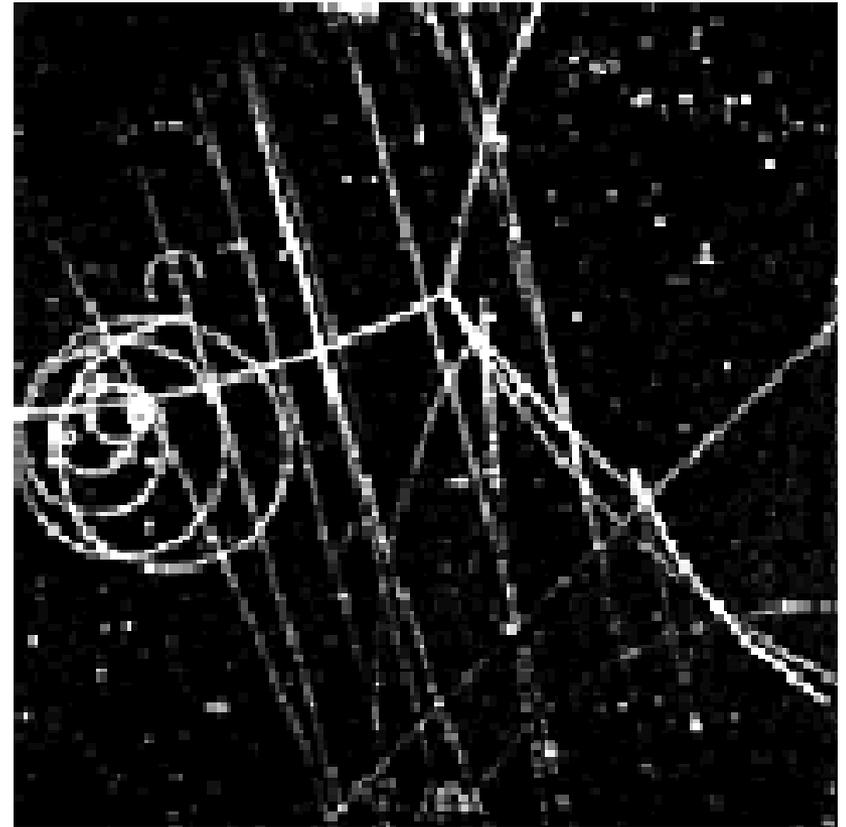
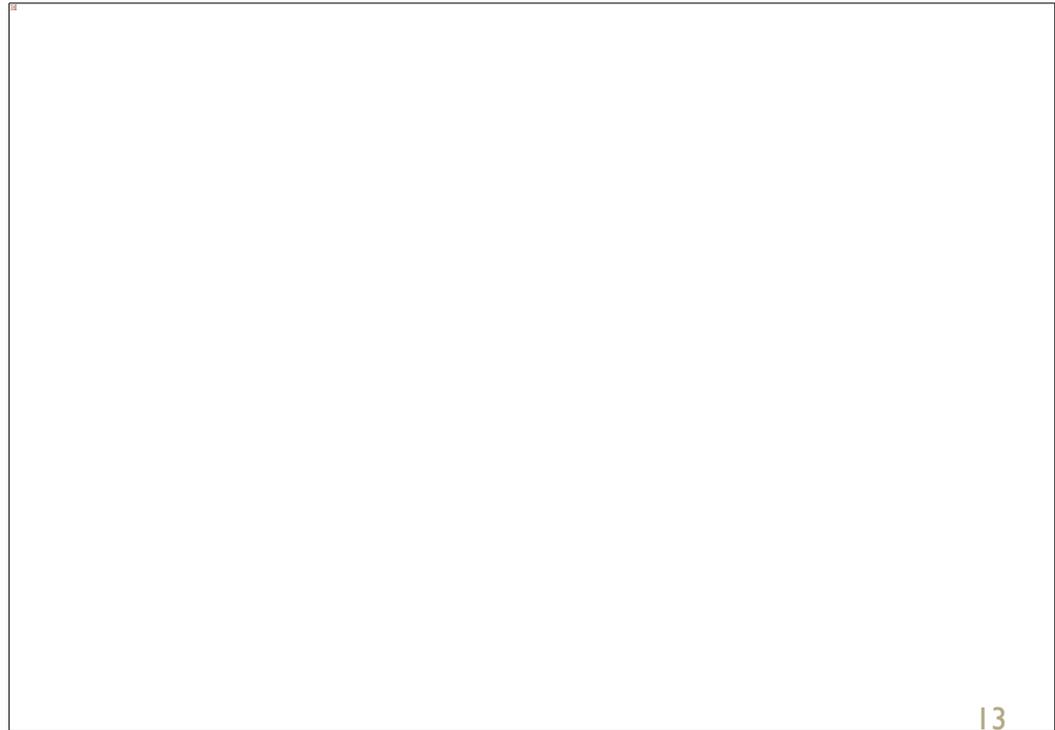
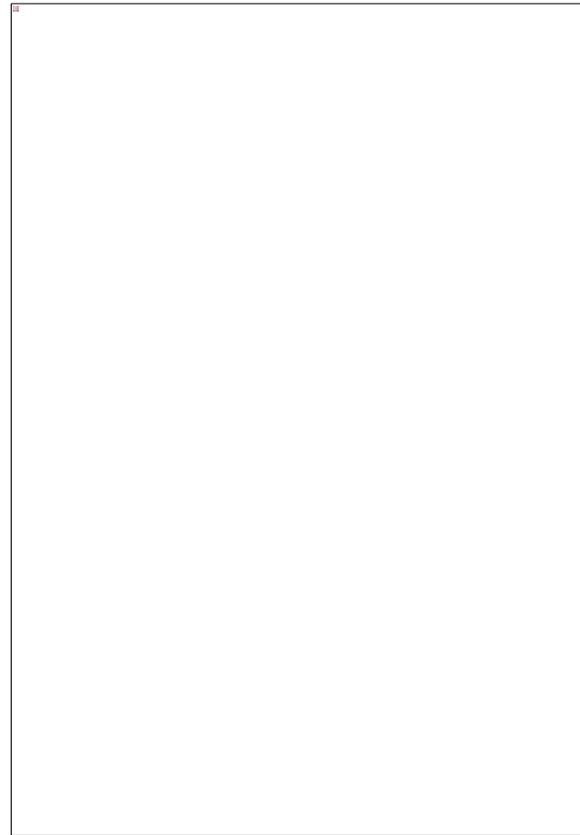


Photo d'un événement

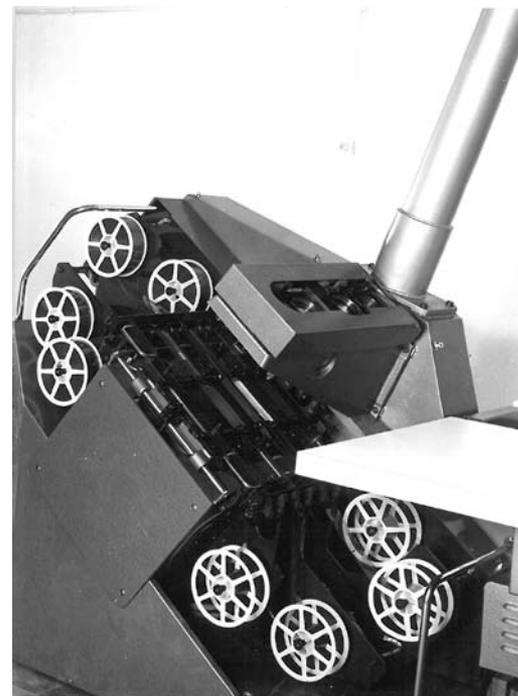
Analyse des films



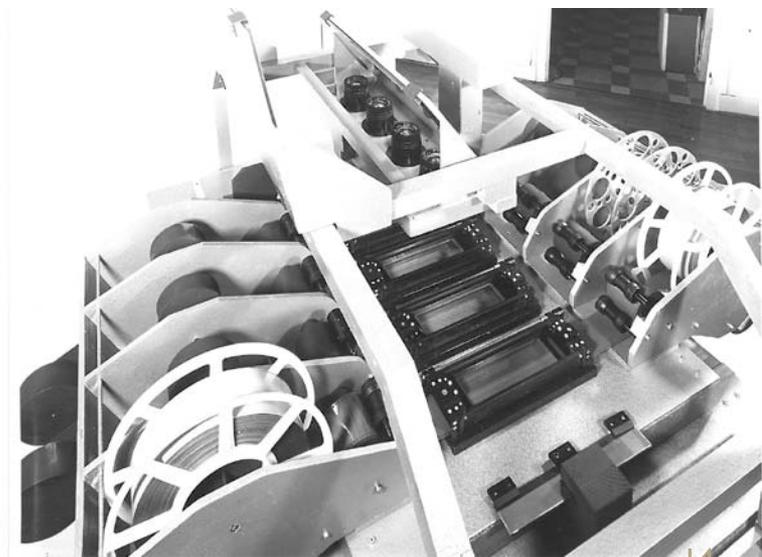
D. Imbault contemple
la montagne de bobines
de clichés à scanner



Maintenance Mécanique et électronique des tables de scanning SOPELEM



Bobines de clichés





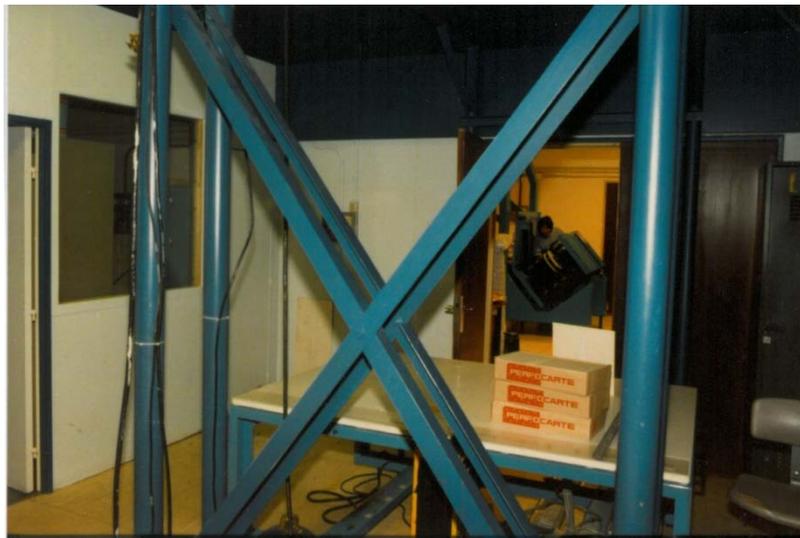
Miroir (Haut)



Accès aux bobines de films

EMIRETTE

Table CEFAL





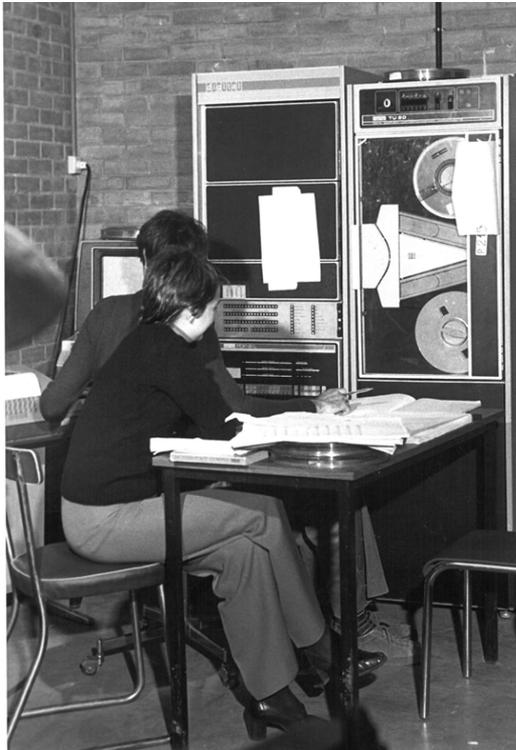
Déménagement des
tables de scanning BESSY



J. David en pleine action



Vers 1977

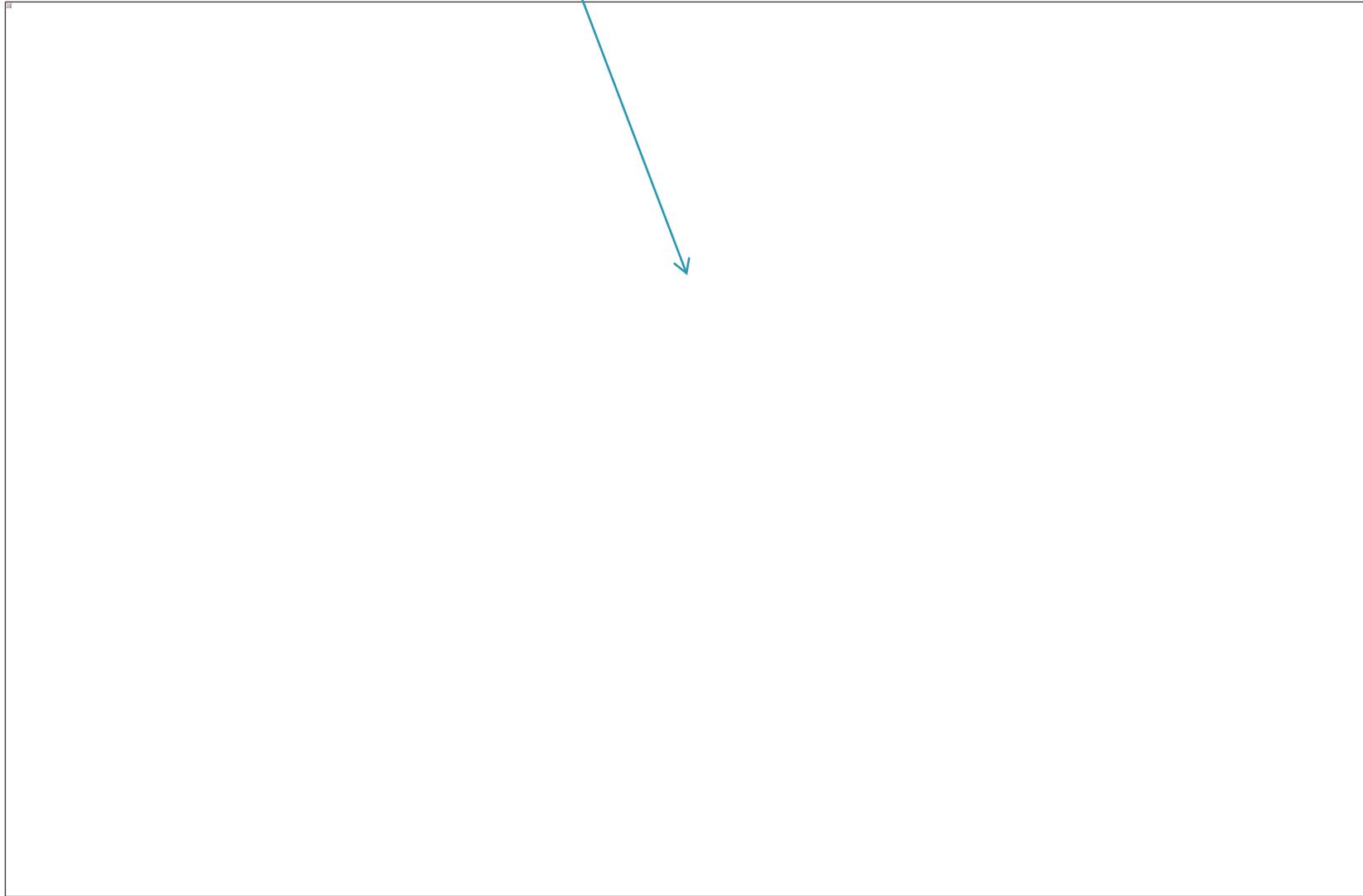


Calculateur PDP 8 pour les tables de scanning EMIR et EMIRETTE.

Les programmes du PDP8 étaient stockés sur cartes perforées et pour être chargés dans la machine ils devaient au préalable être transcodés sur rubans perforés.

Création de la carte processeur Zylog (concurrent d'Intel) vers 1979 1980

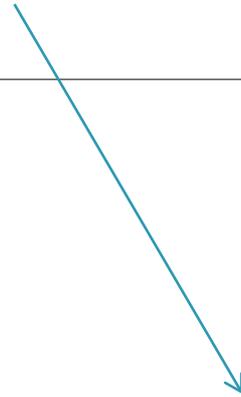
Contribution du laboratoire



E
H
S

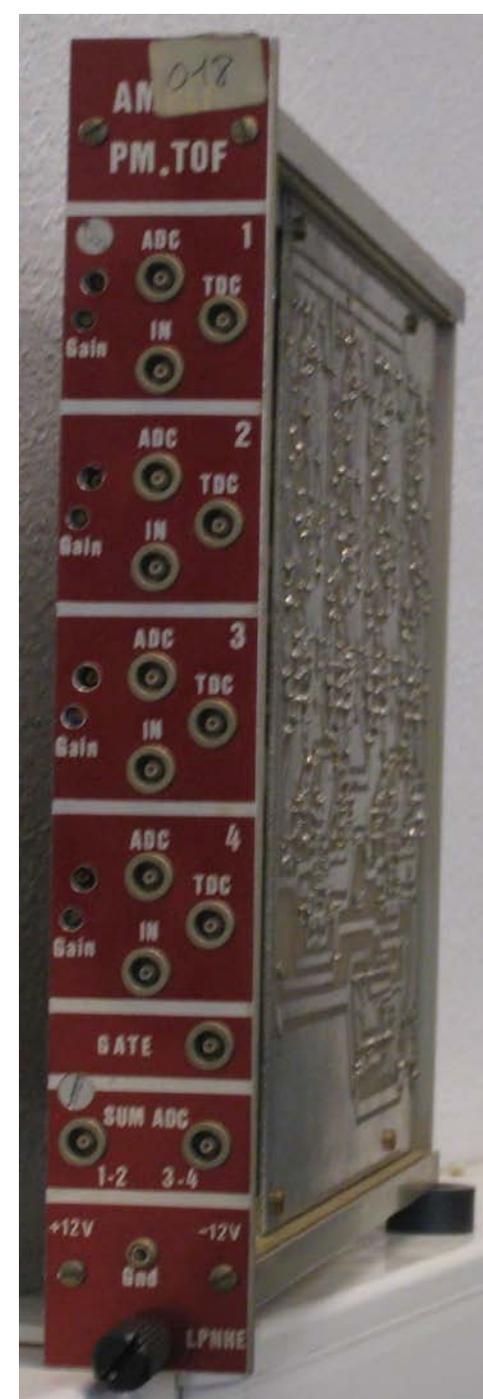
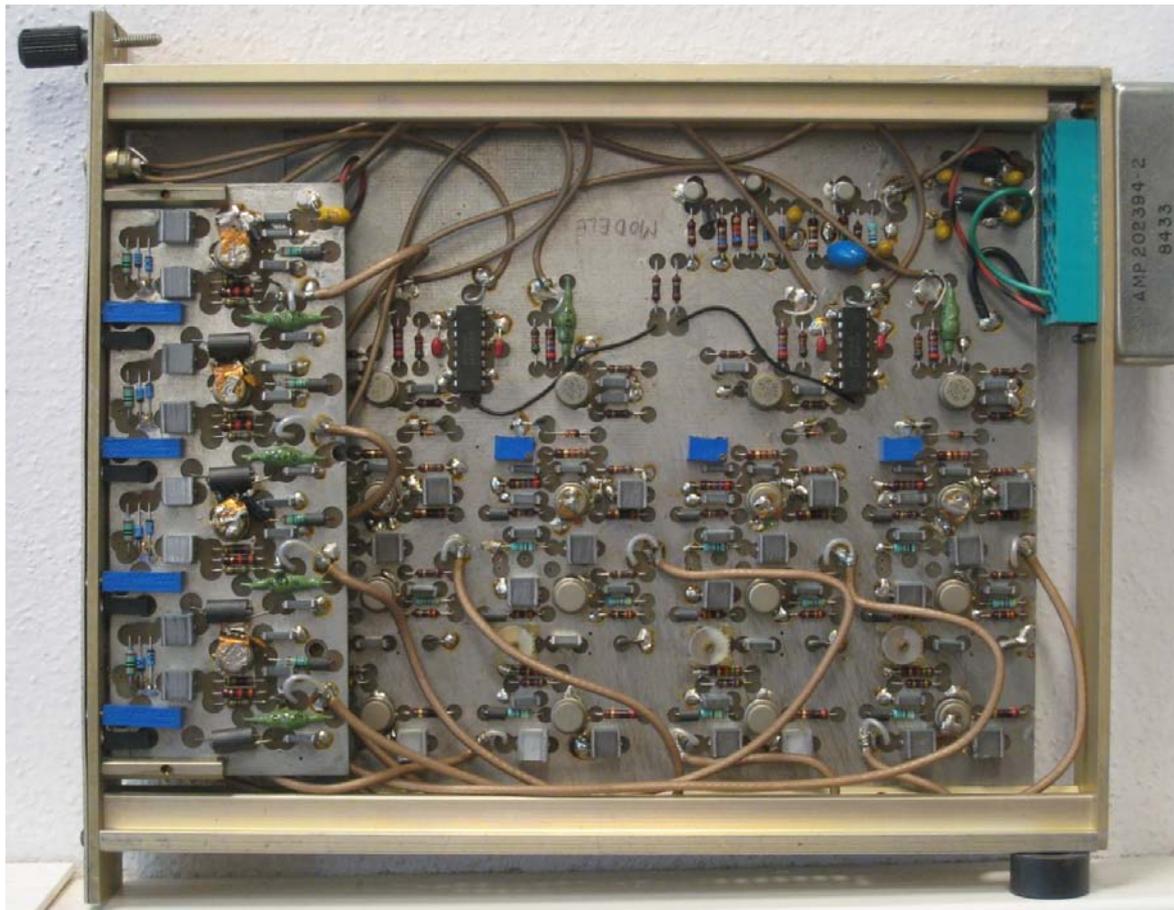
IGD INTERMEDIATE GAMMA DETECTOR

Forward GAMMA DETECTOR



E
H
S

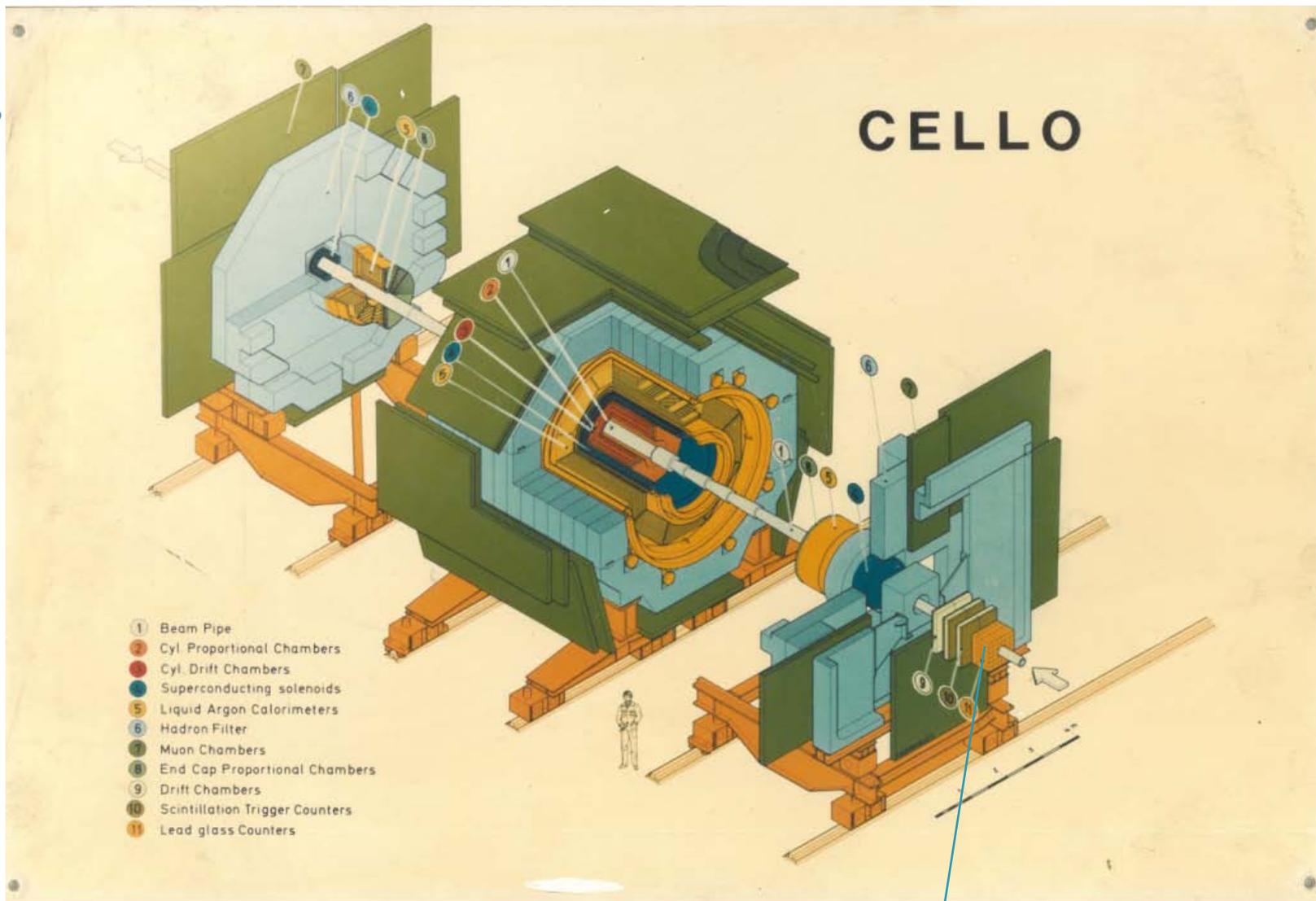
- Chambre à bulles instrumentée
 - Electronique numérique HCMOS
- Mur de PM
 - Alim haute tension avec lecture
 - (grosse alim + potars)



Ampli de PM, format NIM

M
I
C
R
O
S
C
O
P
E
S





Verre au plomb scintillateur chambres à fils

C E L L O



Cello 1

Verre au plomb
Scintillateurs
Pm + base électronique
Chambres à fils
Mauvaise luminosité
Rajout d'aimants à la
Place du détecteur avant

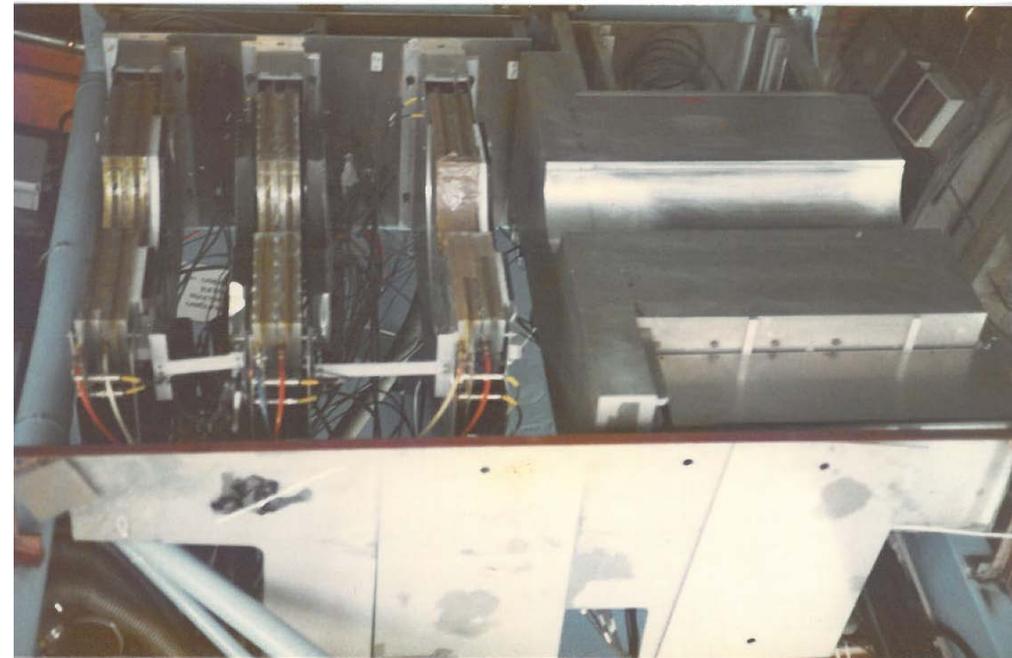
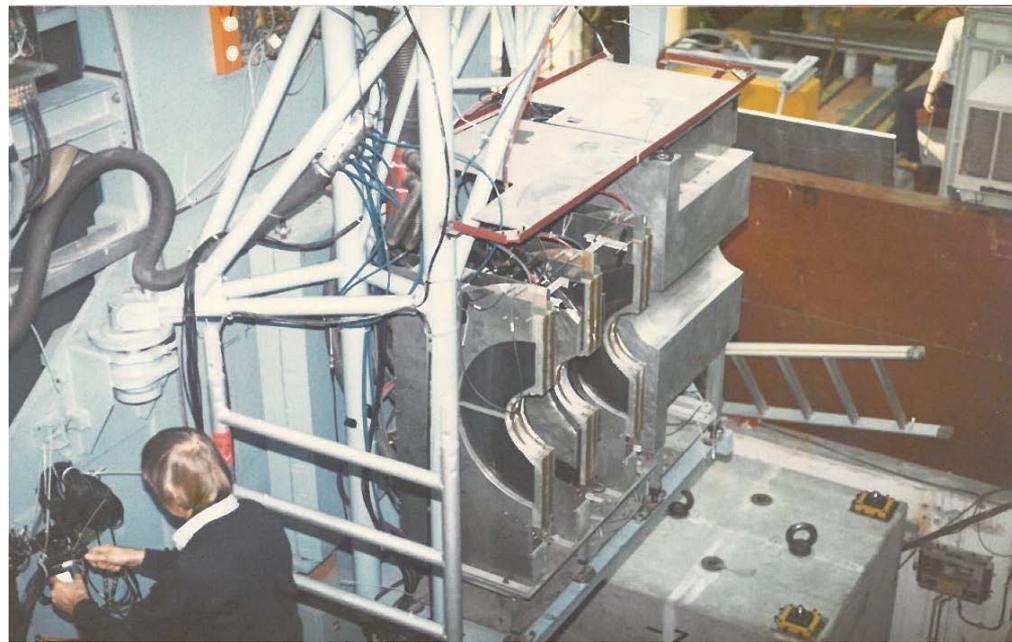
Cello 2

Petit détecteur avec petit
Verre au plomb
(récupération d'une manip)

Cello 3

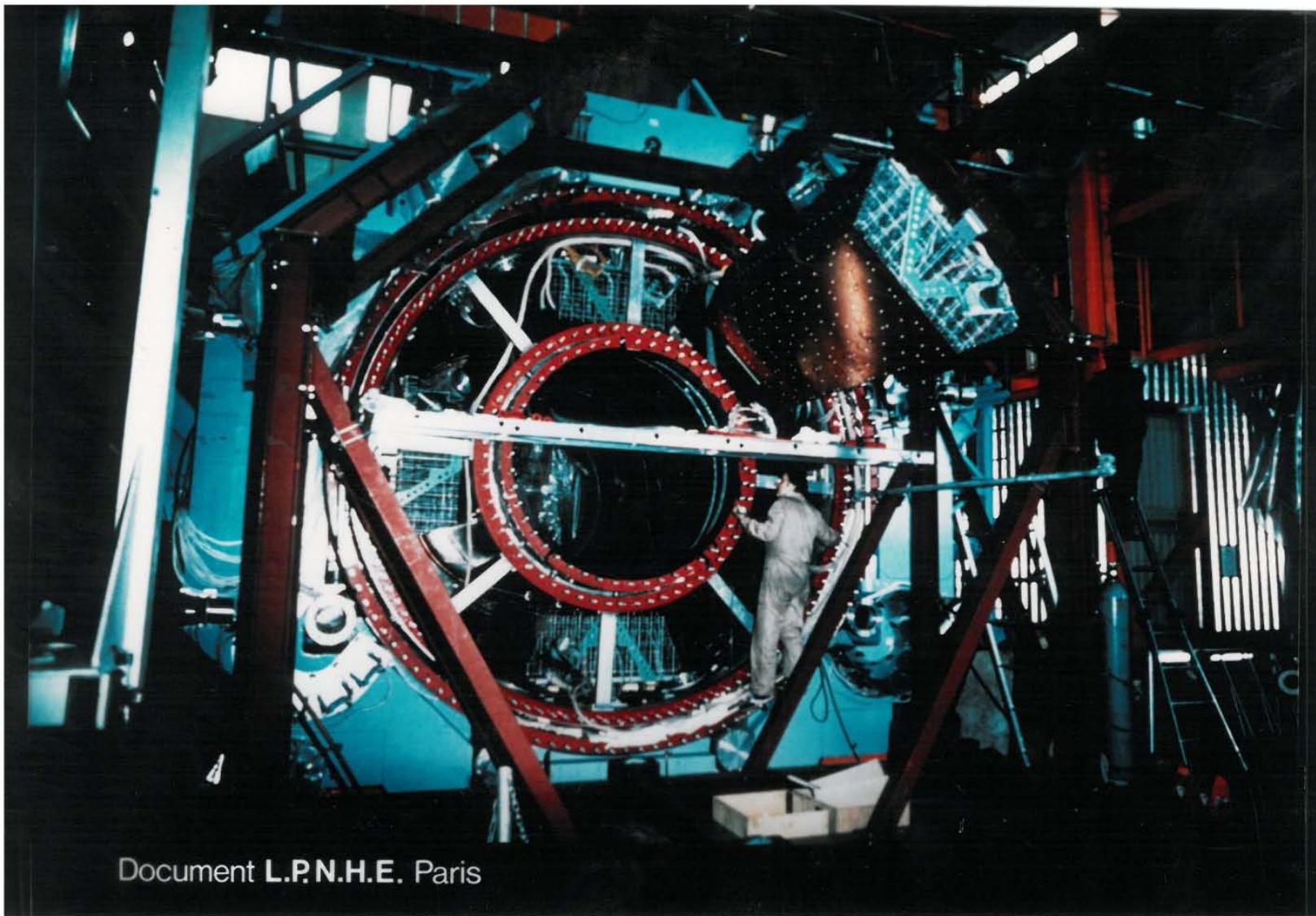
Verre au plomb
Scintillateurs de Cello 1
Pm + base électronique

R. Georges en action



C
E
L
L
O

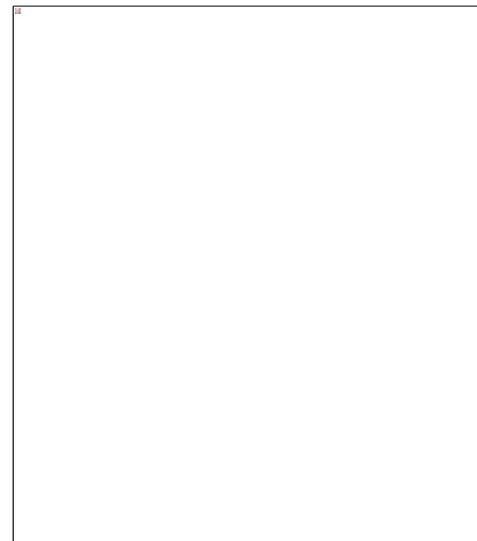
C
E
L
L
O



Document L.P.N.H.E. Paris

C E L L O

Cello 3



- 
- Calorimètre Argon liquide
 - 1600 voies
 - Préamplificateur de charge, composants discrets, schéma : transfo, jfet + cascode replié (Radeka)
 - Shaper

 - Carte ADC simple rampe Lecroy en CAMAC

 - Verre au plomb + PM + discriminateur

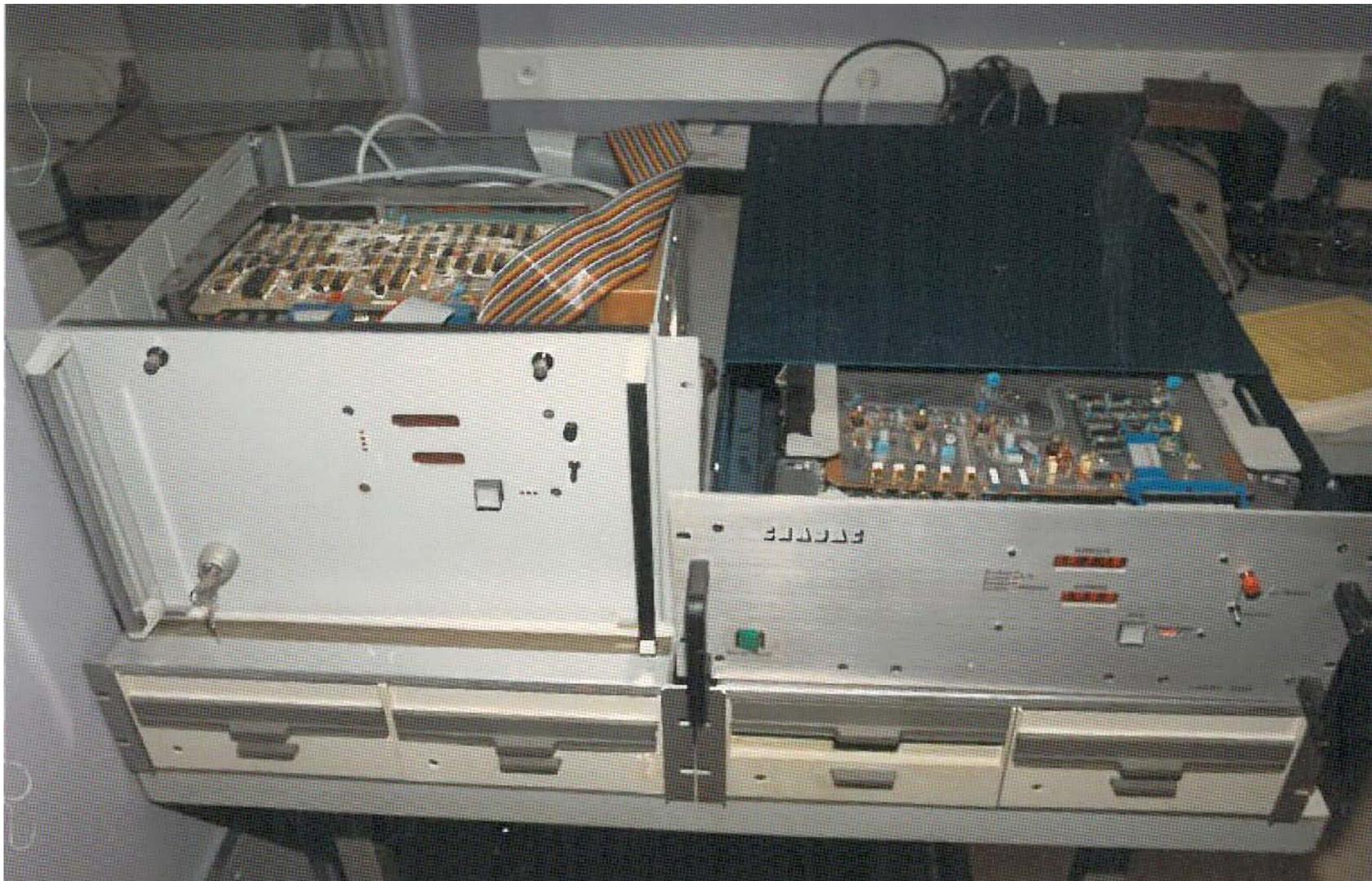
 - Espionnage des données avec CHADAC

Interface CHADAC - CAMAC Wrapping manuel



1980 Chaîne d'acquisition CHADAC

- Evolution de Zylog.
- Carte plus performante avec des processeurs 8 bits d'Intel (et non plus Zylog).
- Equivalait à un PC « maison » avec lecteur de disquette souples, système temps réel RMX.
- Utilisé pour les bancs de tests. Par exemple :
 - Pour **Cello**, l'acquisition centrale était faite par le CEA, le LPNHE avec Chadac pouvait contrôler ce qui se passait sur sa branche.
 - Banc de tests pour tester les câbles de **DELPHI** (temps de propagation)
- Chadac était un système temps réel, une dizaine ont été construits au laboratoire, certains ont même été faits pour d'autres laboratoire. Utilisé jusqu'en 1986-1987



Shadok

Jusqu'en **1984** environ, travail en batch.

- Terminal-lecteur de cartes et une imprimante en tour 12.
- Des perforatrices pour « taper » son programme.
- Le centre de Calcul situé dans la Coupole héberge des ordinateurs « Main Frame » Control Data, régulièrement upgradés (CDC 3300 et CDC 6600).

1983 : Apparition du terme réseau

1984, un changement important : renouvellement matériel : machine IBM (IBM 3081) à 32bits.

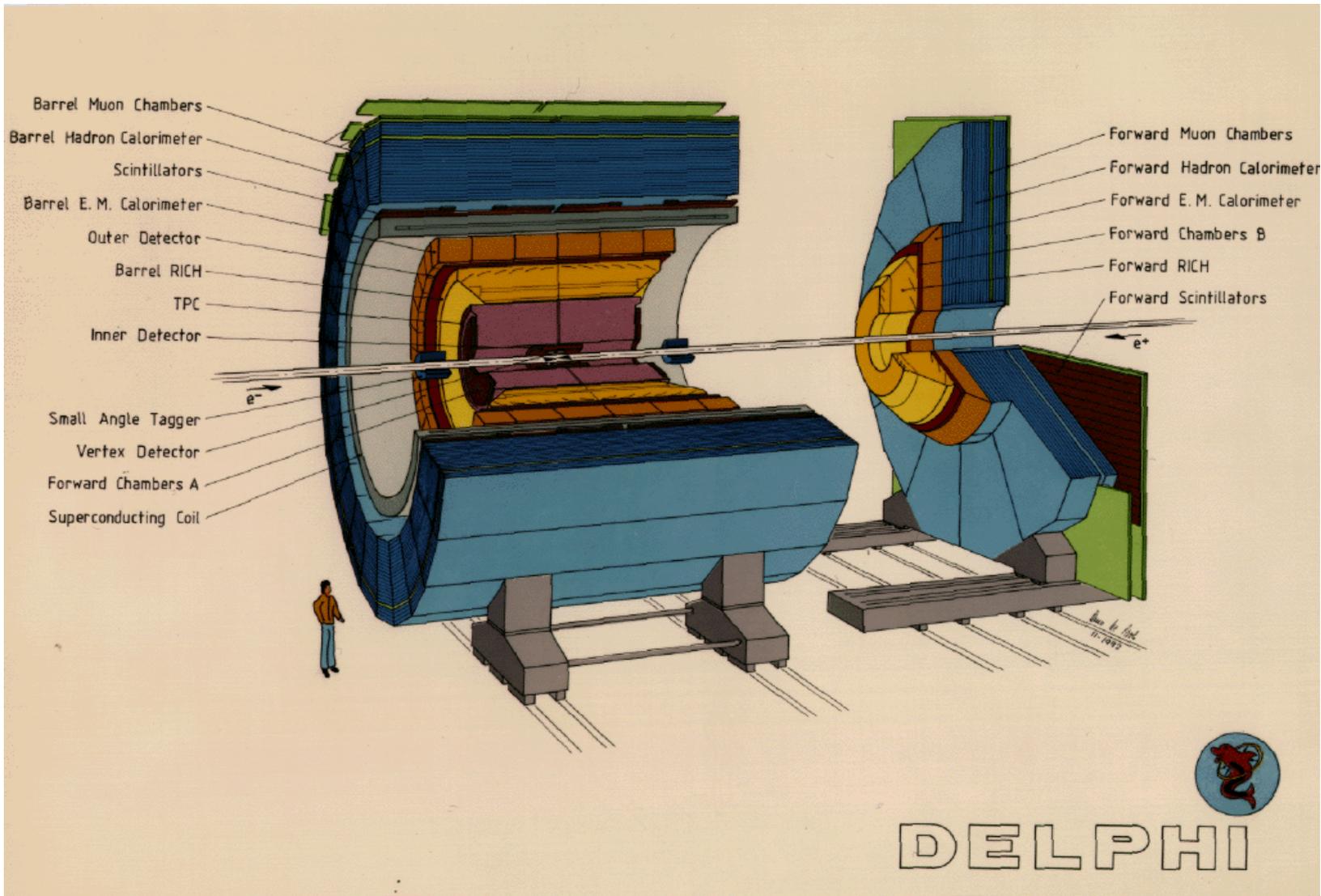
Le système retenu par les ingénieurs du CC fut IBM/VM, déjà en exploitation au SLAC.

Autocom Telsat 7040 assure la connexion des consoles (paires téléphoniques) au réseau des Autocom de l'IN2P3

1985 : le réseau Phynet : réseau propre à l'IN2P3

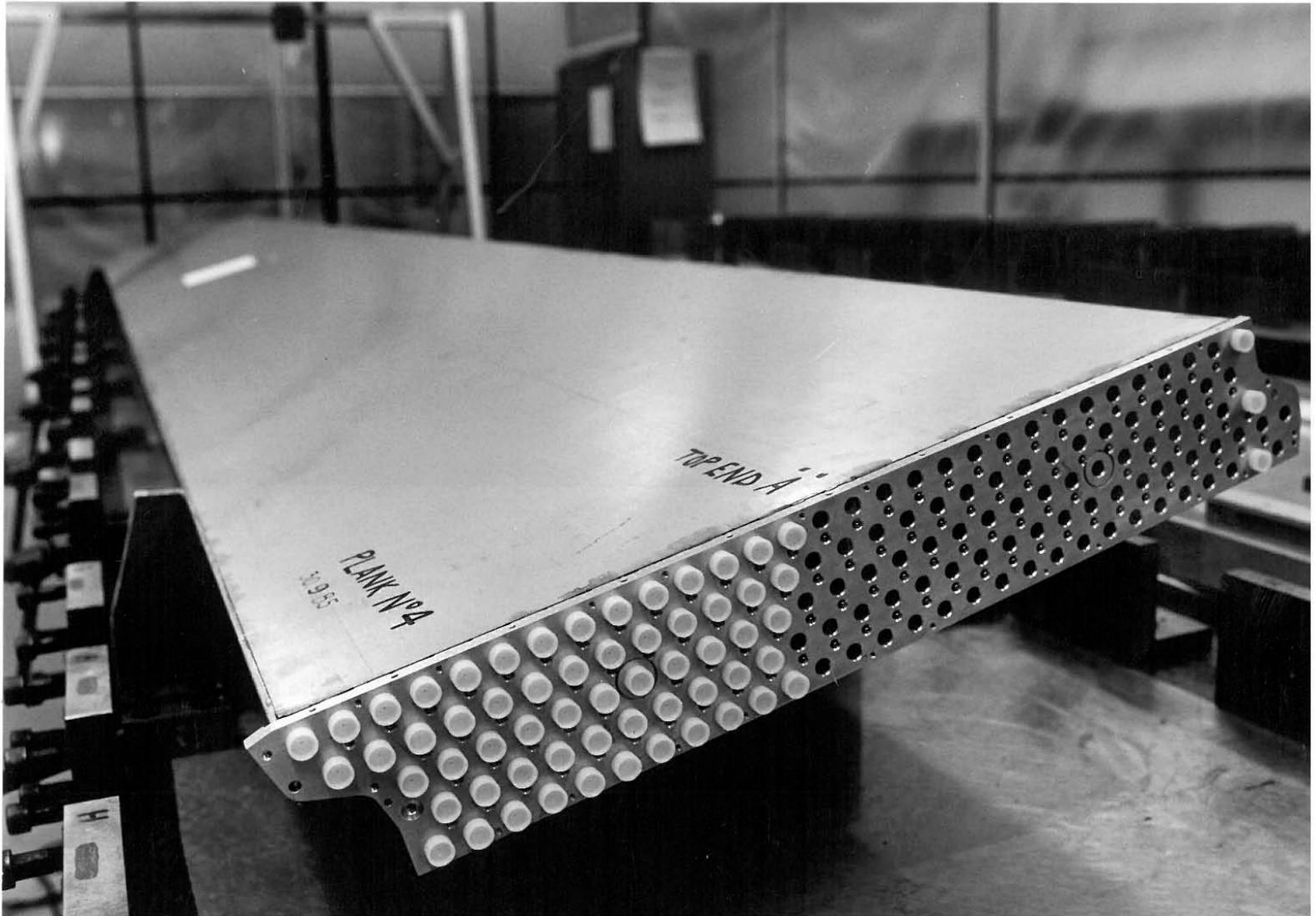
- 1980 →
- Utilisation de composants logiques non programmables TTL ou ECL
- Cartes wrappées, ou circuits imprimés 2 couches, films faits à l'aide de bandes et pastilles (Colette)
- Analogique en composants discrets (transformateurs, transistors, amplificateurs opérationnels, ...)
- 1984 :
- Arrivée de la CAO :
 - Programmes d'édition du câblage ligne à ligne sur IBM (wrap3 puis wrap4)
 - Création de bandes perforées pour le wrapping semi-automatique
 - Programmes de simulation analogiques (spice)
 - Éditeur de schémas ligne à ligne
 - Simulation en batch

DELPHI



DELPHI

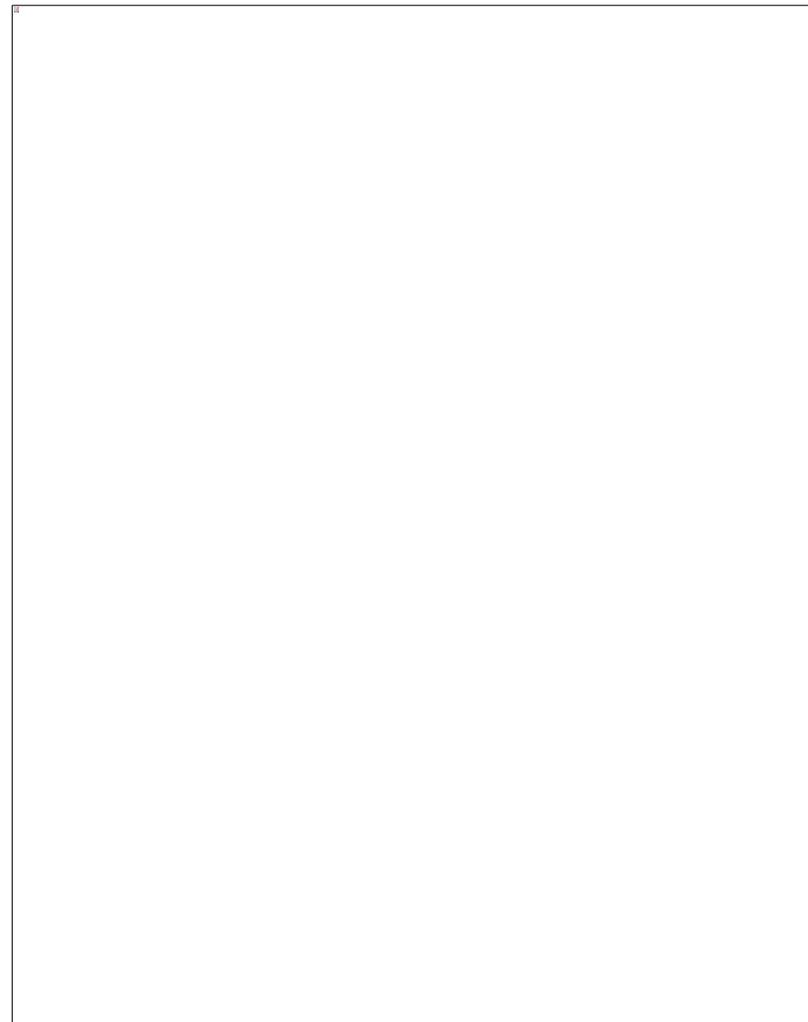
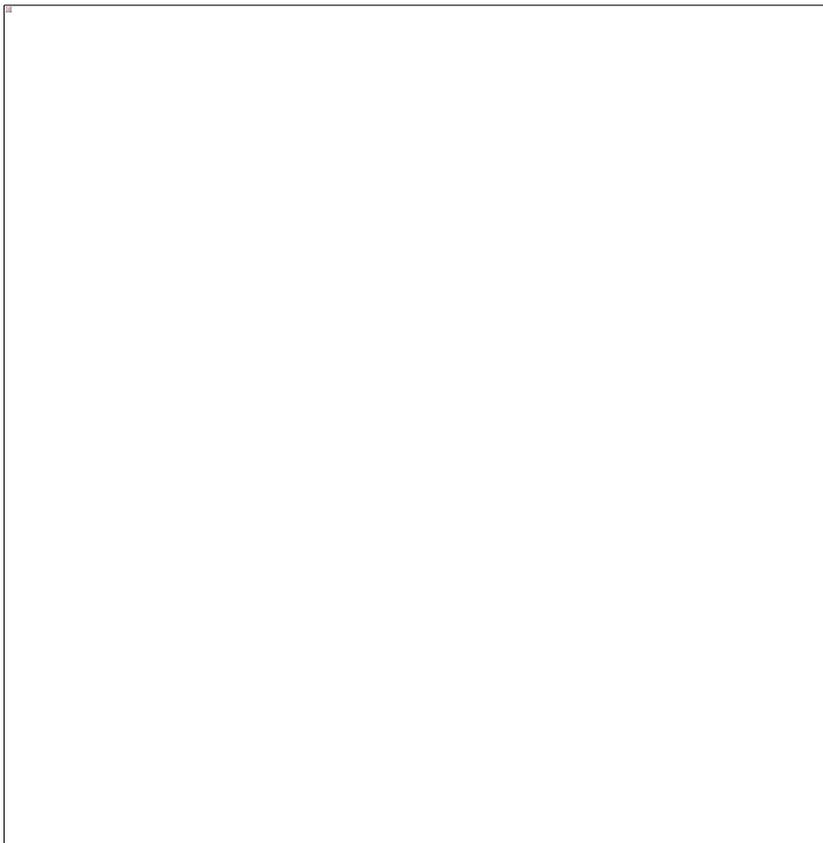




Etude technique, alignement et positionnement des Modules de l'Outer Detecteur (chambre à drift)

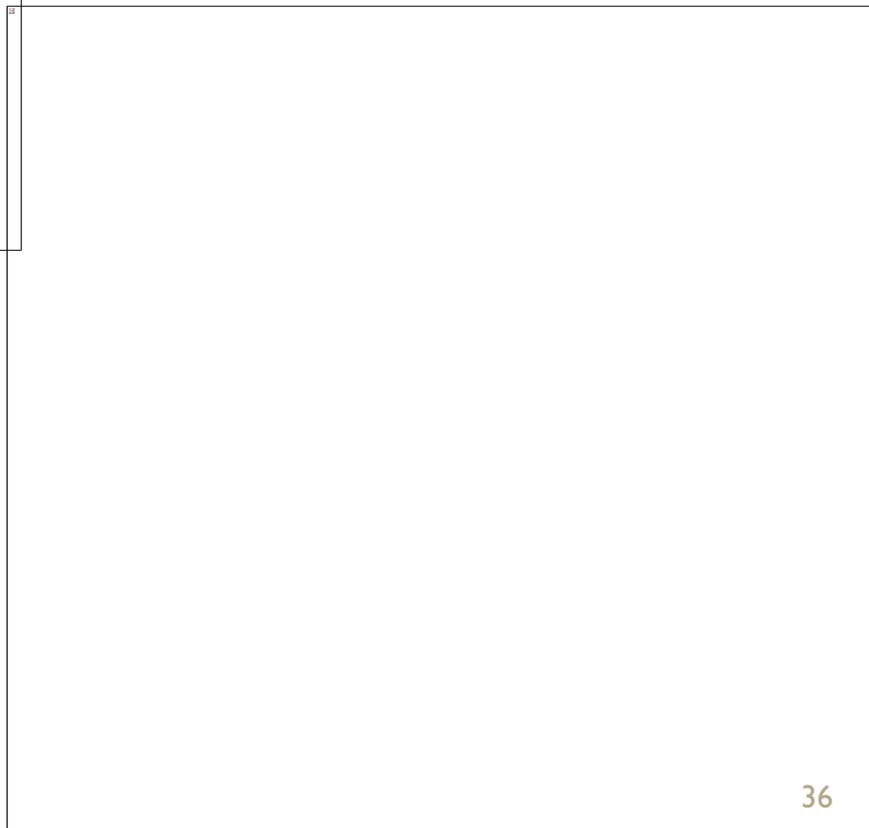
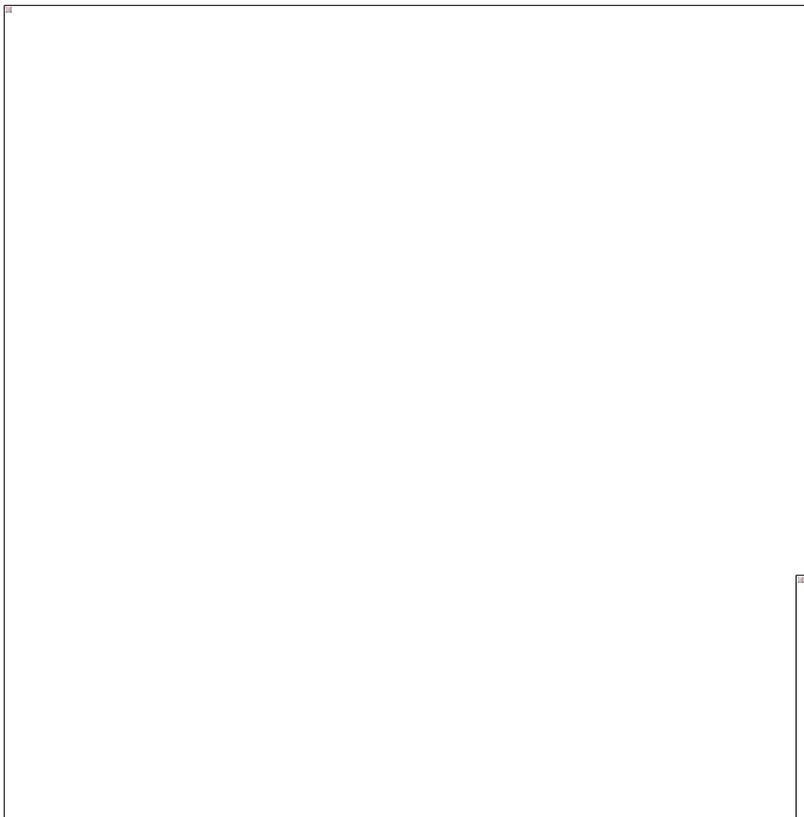
Installation des rails de l'Outer Detector

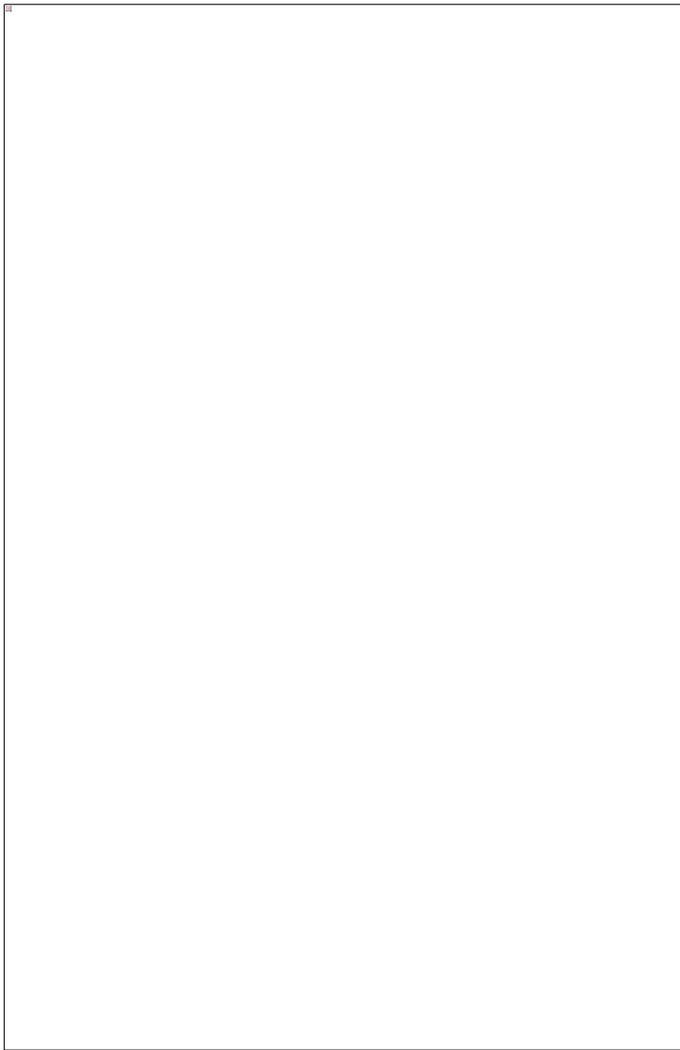
D
E
L
P
H
I



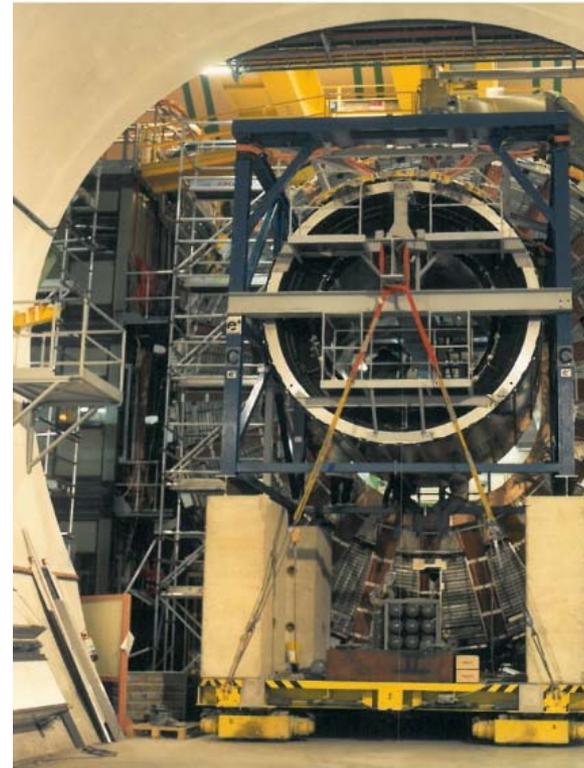


Montage à blanc de l'Outer Detector





Passage d'une passerelle
dans le Cern Meyrin



Insertion
dans
DELPHI

D
E
L
P
H
I

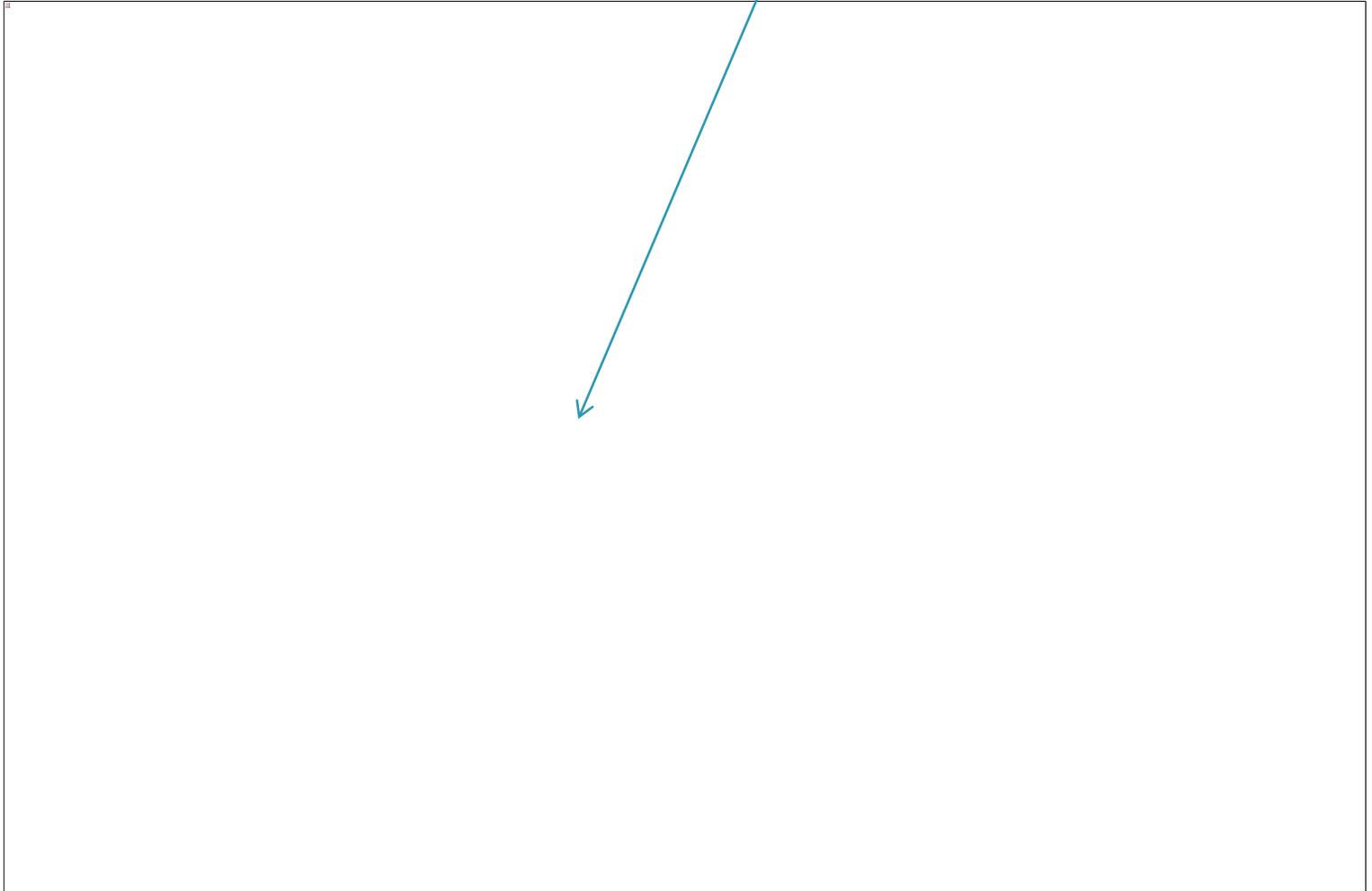
Les signatures de tous
les participants
sur le dernier module
de l'Outer Detector



D
E
L
P
H
I

Montage
Dans le
Puits N°8

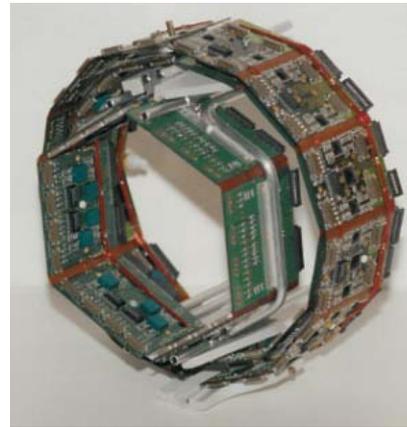
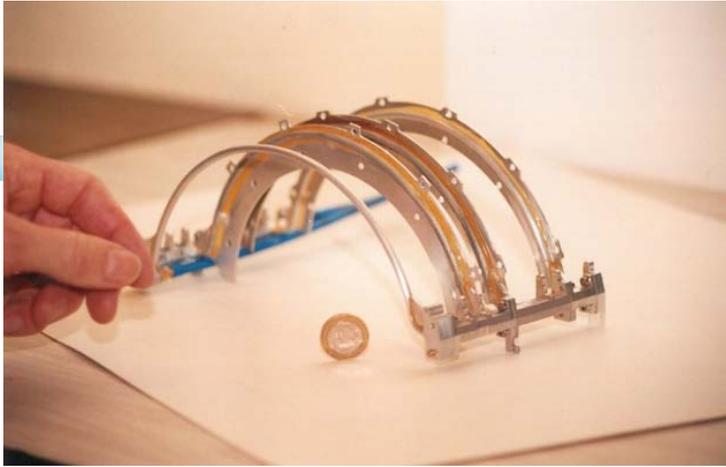
Les scintillateurs à 40°



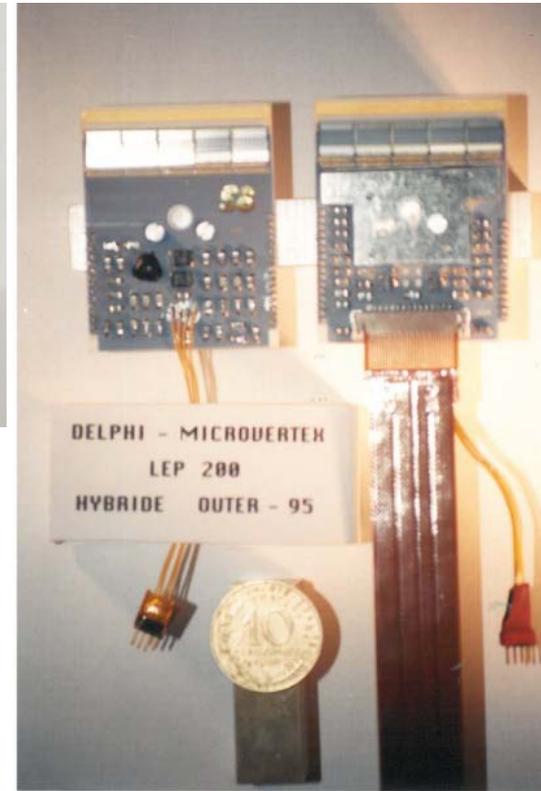
Mécanique
Etude Fabrication et installation

- Electronique pour l'Outer Detector
- 1^{er} circuit intégré conçu au laboratoire : TDC, lsb 500ps, technologie CMOS 1,2 μ m, circuit prédifusé
 - ~100 cartes trigger (TFD) au format Fastbus
- Trigger :
 - Pandora : local trigger supervisor control box, 35 modules produits, format Fastbus
- Acquisition : HFB mémoire double port Fastbus
- Microvertex :
 - électronique de lecture pour détecteurs à micropistes de silicium double face

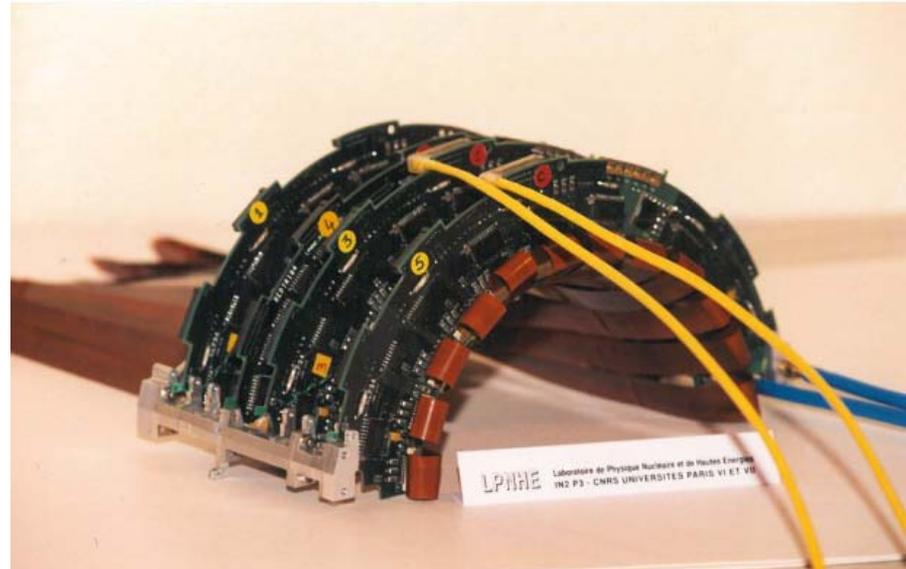
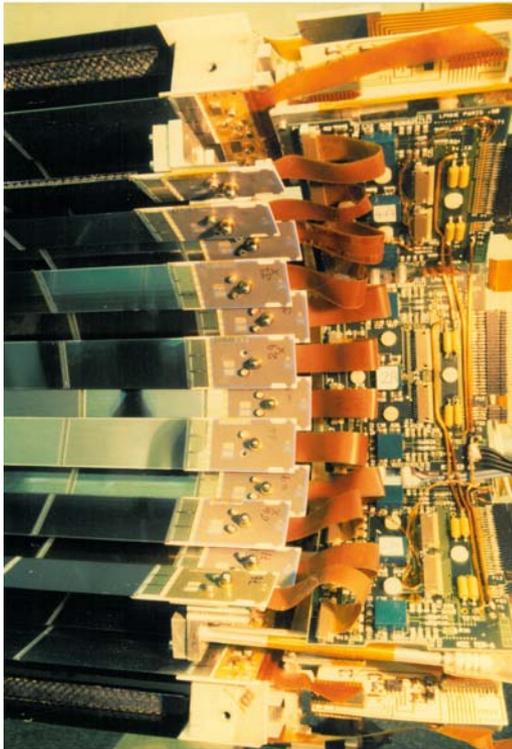
Mécanique Etude réalisation



Début des siliciums



MICROVERTEX

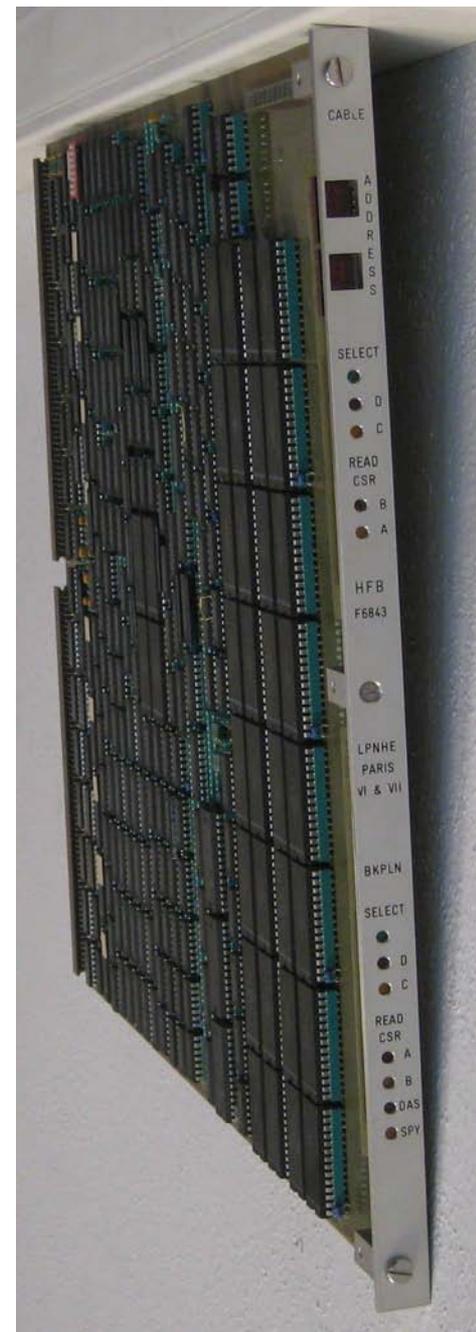
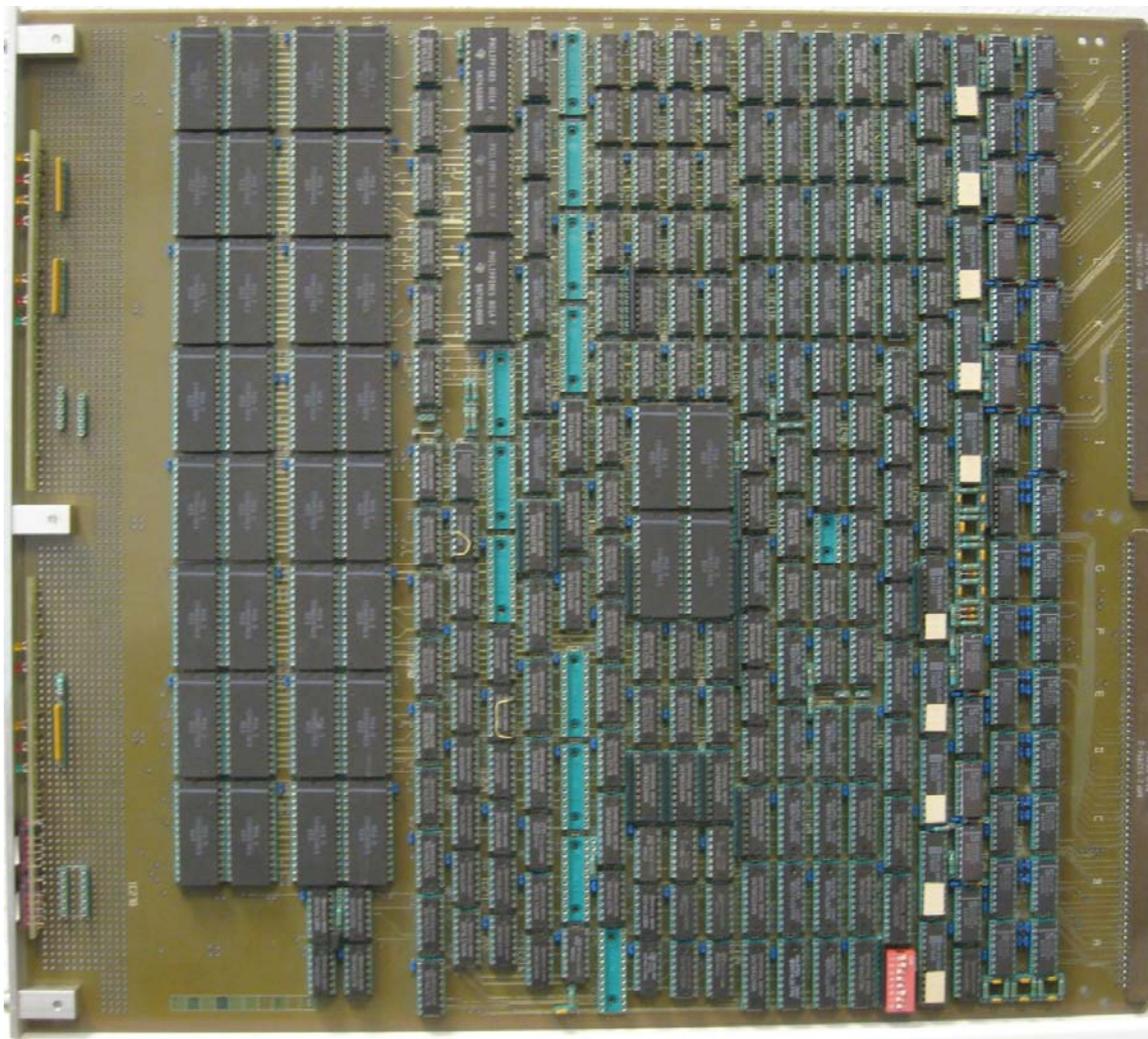


D
E
L
P
H
I

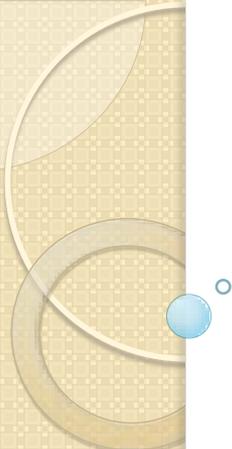


Carte TFD, PCB 10 couches, format Fastbus

DELPHI



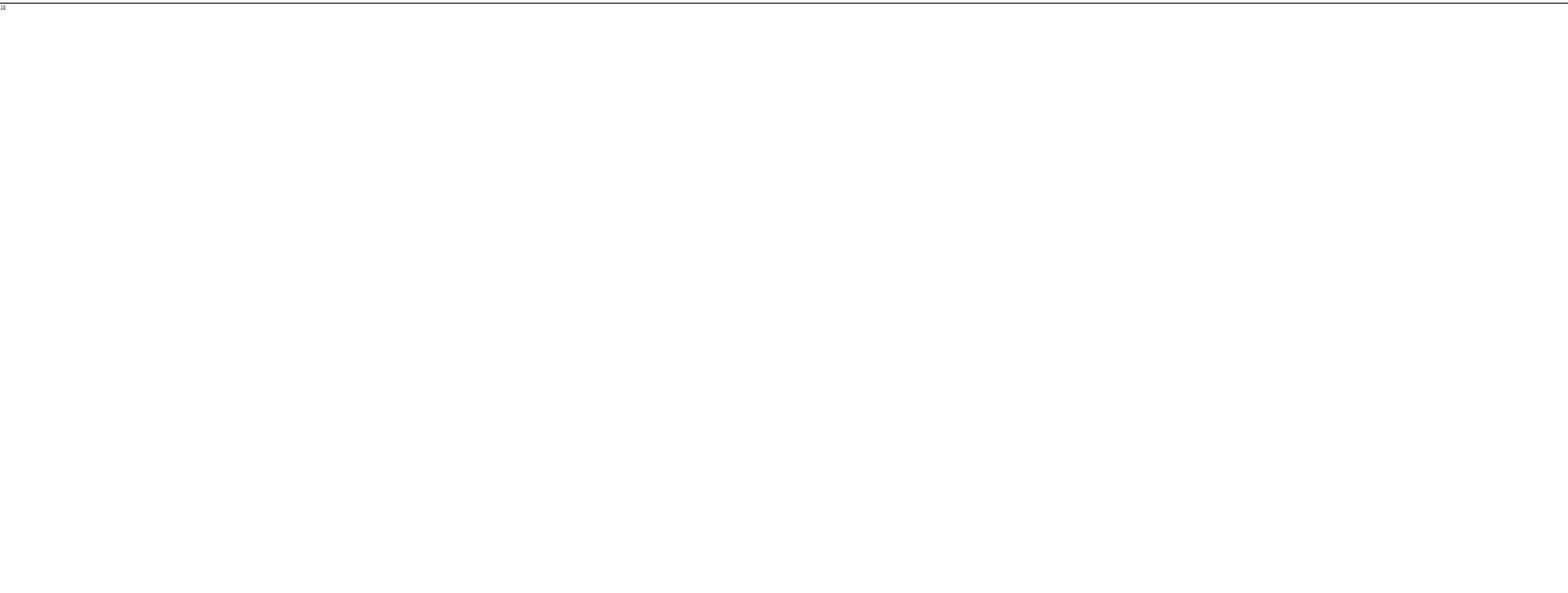
HFB, PCB 10 couches, format Fastbus



T
H
E
M
I
S
T
O
C
L
E



Le site de
Font Romeu

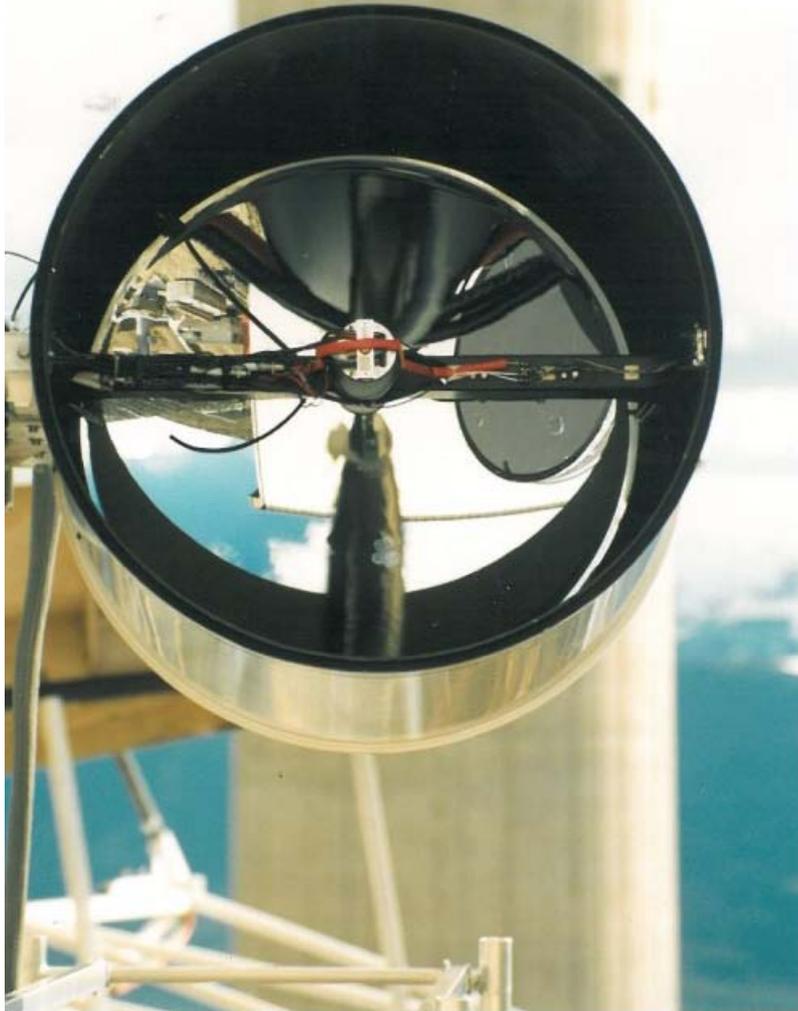


- Site d'une centrale solaire EDF
- 18 PM « bidons » (emplacement des miroirs du four solaire)
- Coïncidence (10-20 ns) majoritaire
- Sommation rapide des signaux de discri (tiroir LeCroy)
- Mesure de charge + barycentre
- Laser pulsé pour la mise en temps (emplacement de la chaudière)
- Passage des câbles !! (HT, Signal, commande héliostat)

- Début de construction : 1988
- Assemblage des bidons
- Usinage des pièces liaisons (héliostats-bidons)
- Installation des bidons sur site



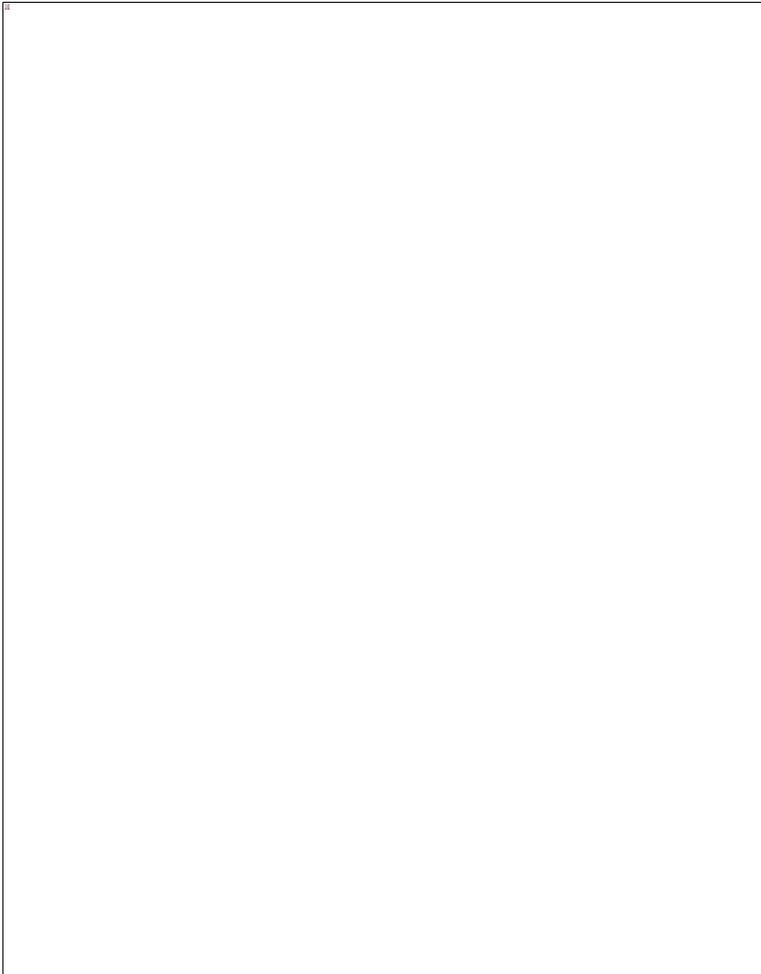
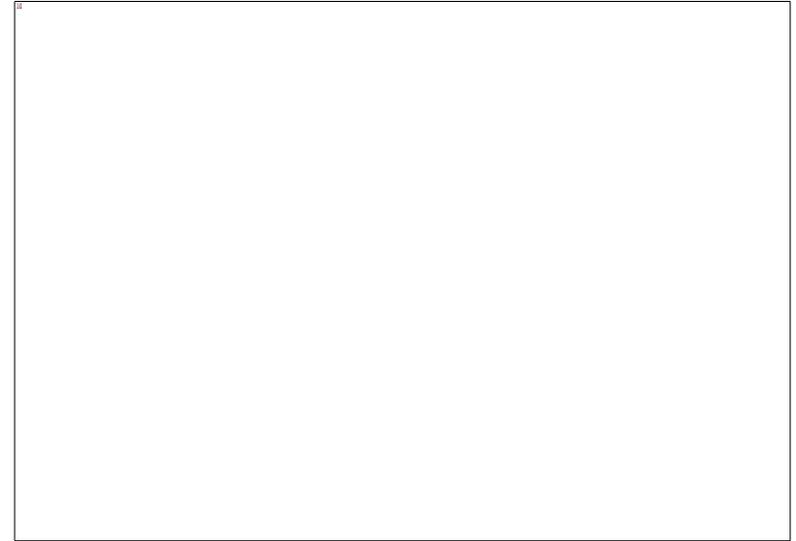
Vue de l'intérieur



Installation de 18 caméras

T
H
E
M
I
S
T
O
C
L
E

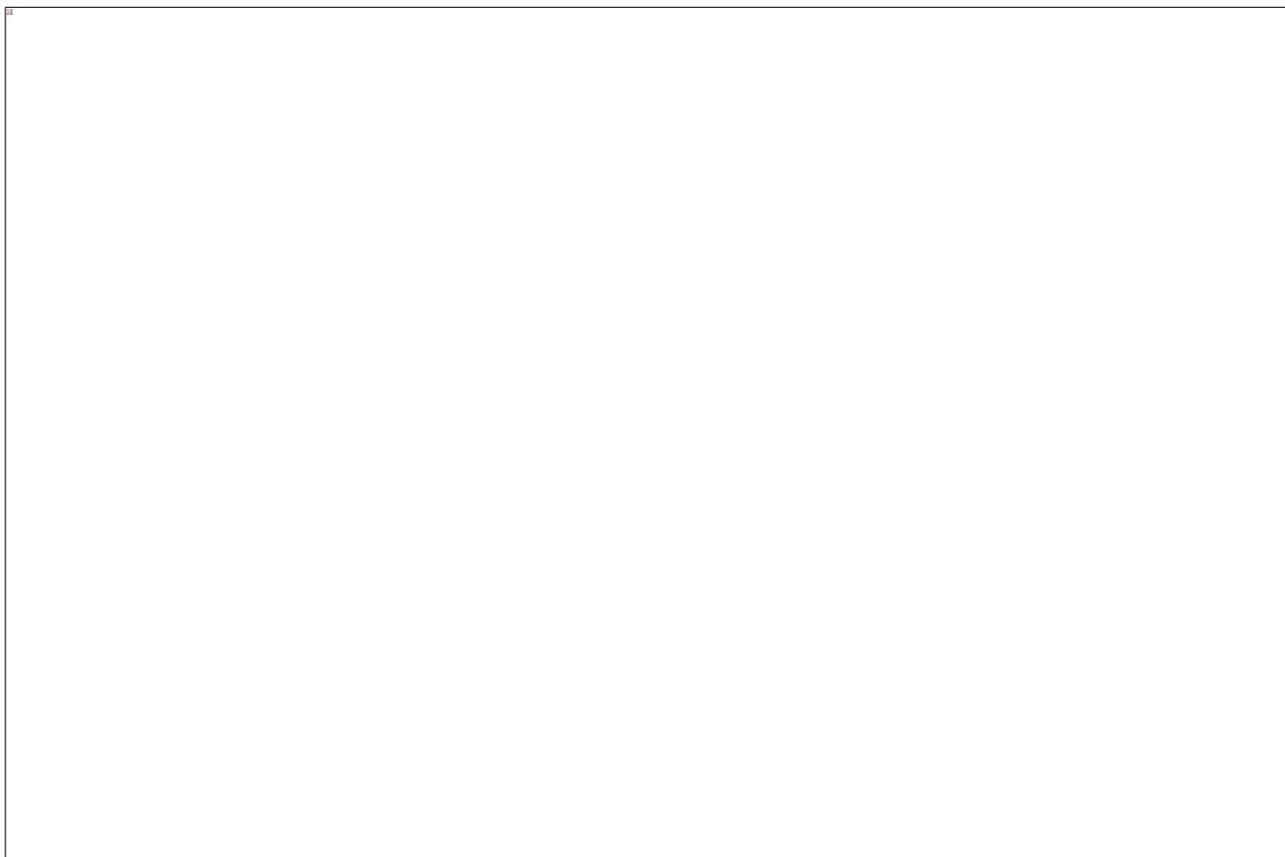
Héliostat avec son bidon





- R&D SPACAL LHC

- Projet de calorimètre plomb/fibres scintillantes + PM
- R&D séparation électrons/pions à base de CFD double pente
- R&D amplification de charge en discret : utilisation de jFet en AsGa
- R&D fibres scintillantes de 1 mm de diamètre espacées de 1.5 mm dans du Plomb



Calorimètre électromagnétique et hadronique à fibres

- Fin des années 80

CAO élec:

- SECMAI, logiciel de saisie de schémas, placement et routage de circuits imprimés multicouche
- Fournit les fichiers pour la fabrication de circuits imprimés ou le wrapping de cartes
- Terminal graphique Tektronix 4115, soft sur Vax ou microVax

Composants :

- apparition des composants logiques programmables : PLD, dont les PAL
- Programmation : logiciel Abel sur microVax ou Palasm

- Début 90

- Secmai devient Valid

- Simulation analogique avec interface graphique

- Saisie de schémas
- Affichage des résultats
- Bibliothèque de composants (transistors, aop, ...)
- Création possible de modèles

- CAO sur microvax



L'arrivée de l'informatique dans la mécanique avec le logiciel de CAO Euclid





1986 : déménagement du Centre de Calcul à Lyon
(le CC garde une antenne pour le développement et la maintenance du réseau jusqu'en 2001)

- Les physiciens vont s'installer progressivement à la Coupole à partir de **1987**
- L'éloignement du CC permet le développement d'une informatique locale et le déploiement du réseau
 - Coté calcul, « partage » d'une Vax 785 avec le Collège de France (liaison avec une ligne spécialisée)
 - Coté réseau, le labo est équipé d'un Autocom (Telsat 7040) pour nous relier au CC de Lyon. Cependant le CC garde une antenne pour le développement et la maintenance du réseau jusqu'en 2001.

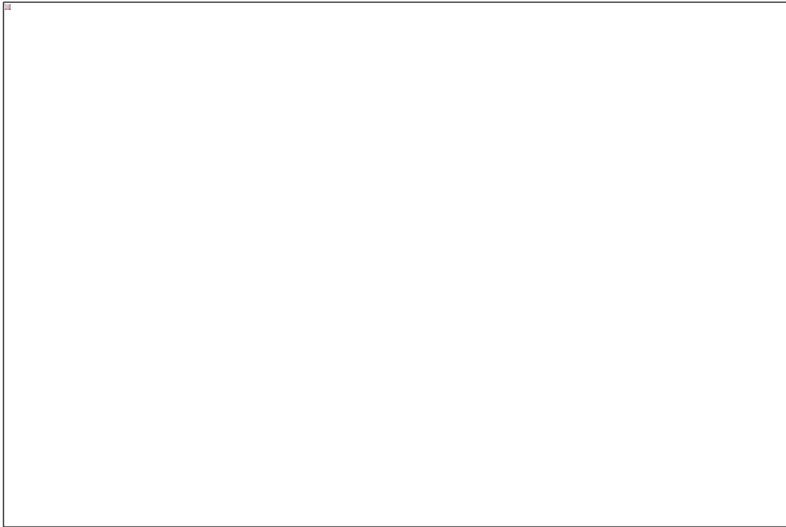
1987

- Vax 750 (Bernard Grossetête).
- Terminaux alphanumériques (console Wyse norme VT100)
 - préparation des jobs
 - possibilité de travailler en interactif sur la Vax.
- Apparition des stations de travail (MicroVax pour les développements CAO en mécanique et électronique).
- Terminaux graphiques Textronix (4010, 4014) pour les développements des analyses physiques (analyse graphique en 2d)
- Pour l'analyse en 3D au démarrage du LEP (1989) : terminal graphique lourd (la MegaTeK).
- Ensuite viennent les Apollo, utilisé dans H1 et les stations de travail HP.
- Premiers Macintosh pour la bureautique.

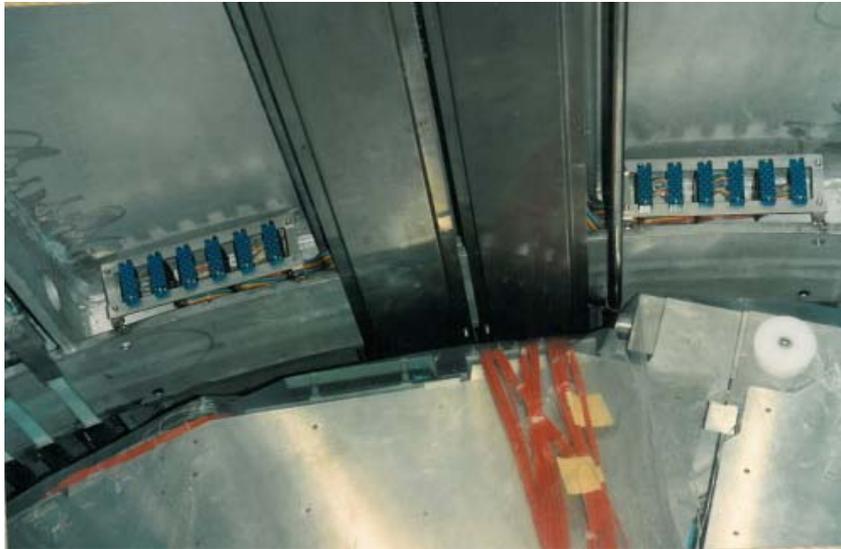
A partir de **1988**, il y a une augmentation de la puissance de calcul local et une diversification des systèmes d'exploitation (Vax 6310, OS Digital, Divers Unix Apollo, Sun).

Le calcul local et le stockage des données impliquent **la nécessité d'une sauvegarde régulière.**

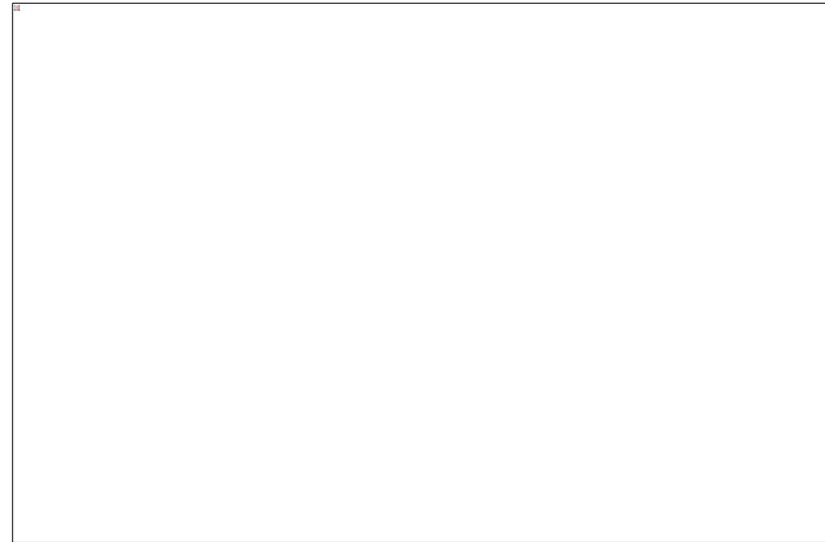
B. Canton pensif



Arrivée du passage étanche de la HT à Hambourg



Implantation des connecteurs à l'intérieur du cryostat



Liaison Cryostat

H
I

Banc de tests des sondes de mesure de pureté de l'argon



© www.123it.com



Sonde UV



• H1

- Collisionneur protons/positrons
- Carte 29k dédiée au trigger L2
- Processeur RISC AMD 29000
- Format VME
- Informatique : Système temps réel VRTX
- Mesure de la pureté de l'Argon du calorimètre

• Upgrade d'H1 : Spacal H1

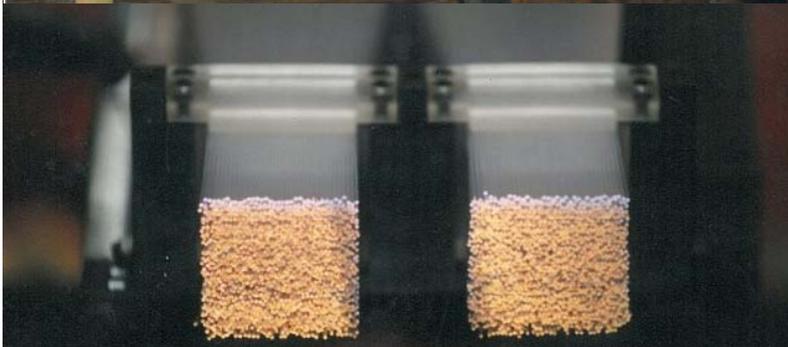
- Calorimètre arrière pb/fibres scintillantes + PM
- ~100 cartes front-end destinées à la séparation des événements en temps/hors temps, utilisation de CFD

H
I

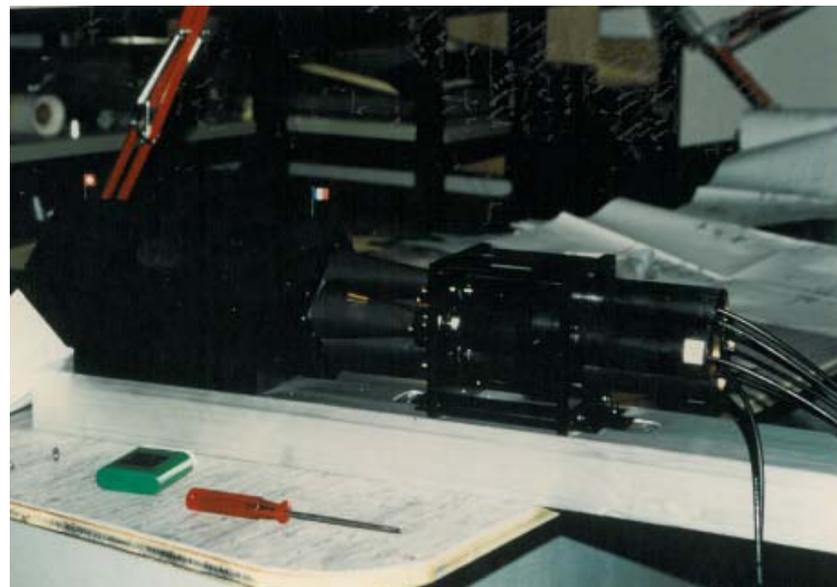
H
I

Carte Front End Spacal H1, shapers, sommateurs sur cartes filles
PCB 10 couches. Installation en 1995

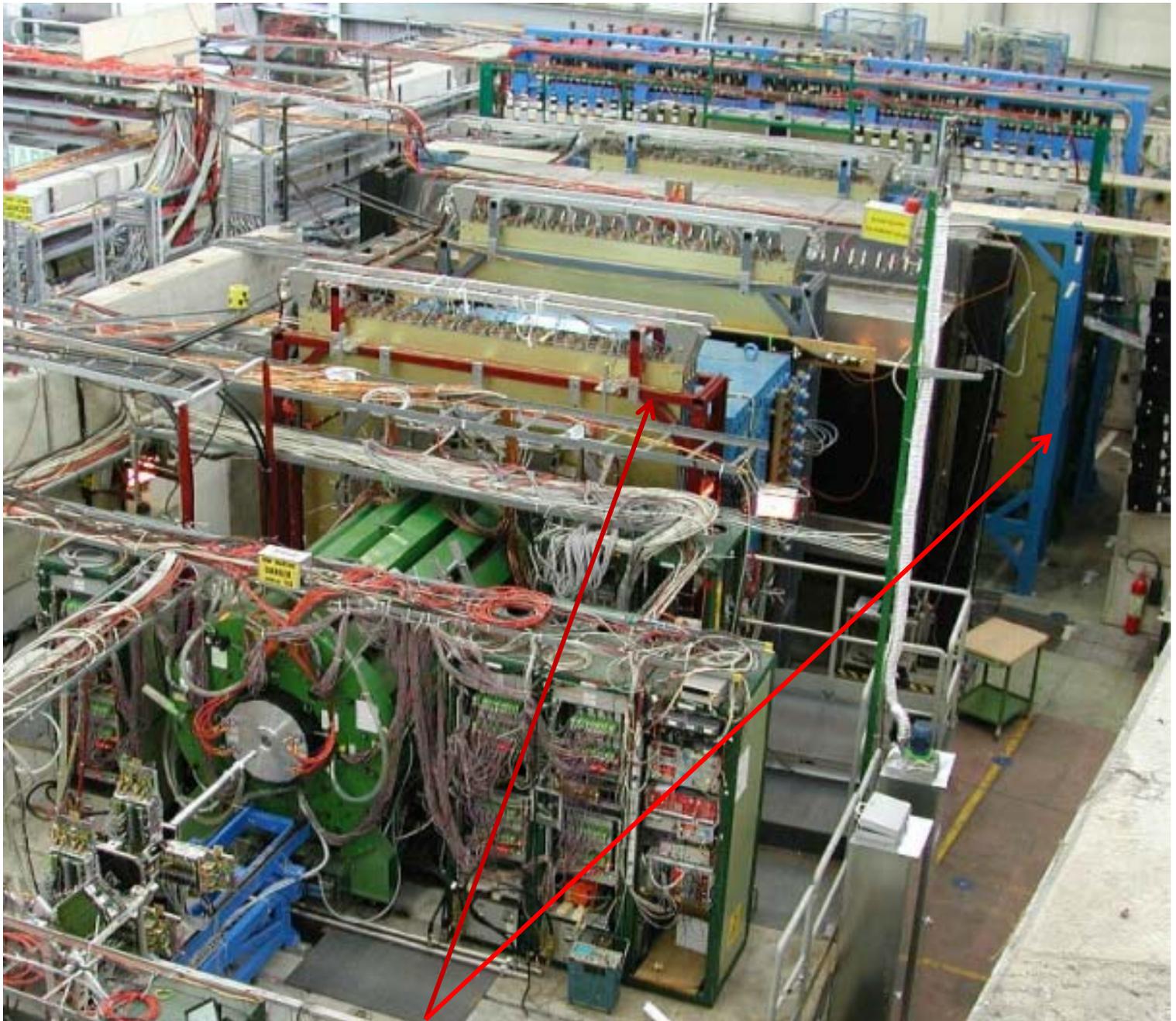
S
P
A
C
A
L
H
I



Fabrication du 1^{er} Module Spacal HI



H A R P



Etude des bâtis des chambres



B
A
B
A
R



Stanford - S L A C

Electronique du DIRC

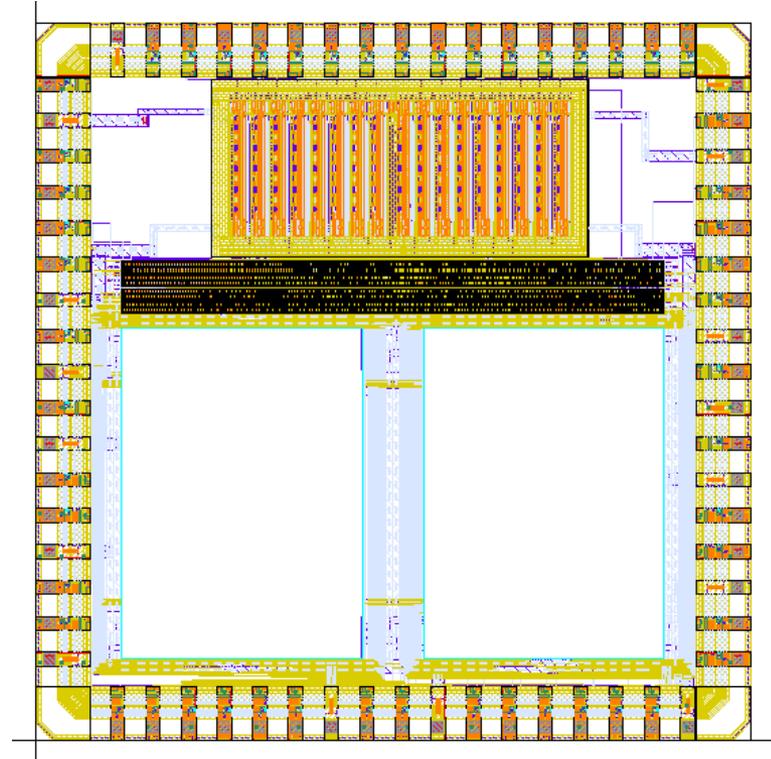
- Conception de 2 ASICs pour la mesure de temps avec lecture sélective des données
 - 1) TDC1 : techno CMOS ES2 $0,7\mu\text{m}$, 16 canaux, lsb 500ps
 - 2) TDC2 : techno CMOS AMS $0,6\mu\text{m}$, fréquence max de bruit plus élevée, lecture sélective plus performante



B
A
B
A
R



Layout du TDC2



L'informatique pour Babar (2002-2005)

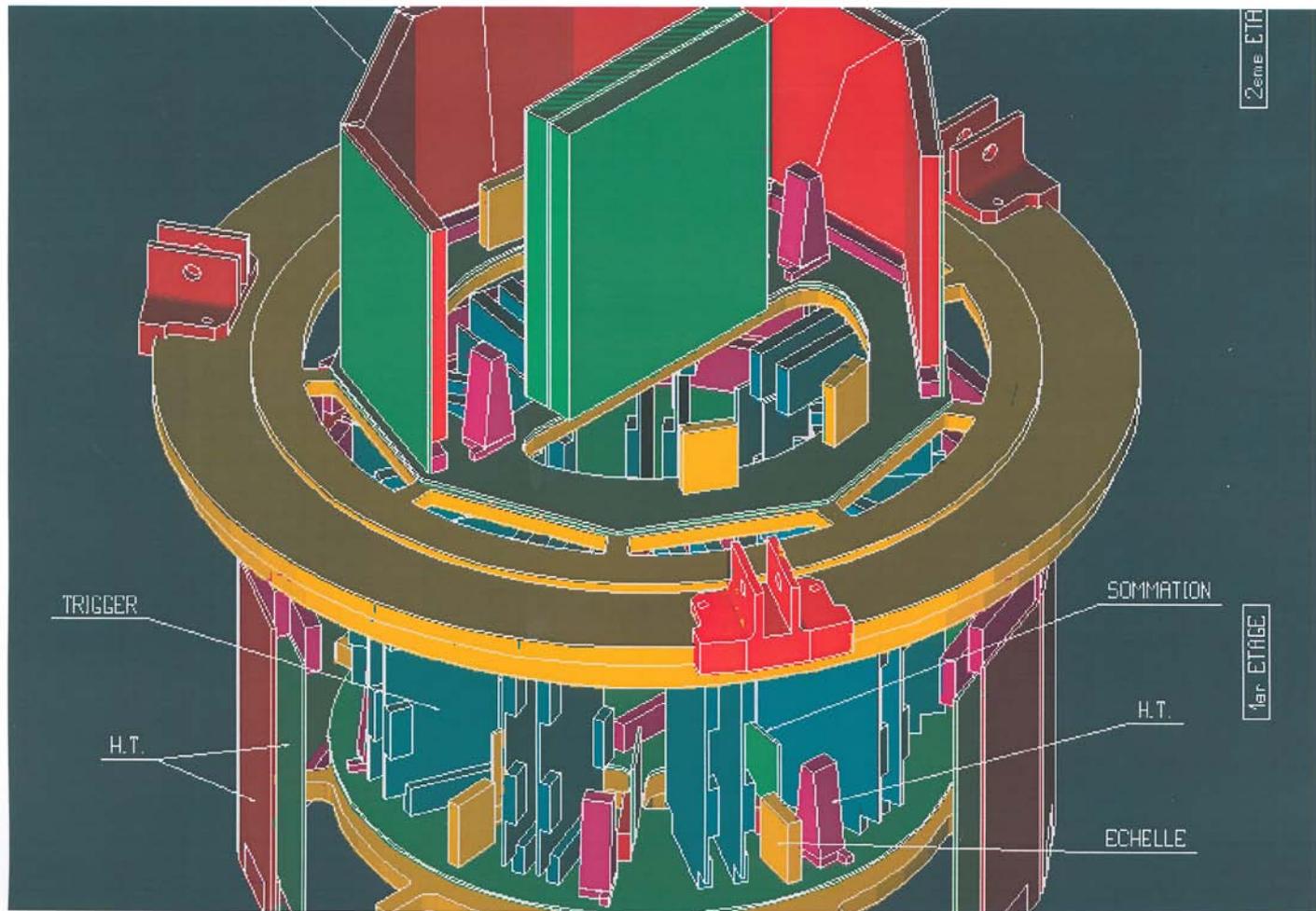
SRB : Storage Resource Broker

- Système de distribution des gros volumes de données réparties
- Installation et tests au CC pour Babar dans le cadre de la collaboration LPNHE-CCIN2P3-SLAC
- Ouverture d'un service CCSRB (aujourd'hui IRODS) au CCIN2P3 fin 2003

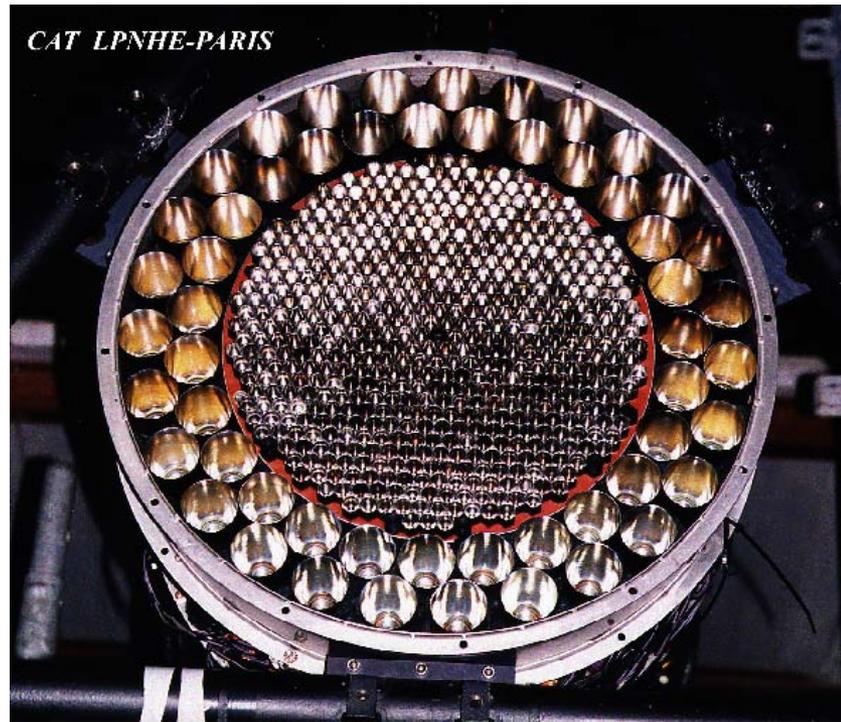


Font Romeu

- Télescope de 640 PM
- Réalisation de la HT
- Cartes de lecture 16 voies, Amplificateur NEC
- Trigger : logique majoritaire, sommation analogiques des sorties de discri (LeCroy MVL107)
- Portes analogiques → ADC Fastbus 96 voies LeCroy

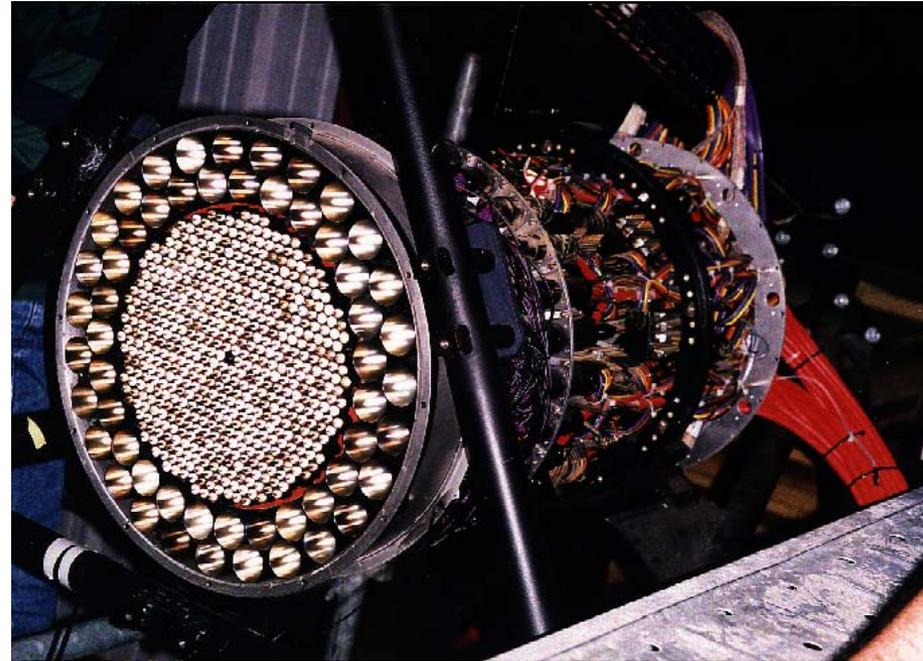
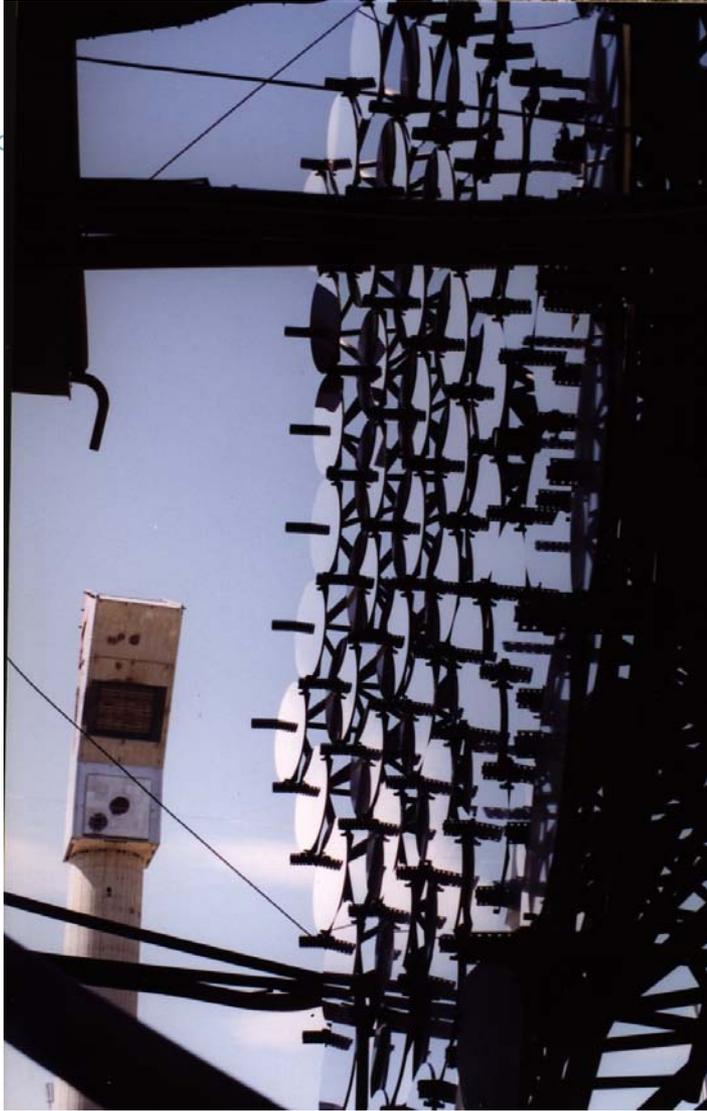


Etude de la caméra

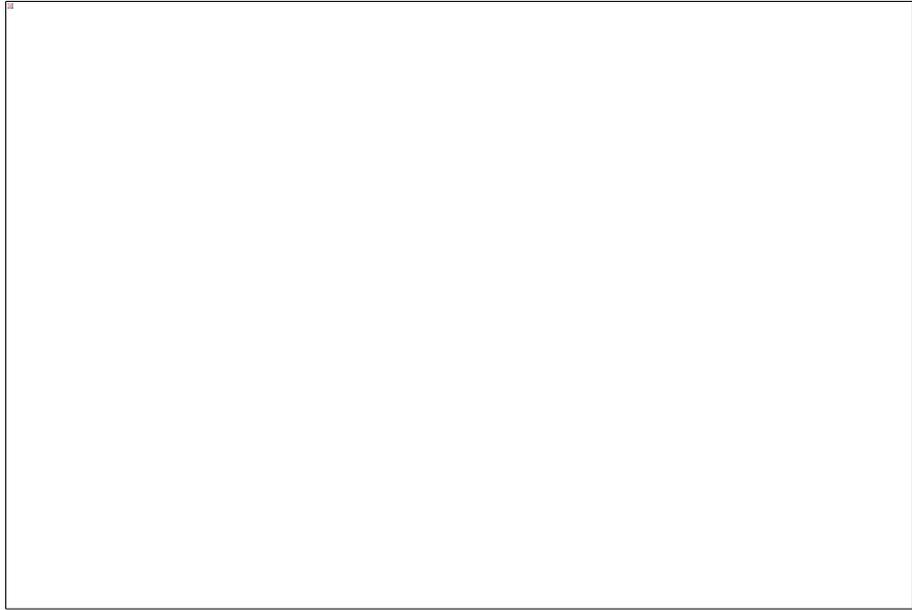
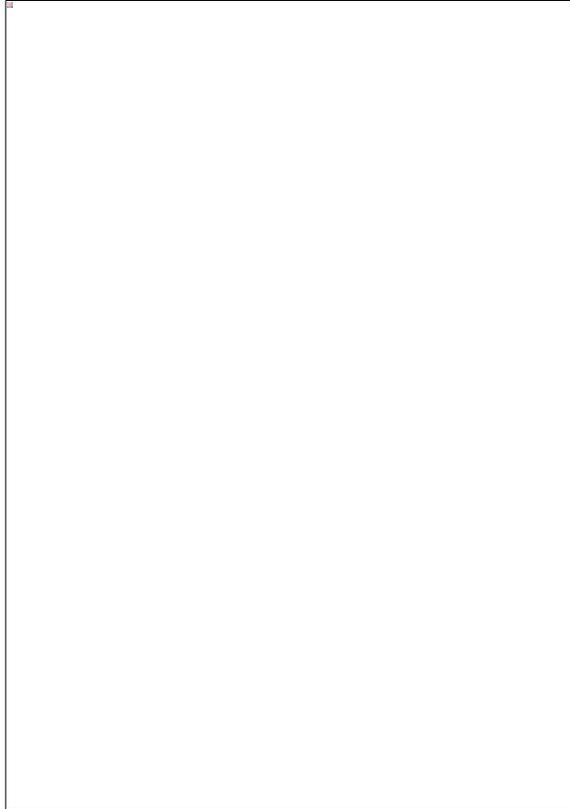


F. Toussnel à l'installation

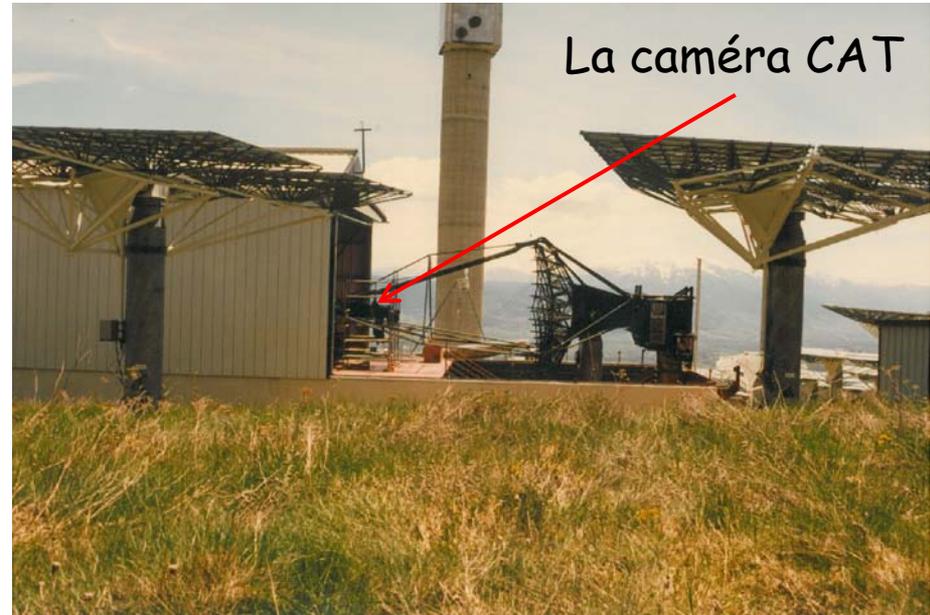
C A T



Châssis CAT dans le contrepoids du télescope



Une partie de l'équipe CAT en plein travail



C
A
T

1990-2000

Naissance officielle du service informatique en octobre **1990**.

Avant cette date : instance nommée HAIE (Haute Autorité Informatique) composée de 2 chercheurs et 6 ITA et sans pouvoir budgétaire ni gestion du personnel.

En **1993**, le service informatique comprends 11 personnes.

Choix des matériels

- Un serveur puissant
- Des terminaux X
- La priorité se situe à présent au niveau des applications Offline en raison de la demande très forte de NOMAD et ATLAS.

Réseau

•**1991**: Extension du réseau local et pose d'une F.O de 500m (T12)

Suppression de l'Autocom et raccordement du réseau local à l'antenne du CC

•**1991-1993** : Rénovation du LPNHE sur 3000m²

- Profonde refonte du réseau local avec câblage en Ethernet fin (20 brins de 195m) et épine dorsale en gros coaxial (500m)

- Création de la salle informatique et achat d'une Vax Alpha 400

1993 : budget équipement informatique : 600 KF avec une composante réseau importante due à l'équipement des nouveaux locaux.

A partir de **1994**, évolution vers Unix

Le réseau informatique en 1990

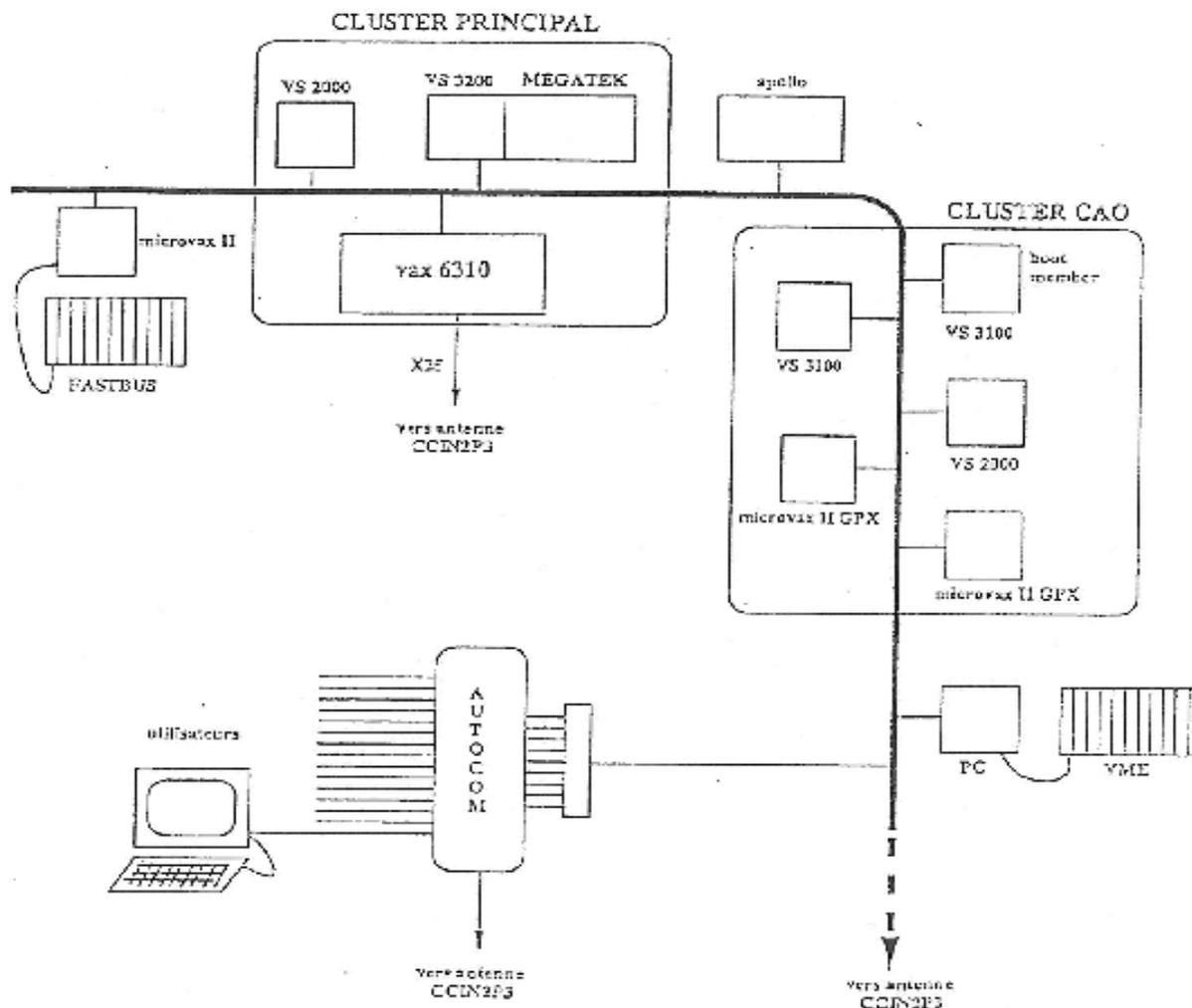


Figure 1: L'informatique au LPNHE: description simplifiée

(01/10/1990)

En 1993

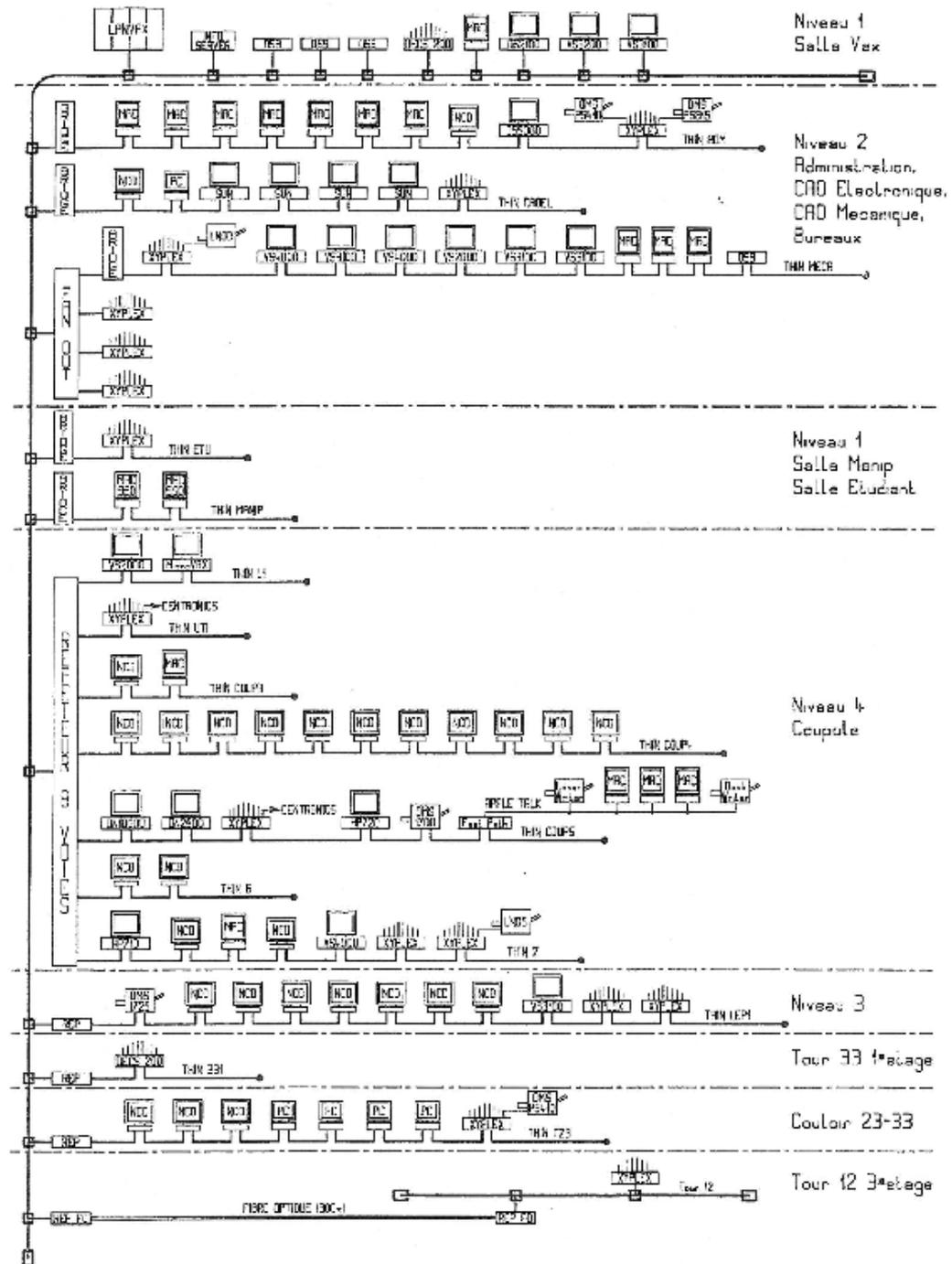


Figure 2: Réseau Local du LPNHE (30/07/1993)

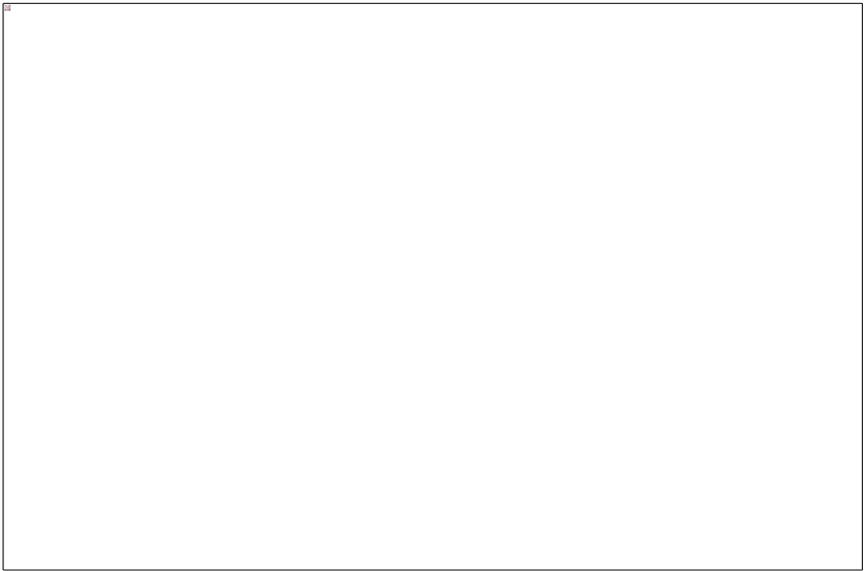
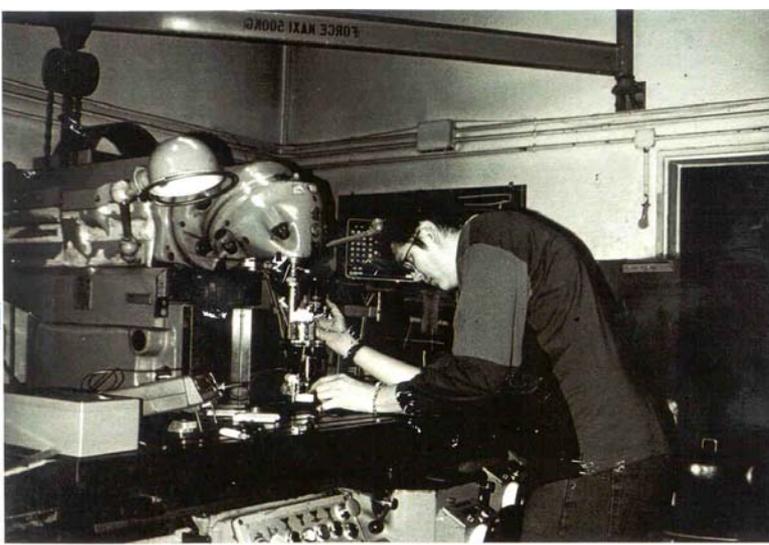
- 1990 - 2000
 - 1994 Valid devient Cadence
- Passage de MicroVax VMS (un poste de travail) à Sun Solaris + terminaux X puis PC linux (1997)
- 1993 Composants numériques programmables : FPGA
- Langage de modélisation et simulation :
 - Verilog puis VHDL
- Conception d'ASIC full custom
- 1999 : Création du service électronique

Ticket d'entrée du laboratoire dans ATLAS
le détecteur appelé « Lentille de Fresnel »

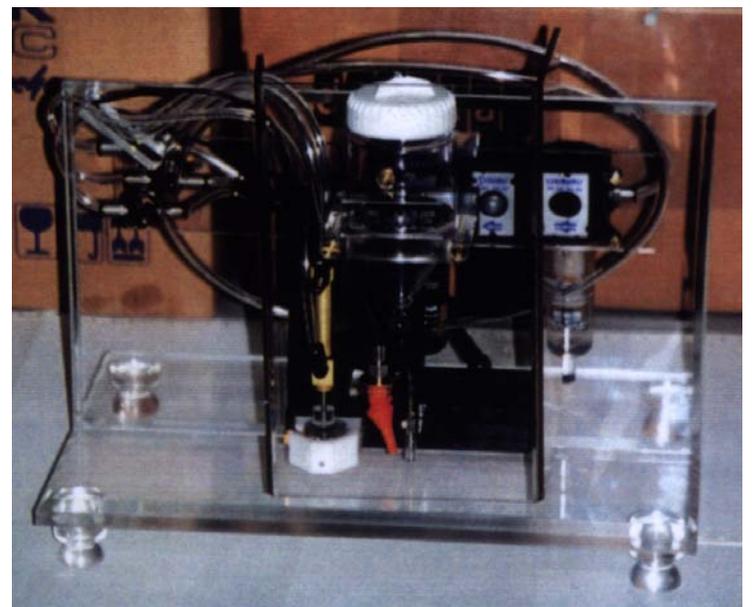
Montage et tests au CERN

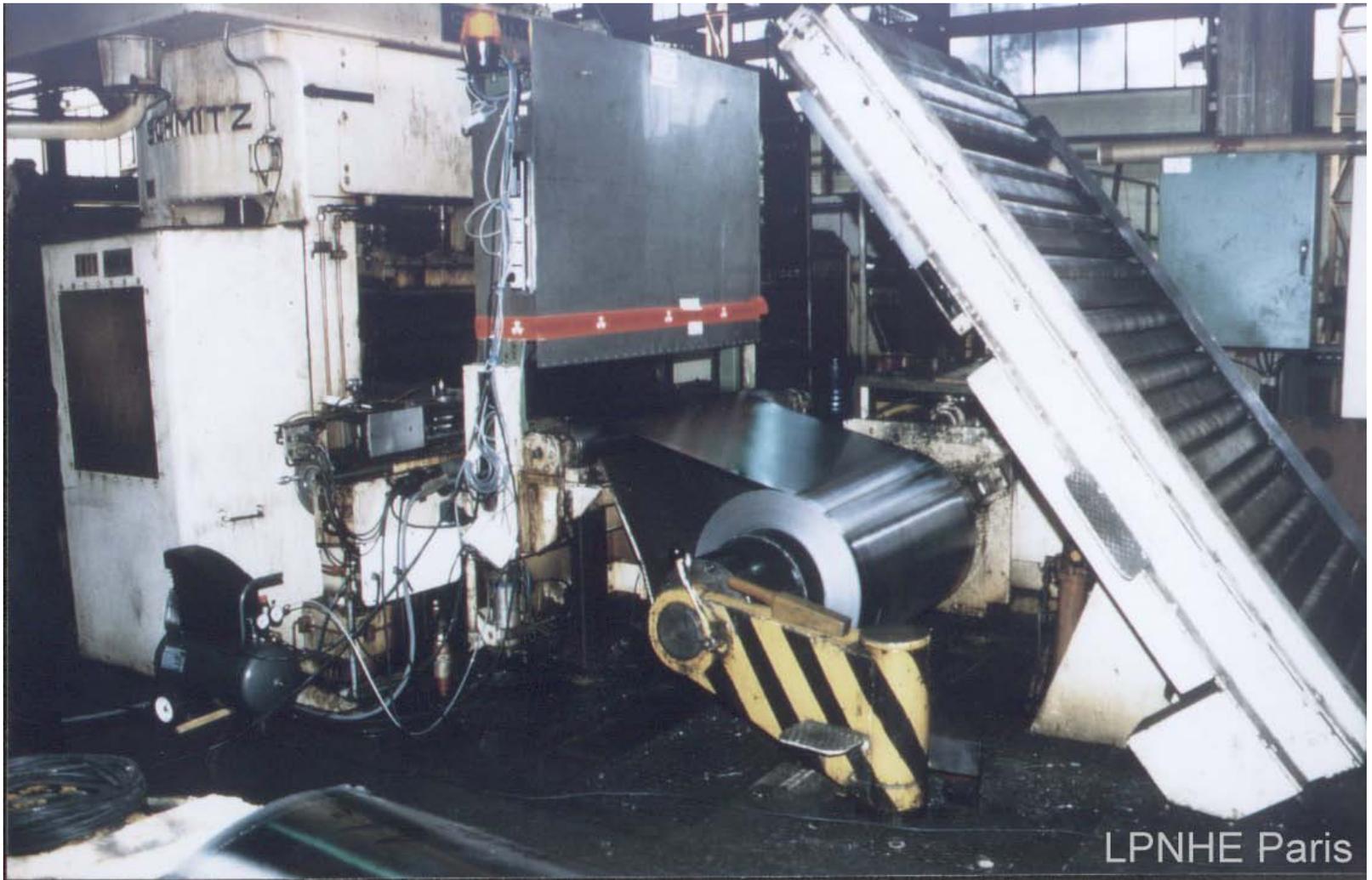
Fabrication du détecteur
au laboratoire

A
T
L
A
S



Tête à ultrasons
(Précision ± 2 Microns)
pour la mesure du Plomb





Laminage du Plomb chez Rhor en Allemagne
Contrôle continu de l'épaisseur par rayons X



Table de mesure à ultrasons du plomb à Orsay



P. Laloux à la mesure

Arrivée de la machine à mesure tridimensionnelle



A
T
L
A
S

Pour la mesure des absorbeurs du calorimètre électromagnétique

Bancs de test de résistivité des Electrodes A du Barrel



A
T
L
A
S

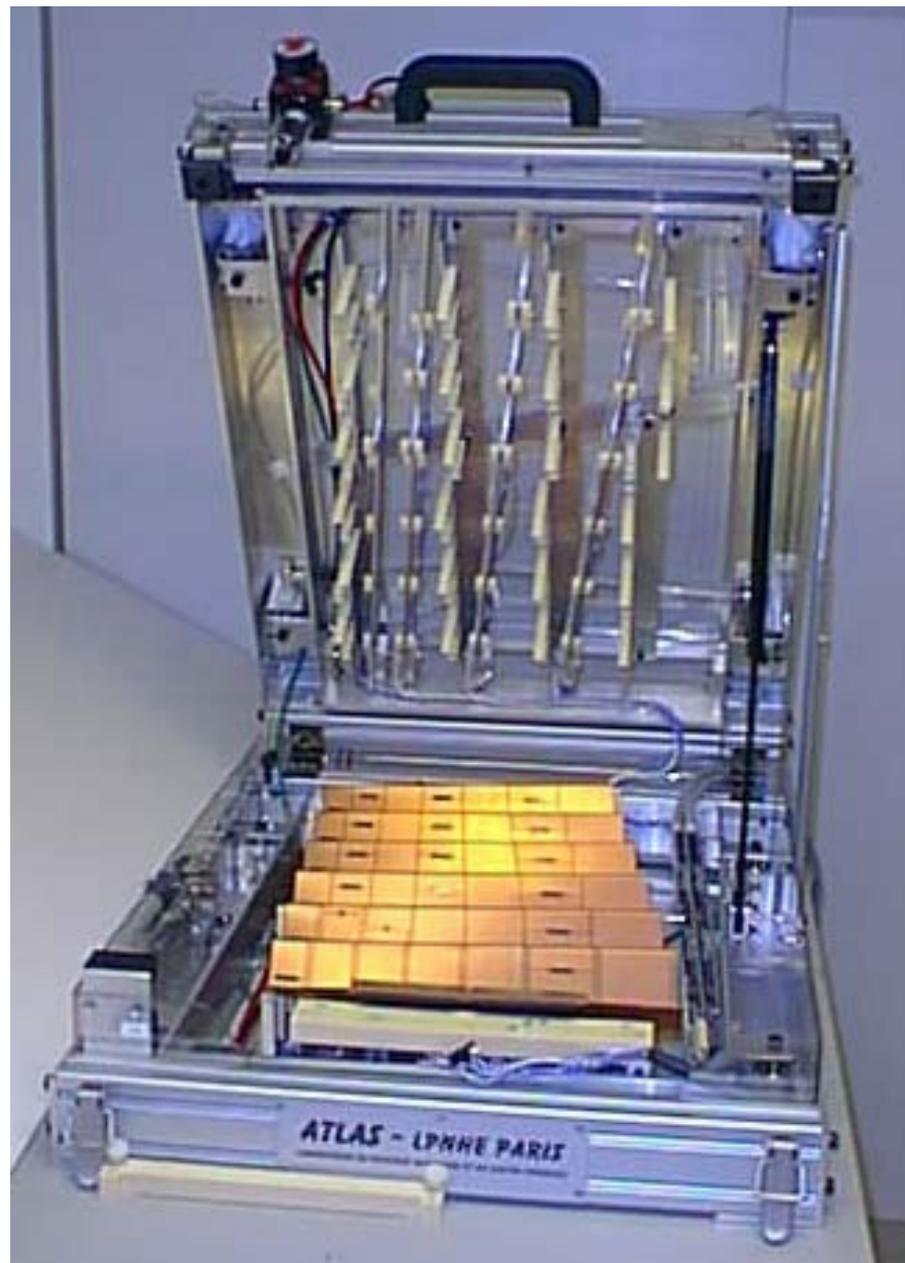
Mécanique

Etude et réalisation du banc de tests
Etude des Electrodes

Informatique

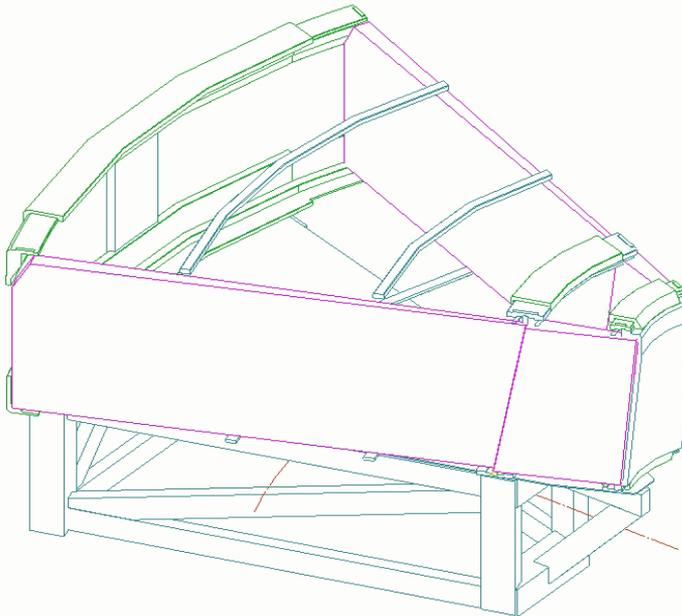
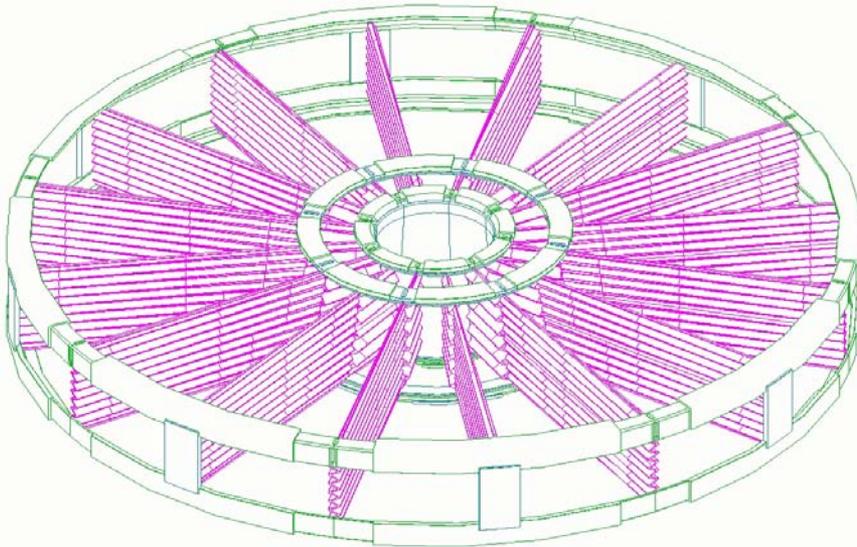
Réalisation de la base de données ORACLE de production
des modules du calorimètre

Bancs de test
de résistivité
des Electrodes C
des bouchons



A
T
L
A
S

Table d'Assemblage et de Manutention EMEC

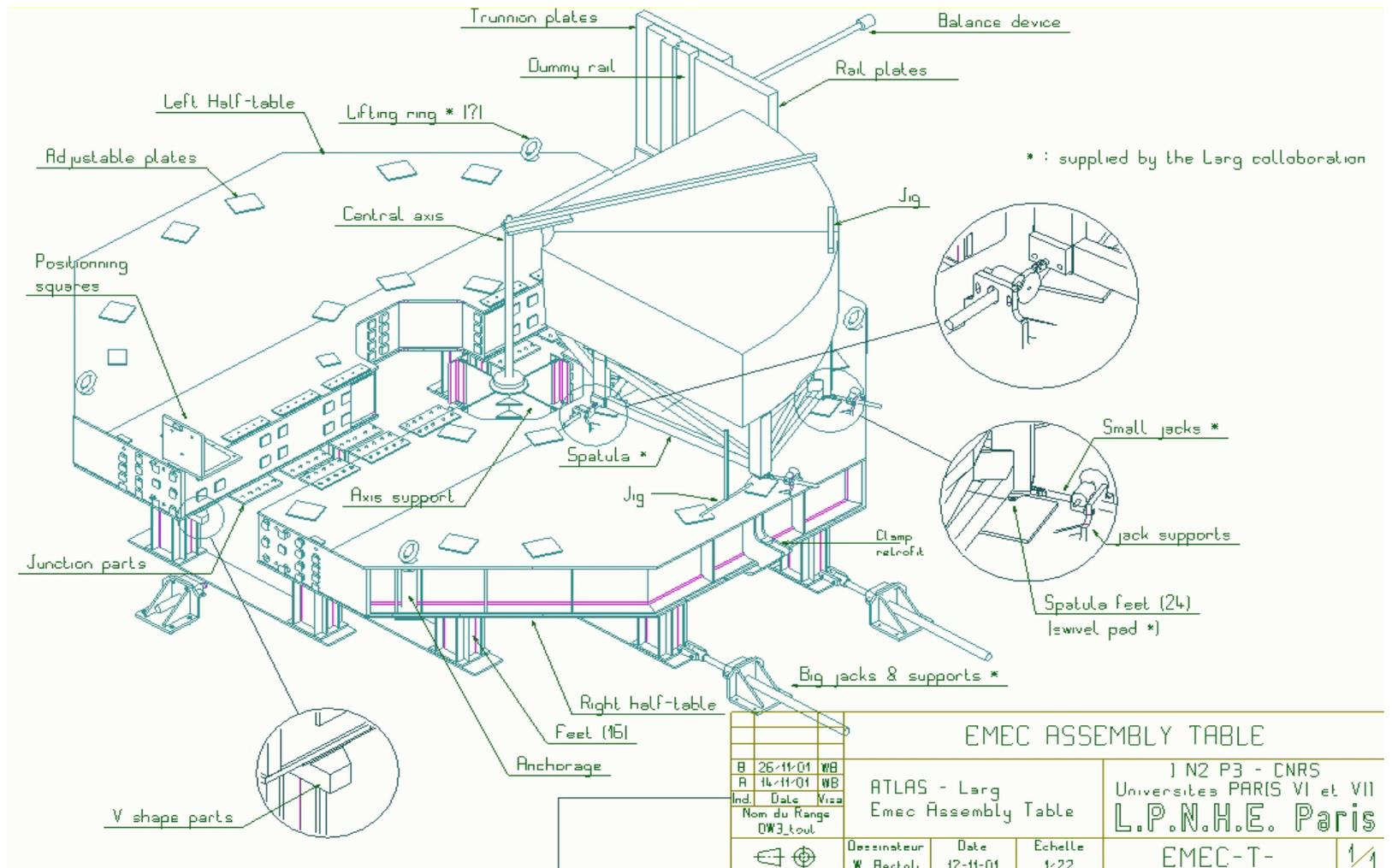


Détecteur EMEC

- 4 m de diamètre
- 600 mm de haut
- 25 T

- 8 Modules
- livrés sur une spatule
- masse = 3,1 T
- précision d'assemblage :
 - - en vertical +/- 0,1 mm
 - - en radial +/- 0.1 mm
 - - en « angulaire » :
- qqs 1/100ème de mm

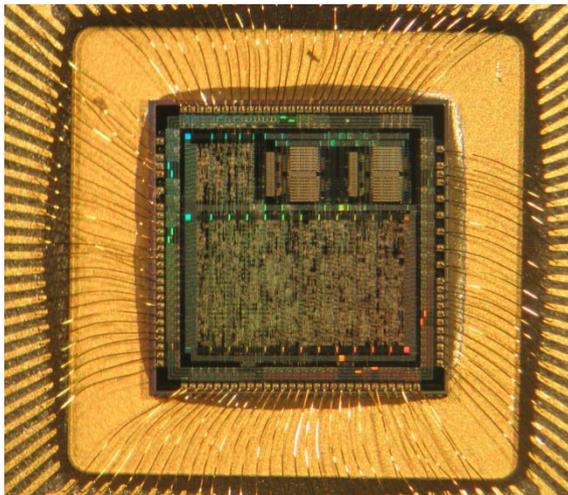
A
T
L
A
S



- Conception d'un ASIC de communication SPAC en techno tolérante aux radiations DMILL 1,2 μ m (dernier run !!!)
- Cartes SPACMASTER
- Cartes Contrôleur de châssis
- Bancs de tests des électrodes du calorimètre Argon Liquide accordéon
- Modifications et réparations des électrodes

Carte SPACmaster

Circuit SPAC



Carte SPACmaster dans son châssis

A
T
L
A
S

2000-2004 : Evolutions du réseau

- Refonte complète du réseau local coaxial à 10 Mbits/s en un réseau (architecture en étoile et paires torsadées) à 100 Mbits/s
- Fibre optique de raccordement à REANATER à l'antenne puis déplacée vers la salle informatique
- Routeurs CISCO 3550 à 100Mbits/s
- Apparition du réseau en étoile
- Apparition du réseau privé HESS
- Renater 3 : tout le monde est à égalité (au moins 2.5 Gbits/s)
- Liaison entre le CCIN2P3 et Cern à 1 Gbits. Dans la plupart des cas liaison avec le Cern par GEANT à partir de la plaque régionale.

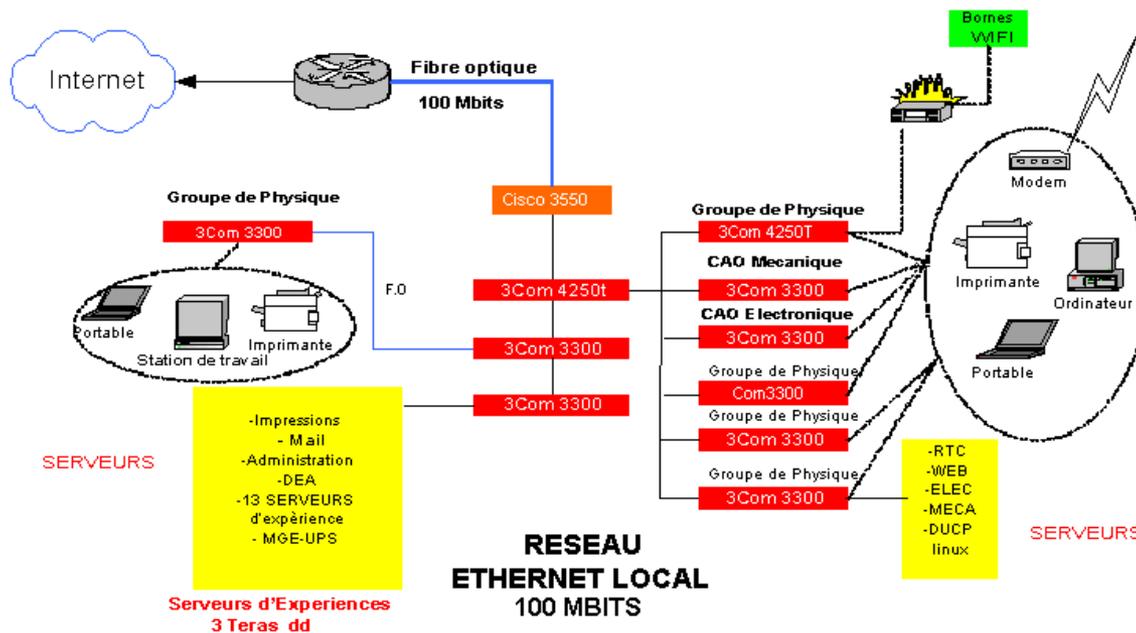
- **2003** : attribution d'une plage contiguë de 2000 adresses IP (en échange des 2 réseaux de classe C)
 - 400 prises RJ45
- Mise en place du DHCP
- **2004** : bornes Wifi : Bornes de marque 3Com et Airport Apple.
 - Sécurisation par clé WEP

Les baies de la salle
machine Tour 33



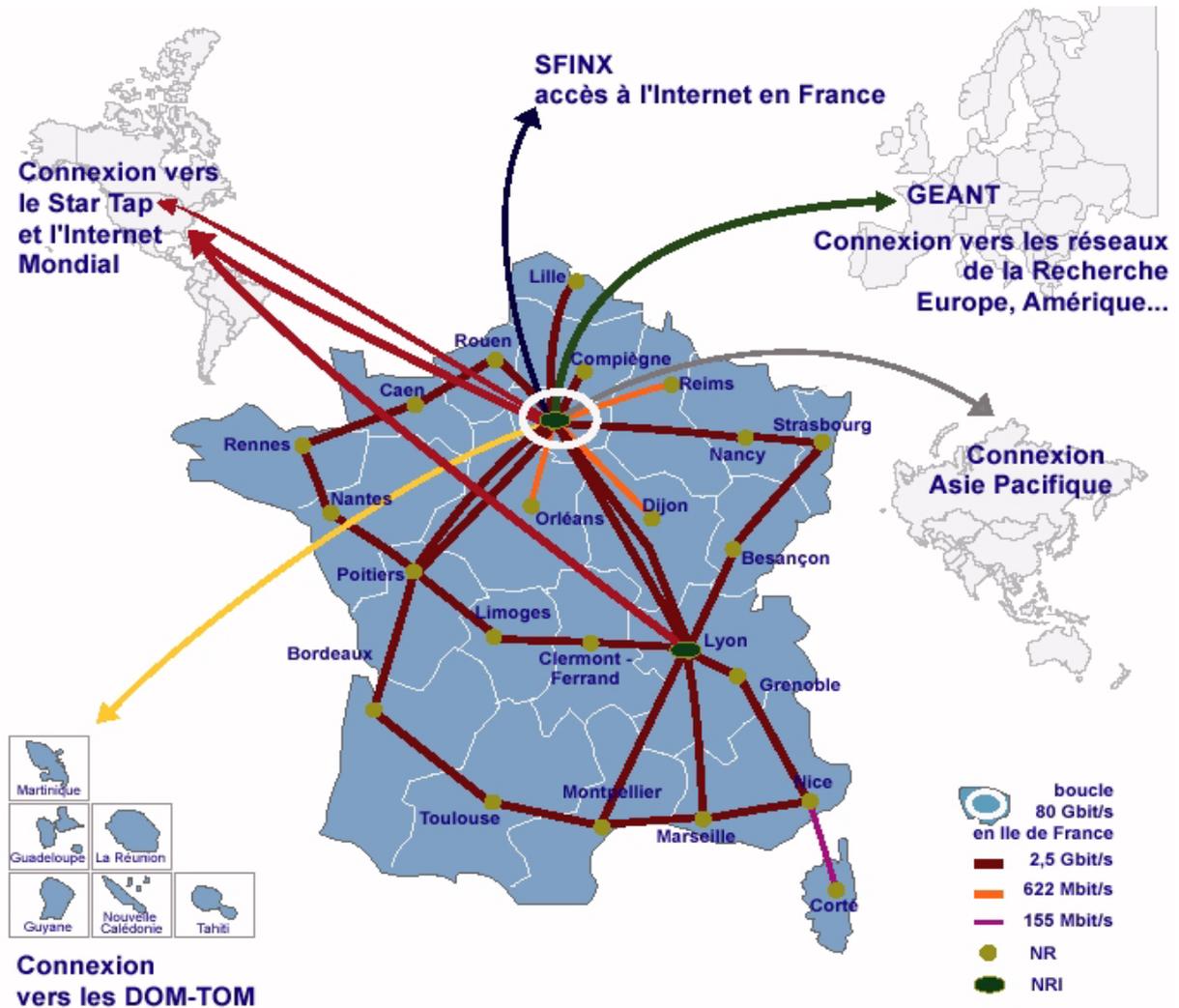
LPNHE

Plaque renater Jussieu---- CCIN2P3
NRD acces a RENATER



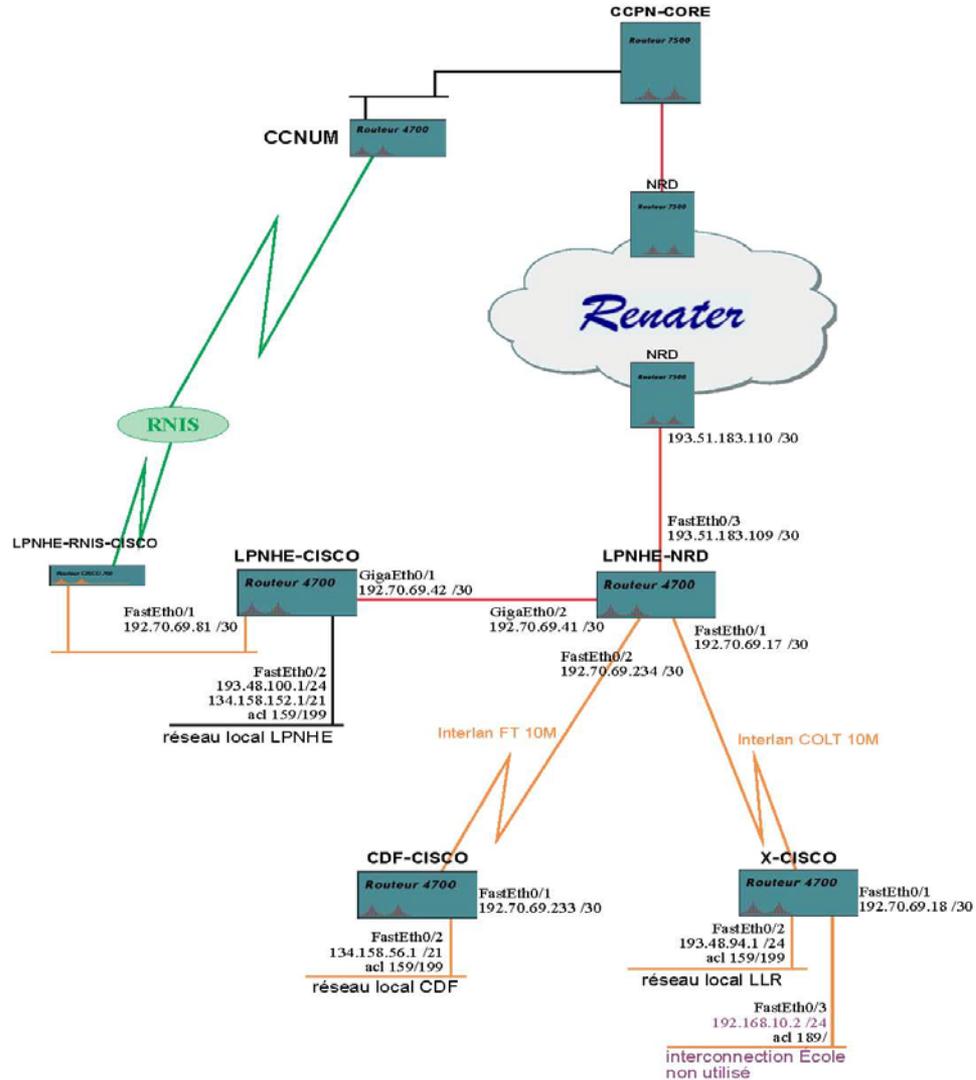
Nombre de Windows fixes : 80
 Nombre de Windows portables : 20
 Nombre de linux fixes : 150
 Nombre de Linux portables : 4
 Nombre d'imprimantes : 10

2002



2004

Paris : LLR, LPNHE, PCC
(juin 2004)



I
N
F
O
R
M
A
T
I
Q
U
E

- 2000 →
- ELECTRONIQUE

- Cadence Allegro (pcb) disponible sur PC Windows
- Outils FPGA sur PC Windows
- Outils μ électronique sur serveurs Linux
- Simulations analogiques sur PC
- Jetons de licences au Centre de Calcul

- MECANIQUE

- En 2001 Changement du logiciel de CAO
- Arrivée de CATIA sous Windows
- Jetons de licences au Centre de Calcul

E
L
E
C

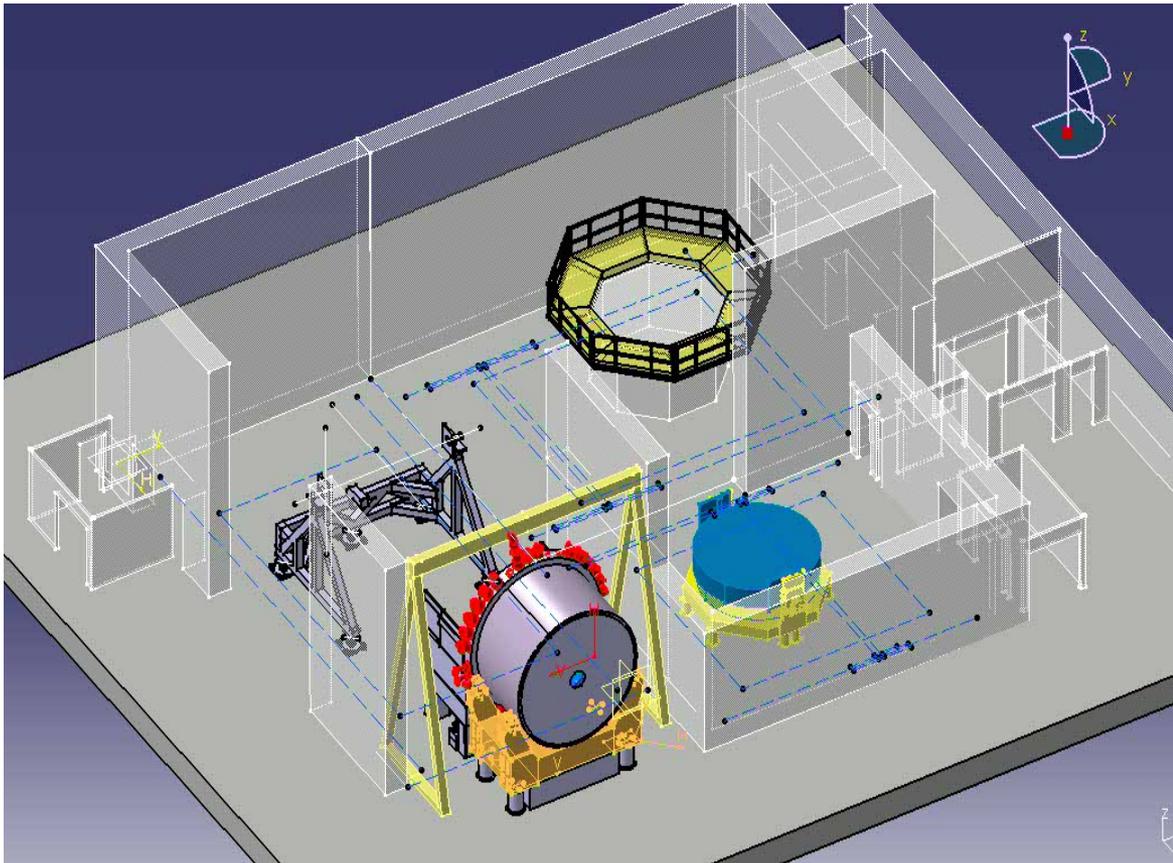
M
E
C
A



ATLAS

Table EMEC

A
T
L
A
S

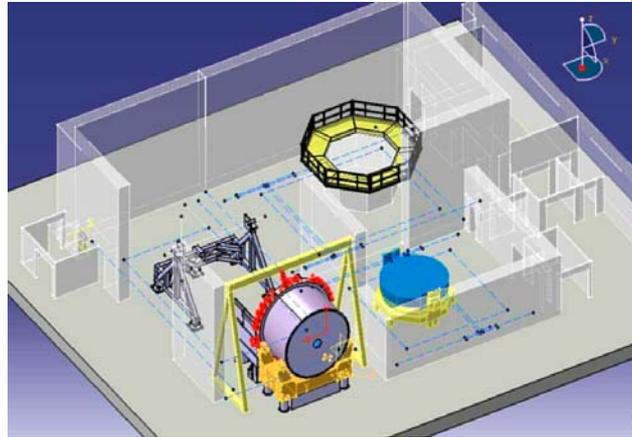


Assemblage des modules à l'horizontal

Sortie de la salle propre sur des rollers, toujours en position horizontale

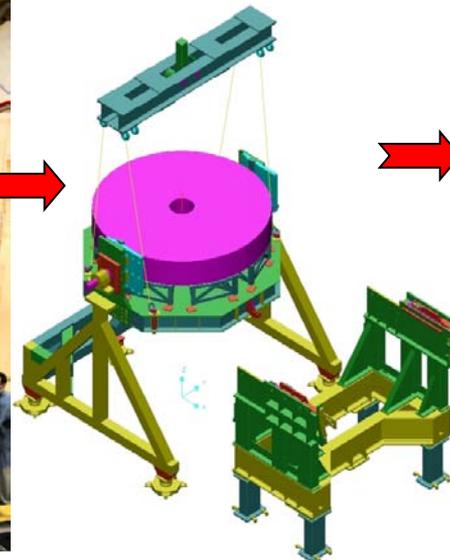
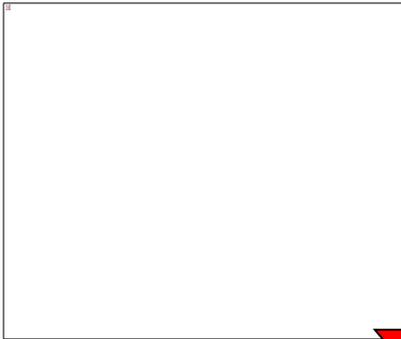
Insertion dans le cryostat en position verticale (axe faisceau à 4m de haut)

Assemblage et transfert des détecteurs



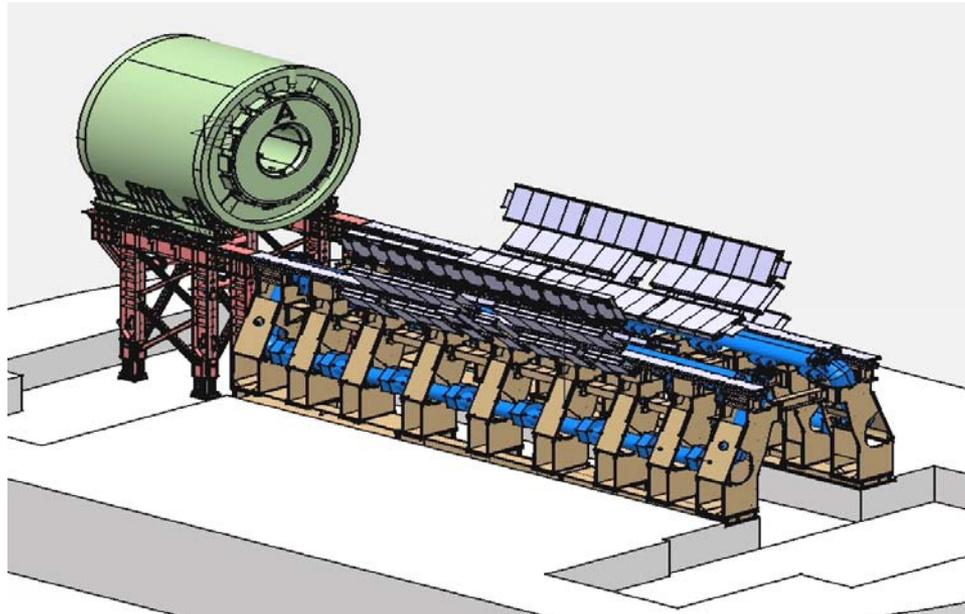
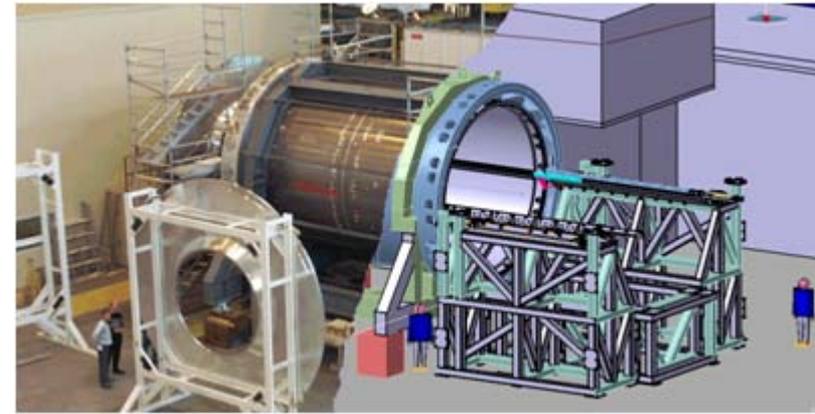
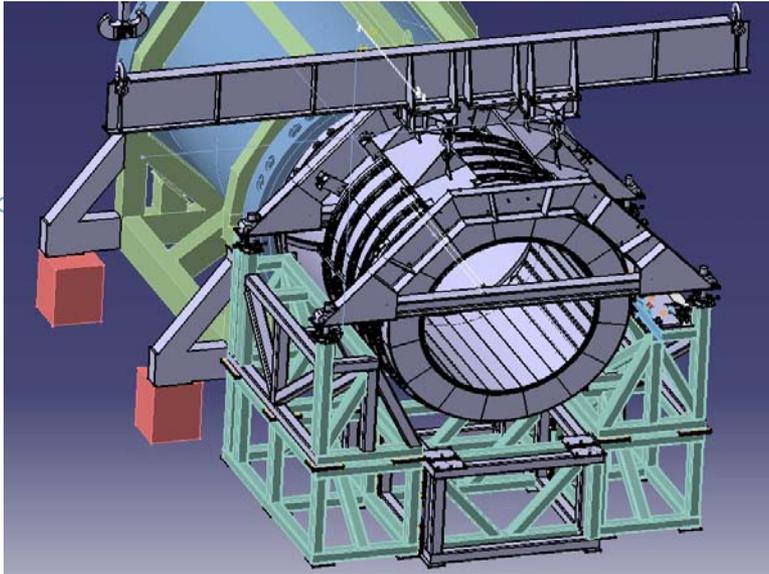
Fabrication à Novossibirsk

Assemblage en salle propre



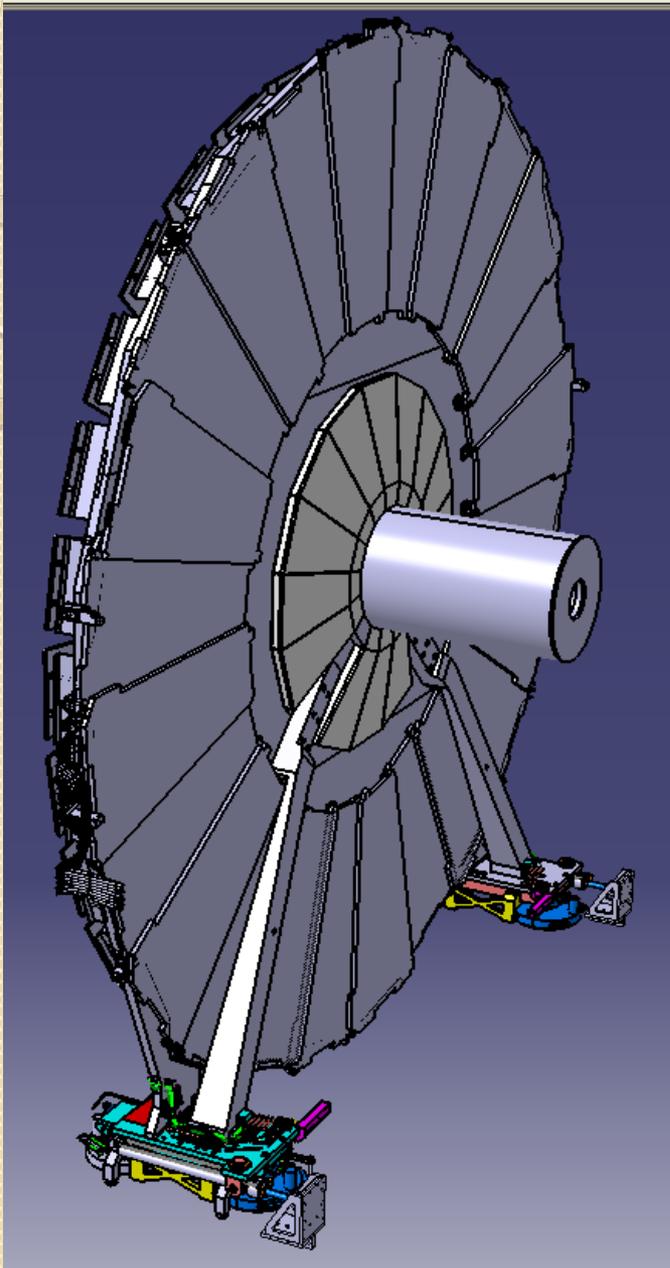
A
T
L
A
S

Bâti d'insertion du Barrel



Etude de l'intégration dans le puits ATLAS

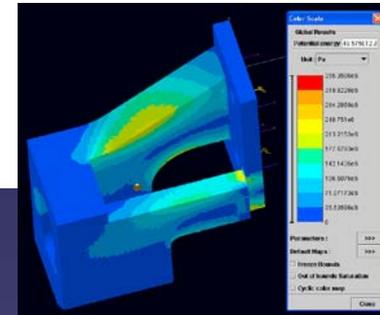
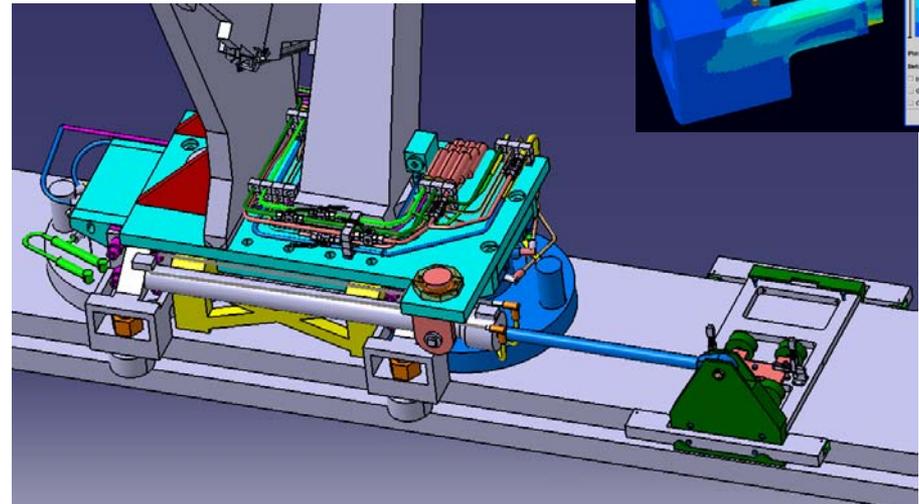
A
T
L
A
S



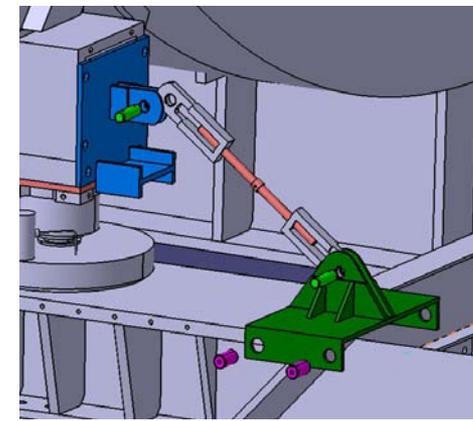
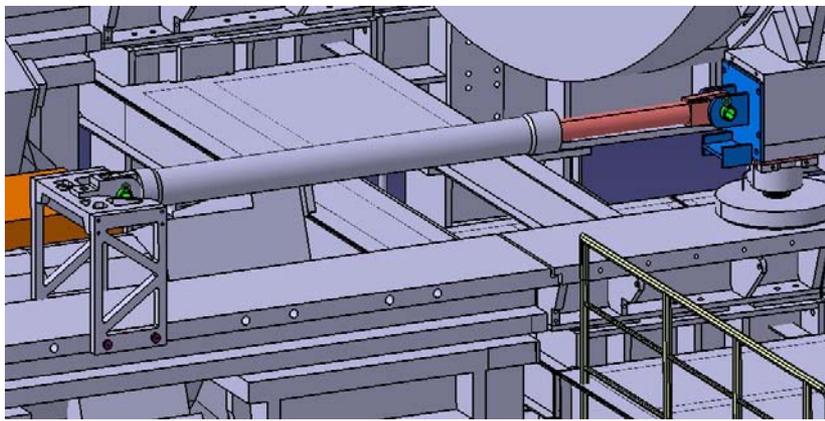
Jdisk assemblé

Atlas - Jdisks

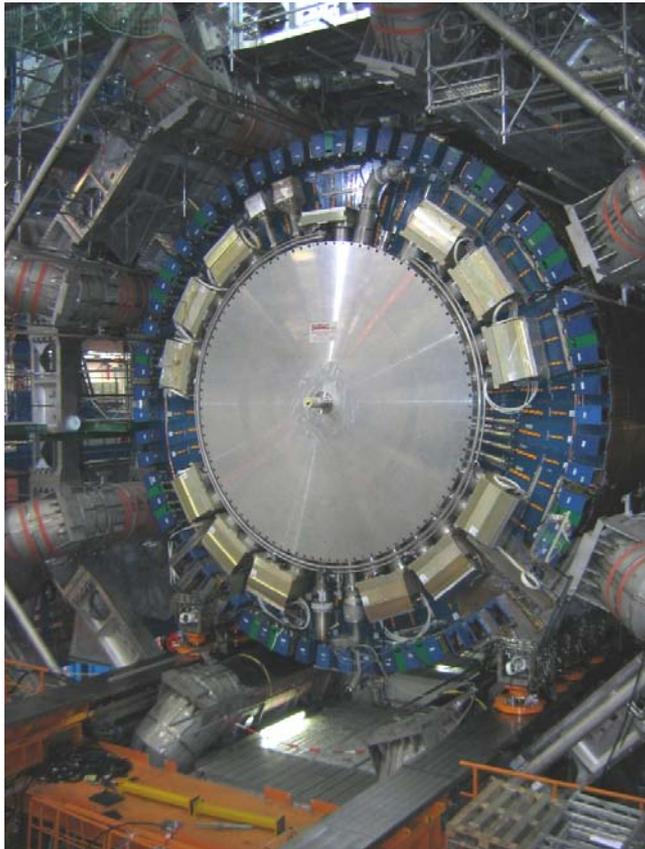
- 250 tonnes
- 4 air pads
- Translation de 7 m
- 2006 / 2007



Etude du déplacement



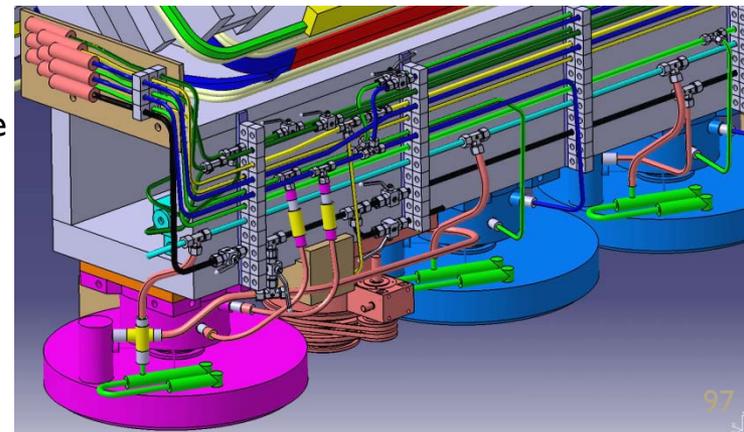
Etude d'un système de traction et de maintien du Barrel.



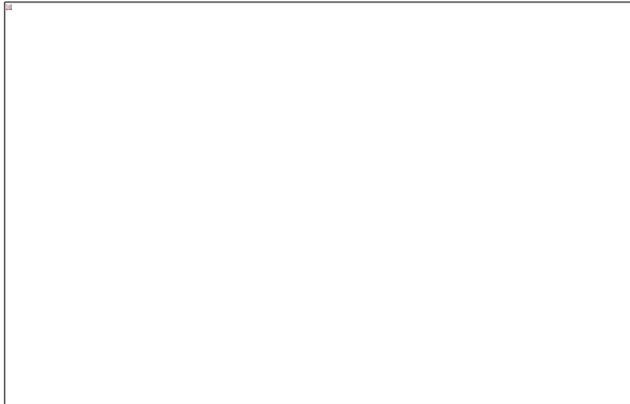
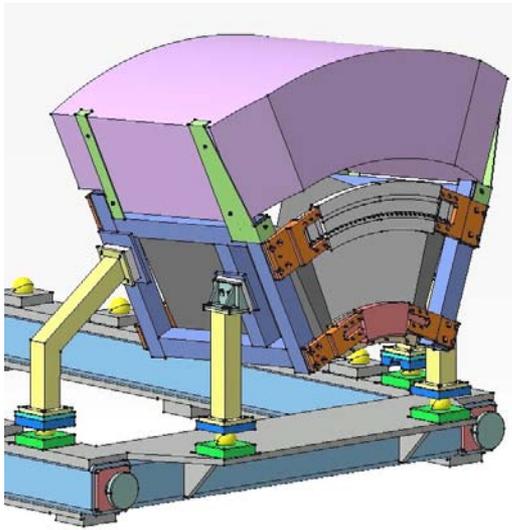
Installation du calorimètre Barrel
(1600 Tonnes)



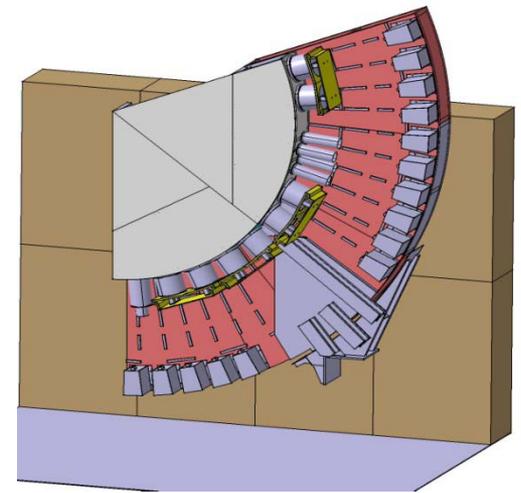
Etude du routage
de la tuyauterie
des airpad du
Calorimètre
Endcap.



A
T
L
A
S



Test Beam EndCap : étude d'un chassis pour supporter, positionner et assembler la petite roue EMEC .



Réalisation d'une maquette échelle 1 pour le ceras représentant une partie du calorimètre EndCap

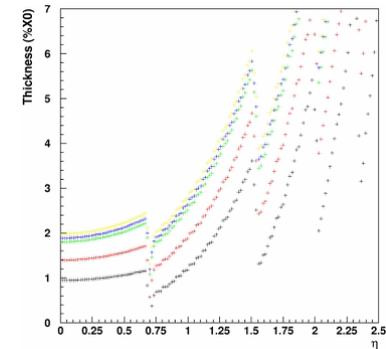
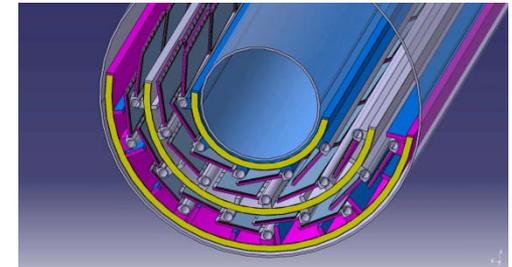
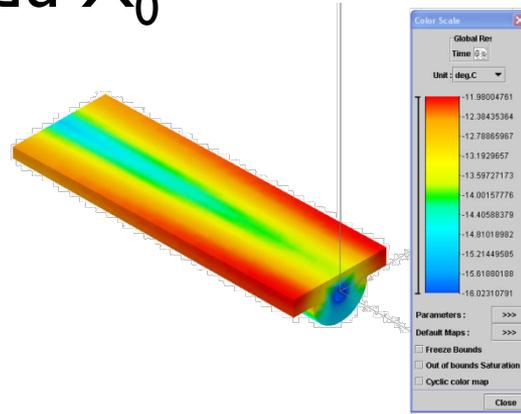


ATLAS Upgrade

A
T
L
A
S

- Conception / Intégration
- Optimisation du X_0

- Calculs :
 - Mécanique
 - Thermique



- Prototypes
 - Fabrication de prototypes en Composites



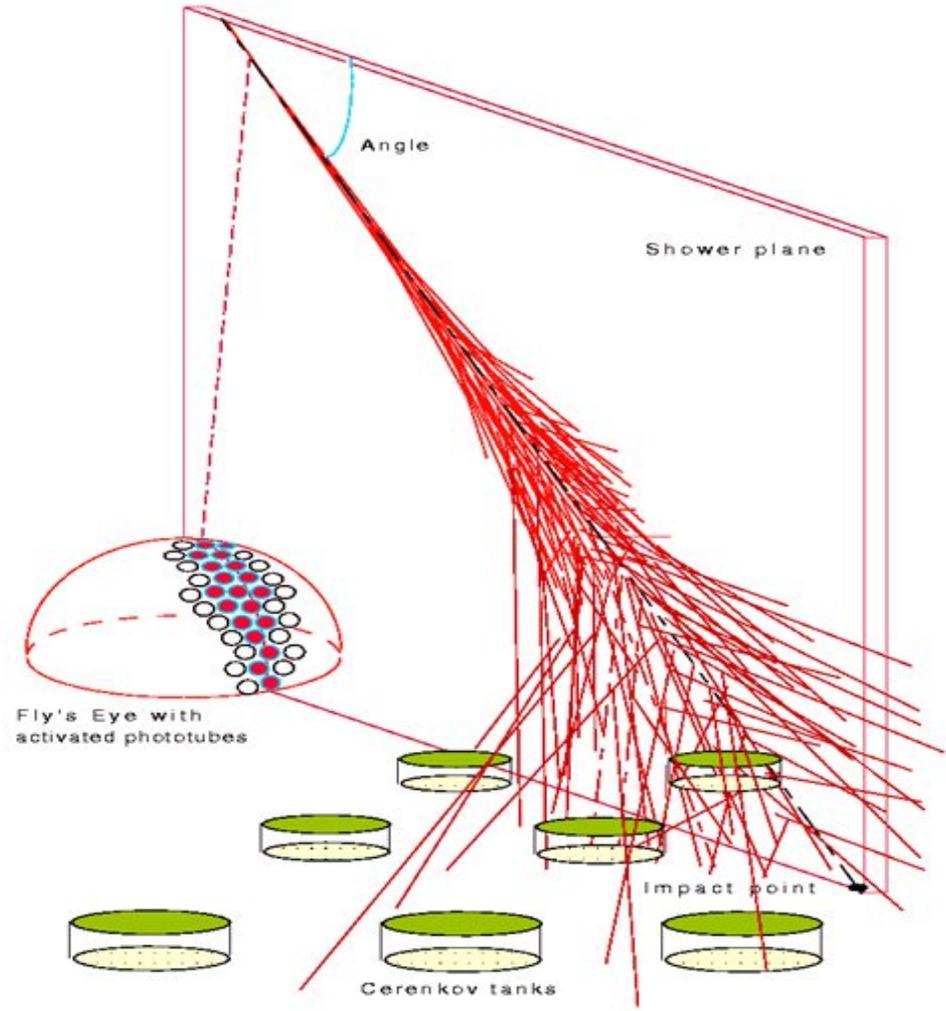
- Test thermiques

Observatoire Pierre Auger en Argentine.

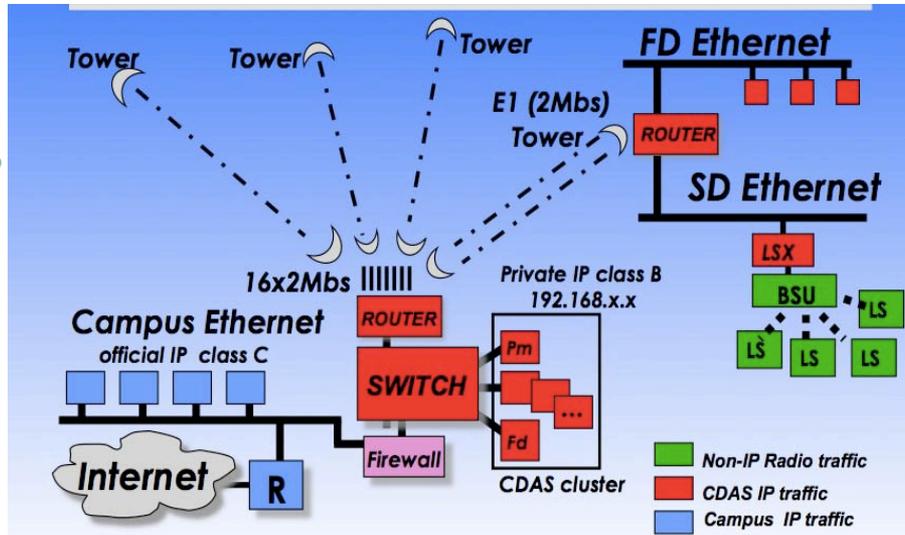
Détection des grandes gerbes atmosphériques

Système central d'acquisition de données CDAS :

- Contrôle
- Trigger et acquisition
- Analyse, traitement et stockage



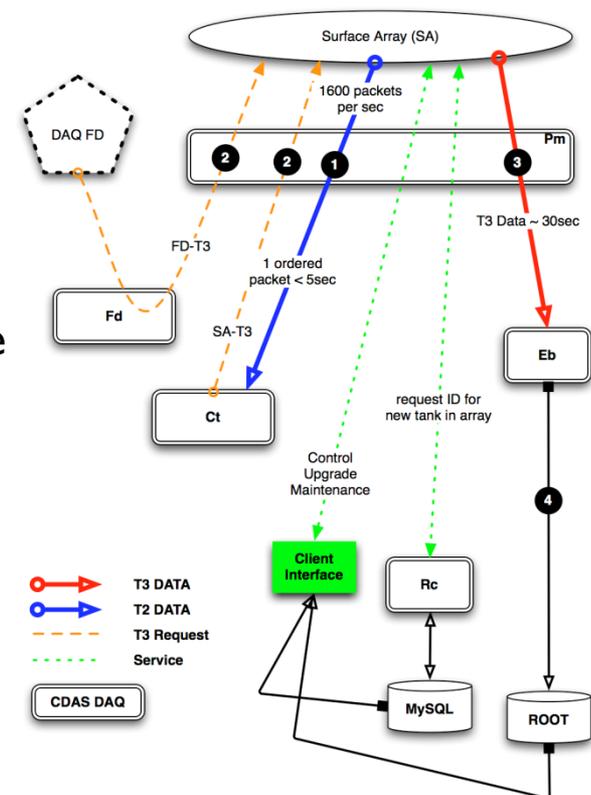
Réseau DAQ d'Auger Sud



L'informatique du LPNHE dans AUGER

- Etude et mise en place de l'infrastructure réseau et de la ferme de serveurs d'acquisition sur le site
- Déploiement du système de stockage centralisé de données brutes pour le CDAS
- Développement du core du système d'acquisition autour du semi temps réel
- Système de réplication optimisé et sécurisé des données brutes à la fois au CC de Lyon et à Fermilab

Le processus du CDAS

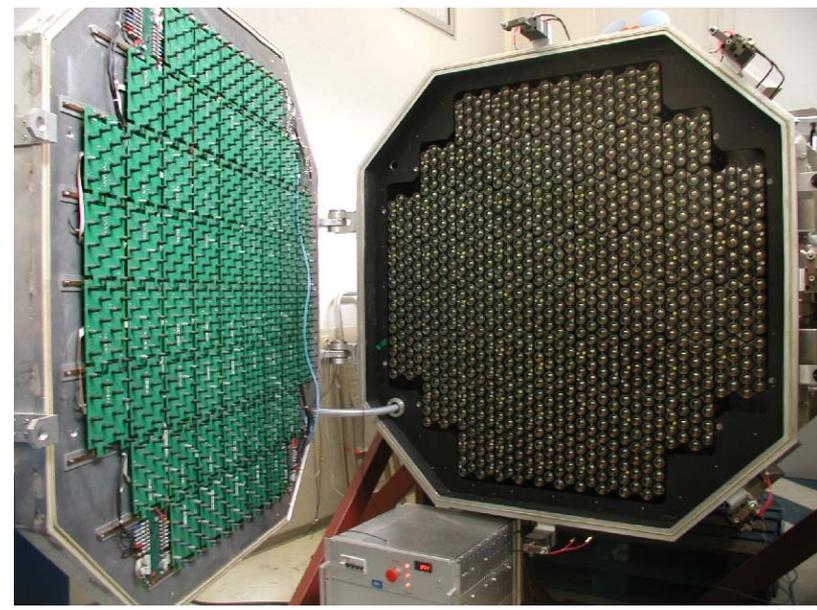
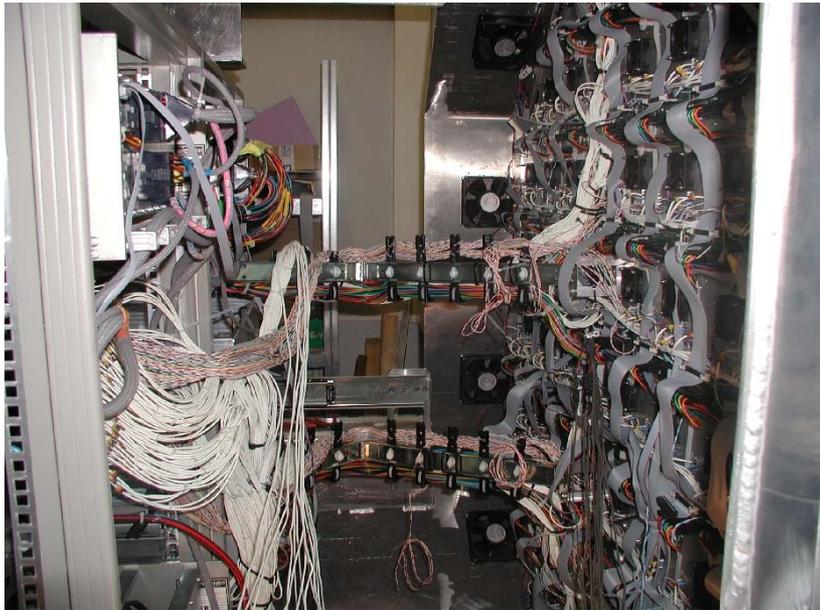


H
E
S
S

Namibie
1600 m



H E S S



- 4 caméras de 960 pixels

- Cartes analogiques 8 pixels (2 gains), chip ARS (128 cellules, 1ns), ADC 12bit (LT) pour les 16 voies
- Trigger : coïncidence majoritaire
- Acquisition CPCI
- Installation de la 1^{ère} caméra 6/2002 en Namibie
- Installation de la dernière : 12/2003 avec upgrade de la première

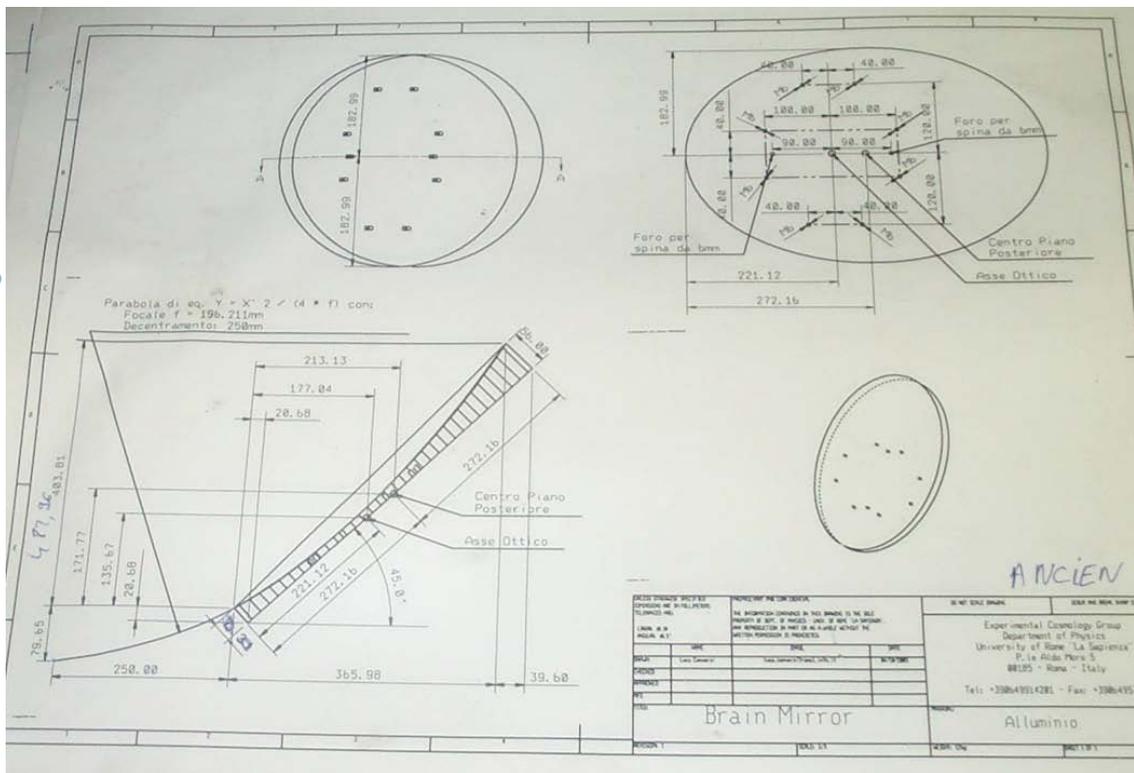
Carte analogique
2 par tiroirs

H
E
S
S

Arrivée du centre d'usinage à commande numérique (2002)



M
é
c
a
n
i
q
u
e



Réalisation
 Pour le PCC
 (Brain)

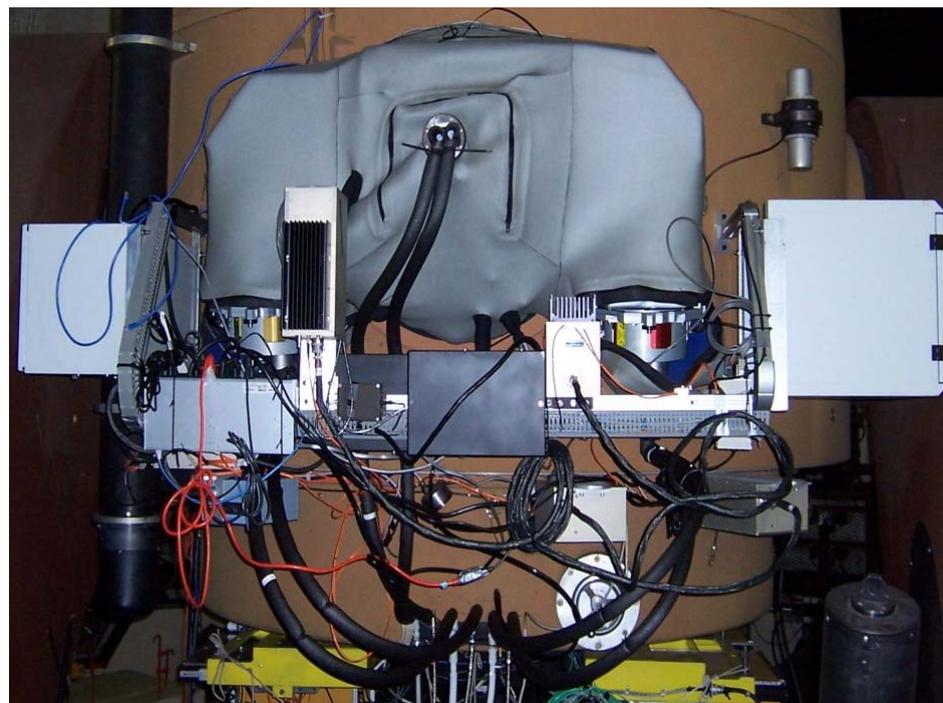


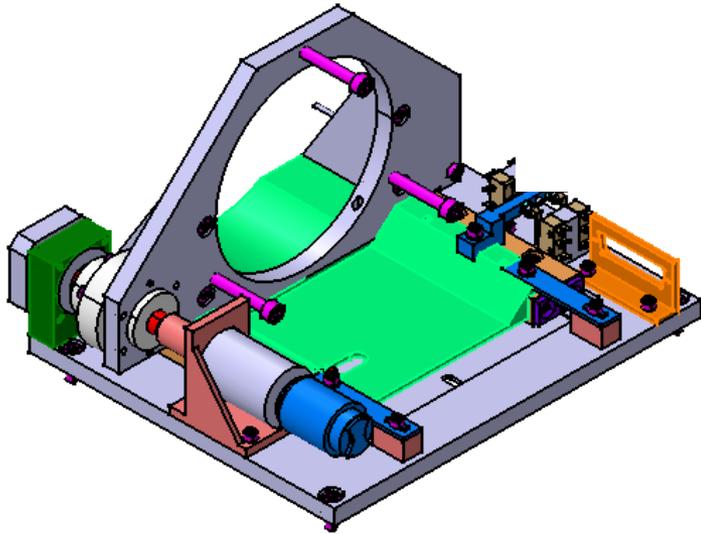


HAWAII - 4200 m



UH .88

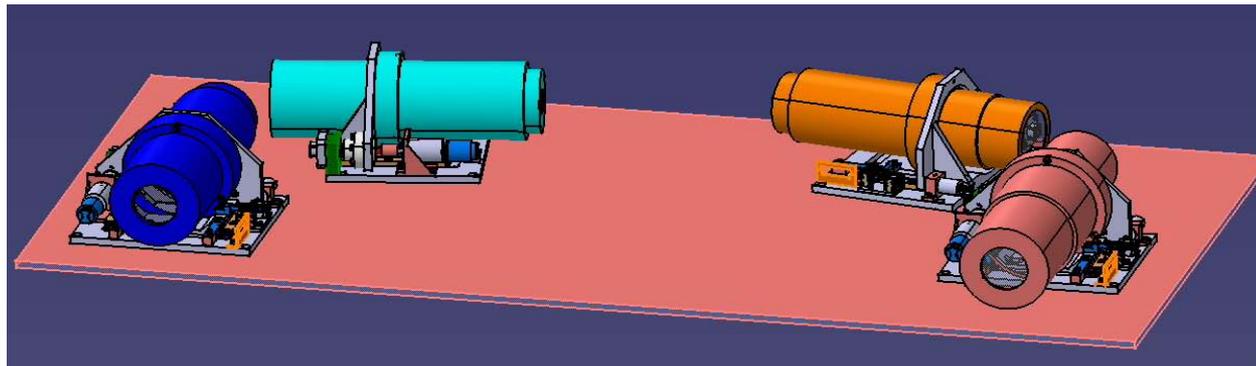


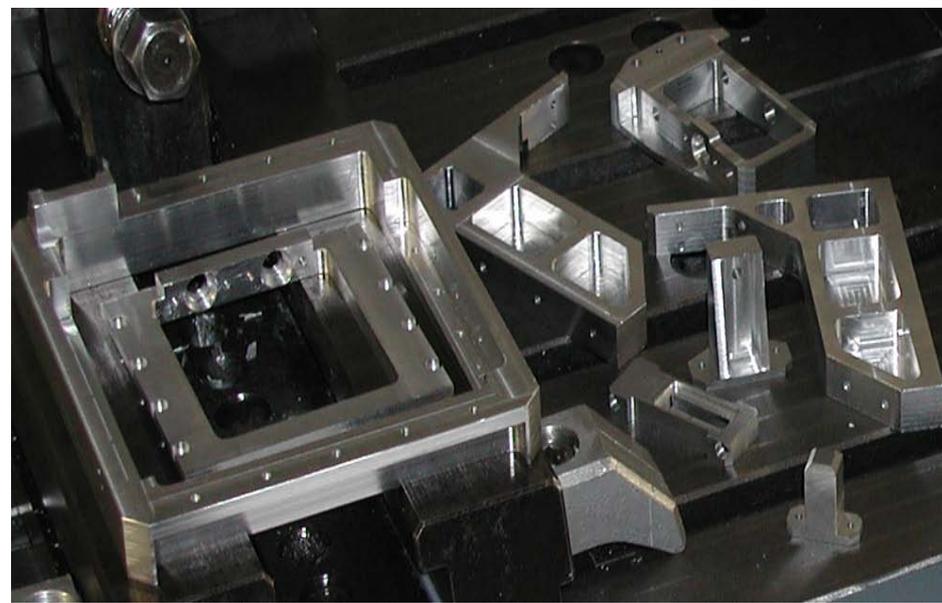
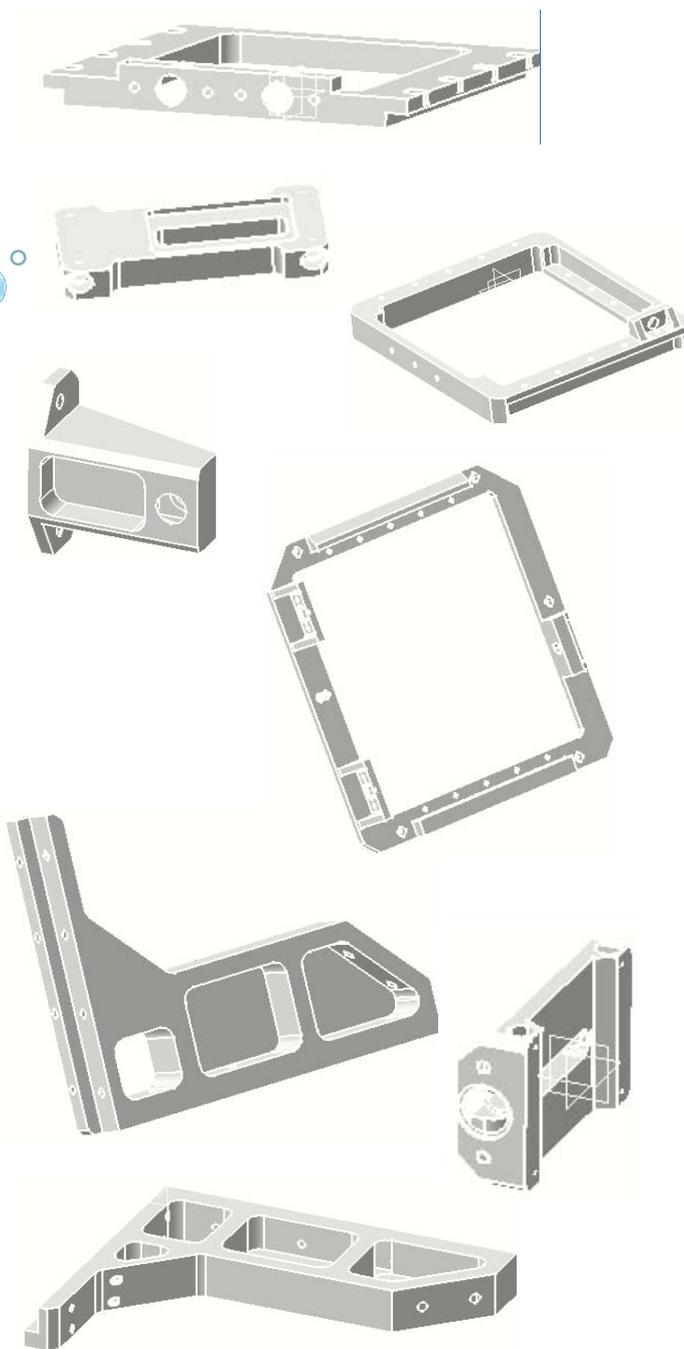


Etude de la platine centrale

Etude et réalisations

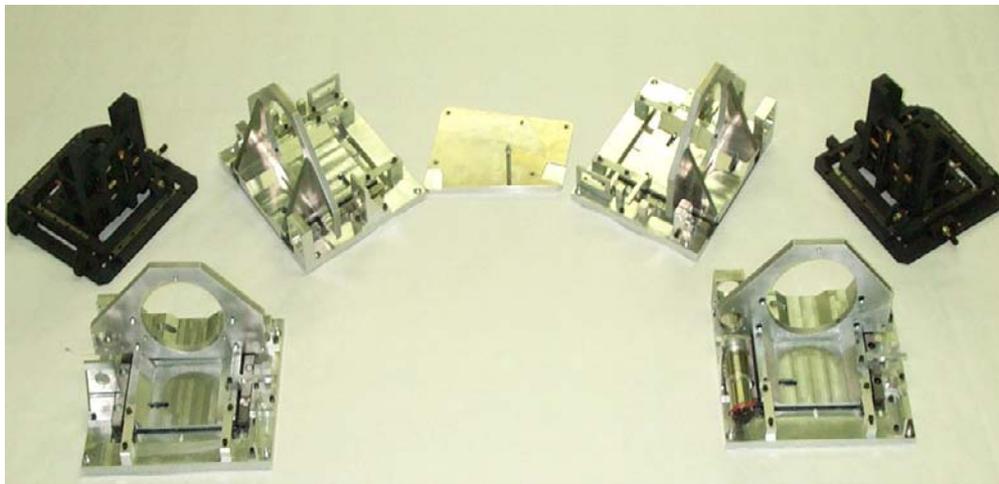
- 2 Supports Caméra
- 2 Supports Collimateur
- 1 Platine dichroïque
- 2 Platines trame micro lentille
- 2 Platines Grismes (4 axes)





Usinages réalisés au laboratoire



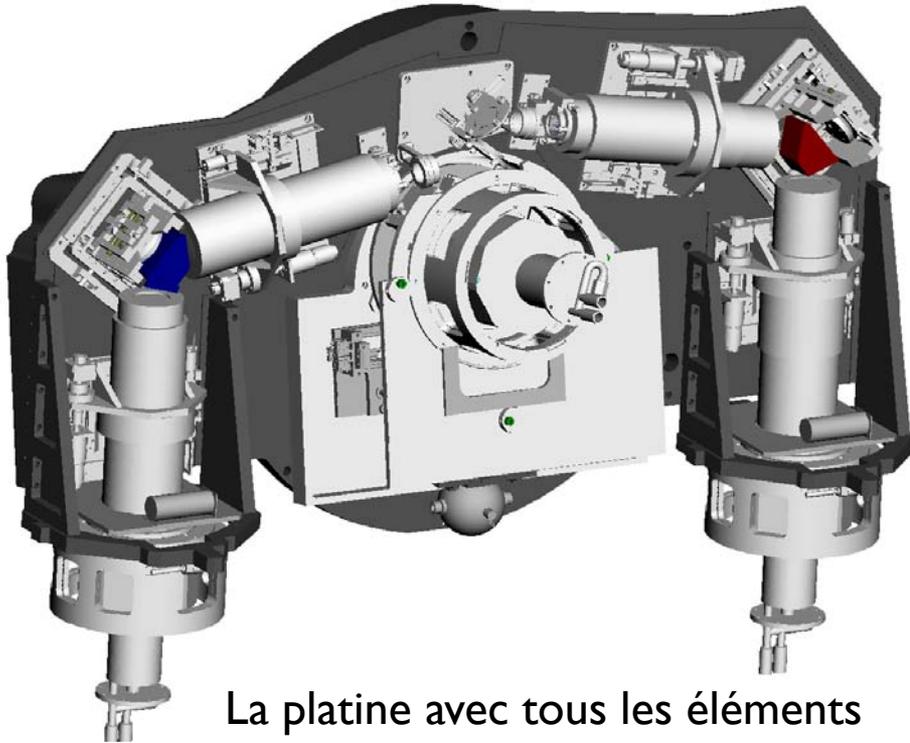


Montage des pièces avec une stabilité = 0.001 contrôlée sur banc optique



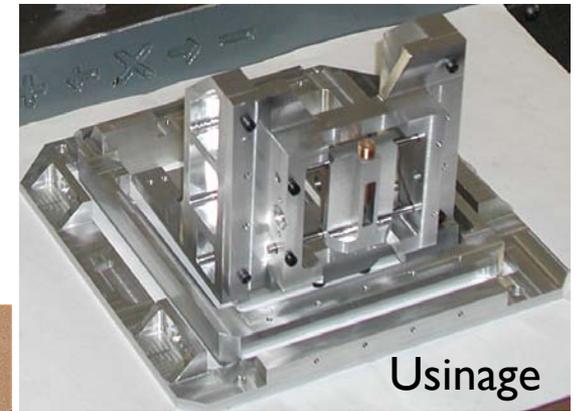
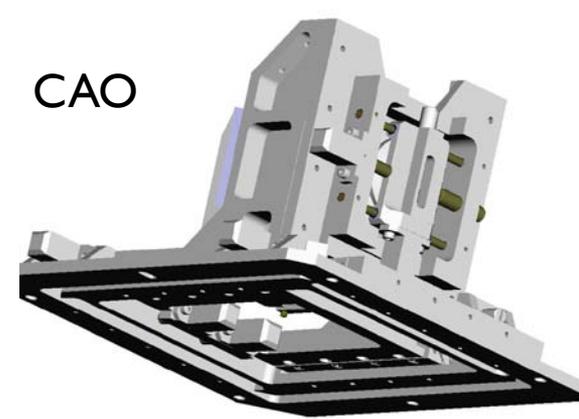
L'informatique pour SNIFS en 2004-2005

- Développement et maintenance d'une centrale d'alertes en ligne
- Archivage en temps réel des données au CCIN2P3

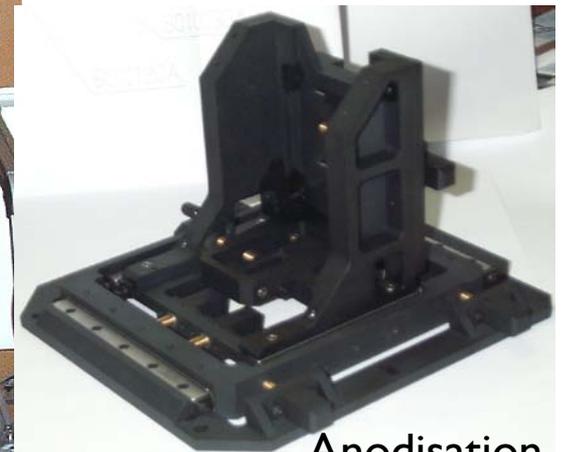


La platine avec tous les éléments

CAO



Usinage



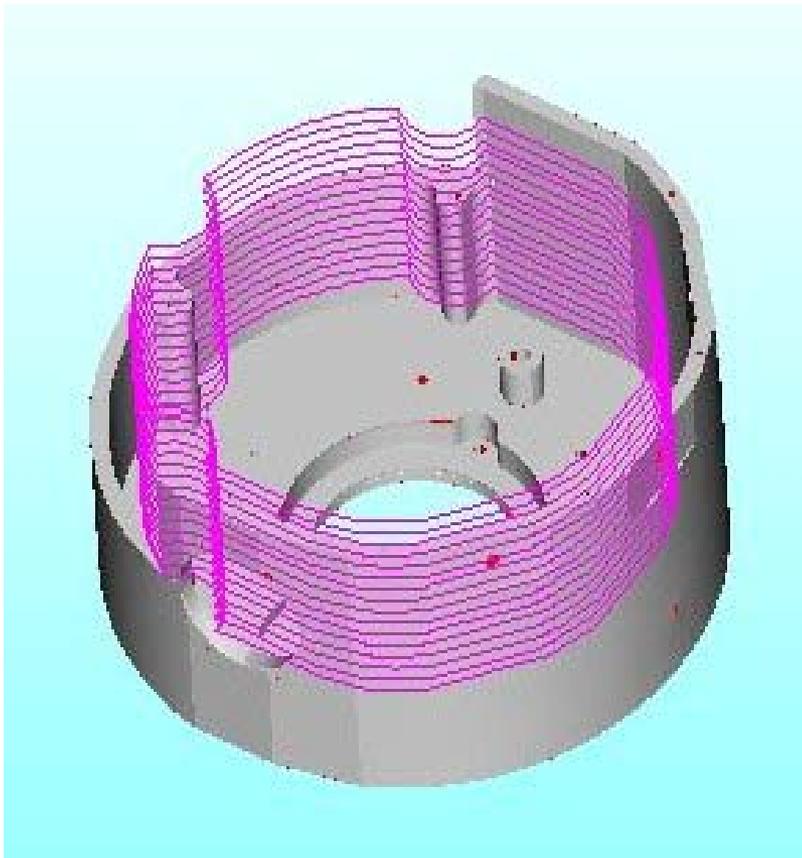
Anodisation 112

2005 : Le LPNHE participe à la grille de calcul (projet LCG France pour les expériences LHC). Nœud de la grille Ile-de-France (GRIF)

- Achat du matériel fin 2005 et 2006. Mise en production 2006 et 2007
- Contribution du LPNHE dans le cadre des activités du groupe ATLAS
- En 2007 : 25 To de stockage et 144 processeurs pour le calcul

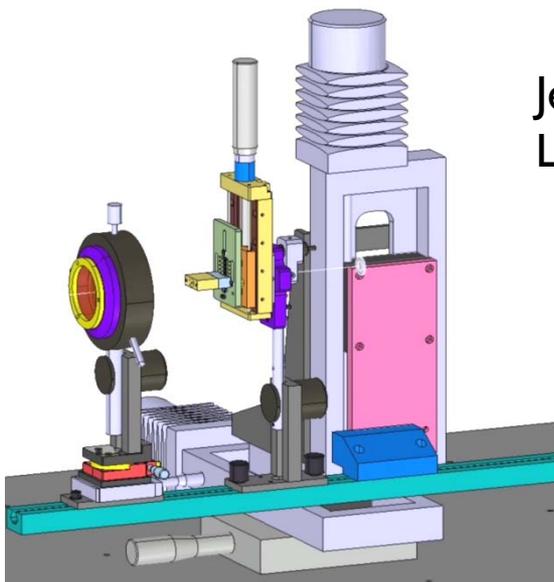


La salle machine dédiée à la grille en Tour 33



Arrivée de la FAO
Simulation d'usinage sur logiciel
ALPHACAM de l'écran thermique du
cryostat 'Intra Rouge' réalisée à partir du
fichier CATIA

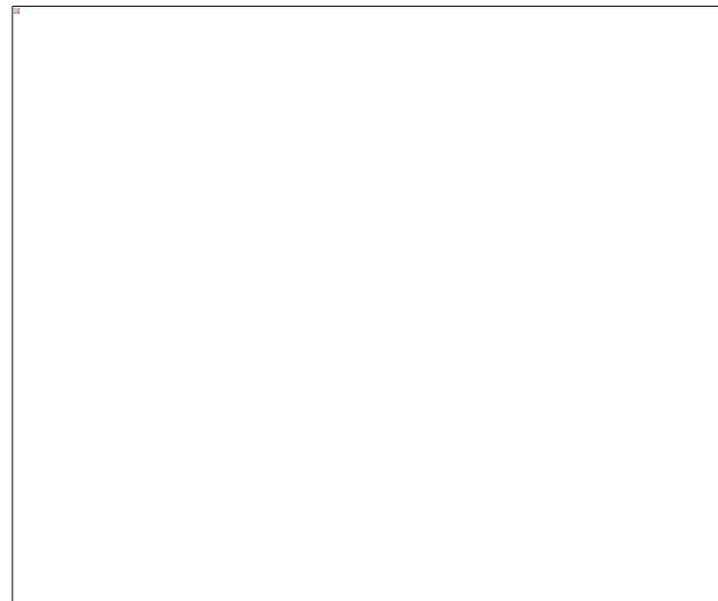




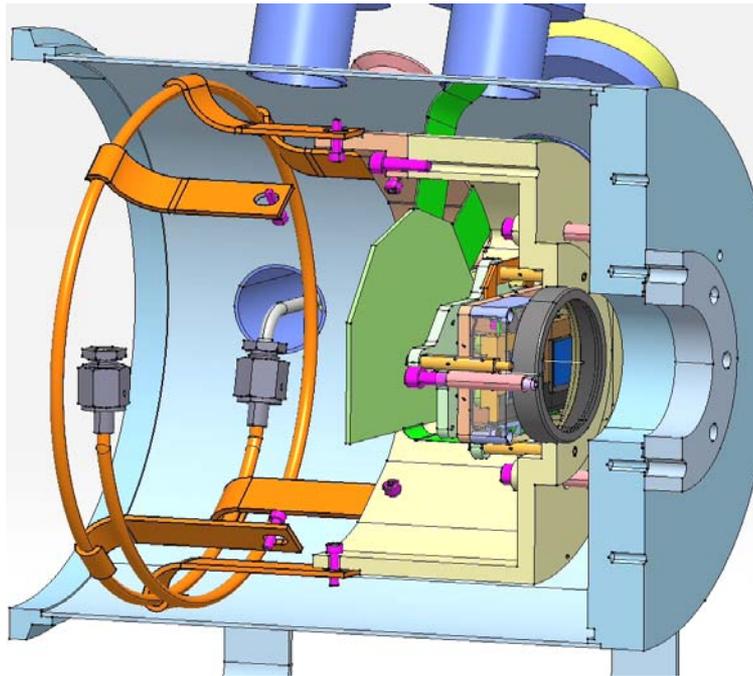
Jeu de LEDs



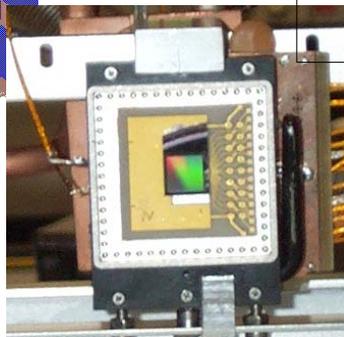
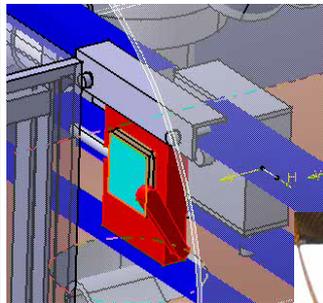
Banc de tests Infrarouge

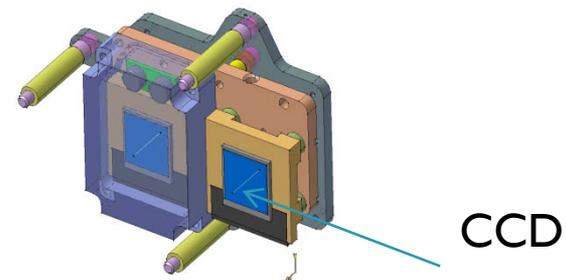
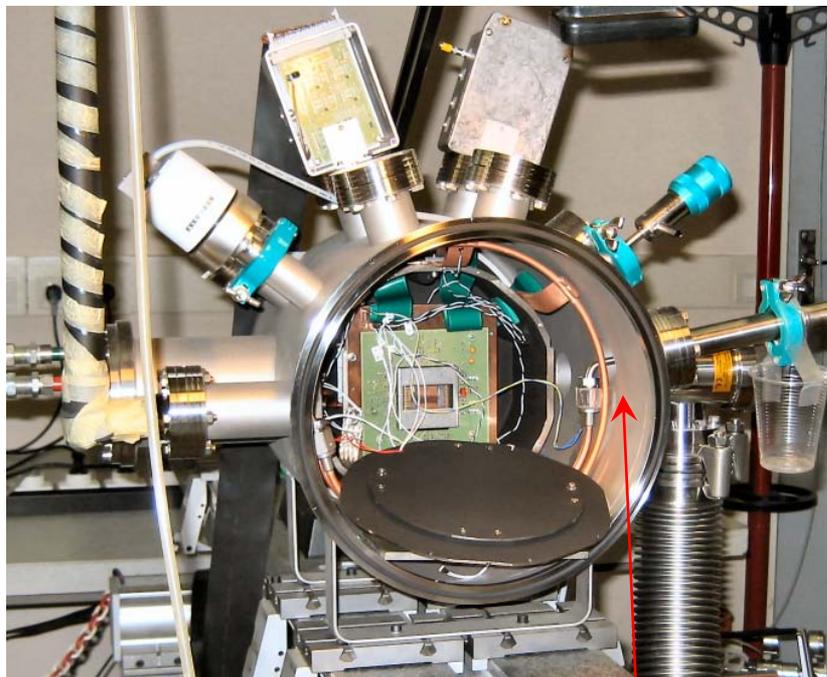


Banc optique réalisé dans le cadre de la mesure photométrique et spectroscopique précise d'un échantillon de plusieurs milliers de supernovae de type (SN) en vue de déterminer les paramètres cosmologiques qui gouvernent l'expansion de l'Univers et l'équation d'état du fluide.



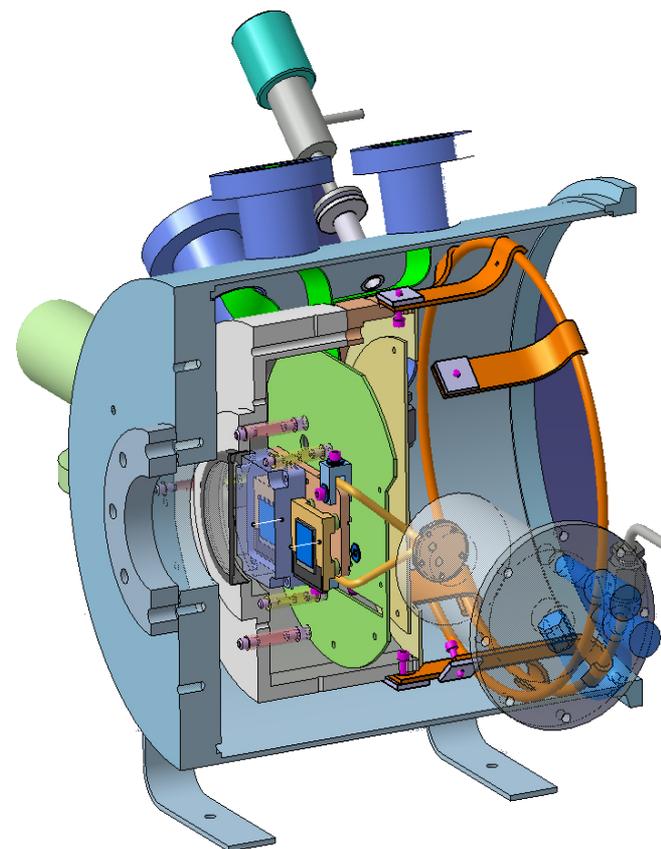
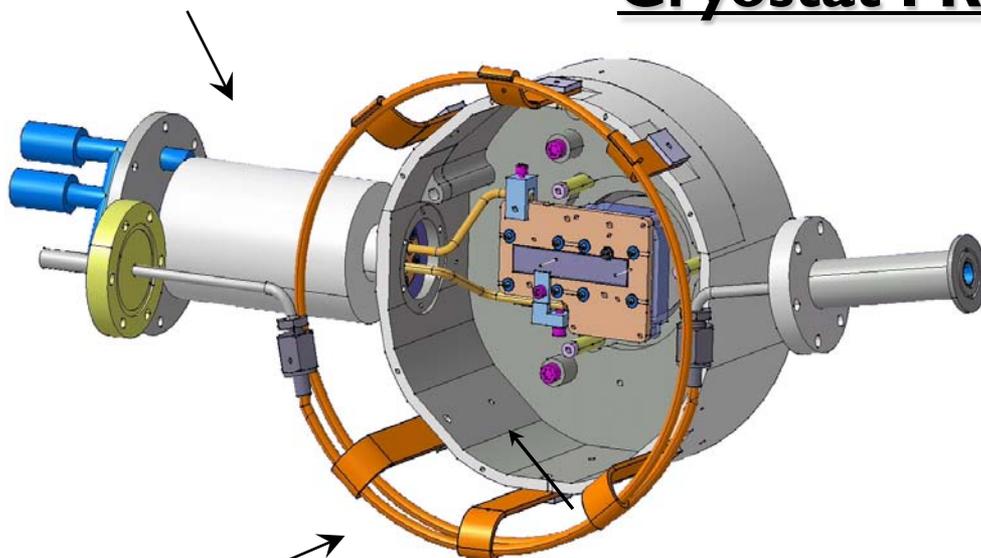
Cryostat Infra rouge





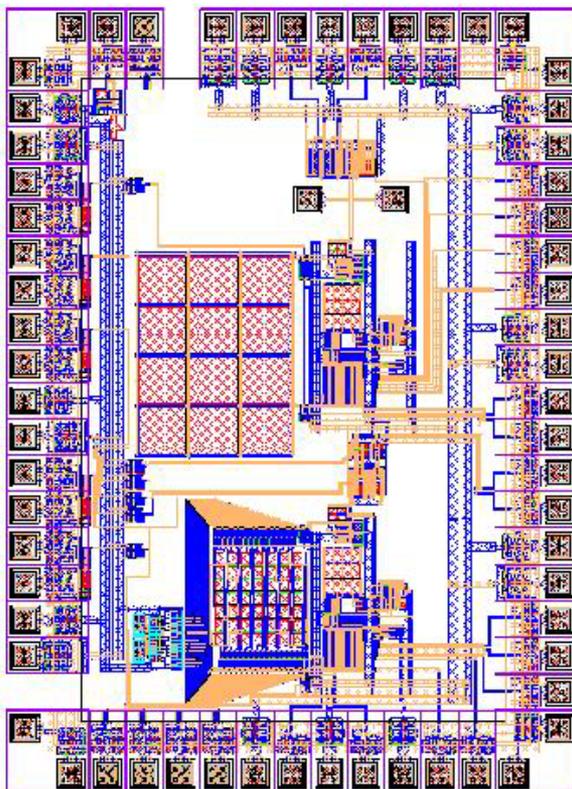
Cryo-générateur

Cryostat I R

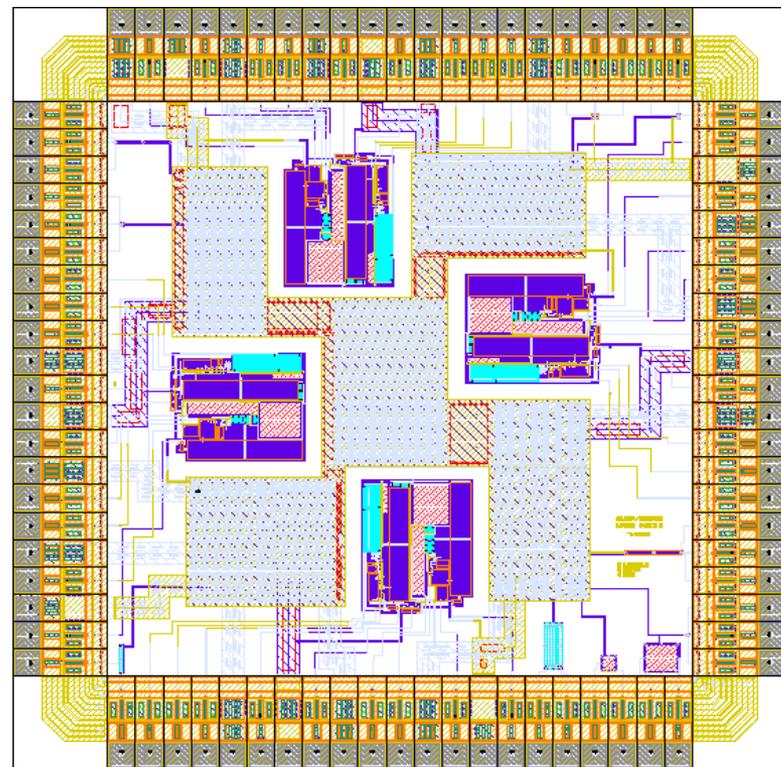


Circulation LN2

- SNAP / JDEM
- ASIC de lecture de CCD (dual slope integrator)
- ASIC de lecture de CCD (clamp & sample) technologie CMOS AMS 0,35 μ m
- Banc de test de CCD « p »
- Développement d'une électronique de lecture de détecteur IR (HIRG)
- Banc de test IR



Dual Slope Integrator



Clamp & Sample

2007 : Arrivée du tour à commande numérique

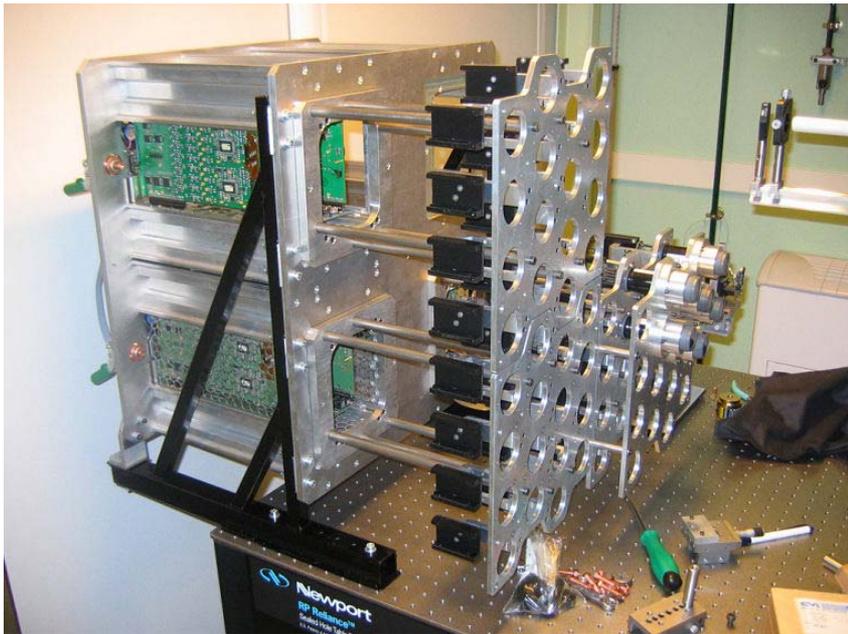
M
é
c
a
n
i
q
u
e



H
E
S
S
2



NAMIBIE (1600 m)

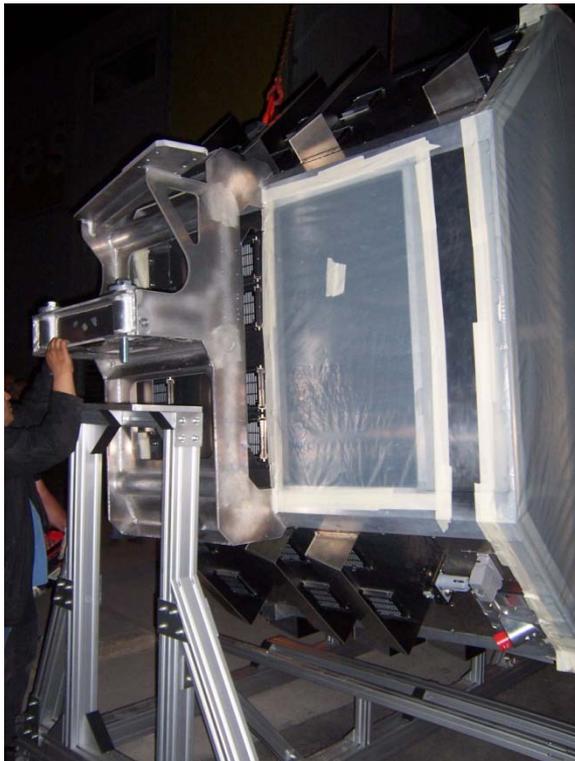
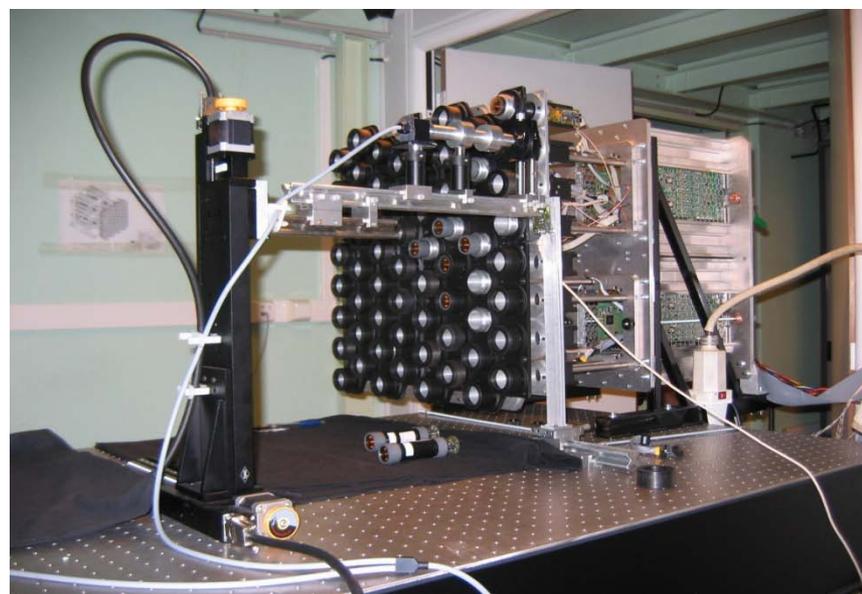


Banc de test destiné au contrôle des photomultiplicateurs (PM) de la caméra HESS II (~ 2048).
Il permet de tester 64 PMs (4 tiroirs de 16 PMs incorporant les cartes de lecture) simultanément avec une source lointaine et individuellement avec une source proche déplacée le long de 2 axes motorisés, tout en procurant une grande accessibilité de chaque PM pour leur montage / démontage.



Dans le cadre de l'intégration et des tests de l'électronique pour la caméra de HESS II, un banc de test a été étudié et réalisé par le service. Ce banc va permettre d'effectuer le

- contrôle des 2048 photomultiplicateurs (PM) associés à leur électronique de lecture, avant leur installation sur la caméra.

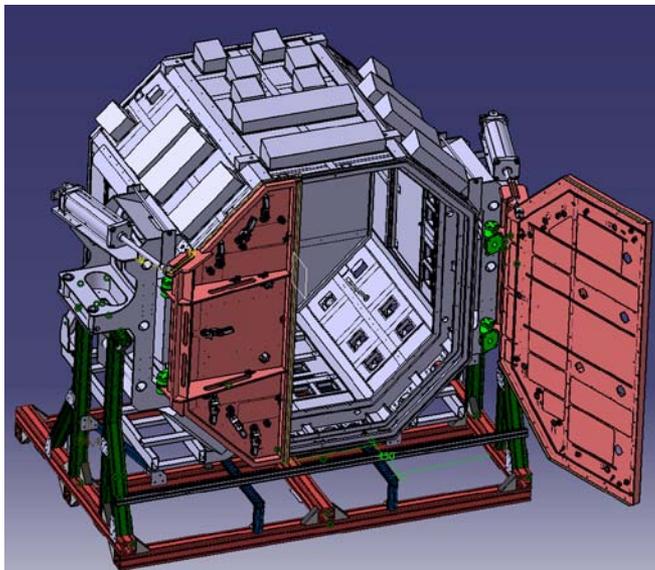


La caméra de la seconde phase de l'expérience H.E.S.S. est maintenant installée dans nos locaux. La caméra a été déposée sur le châssis réalisé par le service mécanique du LPNHE afin de permettre l'intégration de l'électronique de la caméra développée au laboratoire. Les 2048 photo-détecteurs en cours de test au LPNHE viendront compléter l'ensemble.

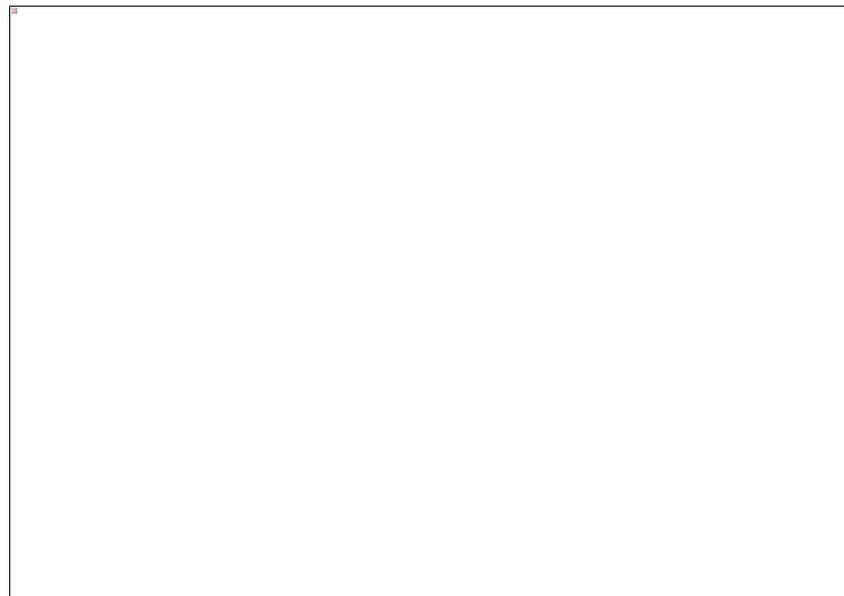
Châssis de la caméra HESS II

- Caméra de 2048 pixels,
- Utilisation d'une nouvelle mémoire analogique SAM 256 cellules ($\rightarrow 2,5\text{GHz}$) \rightarrow moins de temps mort
- Approvisionnement et tests des PM
- ASIC pré L2

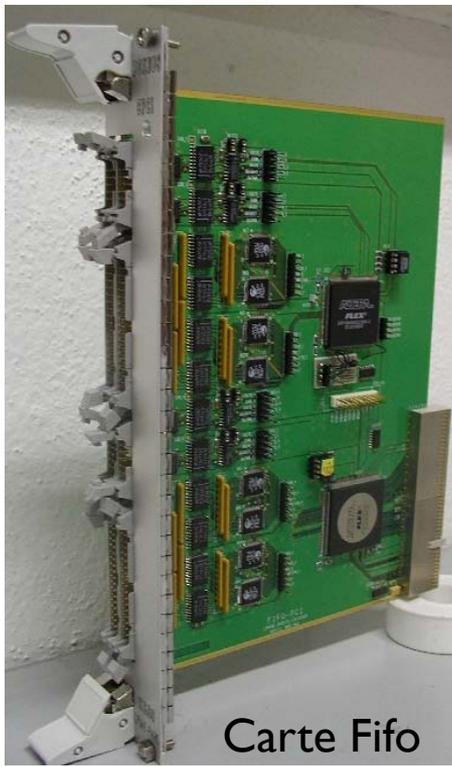
- Electronique terminée en 2008
- 6/2008 Caméra arrivée au labo \rightarrow 9 mois de câblage
- 12/2009 Départ de la Caméra
- 12/2010 Caméra revenue
- 12/2011 Redépartitude de la Caméra ?



Bâti support de la caméra HESS 2 étudié au laboratoire



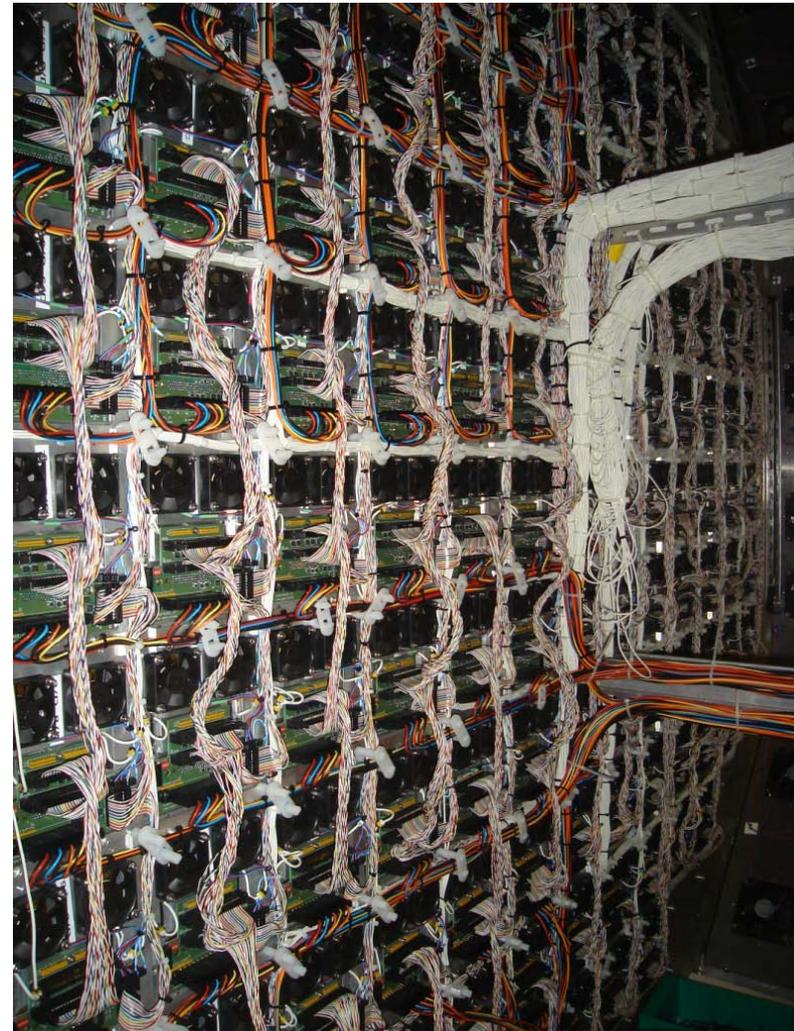
La caméra revenue en 12-22 RDC



Carte Fifo



Détail de la carte analogique de HESS2

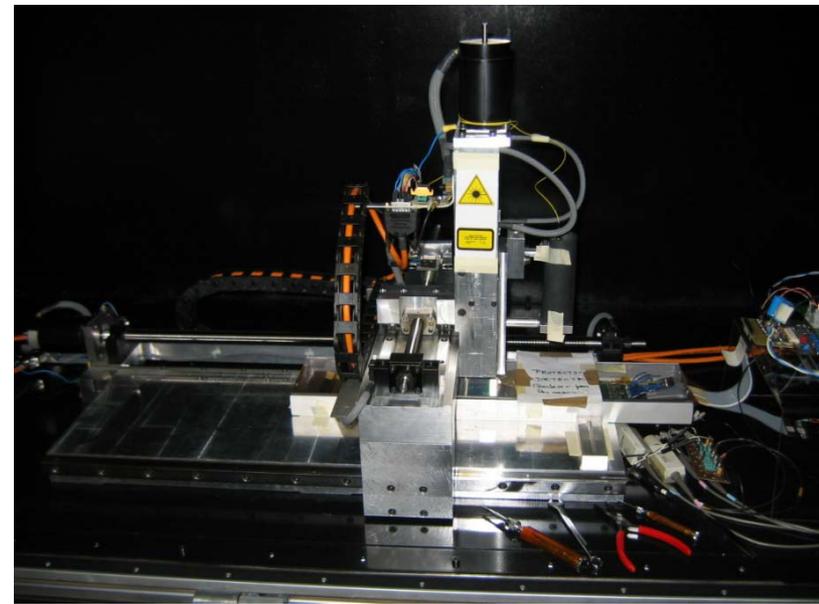
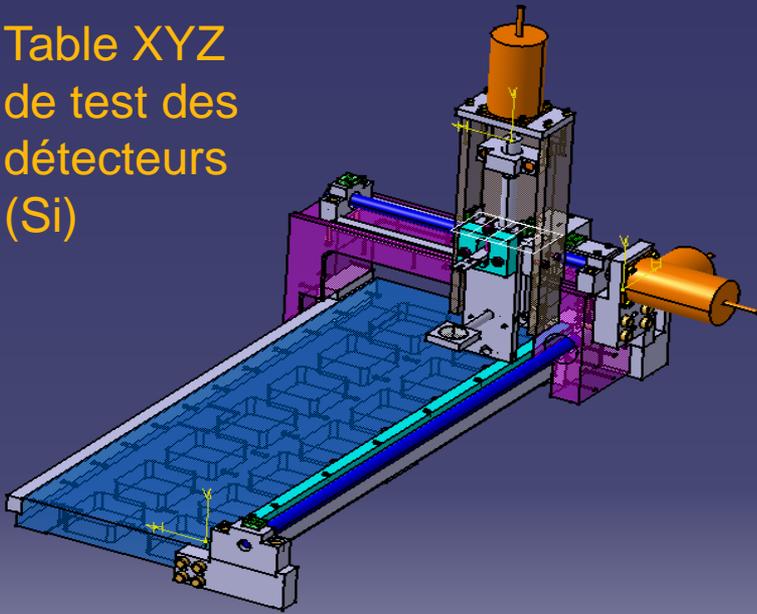


Vue partielle du câblage de la caméra de HESS2 effectué par les doigts de Fée d'Andrée Guimard

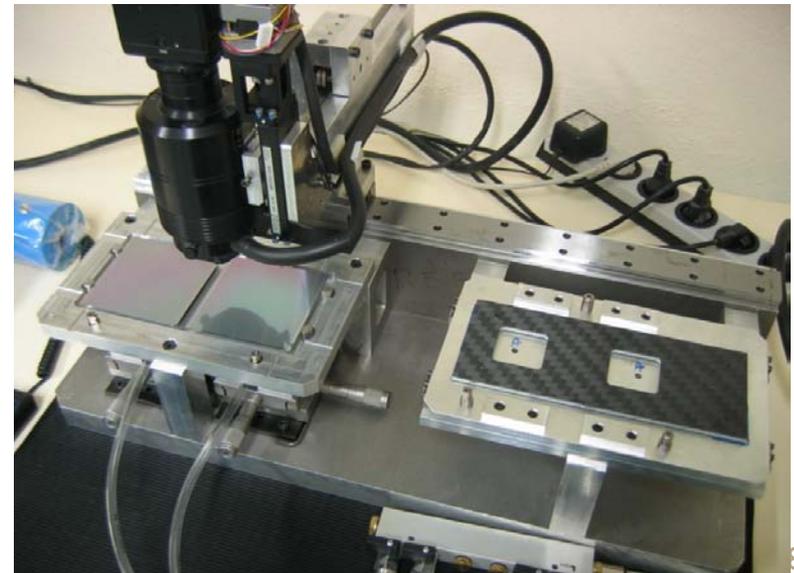
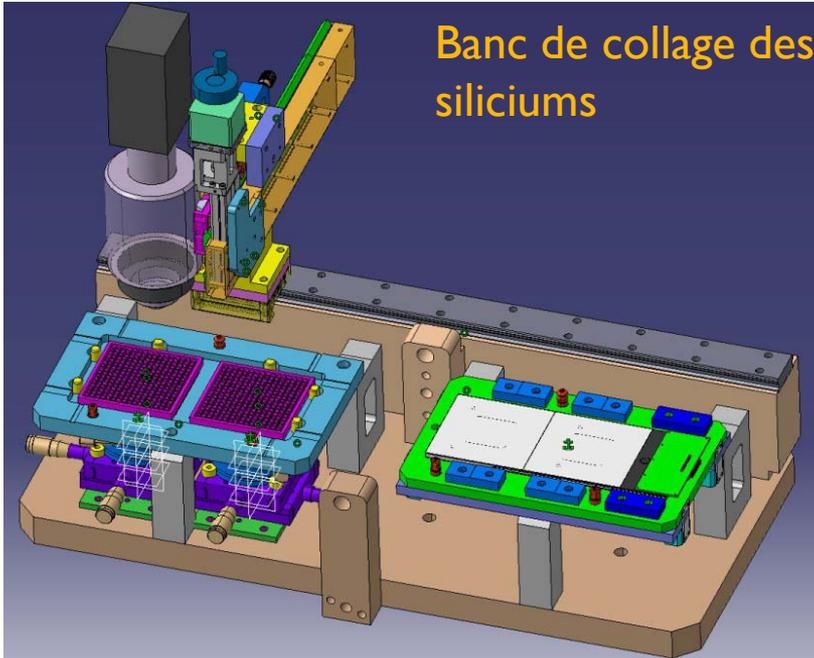
L'informatique pour HESS (partie informatique embarquée)

- Système Linux embarqué en liaison avec le fournisseur des cartes processeurs
- Développement de drivers pour les nouvelles cartes
- Développement et test de serveurs embarqués pour les 3 sous-systèmes du détecteur:
 - Acquisition de données
 - Slow-control
 - Déclenchement
- Intégration de sous-systèmes développés par d'autres laboratoires de la collaboration
- Maintenance des serveurs et des postes clients

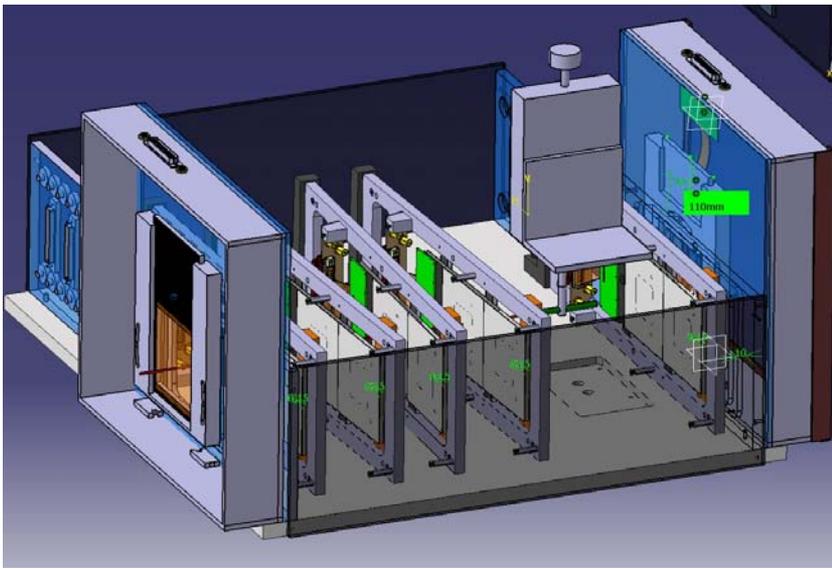
Table XYZ
de test des
détecteurs
(Si)



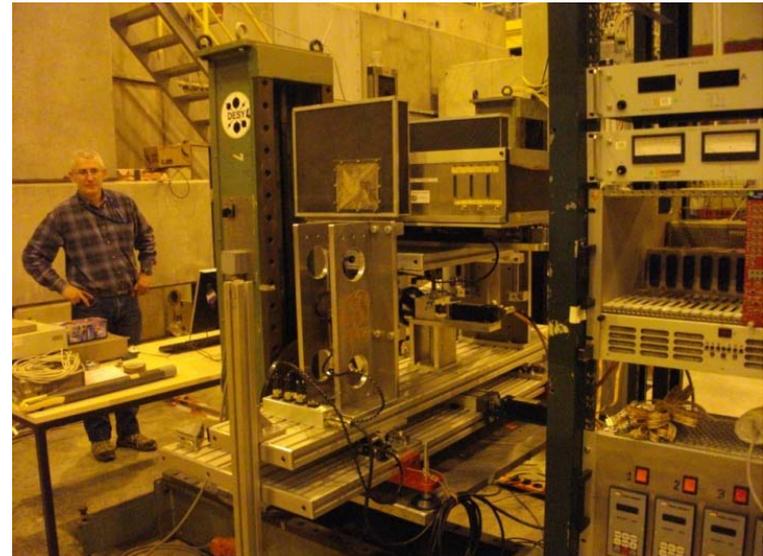
Banc de collage des
siliciums



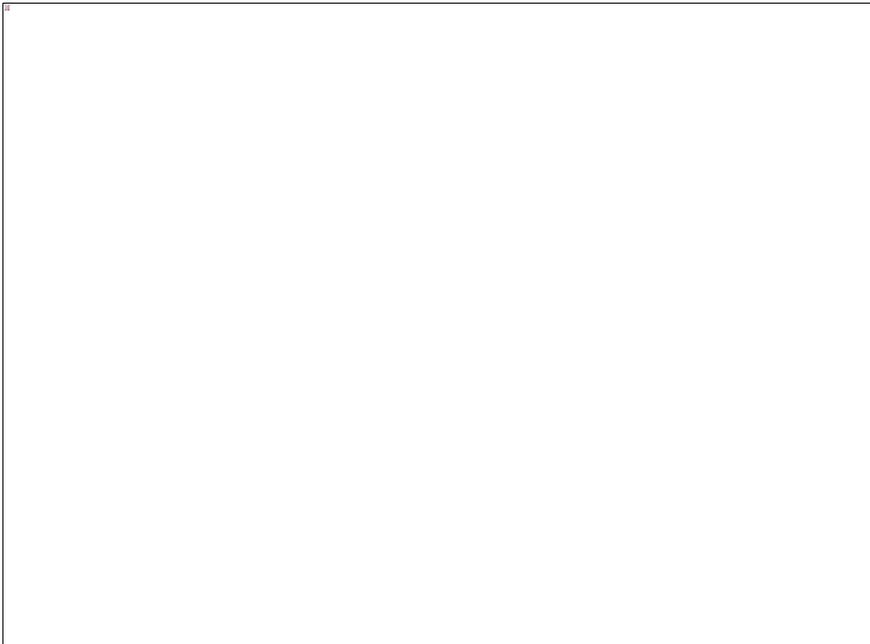
I
L
C



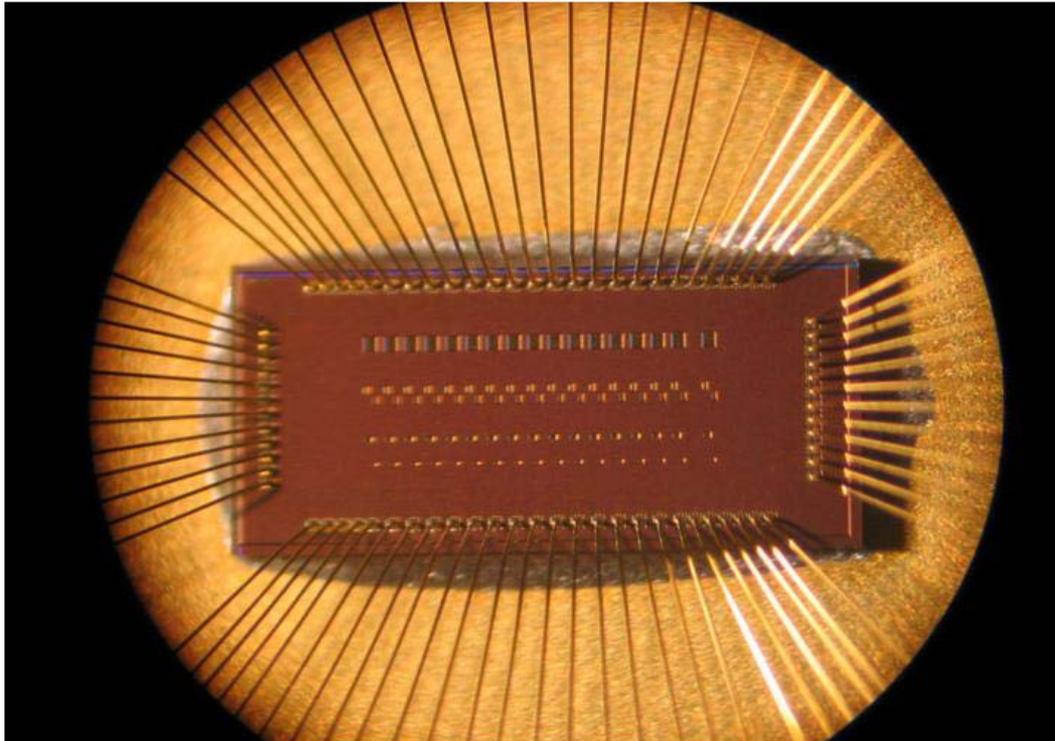
Support pour tests



Tests en faisceau



- Tests et caractérisation de détecteurs à micropistes de silicium
- Electronique de lecture des μ strips
- ASICs de lecture, CMOS 180 nm puis 130 nm



Microphotographie
d'un asic de lecture
de détecteur à μ strips

L'informatique dans ILC (2010)

Participation au développement et à l'installation du système d'acquisition pour la lecture d'une puce ASIC faite au LPNHE.

- Définition d'un protocole de communication pour dialoguer avec la puce pour gérer sa configuration et réaliser le contrôle du 'readout'.

- Développement du logiciel DAQ capable de fournir un moteur de lecture stable pour lire les données dans des fichiers, d'offrir les interfaces utilisateur pour le contrôle de l'acquisition et d'une base de données de paramètres avec les définitions du matériel intégré.

S
n

D
i
c
e

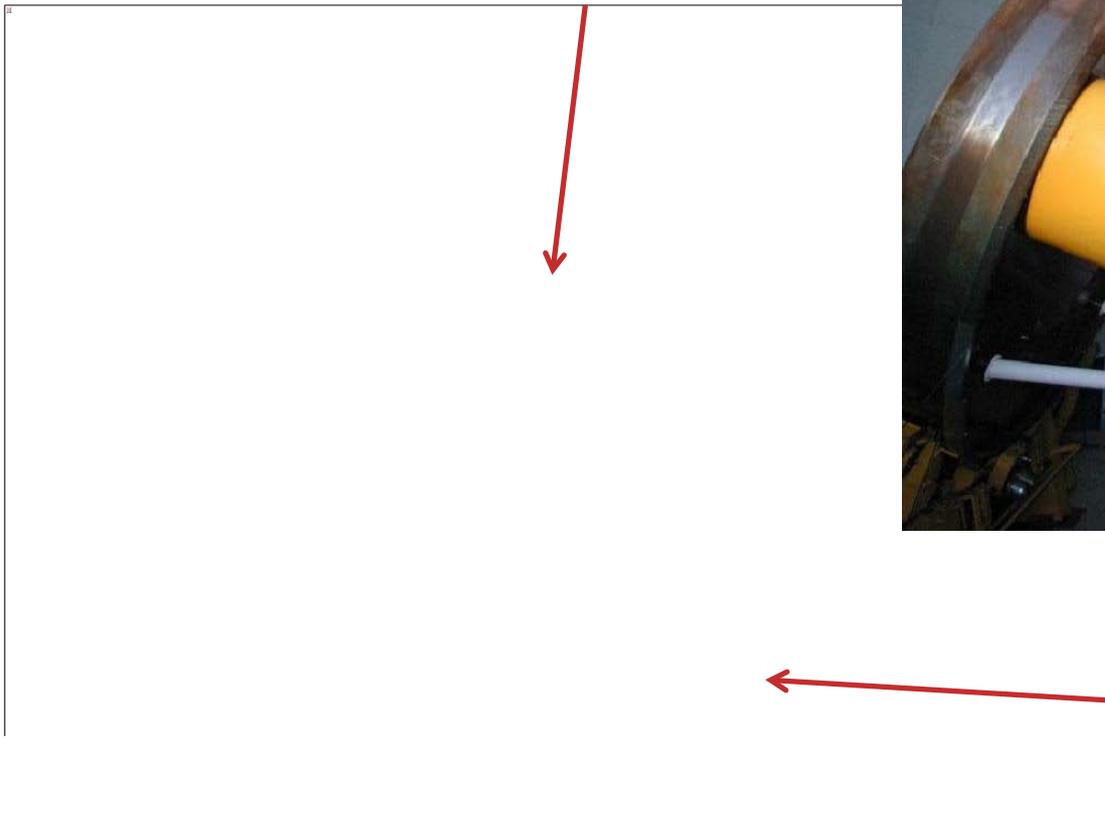
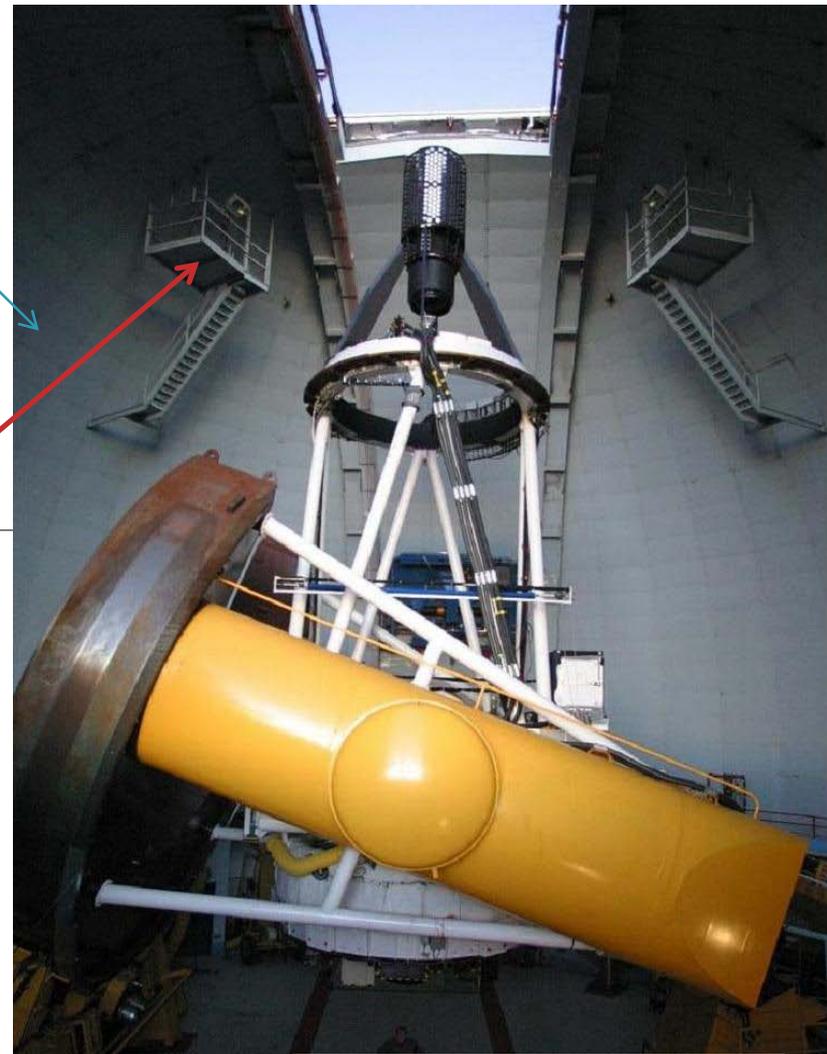


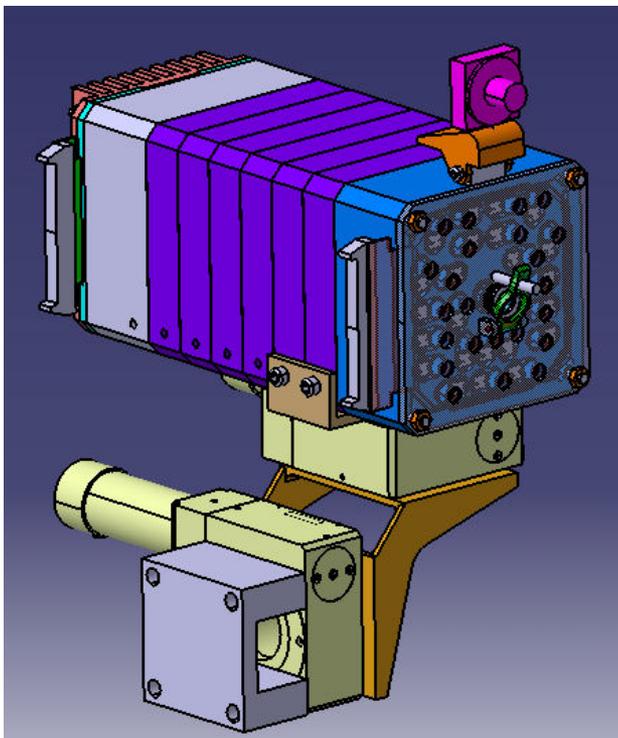
CFHT

HAWAII (4200m)

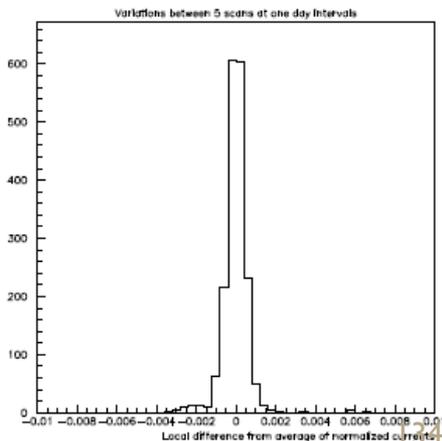
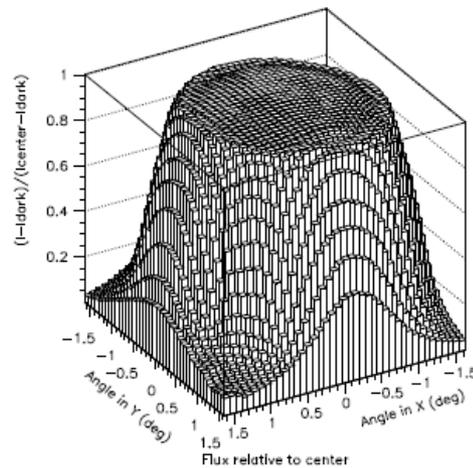
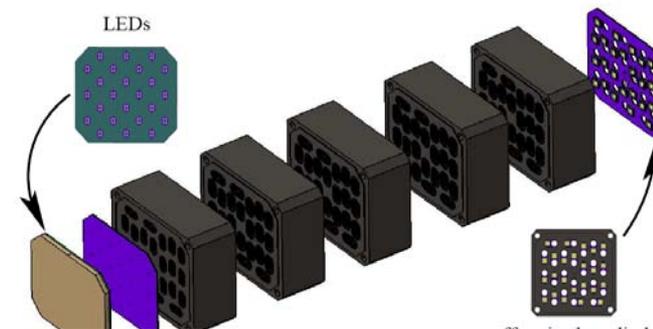
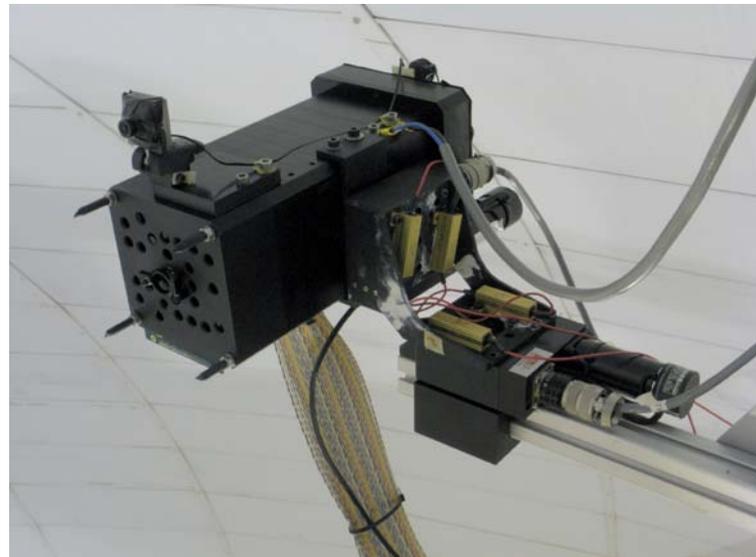


Passerelle d'installation
(4200m + 20m)

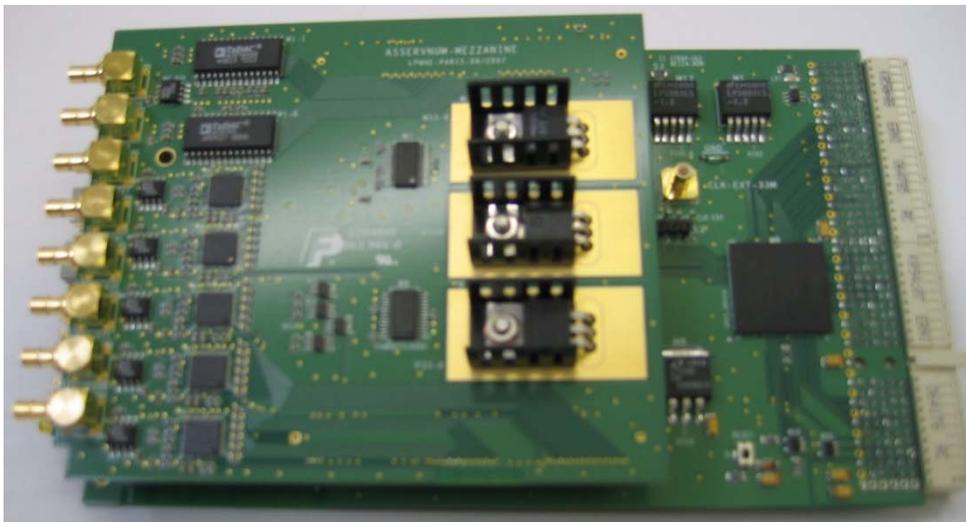
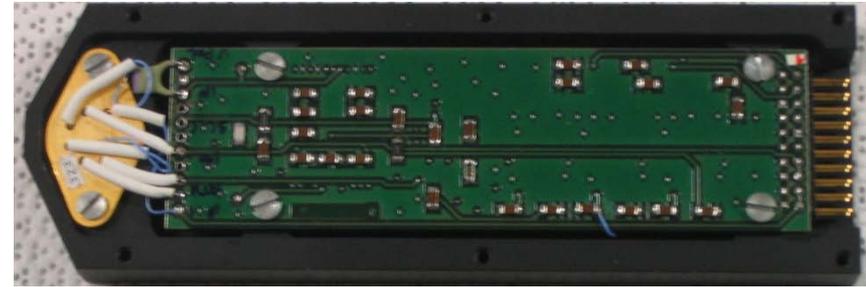
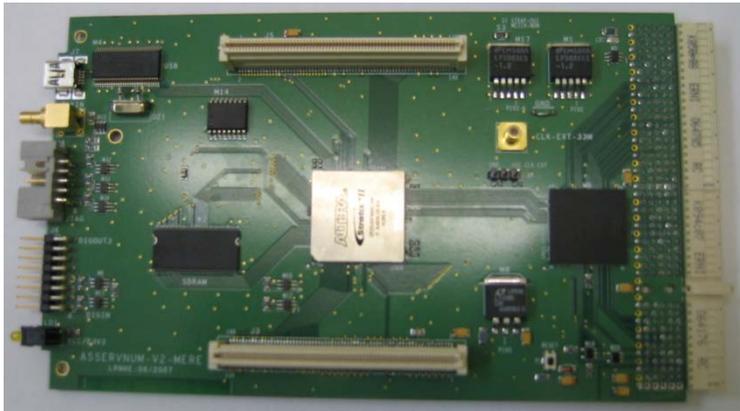




CAO
Fabrication
Installation



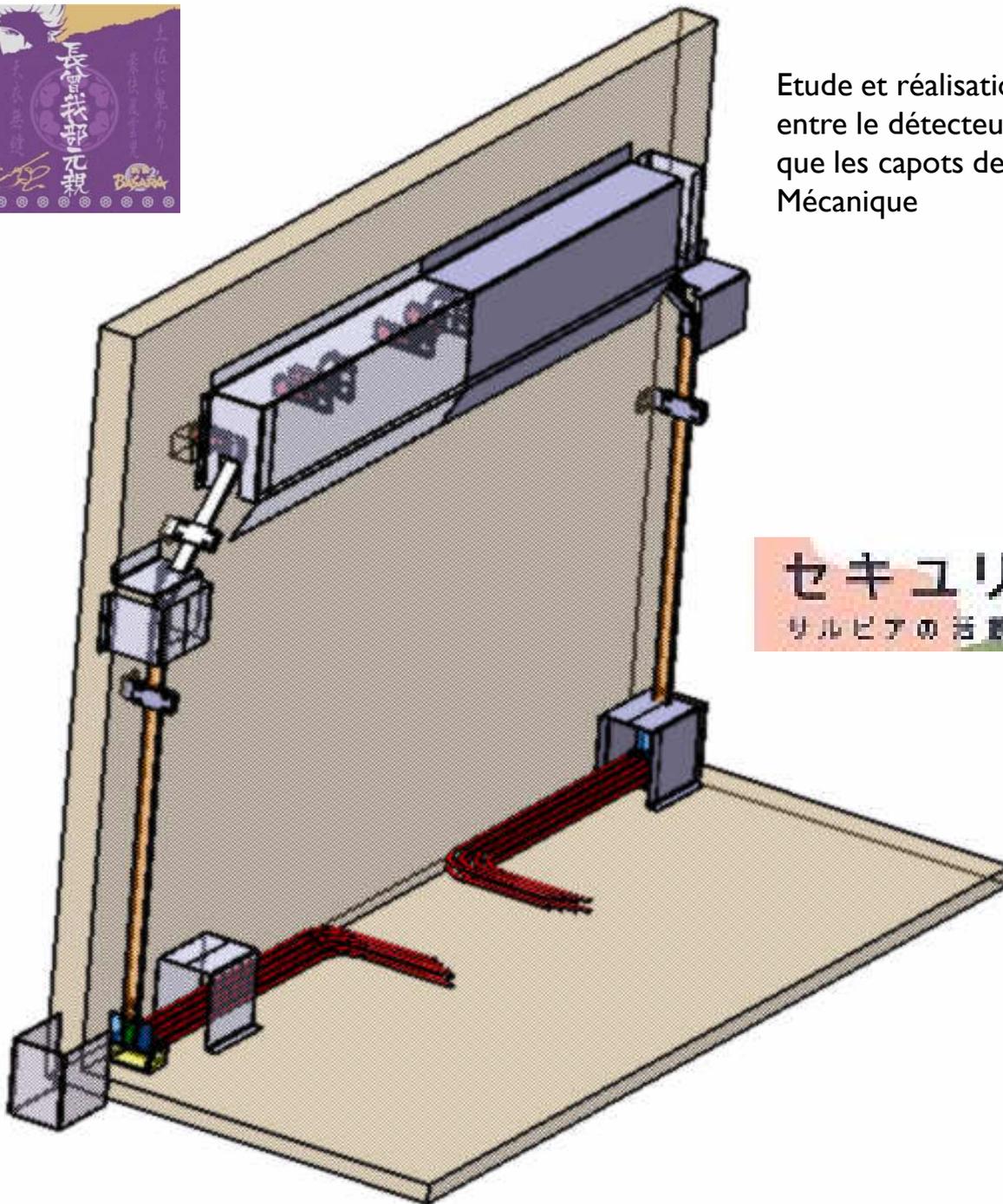
- ASIC de lecture de photodiode : amplificateur de très faibles courants (AMS 0,35 μm)
- Carte CLAP pour photodiode refroidie et ASIC de lecture
- Carte Back End avec générateurs de courants pour les LEDs
- Cartes « tête de leds »



CLAP



Etude et réalisation de la liaison électrique entre le détecteur et l'arrivée de courant ainsi que les capots de protections réalisés par la Mécanique



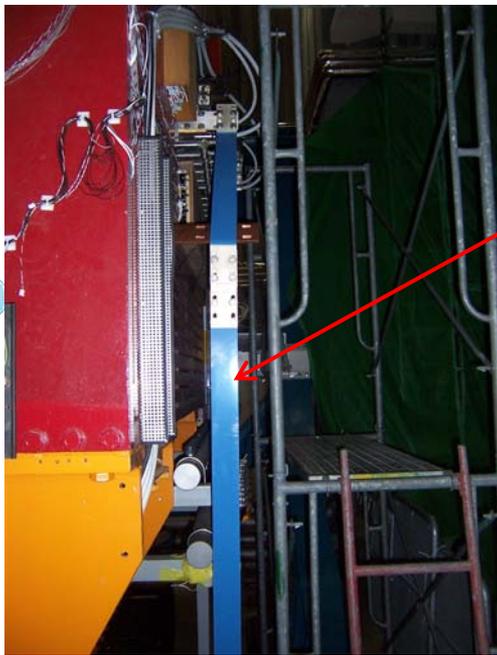
セキユリヲのデザイン

リルピアの活動記録とグラフィックワーク

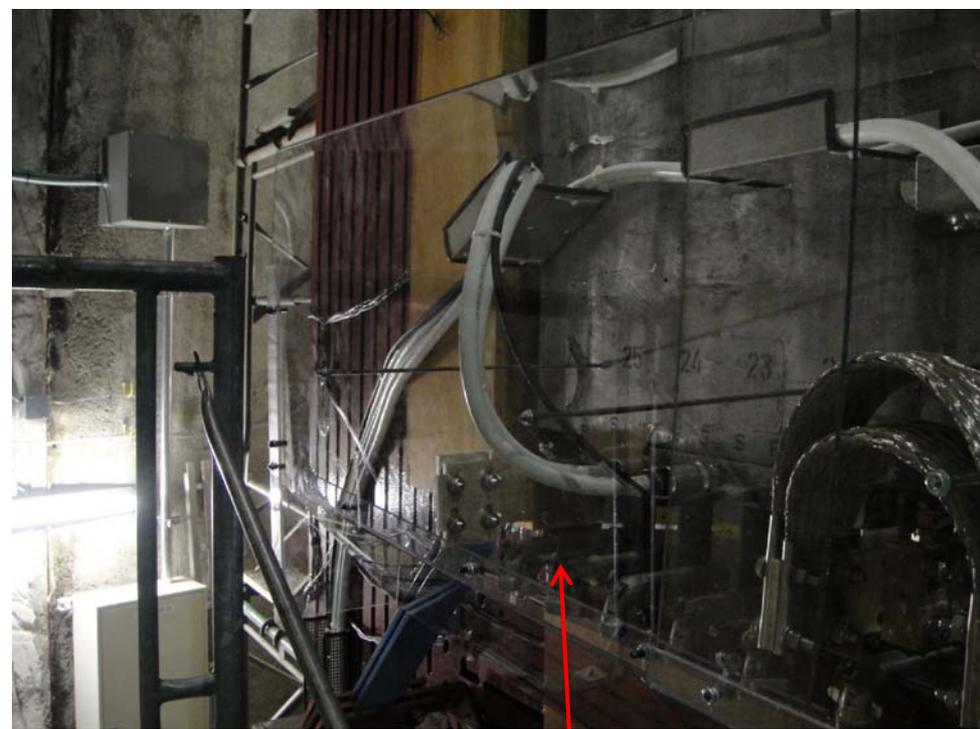


T
2
K

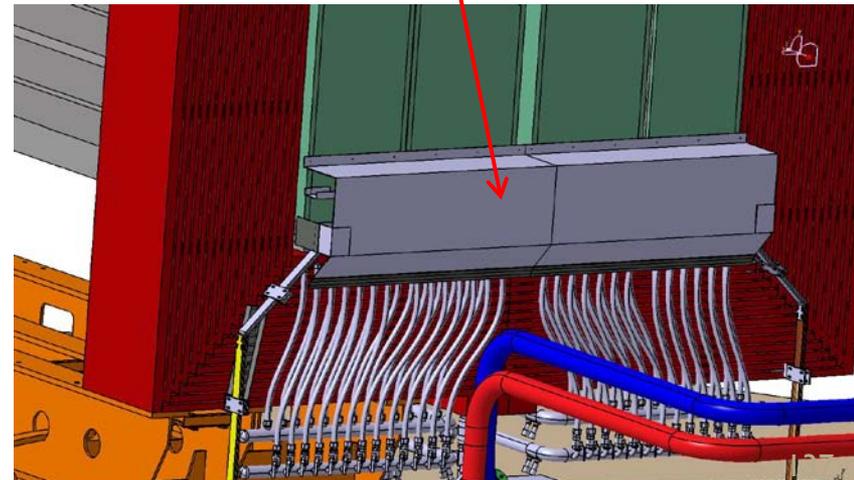
T
2
K



Liaisons
électriques
réalisées
par la
mécanique



Capots de protections réalisés par la mécanique



L'informatique dans T2K

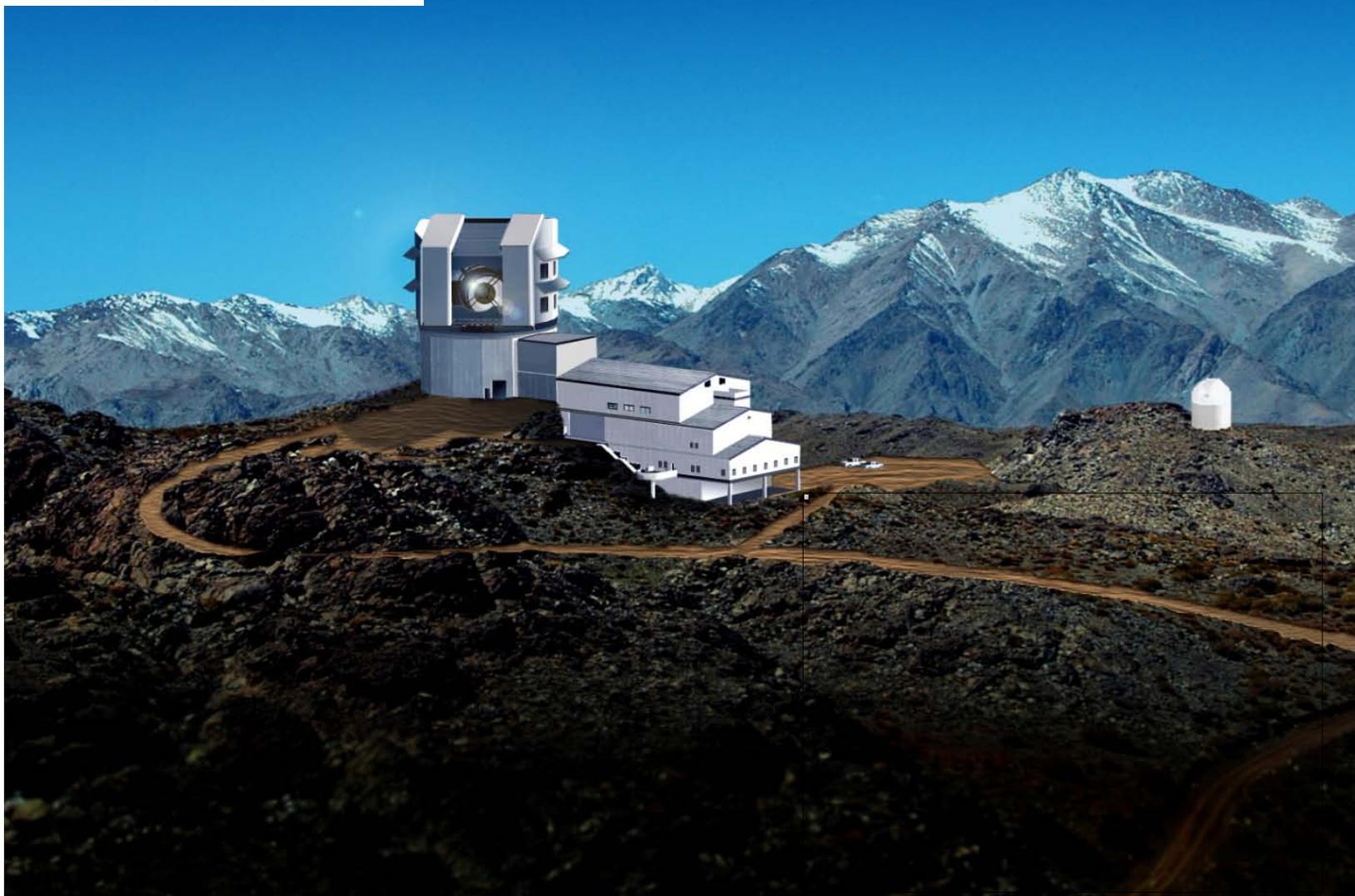
- Développement du système d'acquisition « online » en C pour une carte électronique
- Conception et réalisation d'un système Linux embarqué pour des processeurs PPC405
- Modification du langage VHDL pour la gestion de l'acquisition.
- Déplacement à l'étranger (Canada, Japon) pour les tests et l'installation du système d'acquisition.

T
2
K

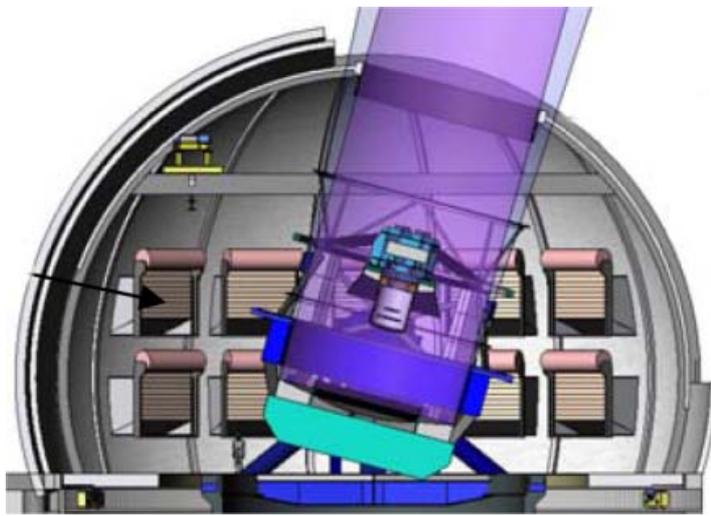
- Cartes DCC concentratrices de données (suppression de 0)
- Utilisation de cartes d'évaluation de FPGA Xilinx Virtex 5 avec processeur embarqué
- Lien gigabit Ethernet

Rack de cartes DCC

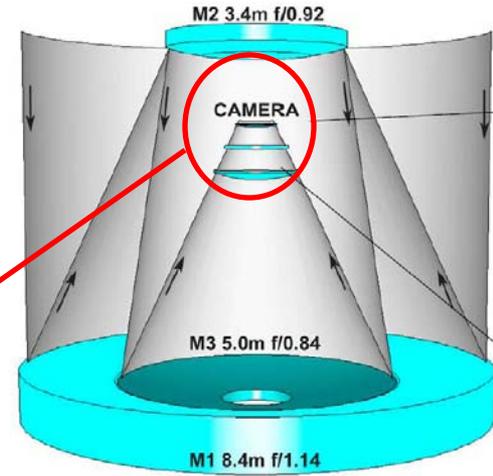




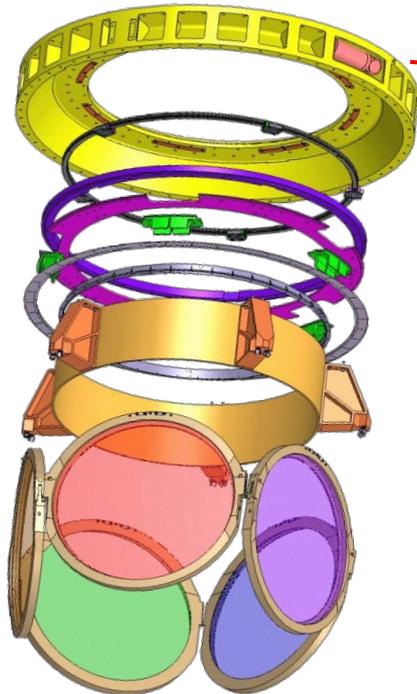
L
S
S
T



Etude des Supernovae

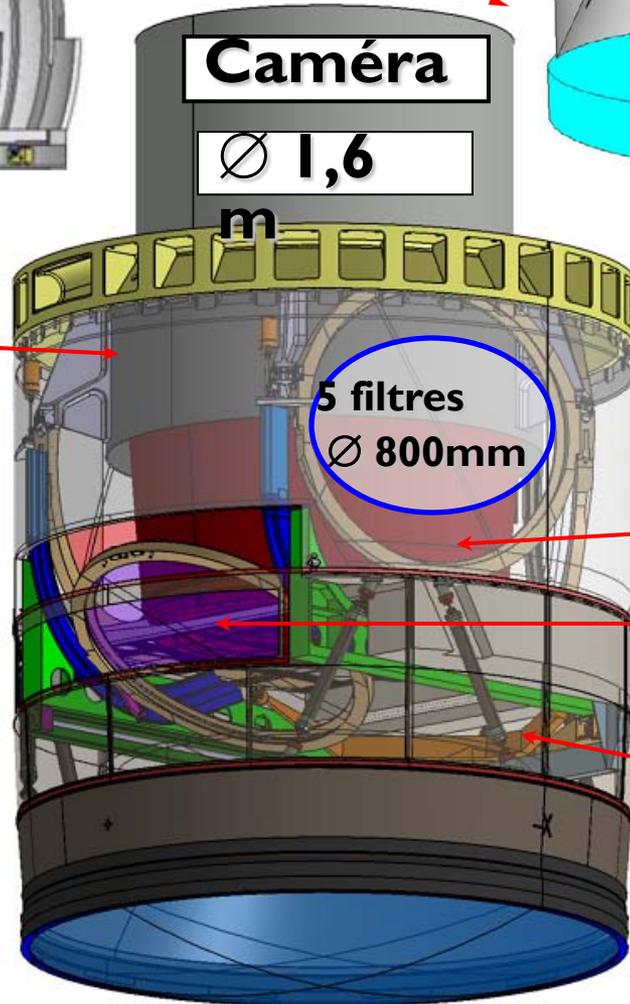


Carrousel



Caméra

∅ 1,6
m



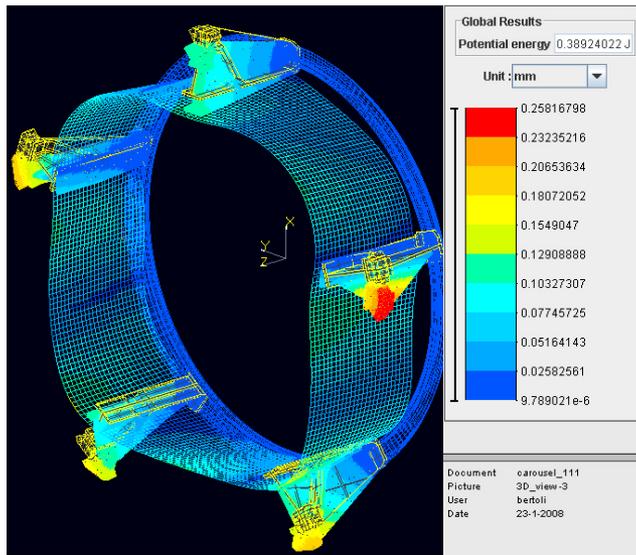
Cryostat
(plan focal)

Obturateur

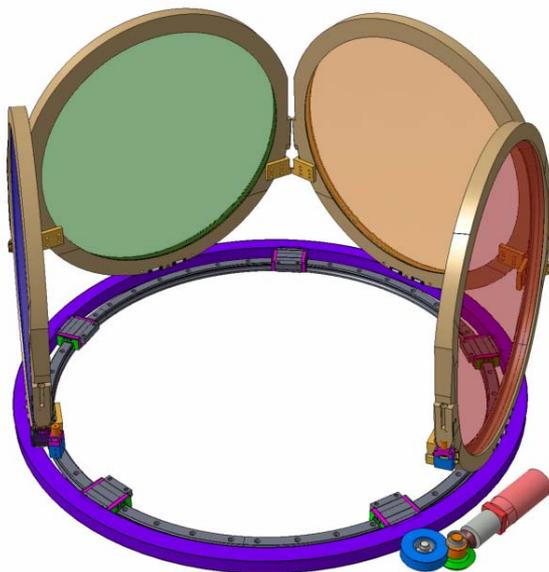
Système de mise
en place des filtres

Lentilles L1, L2

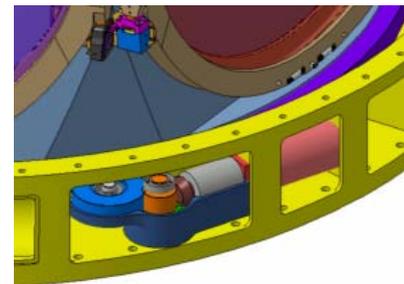
Structure



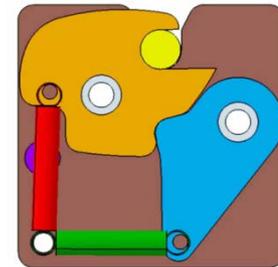
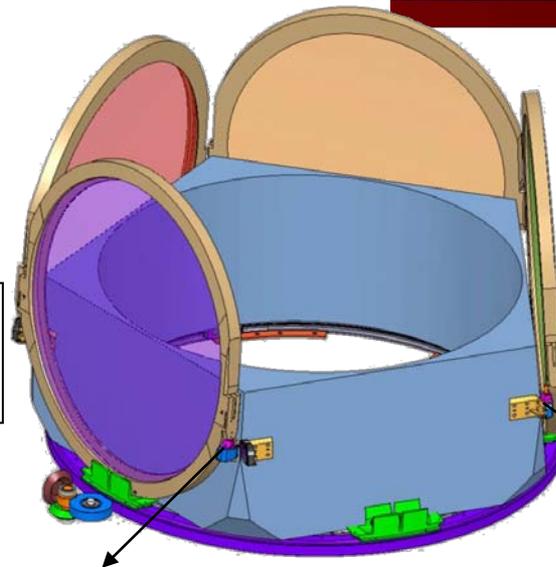
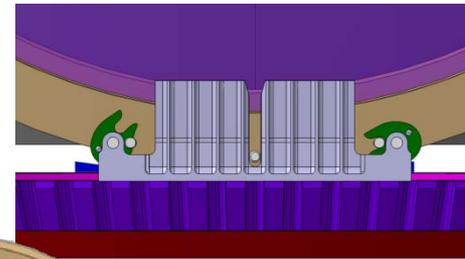
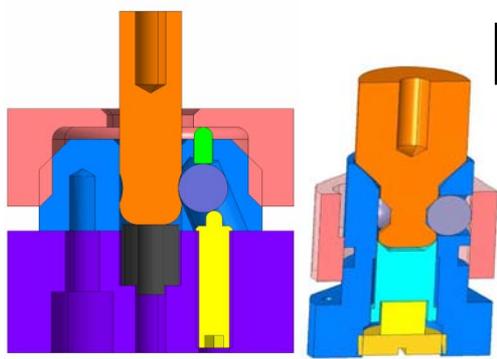
Guidage et entraînement en rotation



Rail THK de guidage



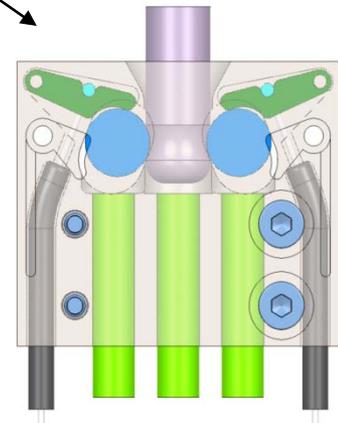
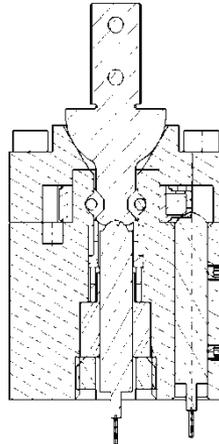
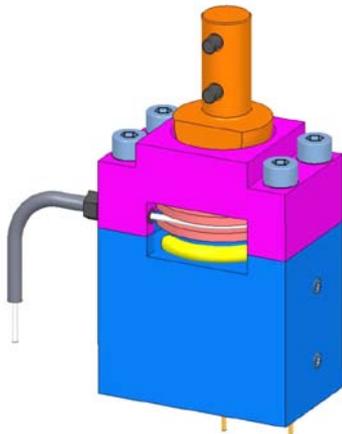
Verrouillage / Déverrouillage



- 2 min allouées pour changer de filtre
- 15 s pour la rotation du carrousel
- 50.000 changements de filtres en 10 ans

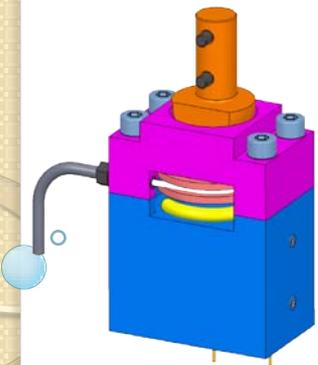
X+ side

X- side

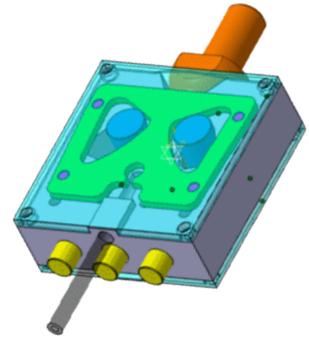


L
S
S
T

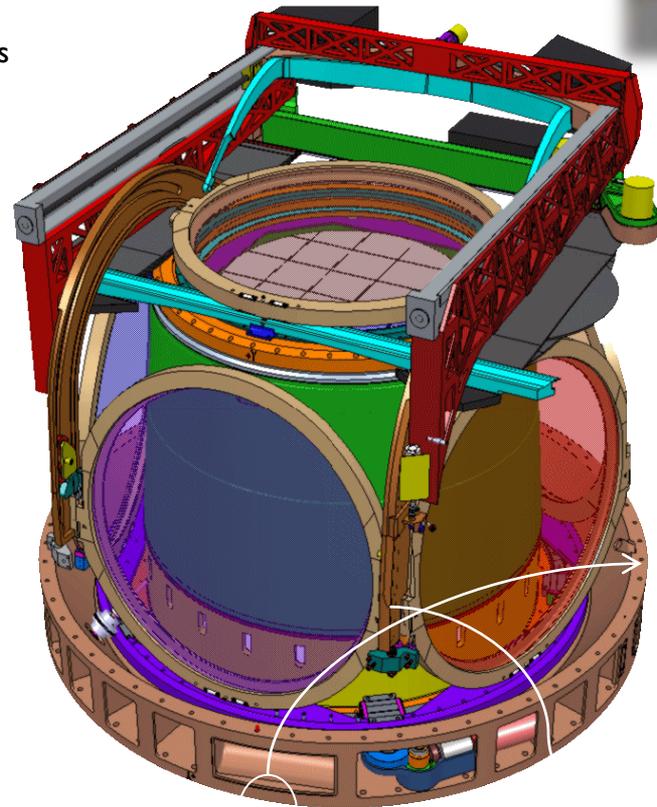
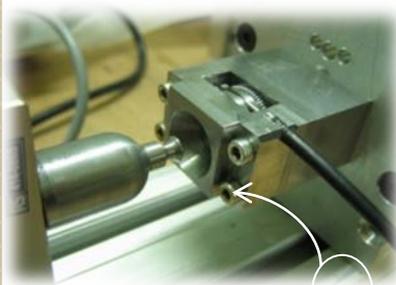
Verrouillage Déverrouillage des filtres



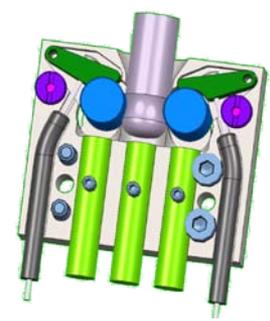
Prototypage de verrouillage des filtres coté X+



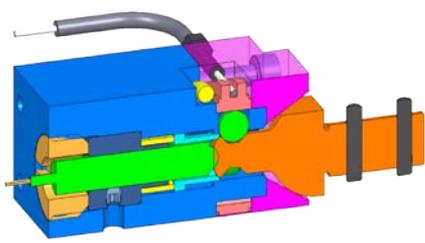
Prototypage des verrouillages des filtres coté X-

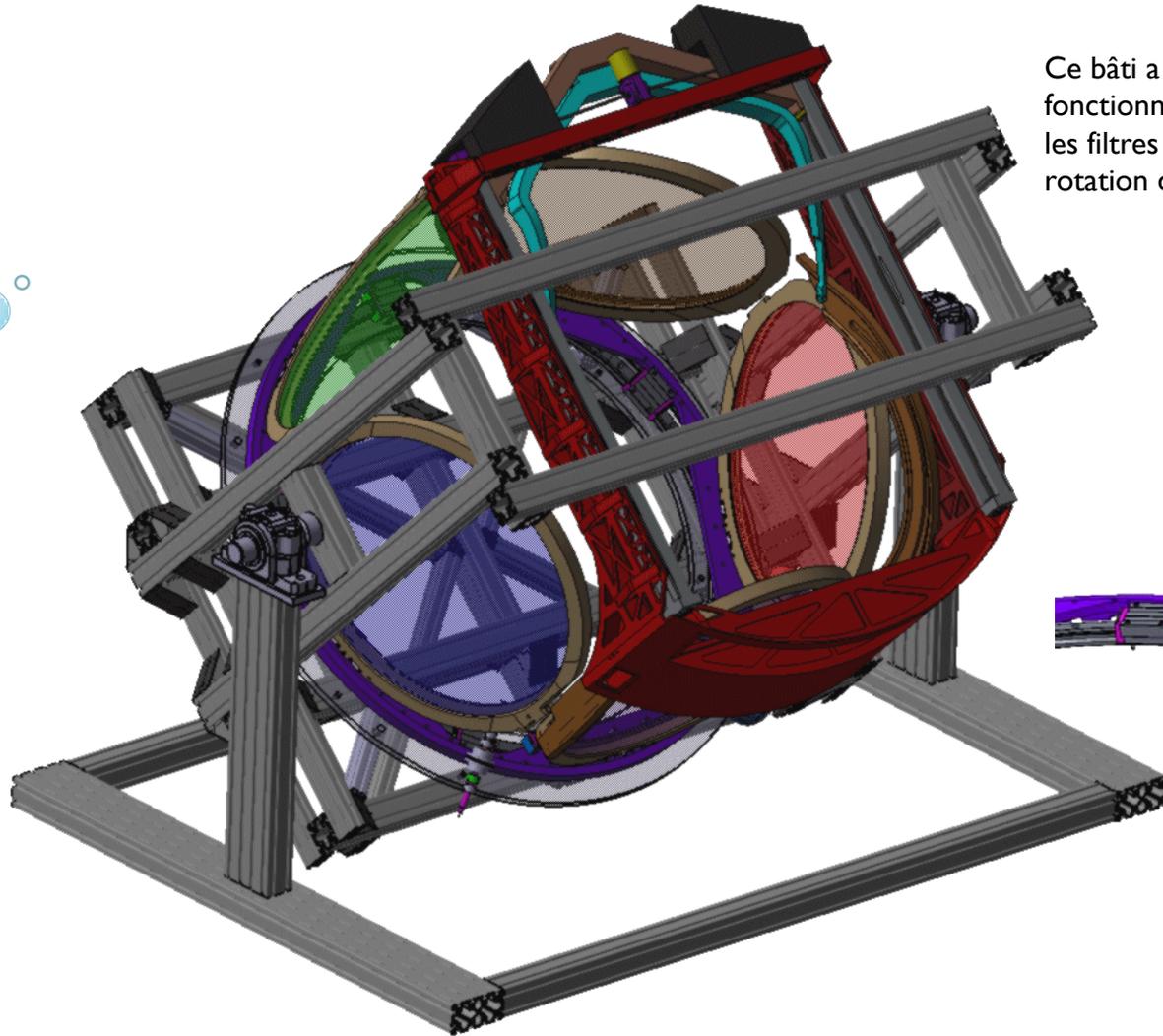


Intérieur de la caméra du projet LSST

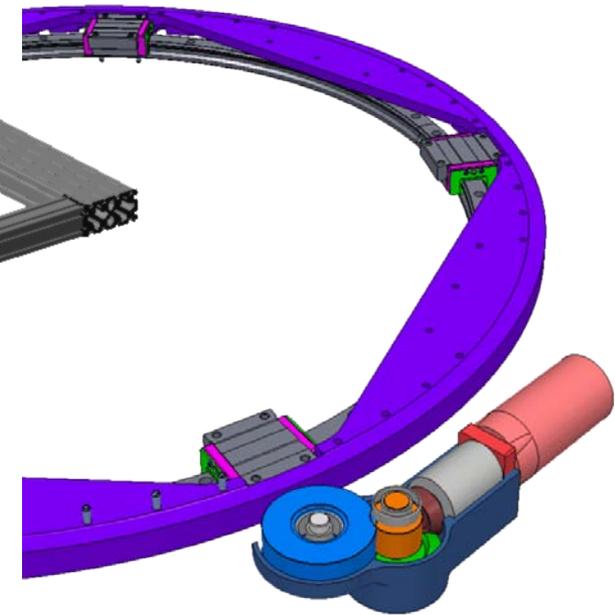


Les systèmes de verrouillage ont pour fonction de mettre en position les filtres et de les retenir en toute sécurité.





Ce bâti a pour but de tester le fonctionnement du rail THK en charge avec les filtres et ce dans plusieurs position en rotation de 0° à 90° (position du télescope)



Le système de guidage en rotation du carrousel est un rail circulaire THK $\varnothing 1200\text{mm}$ sur lequel glisse des patins. Il sera entraîné par une couronne dentée fixée sur la structure soutenant les filtres.

L'informatique pour LSST

- Participation à le R&D sur les CDD pour le très grand plan focal de LSST
- Mise en place d'un banc de test de caractérisation
- Développement d'un système automatisé de transfert, stockage et traitement des données du banc de test
- Exploitation des résultats via des outils Web (accessible depuis le monde entier et prise de main rapide)
 - Langage Python
 - Framework Gjango
 - Base de données postgresSQL
 - Librairies C++

L
S
S
T

- LSST (3.2GPixels, ~200 CCD)
- ASIC de lecture de CCD, méthode dual slope integrator : ASPIC
- Carte de lecture Back End, 8 voies ADC 18bit, interface USB
- Cartes frontales chaudes et froides
- Banc de test de CCD (salle propre)
- ASIC générateur d'horloges et de polarisation de CCD : CABAC

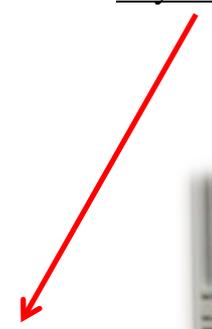
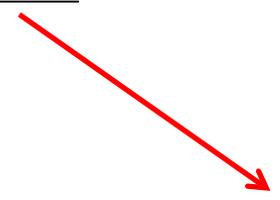
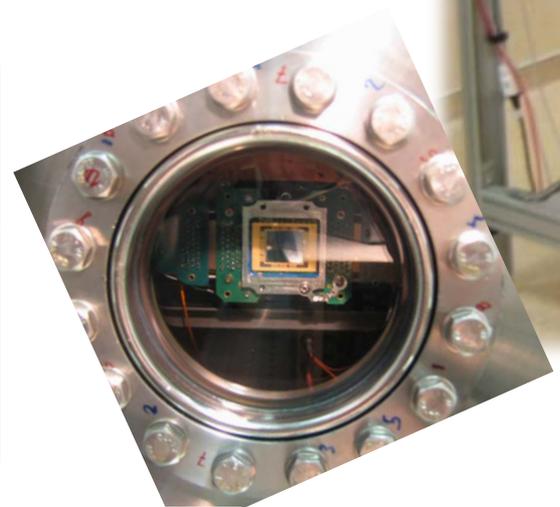
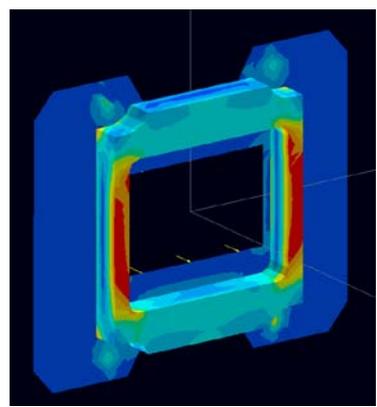
L
S
S
T

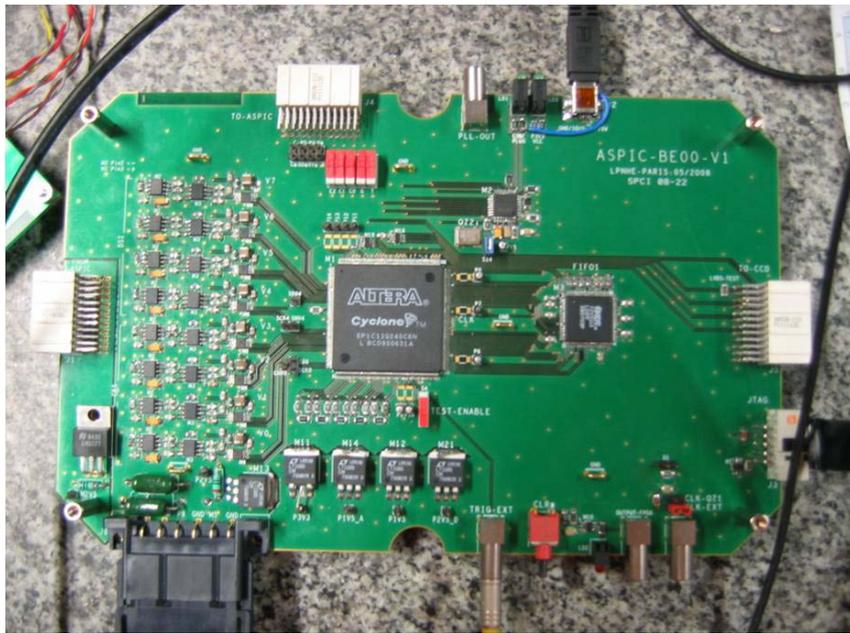
Black box

Cryostats

Optical instruments
(outside and inside
black box)

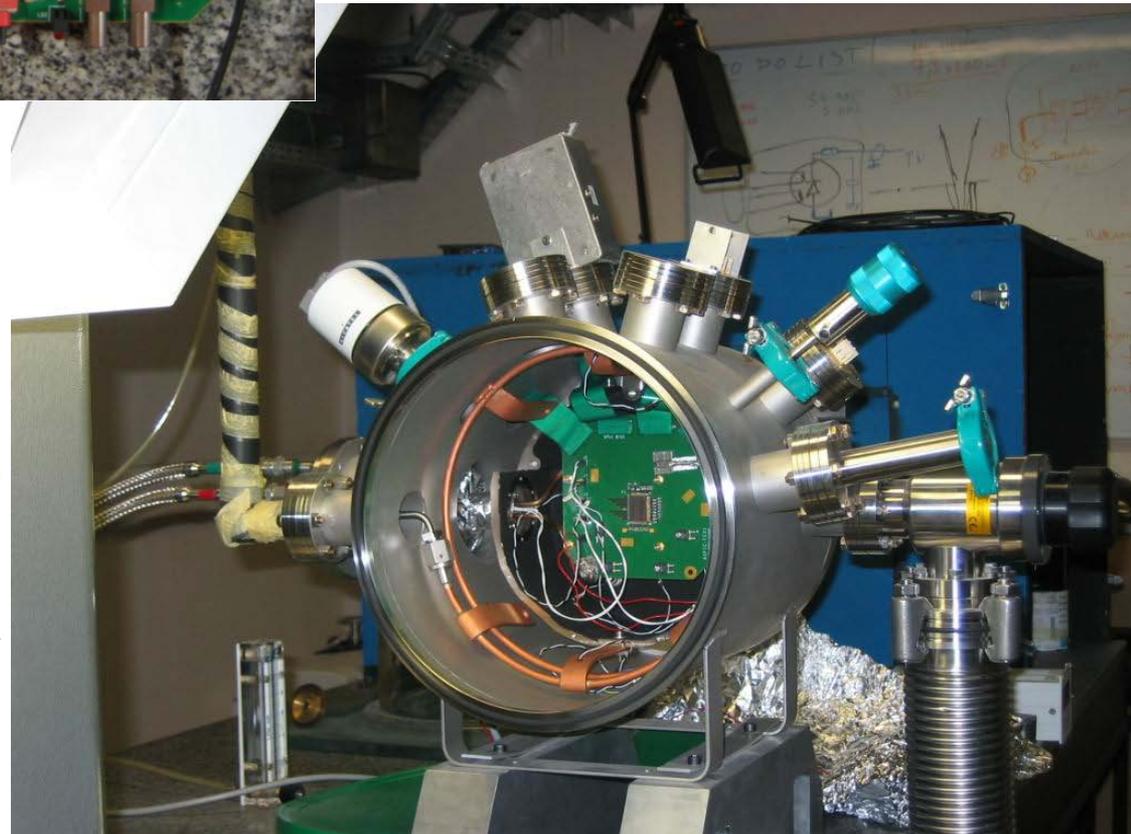
Industrial grade breadboard





Carte Back End du banc de tests ASPIC et CCD

Asic de lecture de CCD (ASPIC) sur la carte Front End froide dans le cryostat



○ Résumé des grands faits marquants des 4 dernières années :

- . virtualisation des serveurs
- . stockage massif et centralisé NETAPP
- . migration de la messagerie au CC de Lyon
- . stockage massif avec GPFS
- . homogénéisation de la topologie réseau avec CISCO
- . sauvegarde des données du laboratoire déportée au CC de Lyon
- . authentification unique LDAP

La salle informatique aujourd'hui en 2011

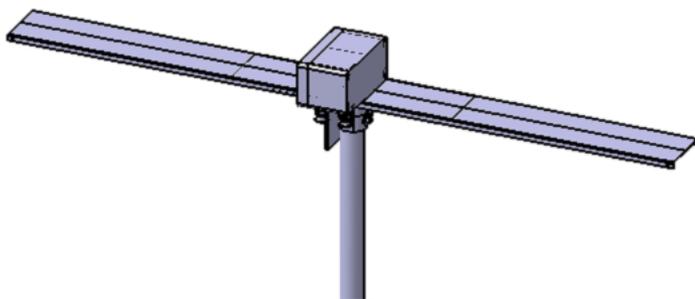


Face avant

Face arrière

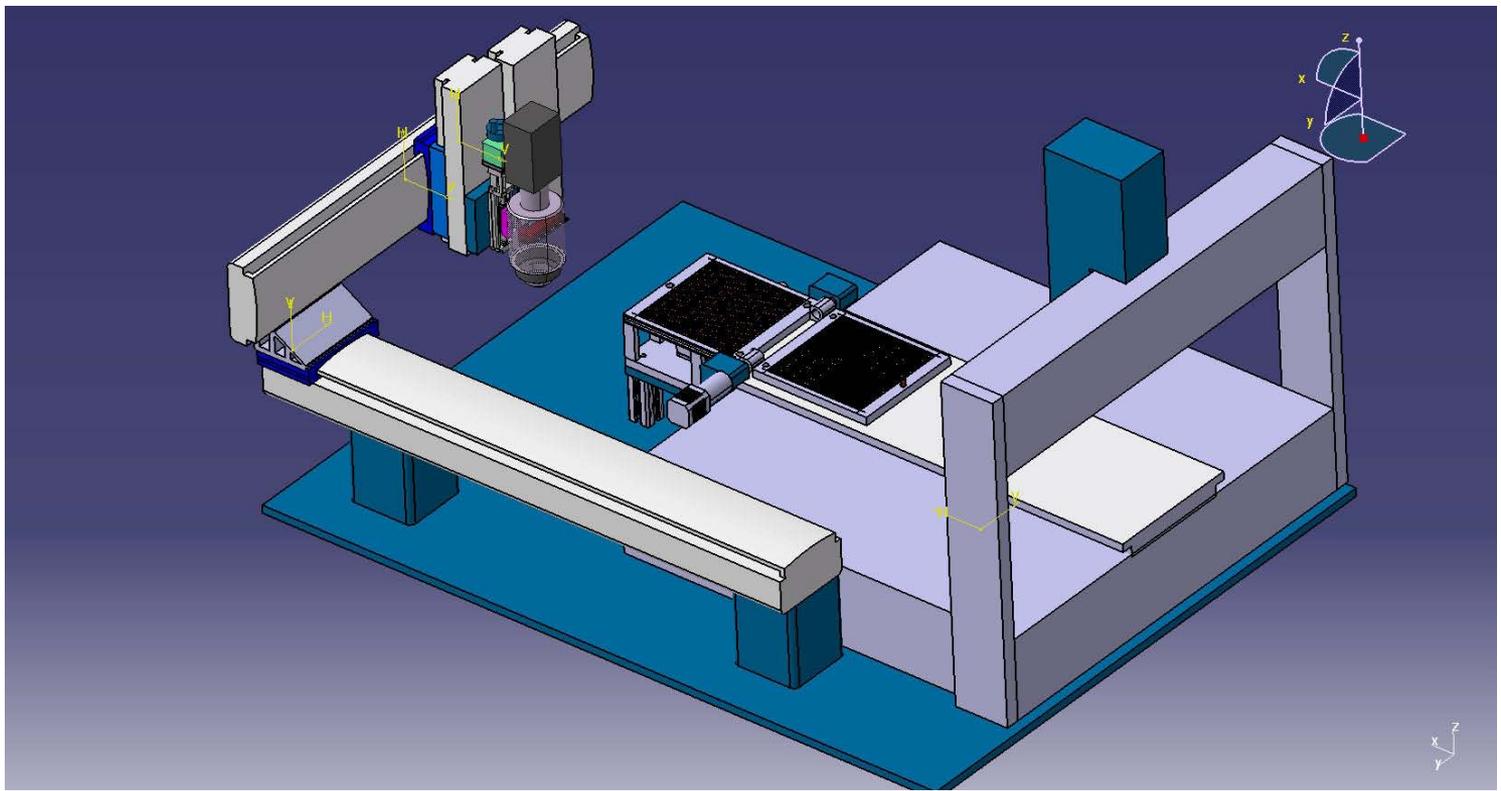


EASIER
Radiodétection de gerbes de
très hautes énergies

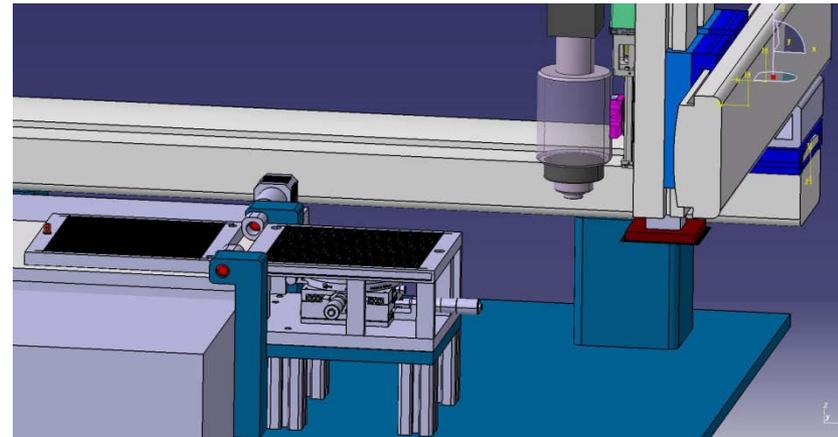
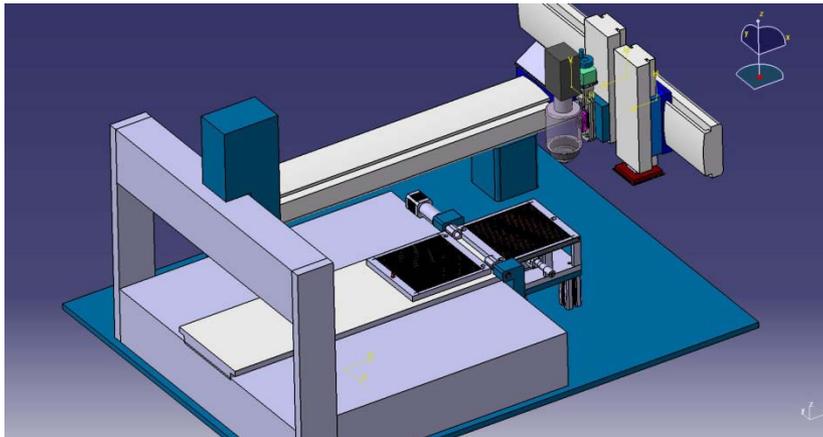


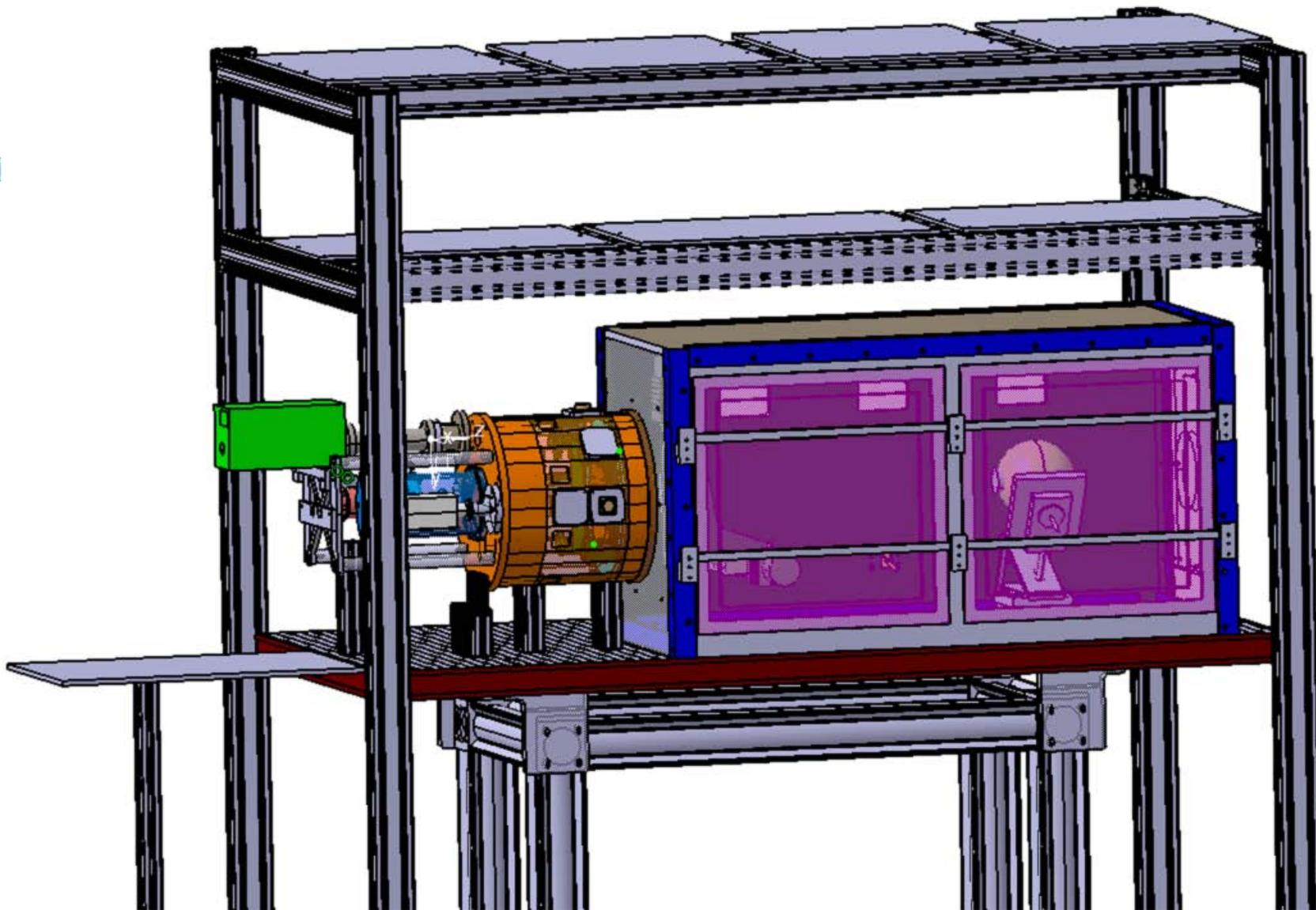
Etude et Fabrication à Paris
Tests à Orsay
Installation en mars 2011





Conception d'un robot de positionnement et de collage des wafers sur PCB

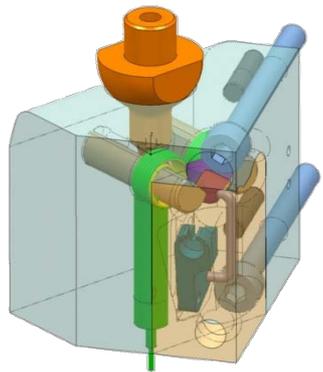




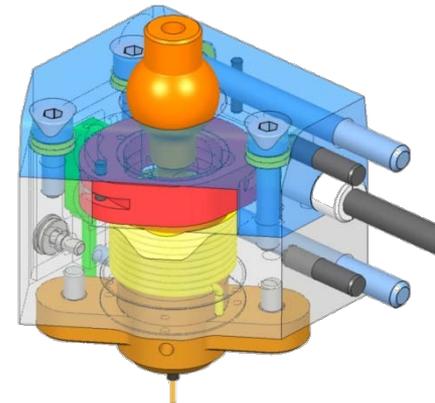
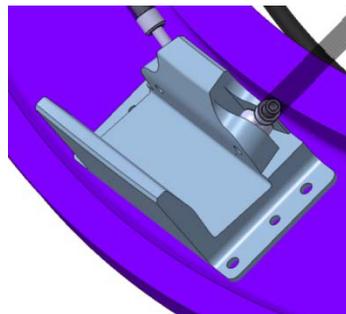
Etude et réalisation d'un Banc de tests CCD en salle blanche



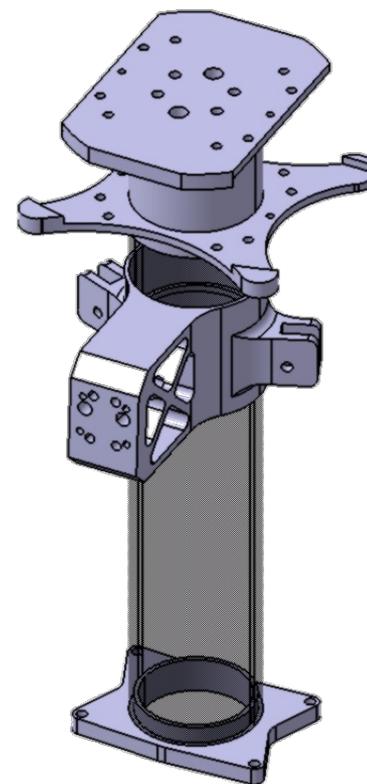
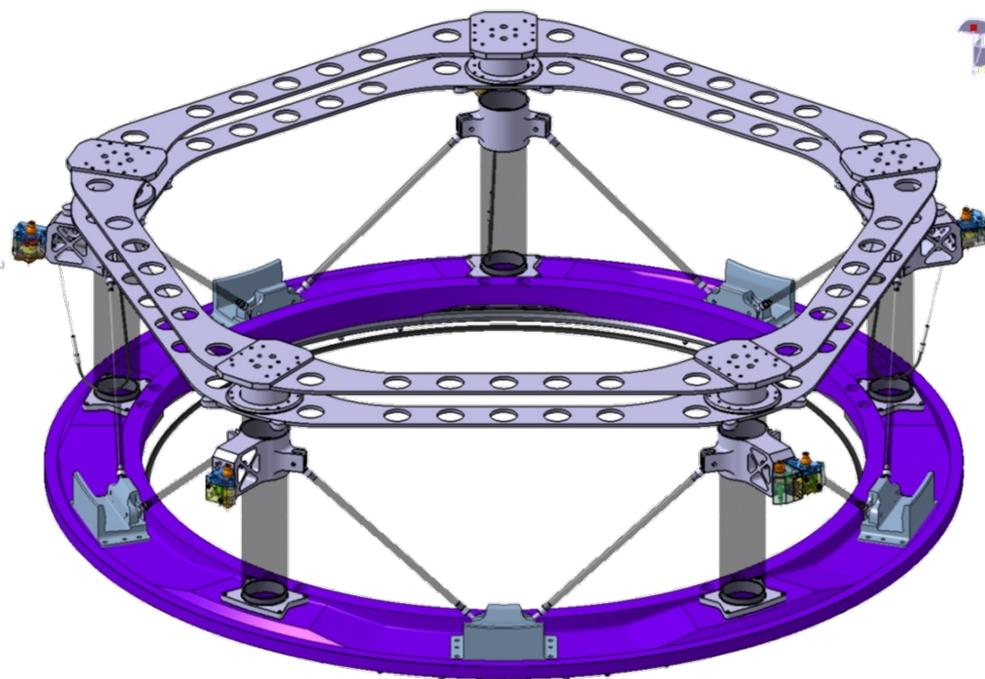
Modification du cryostat USA (6061)
et étude de l'implantation de différents CCD dans le Cryostat USA



Verrouillage des filtres

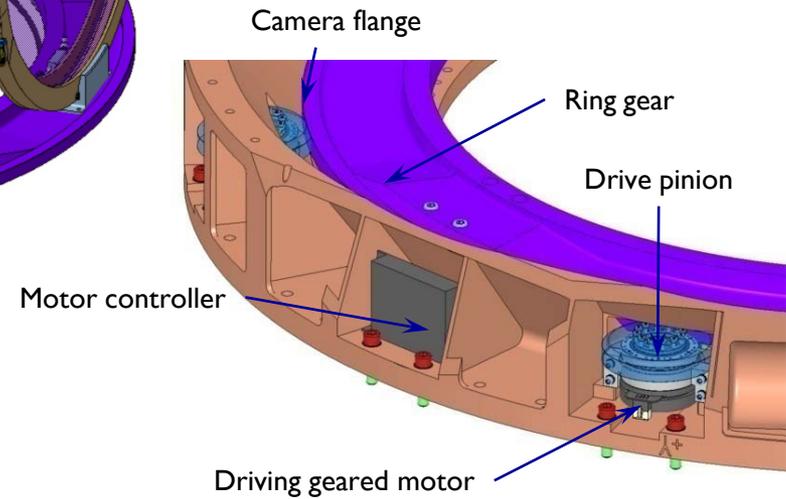
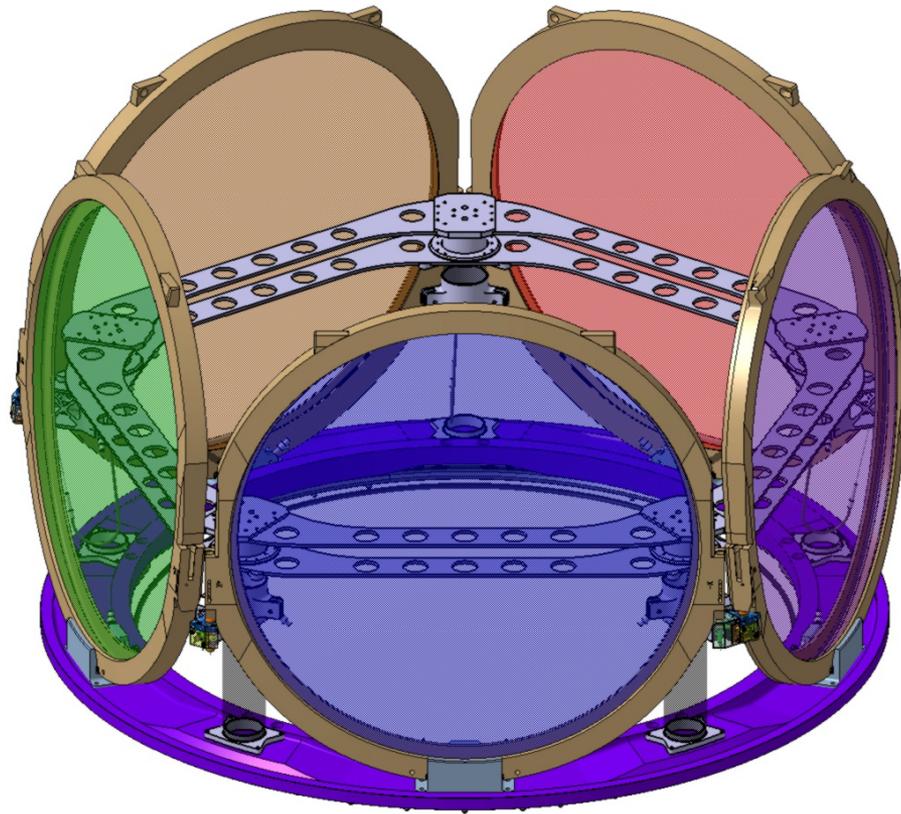


Structure modulaire
Hors des tubes de fibres de carbone plateau
Aluminium reliant les parties

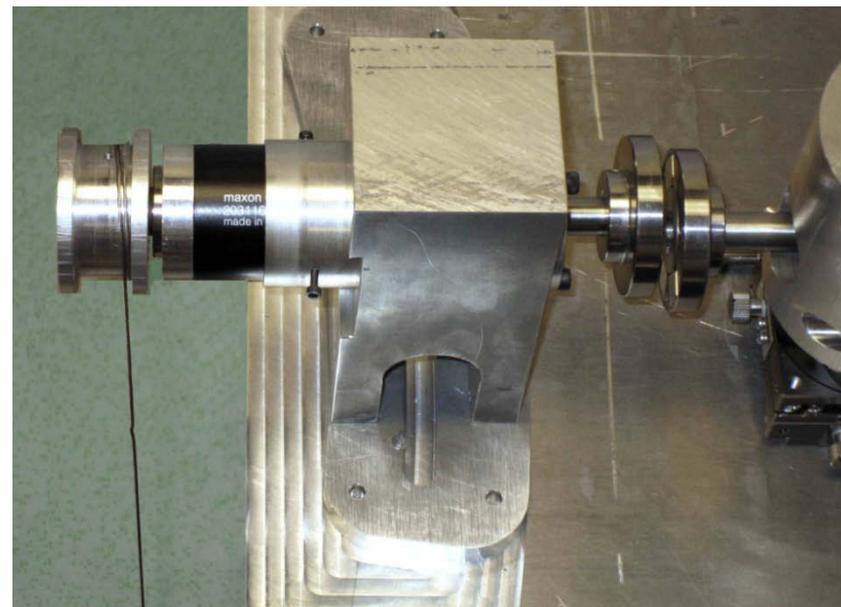
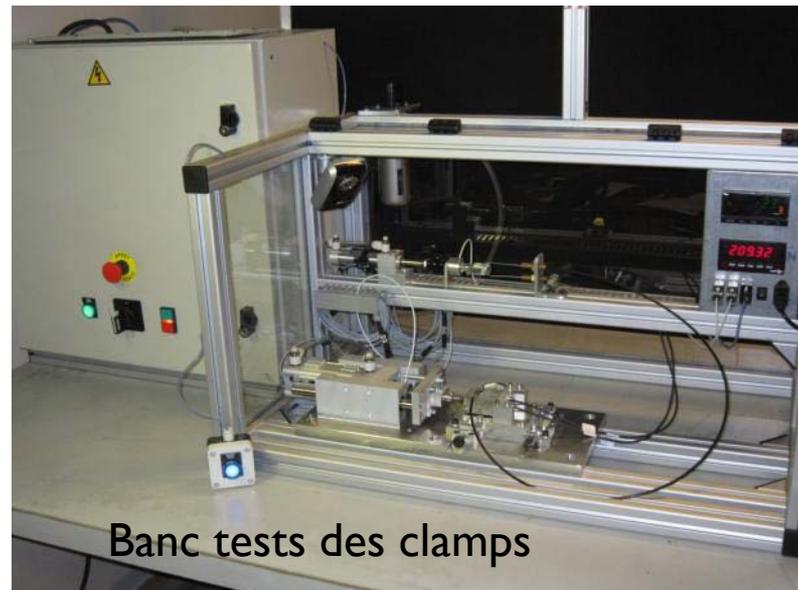
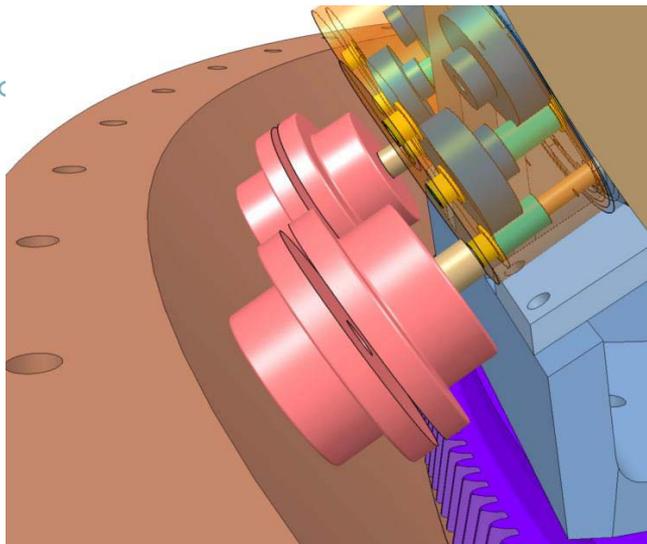


Support verrouillage

Etude de la structure et de l'entraînement du carroussel

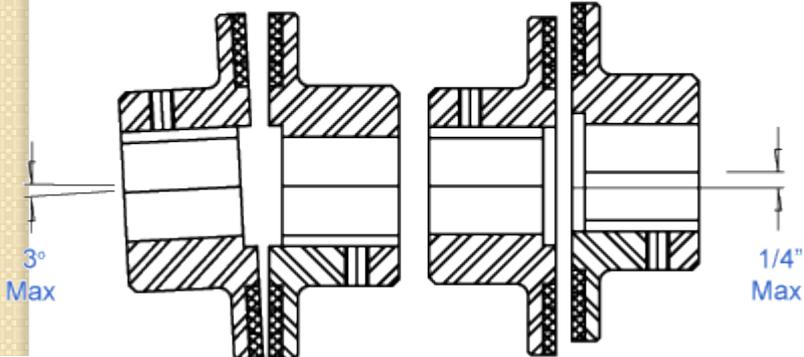


Etude de l'accouplement dans le Flange



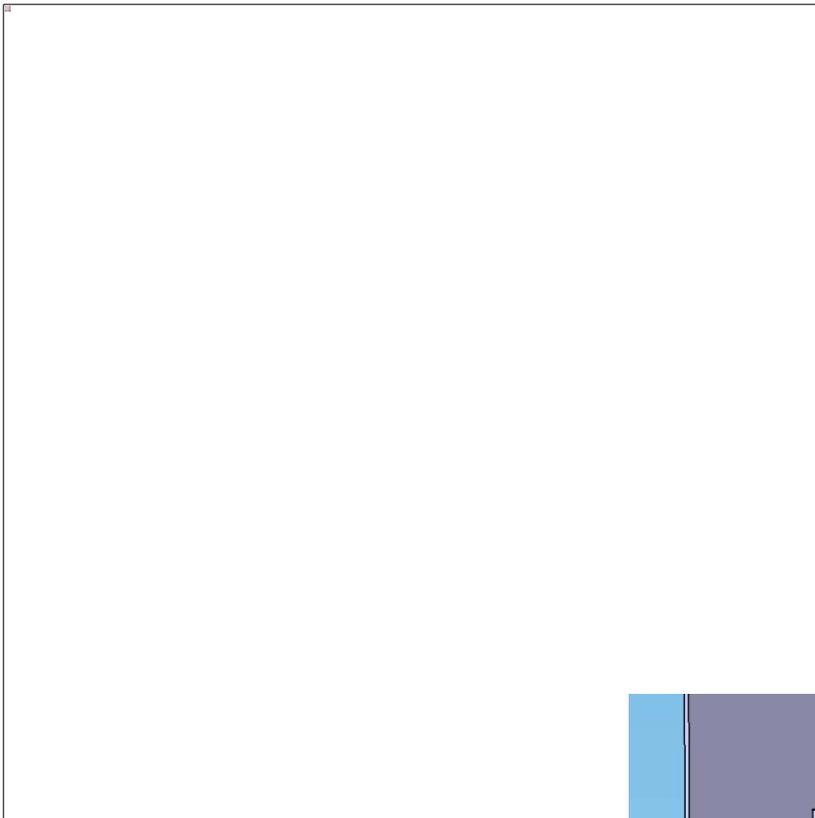
Angular Misalignment

Parallel Misalignment

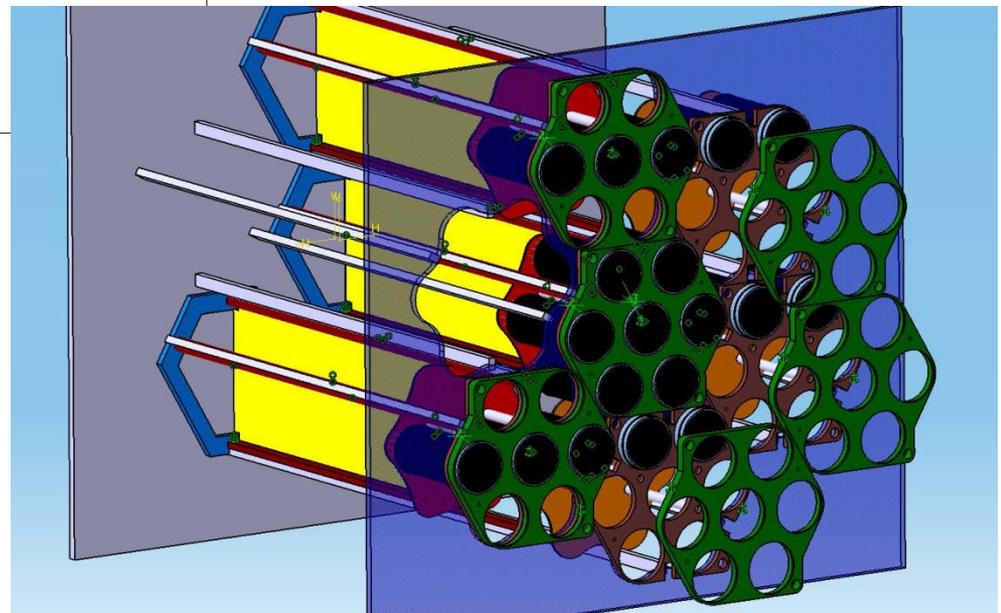


Test accouplement magnétique de déverrouillage

L
S
S
T

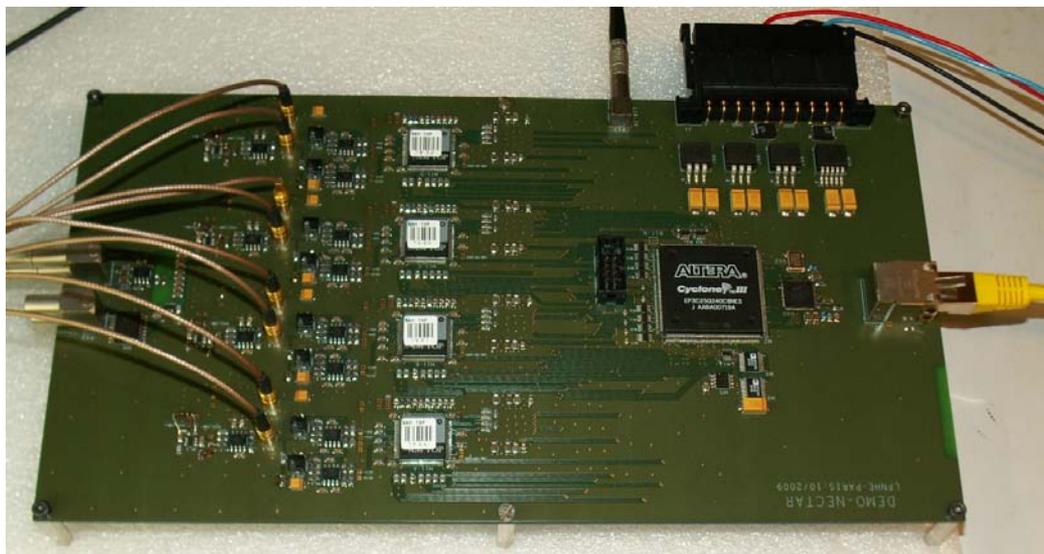


Etude d'un tiroir de 7 PM

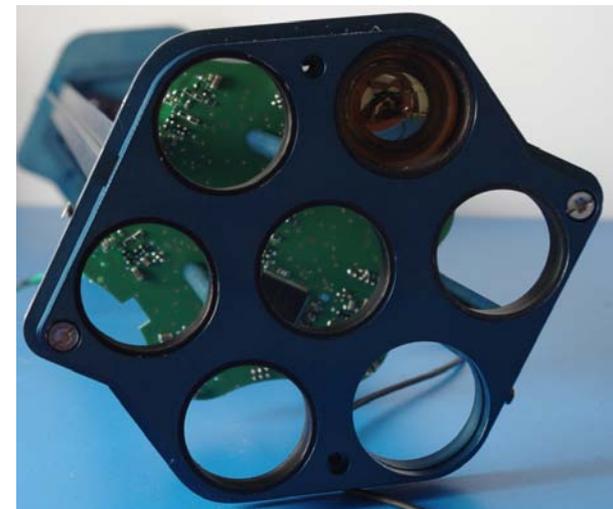


Et d'un banc de tests pour 7 tiroirs (49 PM) 159

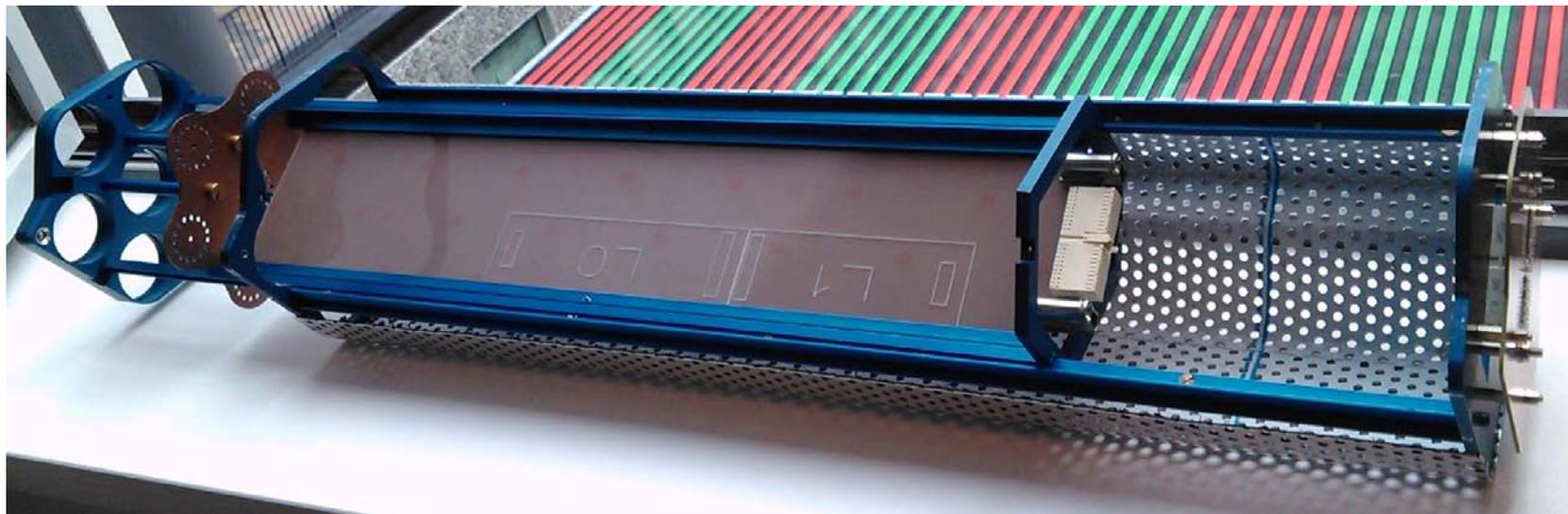
- NECTAR : R&D CTA (ANR)
- 3 tailles de télescopes (CTA)
- Standardisation des interfaces : utilisation de gigabit ethernet
- Tiroir de 7 pixels !!!
- Utilisation de mémoire analogique 1024 cellules (0,5 -> 3,2GHz)
- Carte analogique : câblée, fonctionne
- Carte de démonstrateur en cours de routage



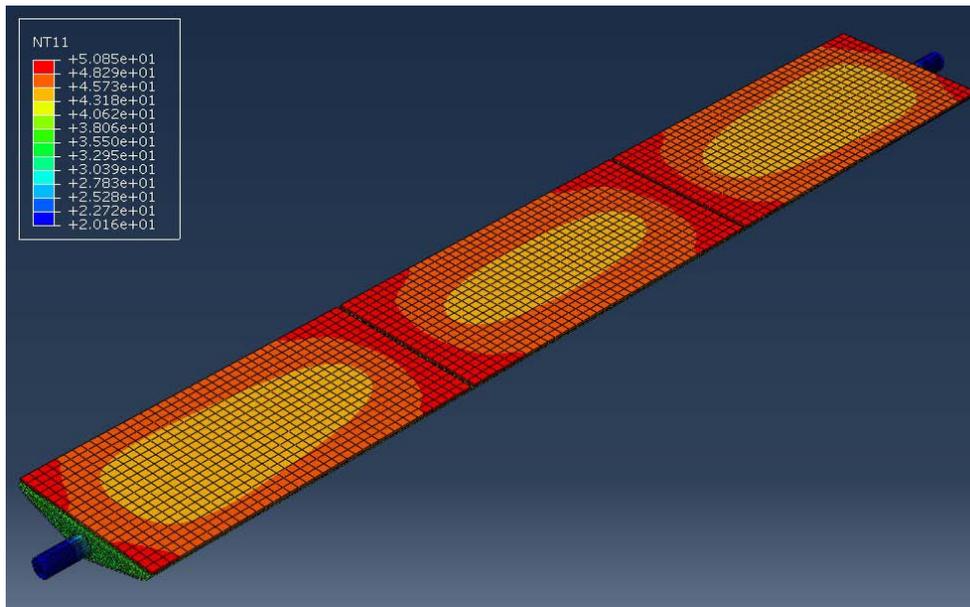
Carte du démonstrateur de NECTAR



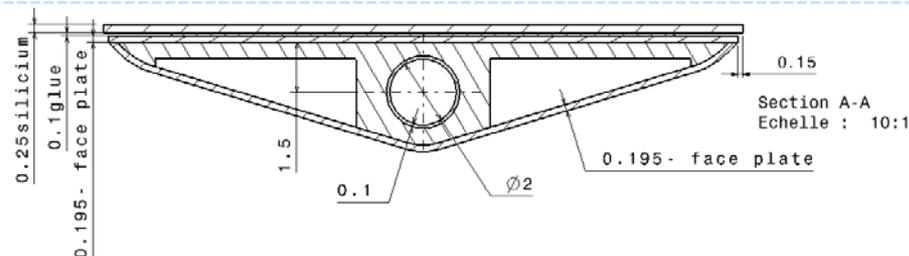
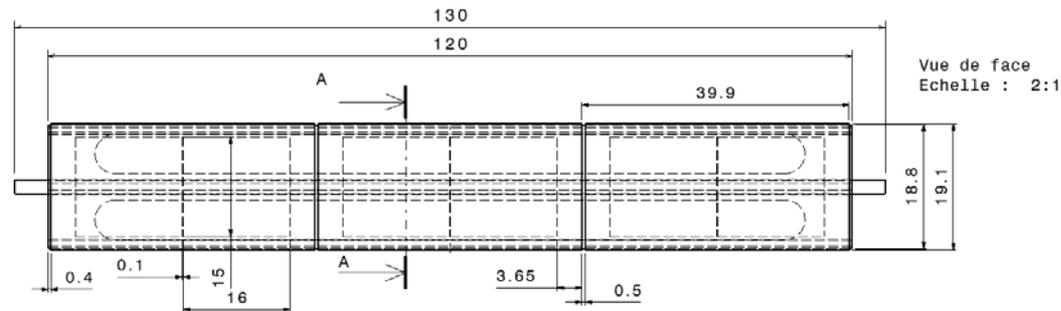
Prototype du tiroir sur fond de Vasarely



Inserted B-Layer 2012/13

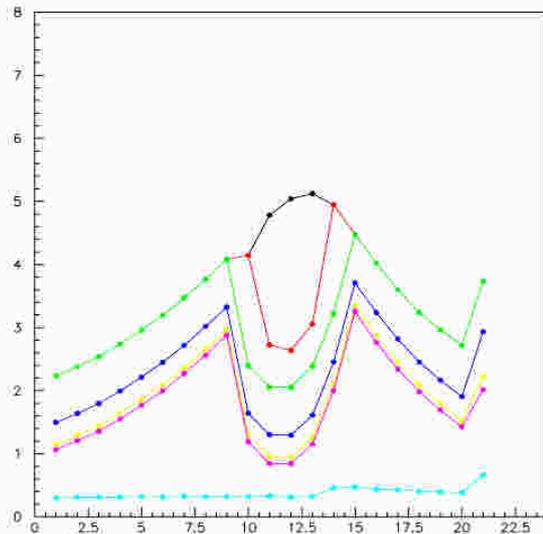
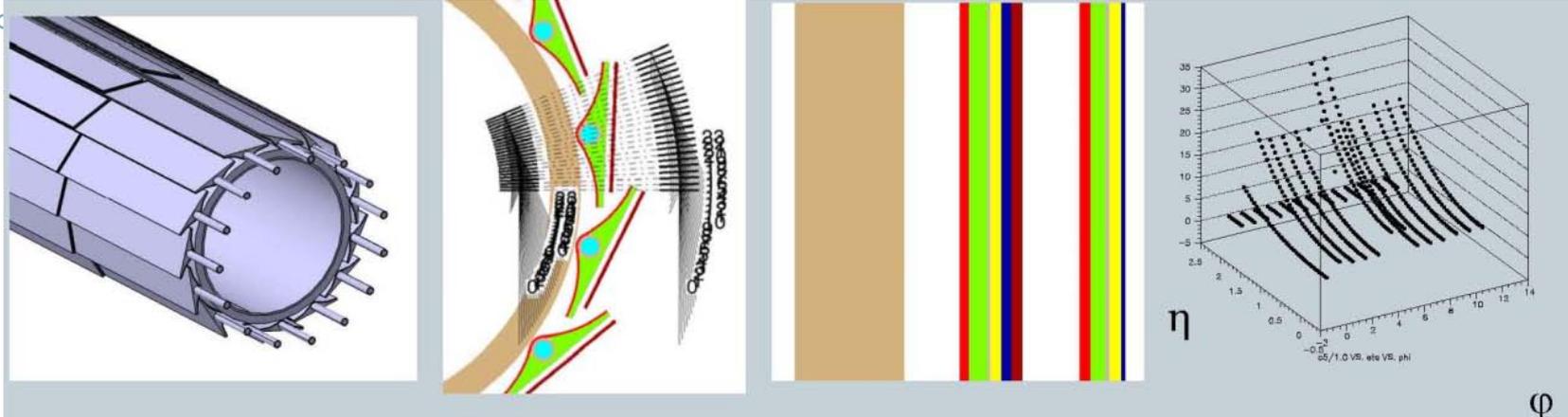


- Calculs thermiques
- Matériaux
 - Mousse carbone
 - Diamètre variable
 - Tissu carbone



S
L
H
C

Calcul du X0

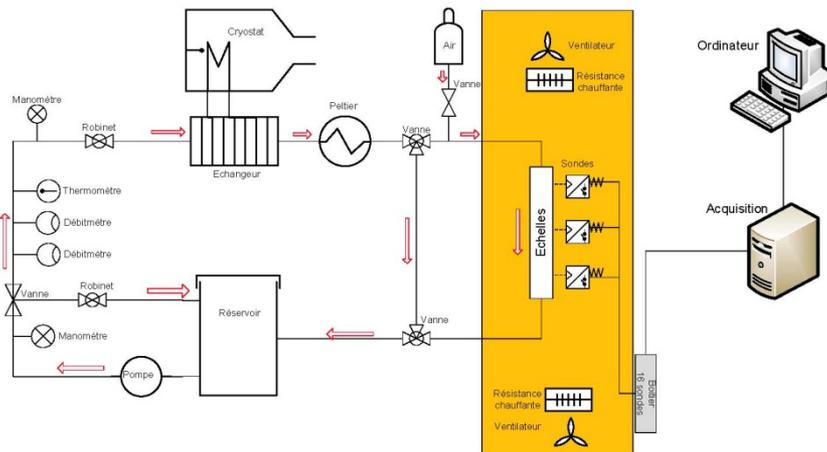


- Evaluation de la quantité de matière d'un détecteur directement depuis la maquette 3D

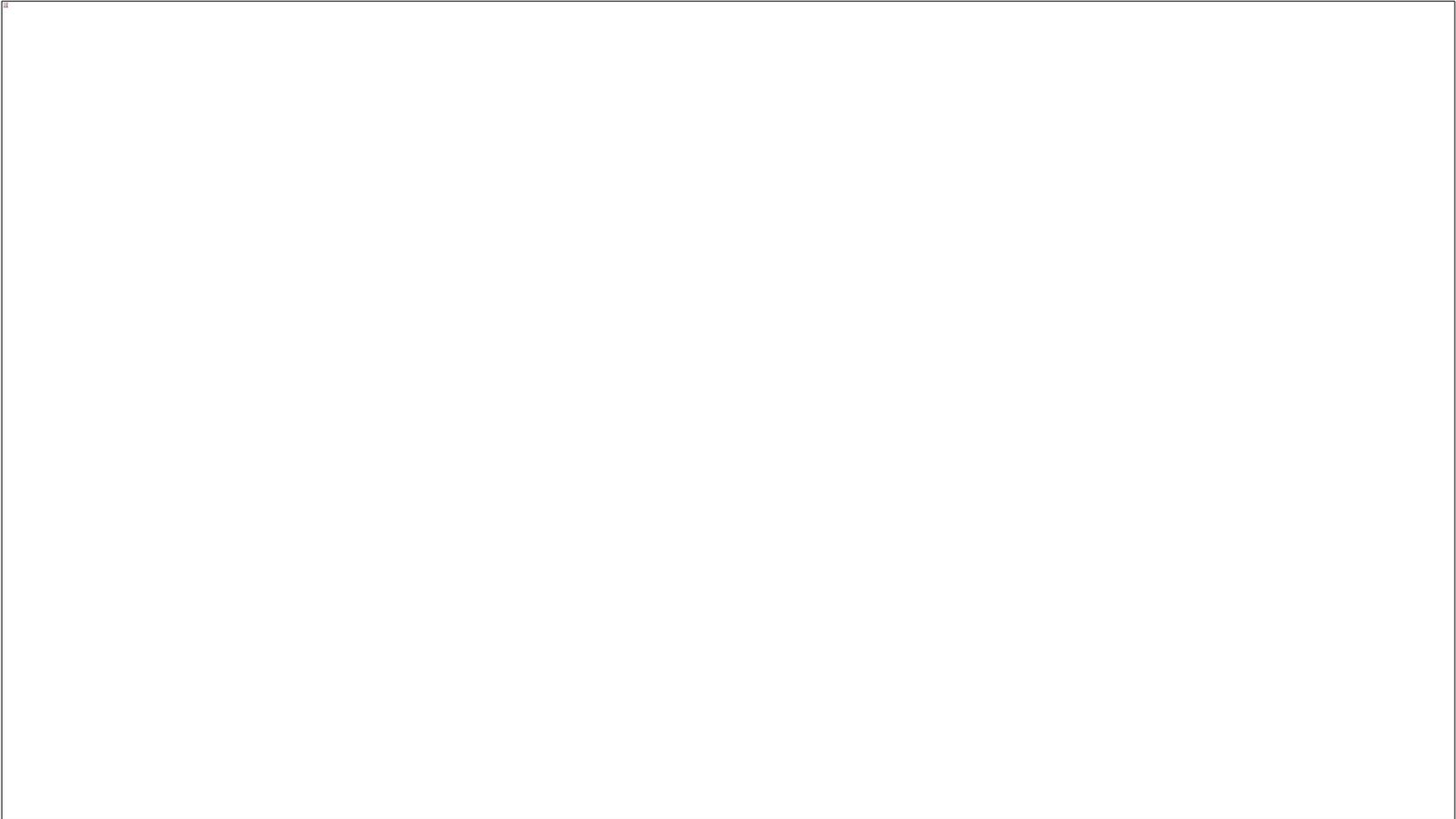
Banc de test thermique



- Tests d'échelles
- Tests de prototypes
- Refroidissement
- Caractérisation
- Comparaison avec les calculs thermiques

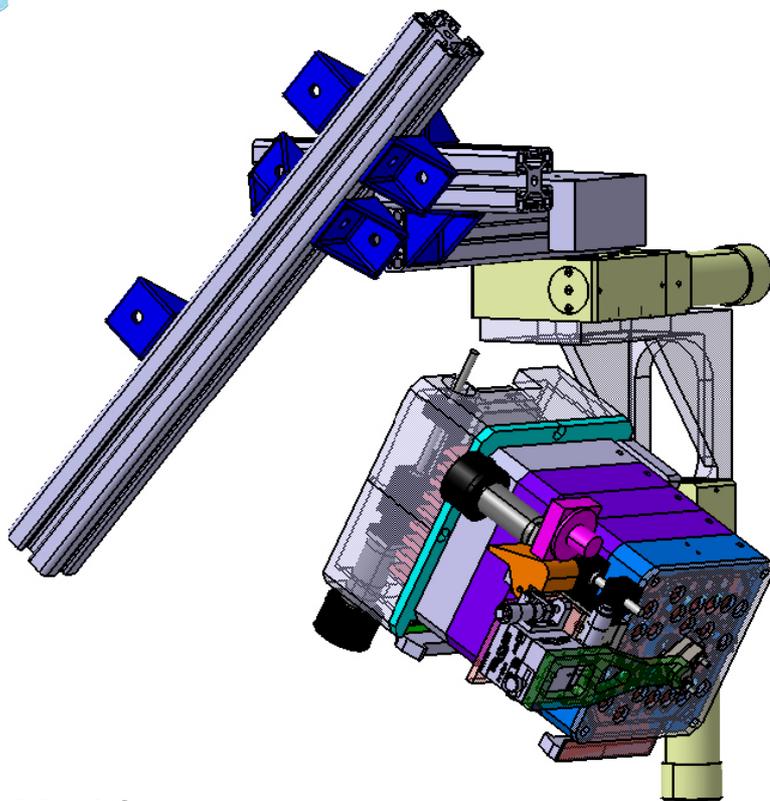


- Electronique de lecture de pixels
- Asic 3D OMEGAPIX
- Banc de tests sous pointes de détecteurs à pixels



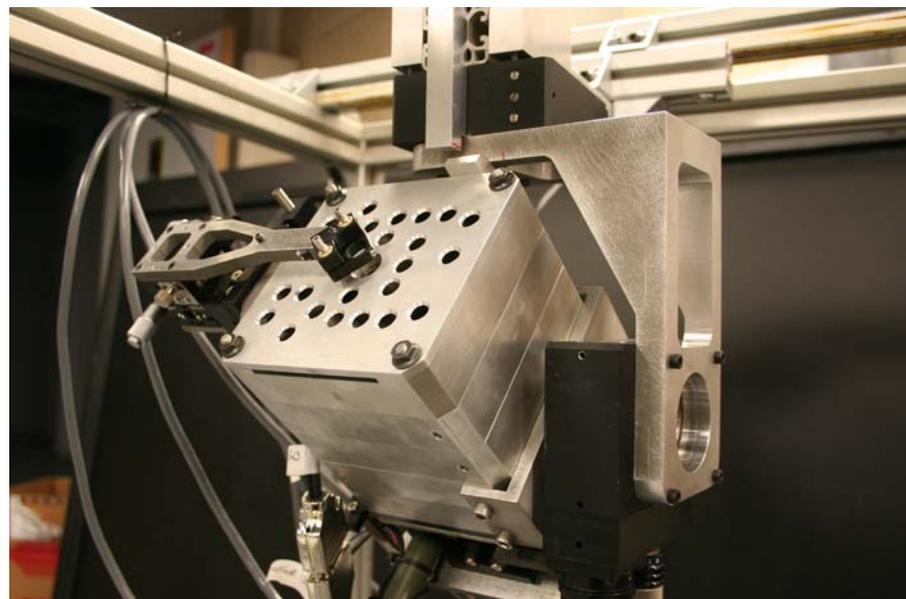
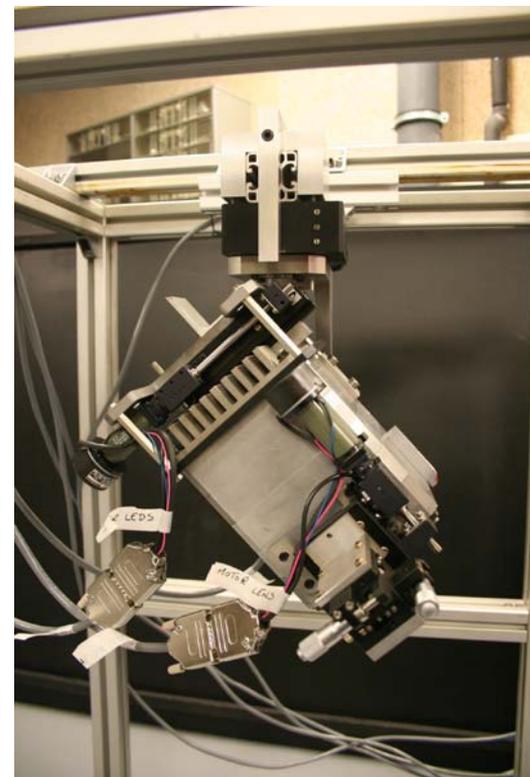
AUSTRALIE (1600m)

La seconde tête de leds réalisée par le laboratoire



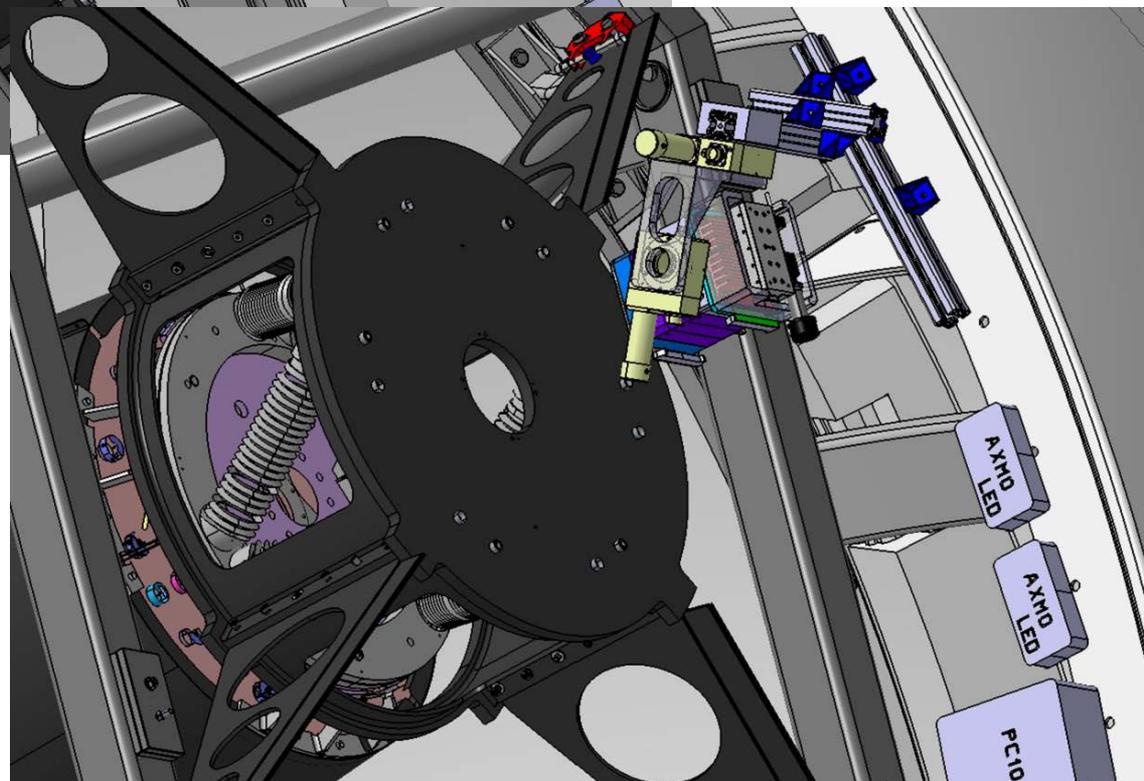
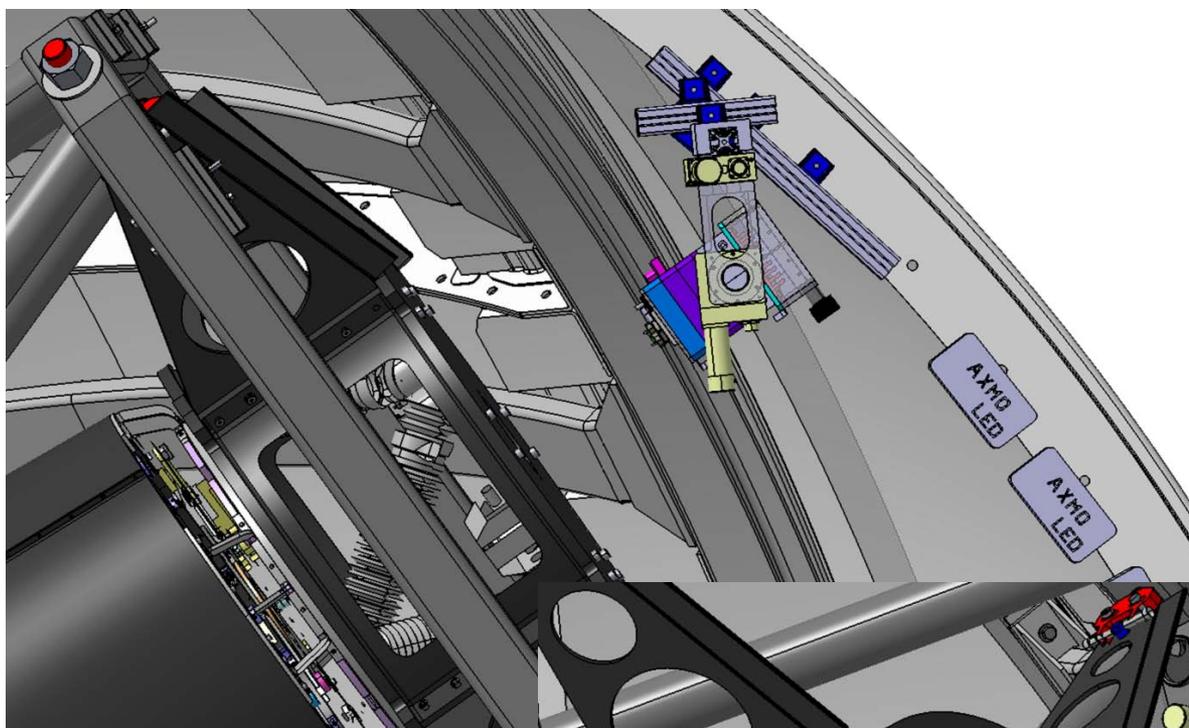
Modification

- Réglage de la lentille à distance
- Planète artificielle avec 9 leds



S
K
Y

D
I
C
E



Simulation dans
le télescope
SKY MAPPER

- ASIC de lecture de photodiode : amplificateur de très très très faibles courants (AMS 0,35 μm / 5V)
- Carte CLAP pour photodiode refroidie et ASIC de lecture
- Carte Back End avec générateurs de courants pour les LEDs
- Cartes « tête de leds »

