

Activité électronique et banc de test CCD pour LSST

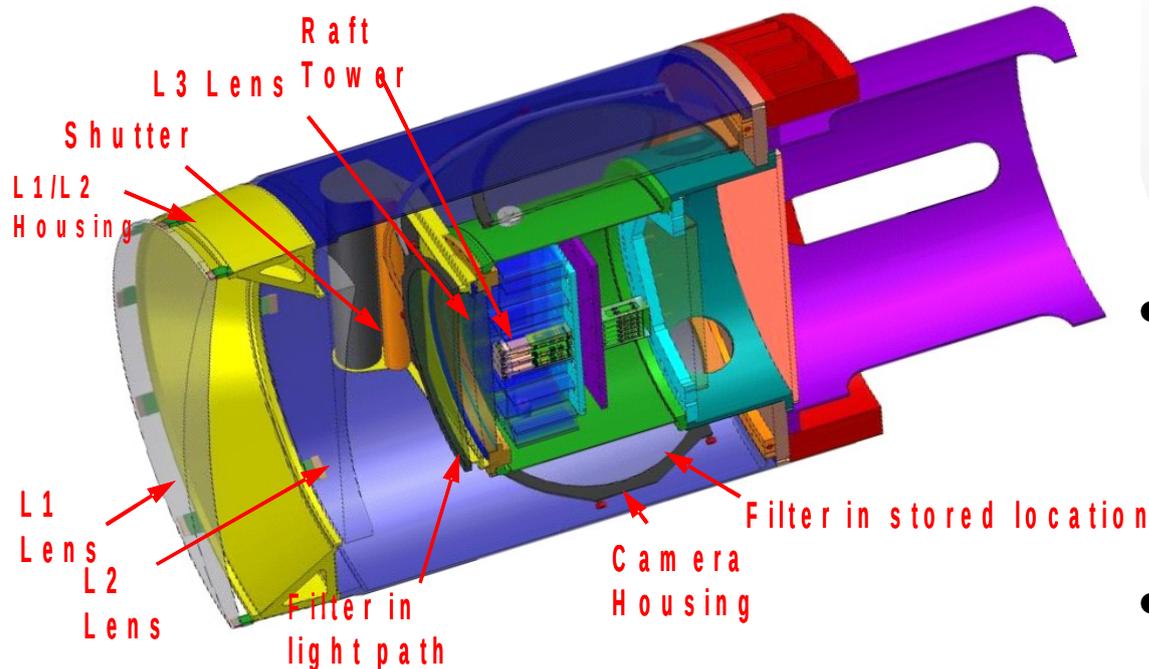
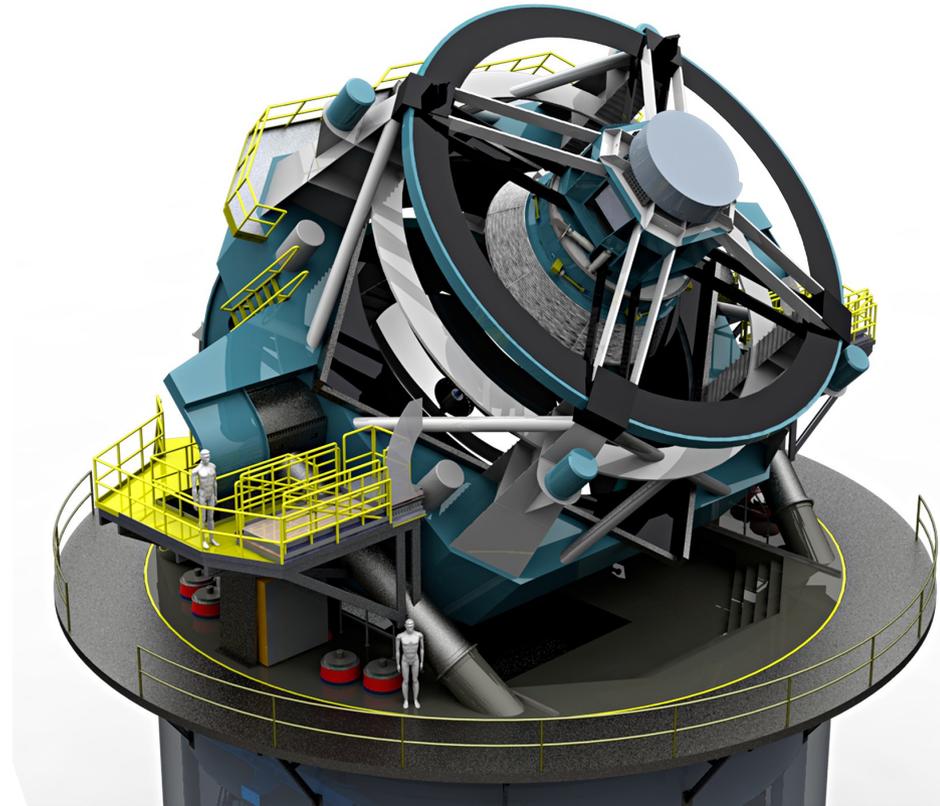
Claire Juramy pour l'équipe du LPNHE :

Pierre Antilogus, Sylvain Baumont, Marc Dhellot, Yixian Guo, Hervé Lebbolo, David Martin, Philippe Repain, Stefano Russo, Eduardo Sepulveda, Diego Terront, Daniel Vincent

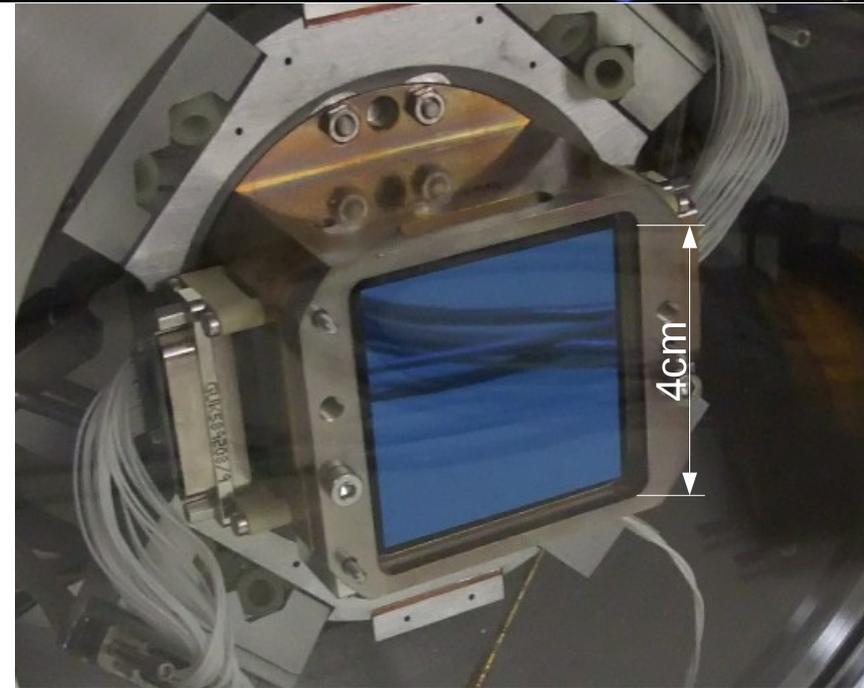
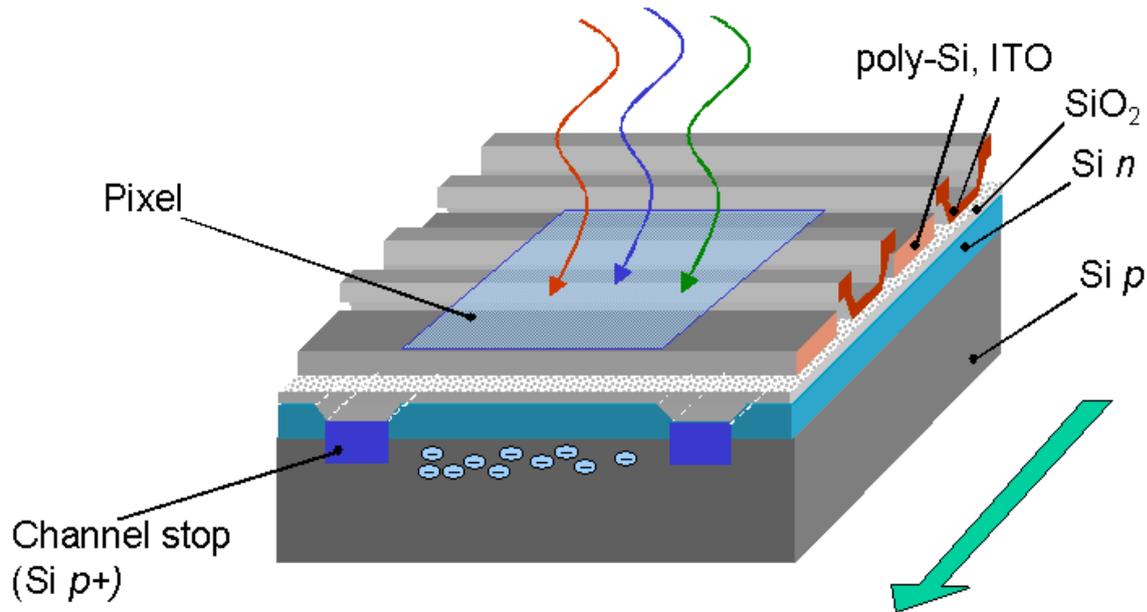
22/09/2011

- LSST Corp : SLAC, National Optical Astronomy Observatory, laboratoires nationaux, universités, STScI, Chili, IN2P3
- LSST France :
 - Changeur de filtres (LPNHE + CPPM)
 - Électronique (LPNHE + LAL)
 - Senseurs (LPNHE)
 - CCOB : calibrateur (LPSC Grenoble)
 - Camera Control System (APC)
 - Filtres (LMA Lyon)
 - Calcul (CCIN2P3)
- LSST électronique : Brookhaven, Pennsylvania State U, Harvard

- Télescope imageur très grand champ ($\sim 10 \text{ deg}^2$), miroir $\varnothing 6 \text{ m}$ effectif
- $20\,000 \text{ deg}^2 * 6$ filtres, fréquences de visite variables



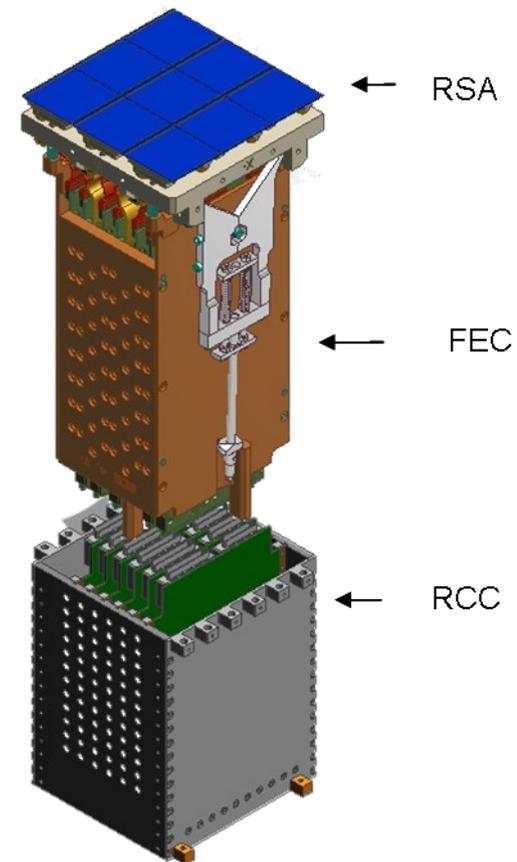
- Caméra : CCD 16 Mpixel
* 9 CCD / « raft »
* 21 rafts = 3.2 Gpixel
- $\varnothing 65 \text{ cm}$



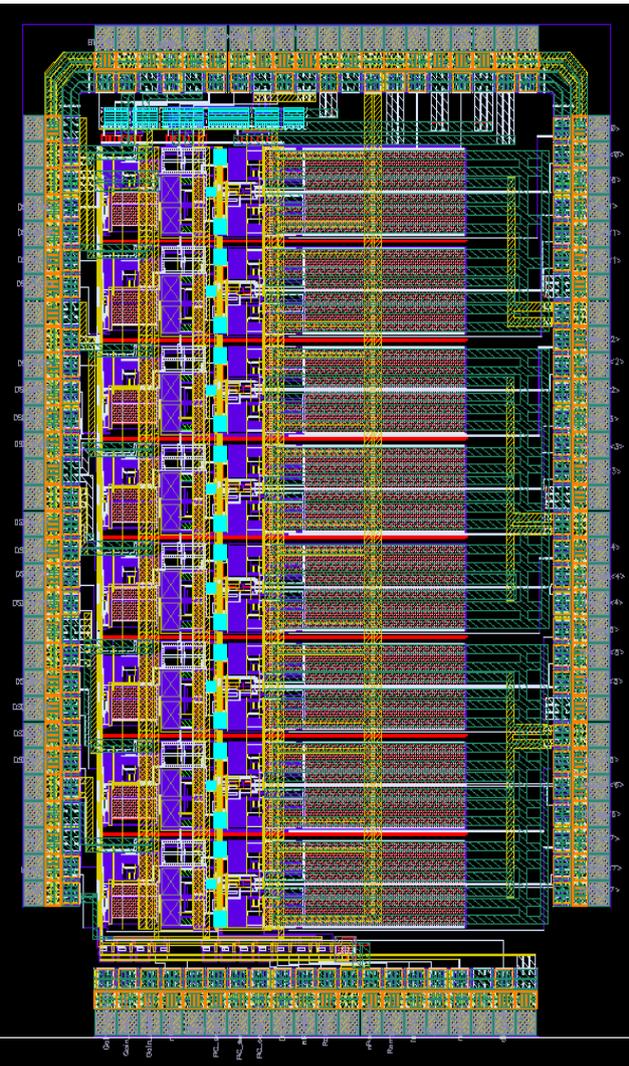
- Matrice de pixels, photon → électron (efficacité quantique)
- Lecture sérialisée, transfert des pixels par réseau d'électrodes :
 - Parallèle : toutes les lignes en parallèle
 - Série : tous les pixels dans la dernière ligne, pixel de tête transféré à amplificateur de sortie

- Performances des CCD :
 - Efficacité quantique élevée sur large bande spectrale (UV → NIR)
 - Fonction d'étalement (PSF)
 - Cosmétique (défauts inhérents)
 - Planéité (5 μm sur 4cm * 100 μm)
 - 16 segments de 1 Mpixel / CCD
 - Amplificateurs de sortie : $\sim 4 \mu\text{V}/\text{e}^-$
 - Bruit : 5 e^- @ -100°C
- Électronique de lecture :
 - Pose 15 s, lecture 2 s
 - ~ 3000 canaux, lecture à 500 kHz
 - Dynamique : $\sim 150\,000 \text{ e}^-$, bruit $< 2\text{e}^-$

- Horloges : courant pour modifier potentiels des électrodes (capacités + résistances)
- Polarisation des transistors de sortie
- Traitement analogique du signal sortant des amplificateurs du CCD
- Électronique digitale
 - Numérisation, transfert
 - Séquences d'horloges
 - Commandes des tensions, contrôles
- Température : -100°C « front-end », -40°C « back-end »
- Facteur de forme : circuits intégrés

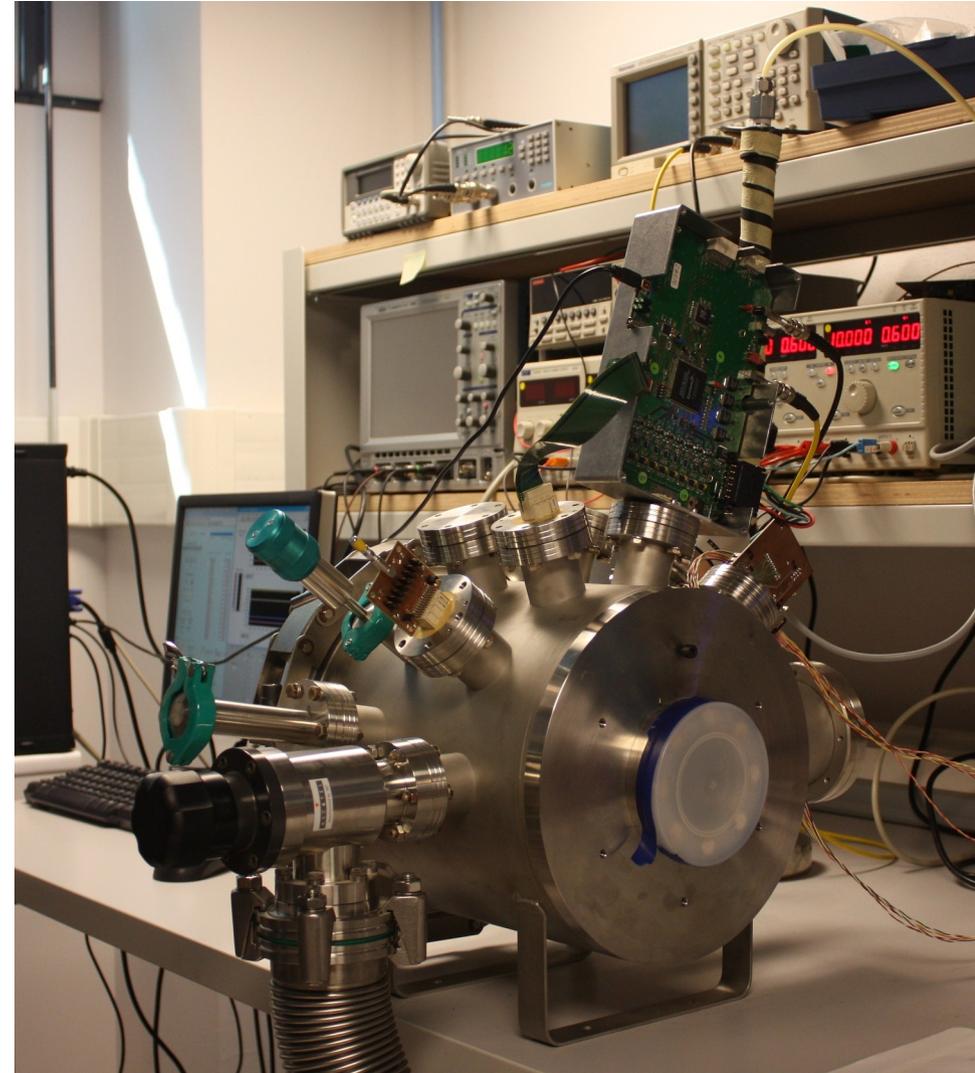


- ASPIC (Analog Signal Processing IC):
 - Deux versions produites et étudiées
 - Troisième version développée après le CABAC
- CABAC (Clocks And Bias Asic for CCD):
 - Reprise de la responsabilité d'un circuit développé aux US (SCC, partiellement non fonctionnel)
- Lecture des prototypes CCD
 - Lecture d'un CCD pré-prototype avec l'ASPIC2
 - Développement d'un système de lecture CCD complet intégrant les circuits LSST
- Caractérisation des CCD

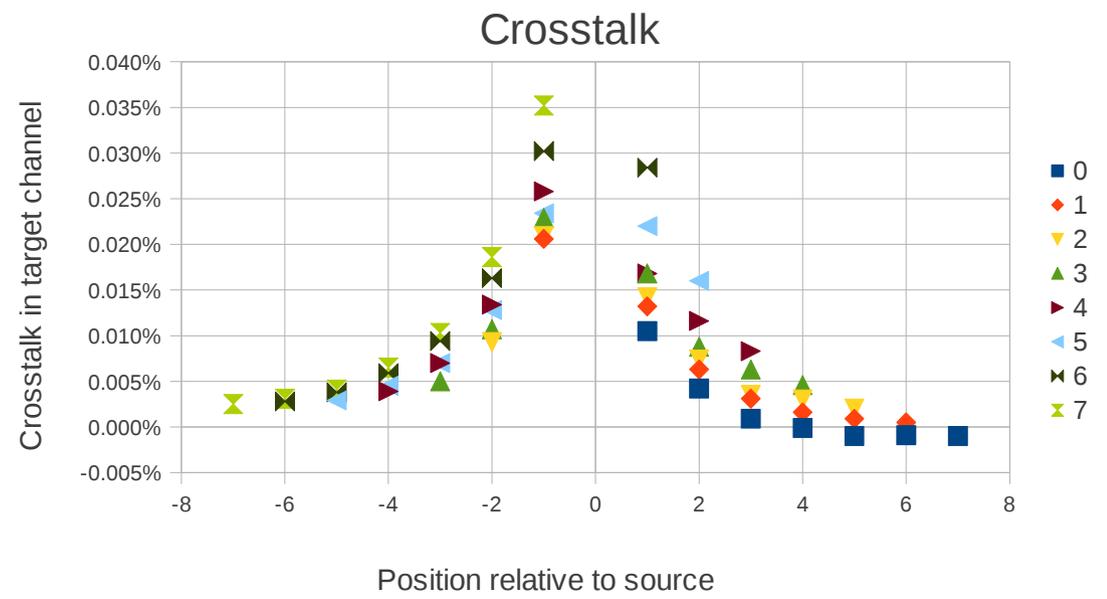
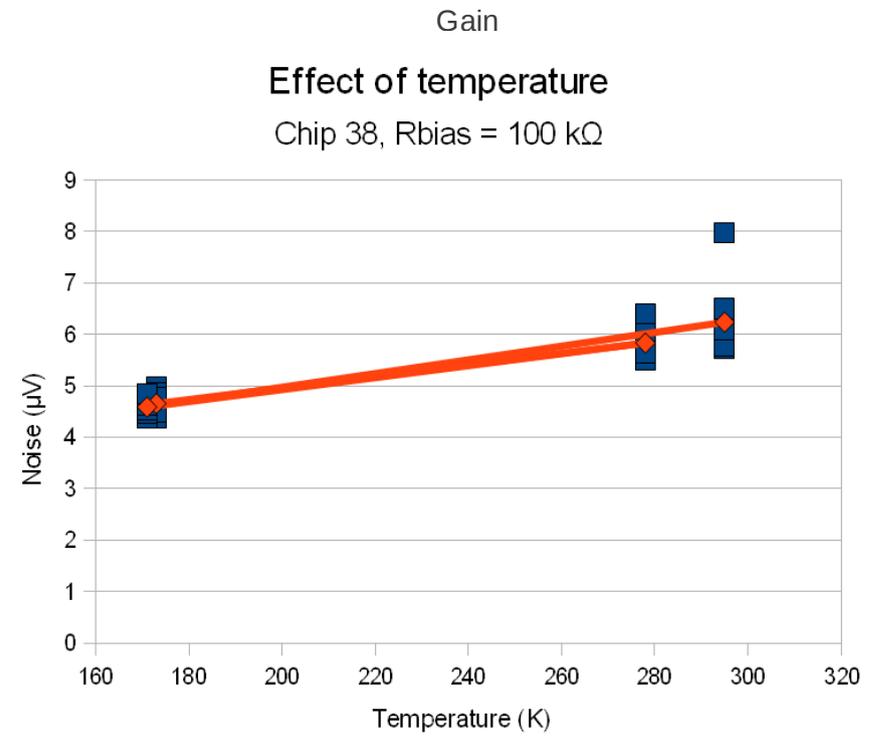
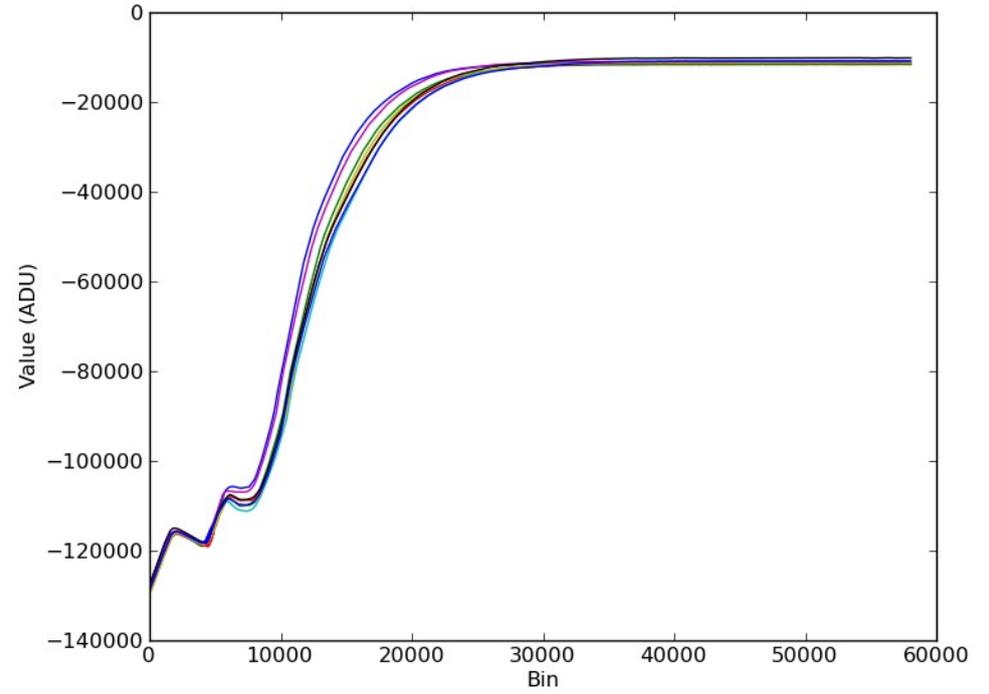
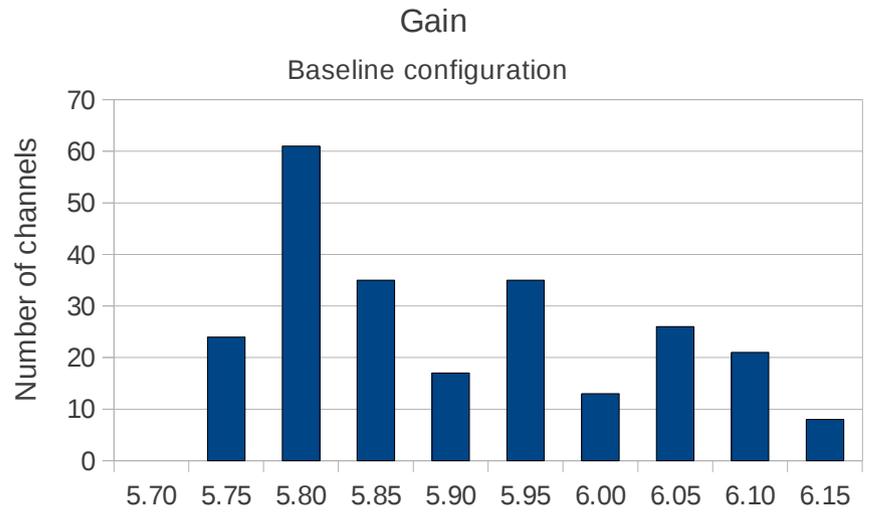


- Conception
 - 8 canaux, sortie différentielle
 - 3 gains programmables
 - « Dual Slope Integrator » :
soustraction de la ligne de base par l'étage intégrateur
- Carte de test (David Martin)
 - Conversion analogique-numérique
 - FPGA, mémoire FIFO, USB
- Commande sous LabVIEW,
automatisation de séries d'acquisition
(Philippe Bailly, J.-F. Huppert)

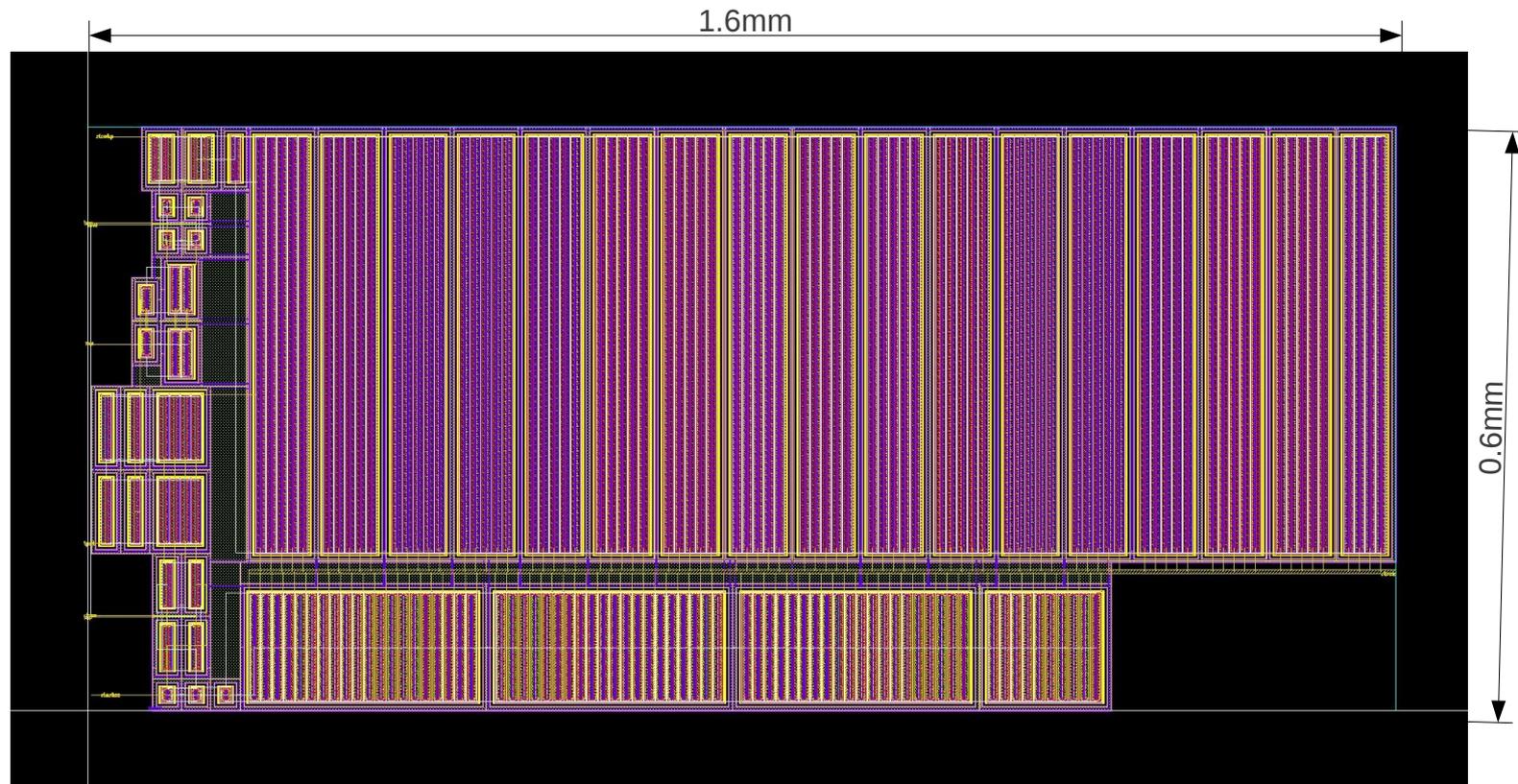
- Multiples séries de test
 - 40 échantillons caractérisés à température ambiante
 - Tests cryogéniques (-100°C)
- Cahier des charges respecté : gain, linéarité, bruit, diaphonie
- Tests plus exotiques : mode inverseur, coin de bruit, mode « nap », allumage CCD, asymétrie
- Rapport complet rédigé



ASPIC : résultats



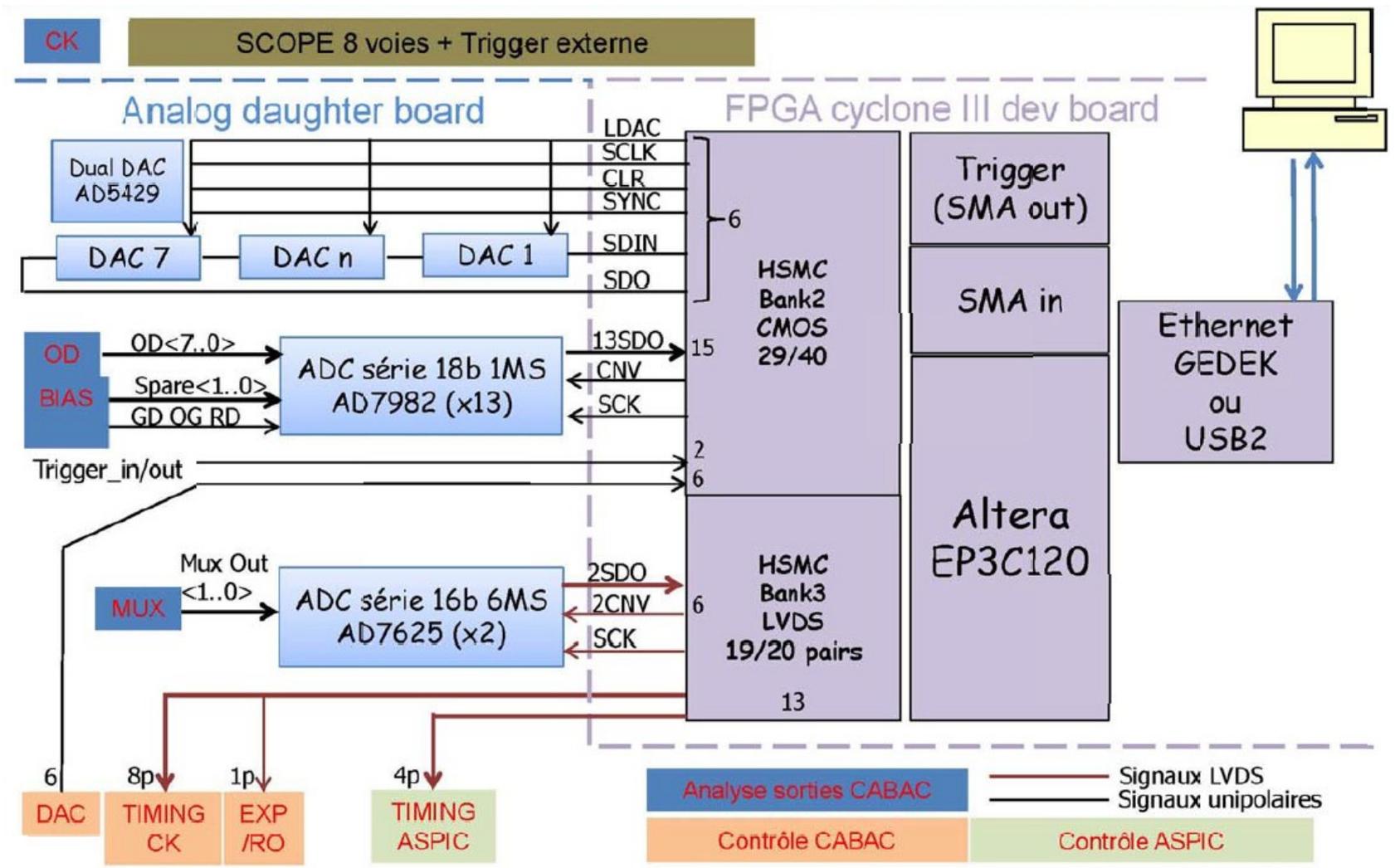
- Pas de cahier des charges fourni : définition des besoins par rapport aux caractéristiques des CCD (Pierre Antilogus, Hervé, Claire)
- Nombreuses itérations avec la collaboration LSST-électronique:
 - Horloges : nombre (4+3+1), courant (jusqu'à 300 mA en parallèle) / temps de montée (30 ns en série), tensions
 - Polarisation : gammes de tension réglable (jusqu'à 30V), courant (4 mA), ajustements individuels par canal,
 - Pas de tensions négatives
 - Capacité d'auto-diagnostic (multiplexeur)
- Première version : soumission le 4 novembre



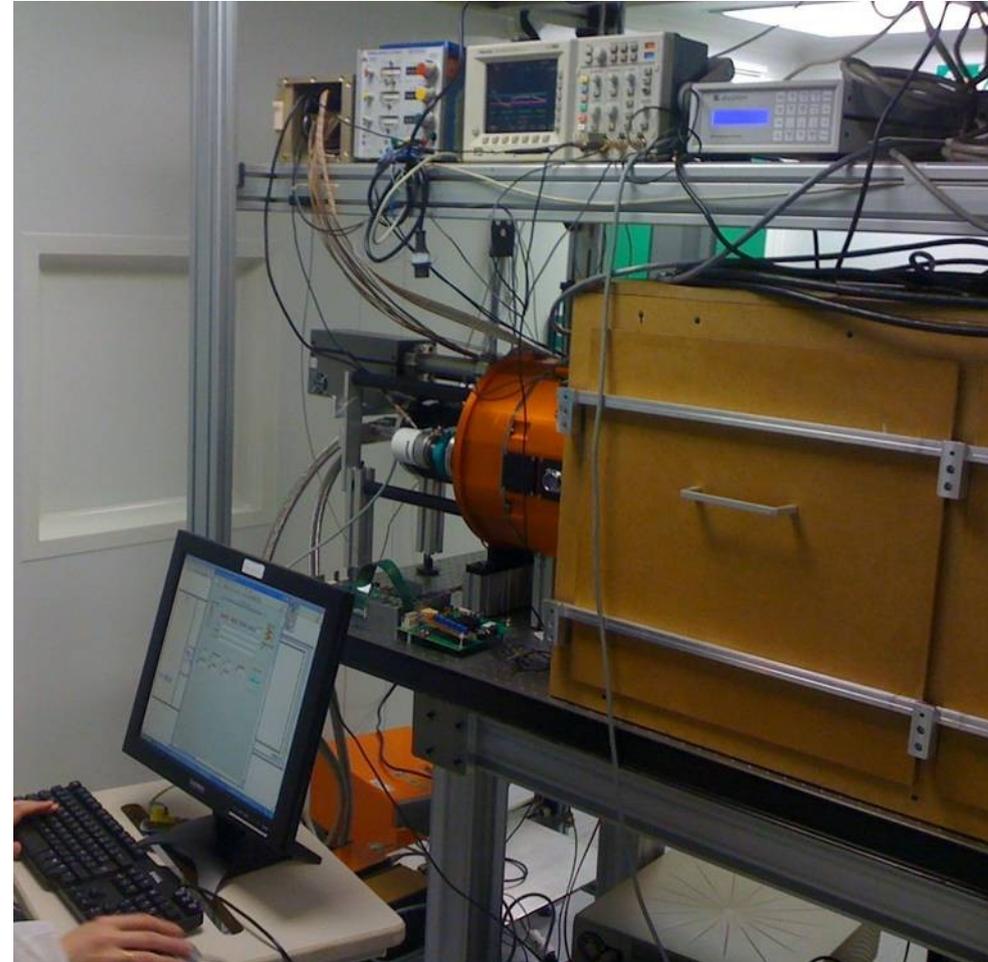
- Yixian Guo, Vanessa Tocut (LAL)
- Technologie AMS 0.35 μ HV
- Durée de vie à -100°C : facteur de vieillissement

Tests CABAC

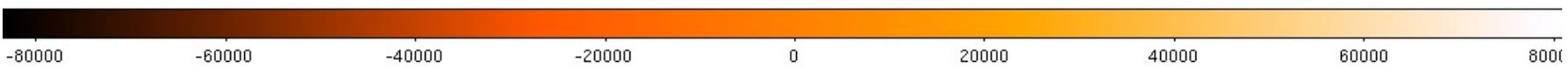
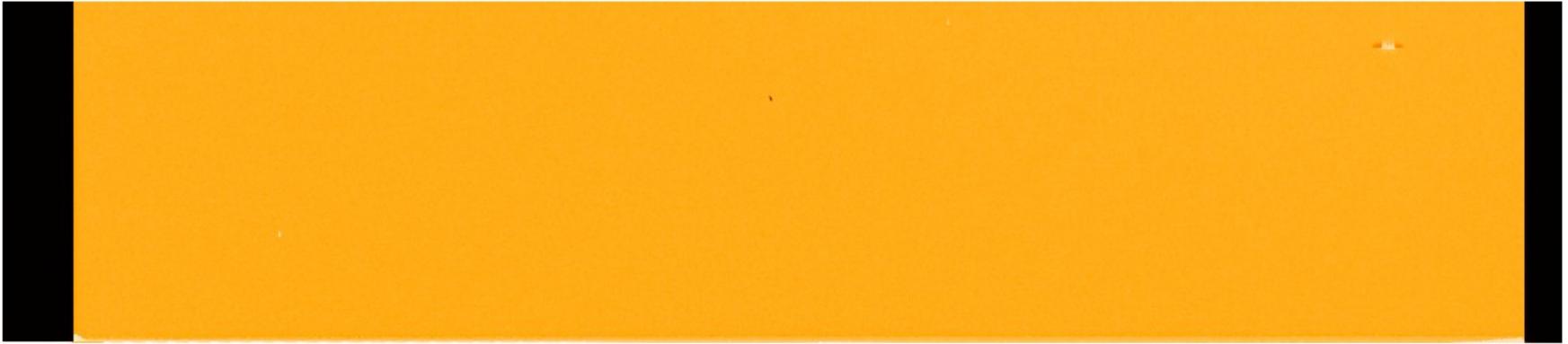
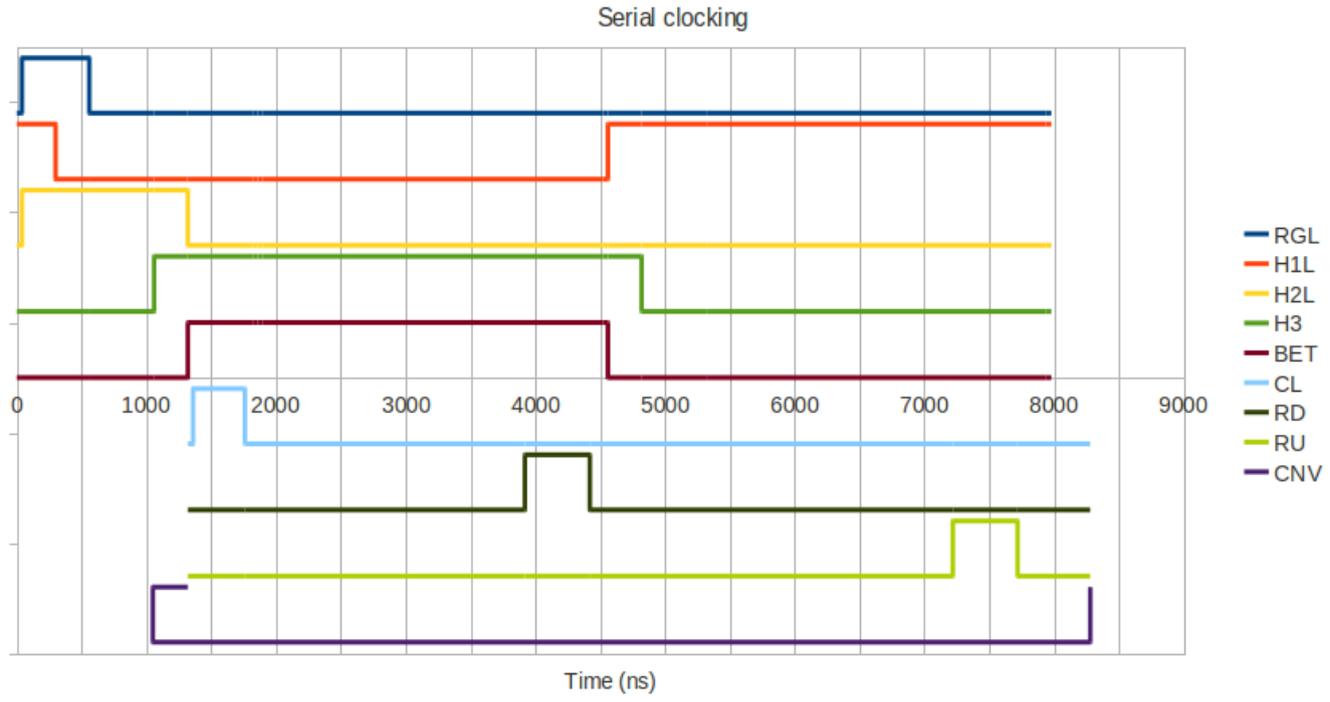
- Préparer les tests avant le retour du CABAC
- David Martin, Jimmy Jeglot (LAL), Stefano Russo



- « Pré-prototype » EEV :
500 * 2000 pixels, 2 segments
- Contrôleur SDSU pour polarisations et horloges
- Acquisition avec ASPIC et back-end de test : mémoire limitée, debugging, pas d'intégration logicielle
- Synchronisation des horloges CCD et ASPIC

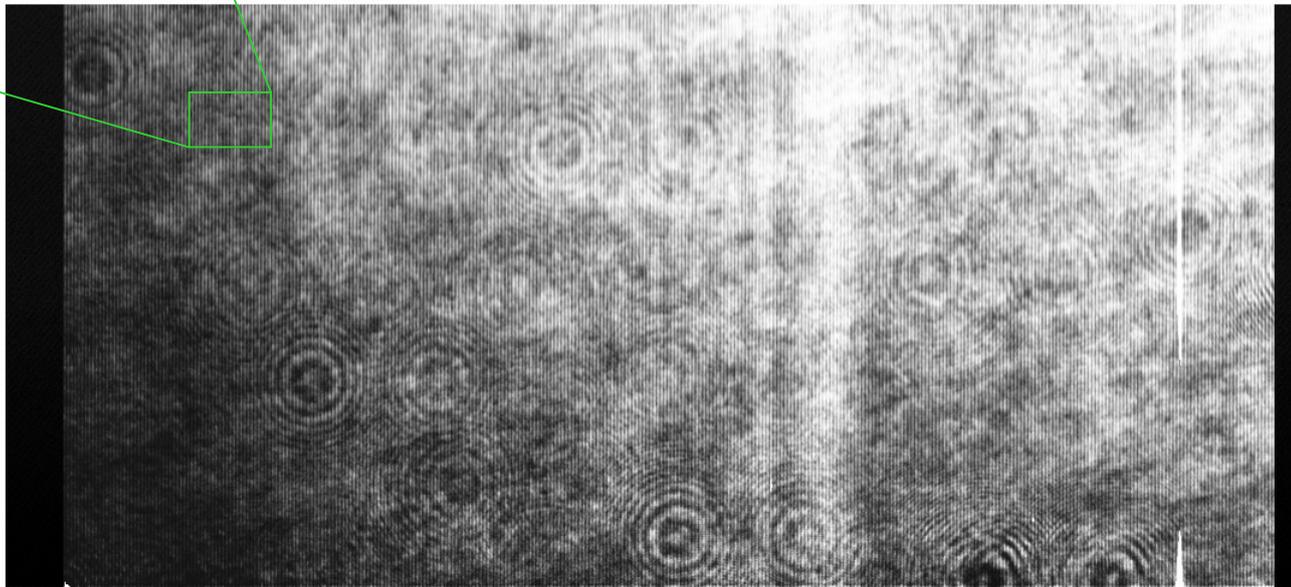
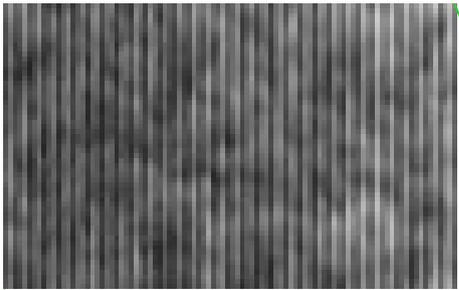


Acquisition d'images

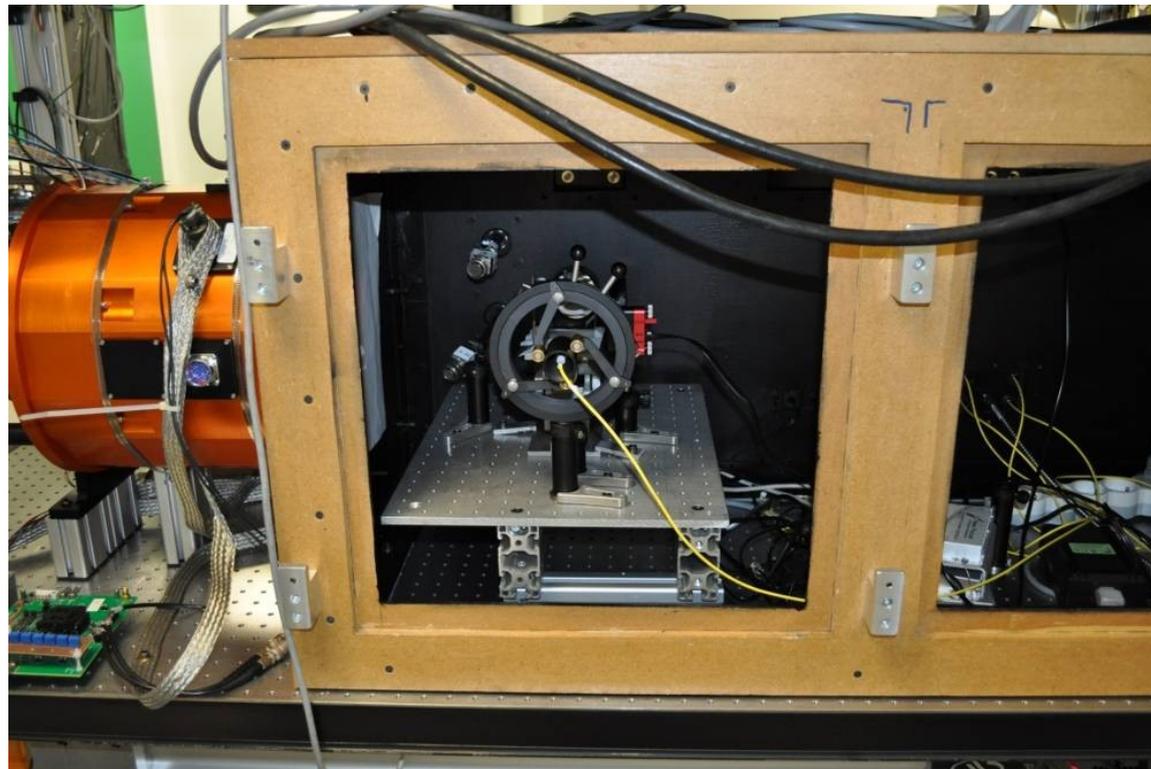


Premières mesures

- Gain mesuré : $\sim 2 \mu\text{V}/e^-$
- Reste du bruit : $\sim 42 e^-$ de bruit électronique...
- Franges : mesure de fonction d'étalement en variant l'interfrange, problème de vibrations

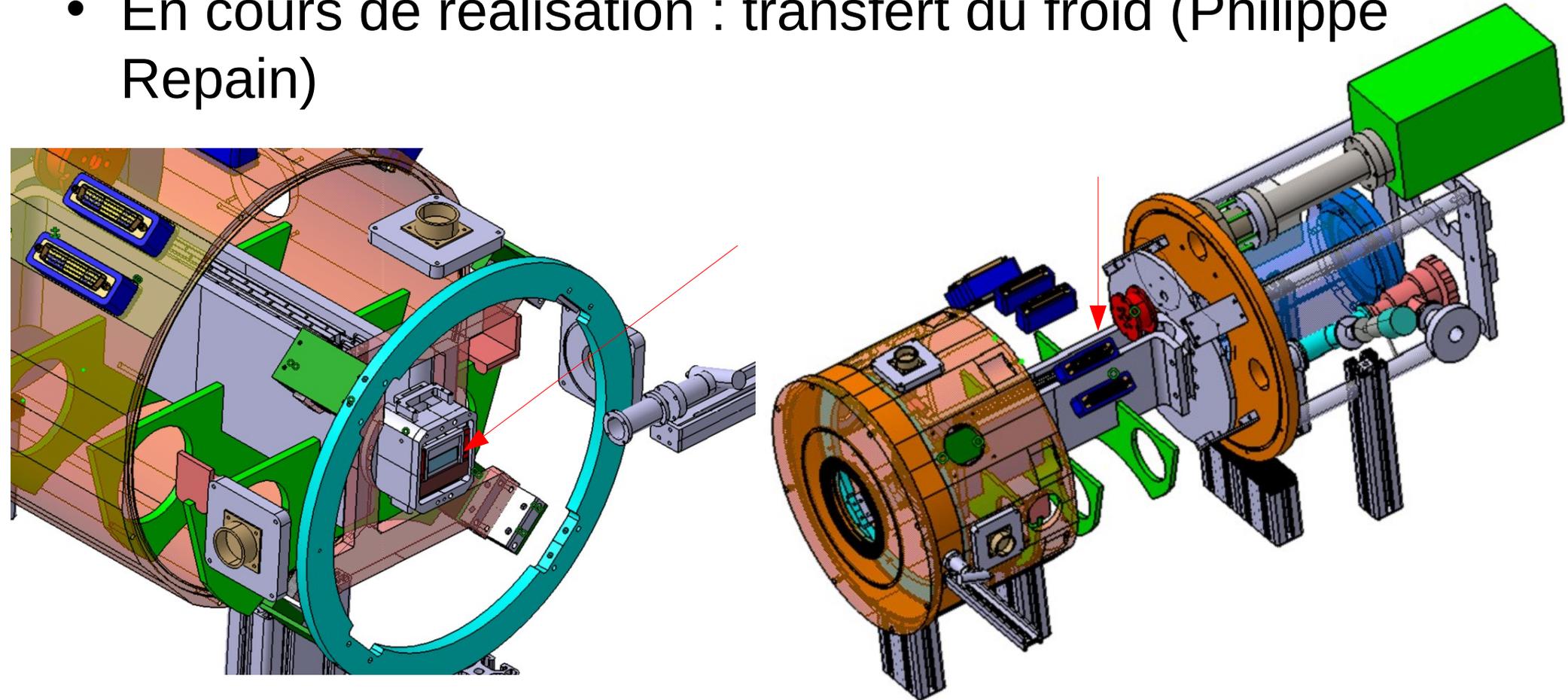


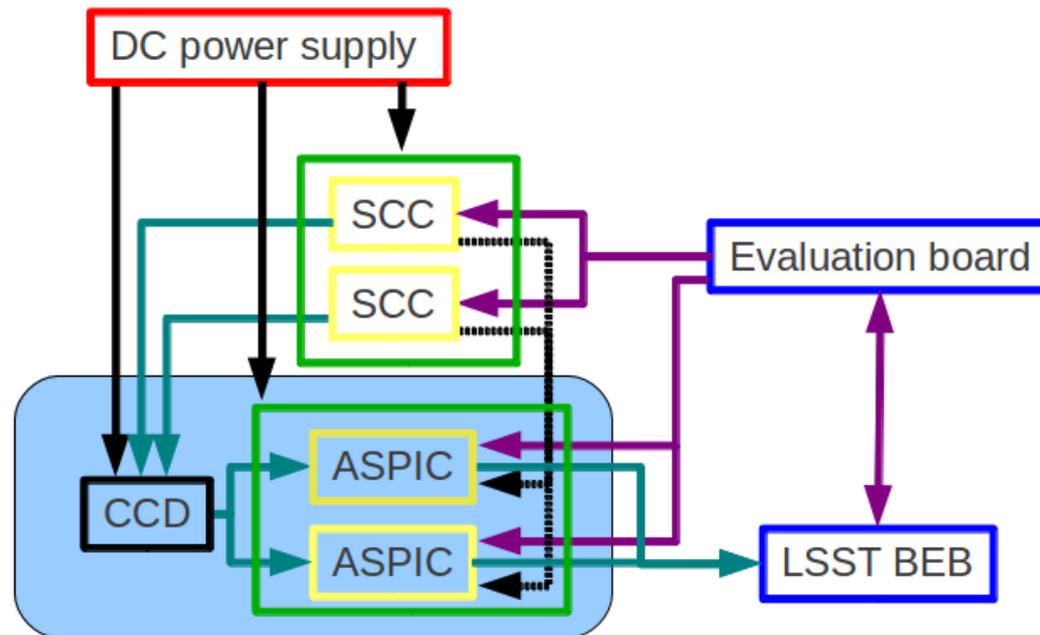
- Salle propre
- Banc de test intégré (Eduardo Sepulveda)
 - Intégration logicielle des éléments, scripts
 - Systèmes optiques
- Préparer l'installation d'un prototype EEV 16 voies



Extension du cryostat

- Objectif initial : espace suffisant pour les cartes électronique LSST ('Front-End' au moins)
- Avantage : connectique pour CCD 16 voies
- En cours de réalisation : transfert du froid (Philippe Repain)





Systeme de lecture CCD :

- Carte d'évaluation FPGA (Stefano Russo)
- Commande par PC (Diego Terront)
- Lecture avec ASPIC froid + « back-end » LSST (?)
- Horloges générées avec SCC (en attendant CABAC)

- Résultats reconnus en électronique avec l'ASPIC : cahier des charges rempli, étude poussée
- Démonstration des capacités de lecture CCD avec ASPIC
- Montée en puissance du banc de test CCD : mécanique, électronique, informatique, optique
- Travail nouveau en électronique pour CABAC
- Redistribution des rôles dans la collaboration après CD1 (novembre) ?