**Synthèse Chapitre A**

**1. Points forts de l’équipe (savoir-faire principaux)**

Les équipes mettent en avant :

* Conception de circuits intégrés spécifiques, analogiques ou mixtes, cryogéniques.
* Compétences en électronique embarquée, numérique et simulation.
* Expérience dans le développement de systèmes complexes, intégration, tests, et mesures.
* Capacité à adapter leurs compétences aux besoins des projets scientifiques (souvent spatiaux ou en physique fondamentale).

**2. Dynamique actuelle**

**a. Évolution des spécialités de base sur les 5 dernières années**

* Spécialités renforcées : conception en microélectronique numérique, conception « digital on top (DoT)», systèmes embarqués, tests fonctionnels, et logiciels de simulation.
* Augmentation de l’activité liée aux projets spatiaux et scientifiques de grande ampleur.
* Certains laboratoires notent peu d’évolution.

**b. Spécialités en renforcement**

* Vérification des circuits complexes, intégration système (DoT) ou optoélectronique.
* Le renforcement est parfois une réaction à des départs ou une démarche proactive pour rester compétitif.
* Certaines équipes pilotent des plans de transfert de compétences ou de recrutement ciblé.

**c. Spécialités menacées**

* Perte de compétence en conception analogique.
* Menaces liées à :
	+ Départs à la retraite sans remplacement.
	+ Spécialités reposant sur une seule personne.
	+ Évolution technologique rapide rendant certains savoir-faire obsolètes.
* Risques identifiés : perte de savoir-faire historique ou déséquilibre des compétences dans l’équipe.

**d. Interfaces avec d’autres équipes (R&T ou R&D)**

* Collaboration fréquente avec :
	+ Autres services du laboratoire (optique, informatique, instrumentation...).
	+ Partenaires académiques et industriels.
	+ Partage d’expertise en microélectronique, conception, test, ou plateformes technologiques.
* Coopérations parfois ponctuelles, mais souvent structurées autour de projets.

**3. Commentaires généraux**

* Inquiétudes concernant le vieillissement des équipes et le manque de renouvellement.
* Importance croissante de la pluridisciplinarité et du travail en plateforme.
* Nécessité de conserver la compétence analogique bas bruit.
* Besoin de stratégies de pérennisation des compétences (GPEC)
	+ Eviter les CDD (réponse temporaire) qui ne permettent pas le maintien des compétences
	+ Avoir une vision à long terme et pas seulement basée sur les engagements sur projets.
* Certaines équipes expriment une bonne visibilité nationale/internationale.
* Compétence microélectronique non exploitée, en extinction ou peu soutenue dans certains laboratoires (CPPM, LAPP, LP2I Bordeaux, Subatech)

Nécessité d’avoir un gestionnaire des outils de CAO (diversité des outils et évolutions des machines)

**Synthèse Chapitre B et C**

🔧 **Investissement R&T / R&D**

* Implication moyenne entre **10% et 20% des ETP**, avec des pics jusqu’à **75%** (ex. PICMIC, LHCb-ECAL2).
* Ressources humaines limitées malgré de nombreuses idées.
* Projets phares : **DRD3/4/6/7**, **BiCMOS**, **FASTIME**, **DIAMANT**, **KAIROS**, **Picmic**.
* Projets locaux, nationaux (NSIP, ANR) et européens.

⚙️ **Évolutions technologiques**

* Fort dynamisme autour des technologies **FinFET**, **FD-SOI**, **Silicon Photonics**, RiscV, IA/ML, mais aussi maintien des techno Bipolaire, et des nœuds standard/robustes.
* Intégration croissante de fonctions complexes : **liens haut débit**, **gestion thermique**, **conception mixte**, validation fonctionnelle, numérique au plus près des capteurs, Timing absolu(+WhiteRabit) ou relatif (TDC fins). Circuits courbés.
* Besoin d’outils et d’infrastructures réparties géographiquement, mais aussi centralisées.

🤖 **Intelligence Artificielle**

* Déjà utilisée en **conception assistée**, **simulation**, **test** et **développement firmware**.
* Fort potentiel en IA embarquée, avec des besoins en **NPU**, **processeurs neuromorphiques**, **optimisation énergétique**.
* IA perçue comme un **levier**, mais aussi comme un **enjeu stratégique** à cadrer.

🧰 **Outils et environnement**

* Dépendance forte à **CADENCE**, dont le retrait de France suscite des inquiétudes.
* Evolution vers des outils **mutualisés**, **interopérables** et **compatibles IA** (ex. serveur Cadence IN2P3).
* Besoin de montée en compétence sur la **conception numérique avancée** et les architectures FPGA modernes.

🤝 **Partenariats & Valorisation**

* Collaborations actives avec startups (ex. **KEYSOM**, **Weeroc**) et labos (ex. **IM2NP**, **Mines Gardanne, Univ. locale**).
* Valorisation encore marginale, sauf cas isolés (ex. **PICMIC /SATT Pulsalys, ROC par WeeRoc, peut-être License de SAMPIC à CAEN**).
* Volonté de **coopération inter-labos IN2P3** plutôt que compétition.
* Obstacles persistants : **manque de moyens**, coordination difficile, temporalité des projets.

🎓 **Formation & RH**

* Peu de **HDR chez les ingénieurs**, (manque de temps/financement PhD, faible valorisation)
* Intérêt pour des **binômes ingénieur-chercheur**.
* Difficultés à structurer les liens avec les écoles d’ingénieurs.
* Besoin de profils experts pour suivre la **complexification des métiers** et les défis IA.

🚨 **Points d’alerte**

* Recrutement difficile, compétences critiques à préserver.
* Nécessité de **vision stratégique partagée**, notamment pour les groupes en forte croissance.
* **Impacts IA sur l’électronique analogique** encore peu explorés.
* **Analogique bas bruit semble disparaitre des structures.**
* **Complexité des bancs de tests**