



LHCb Conception d'un banc de tests pour capteurs MAPS

Franck Gastaldi / Cherif Benfetima

Journée des groupes techniques du LLR – 3 juillet 2025



Sommaire

Objectif

Architecture

Méthodologie

Perspective

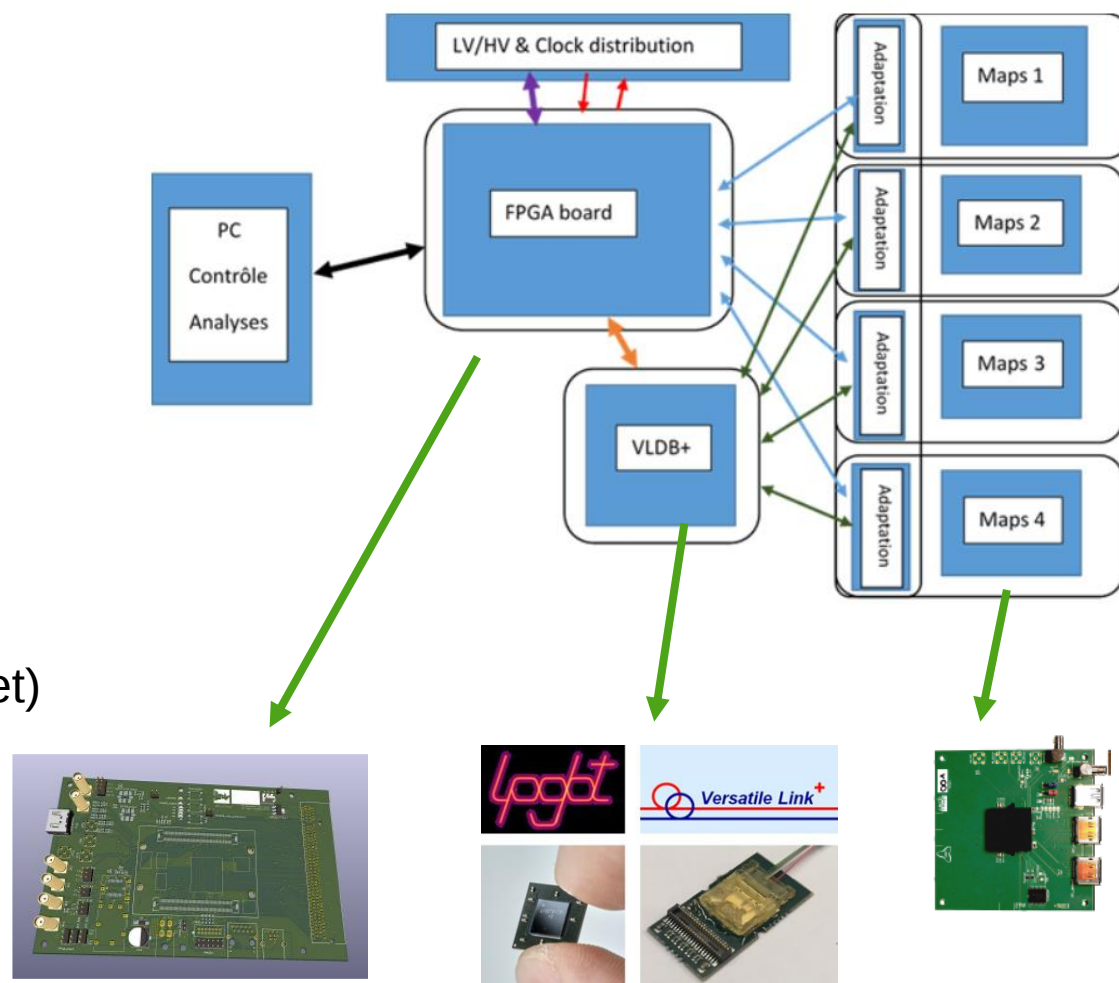
Objectif

- Caractérisation et évaluation des performances des capteurs MAPS* candidats (MightyPix, RadPix, COFFEE, SPARC)
- Cibles : trajectographes UP de LHCb
- Banc de tests basé sur une carte FPGA commerciale (Xilinx)
- Adaptation nécessaire selon les interfaces des capteurs

* MAPS : Monolithic Active Pixel Sensor

Architecture générale du banc de test

- Carte FPGA Xilinx : contrôle central & acquisition
- Carte(s) d'interfaçage spécifique selon les capteurs
- Capteurs MAPS candidats
- Carte VLDB+ (Phase 2) : composants lpGBT et VTRx+
- PC d'analyse : visualisation temps réel (PCIe ou Ethernet)

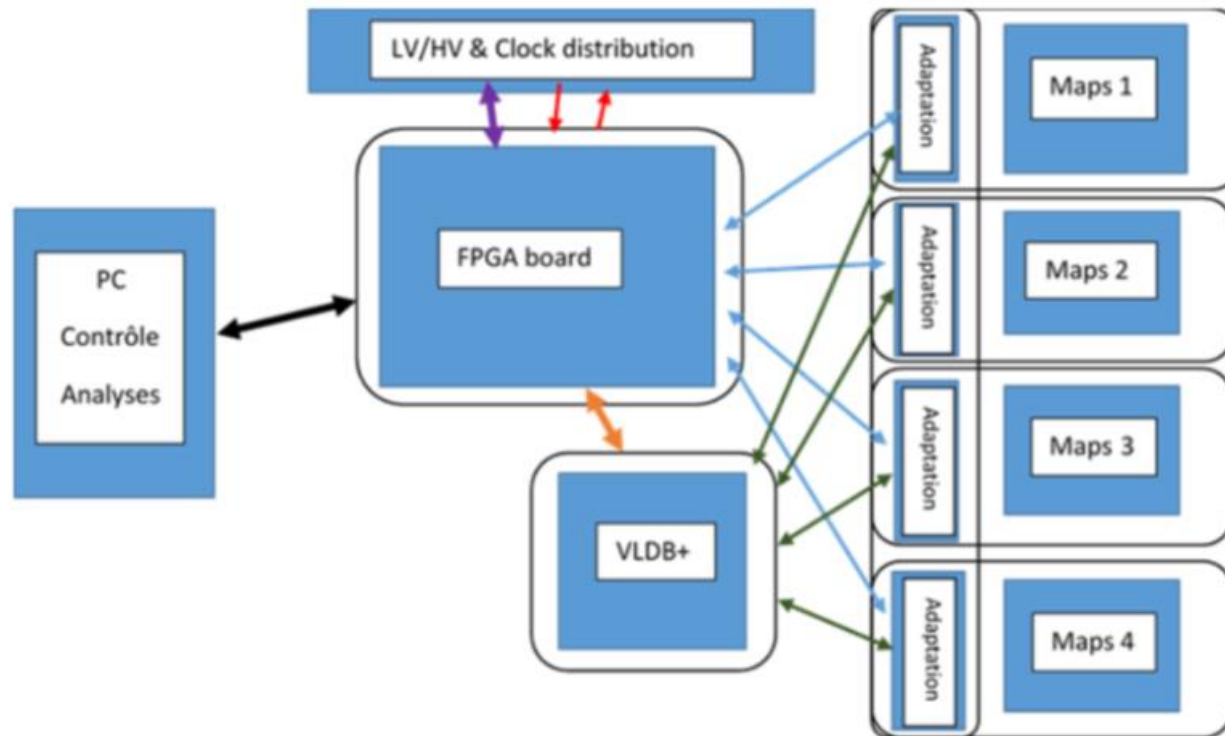


Méthodologie par étapes

Phase 1 : banc minimal (FPGA + adaptateur + MAPS)

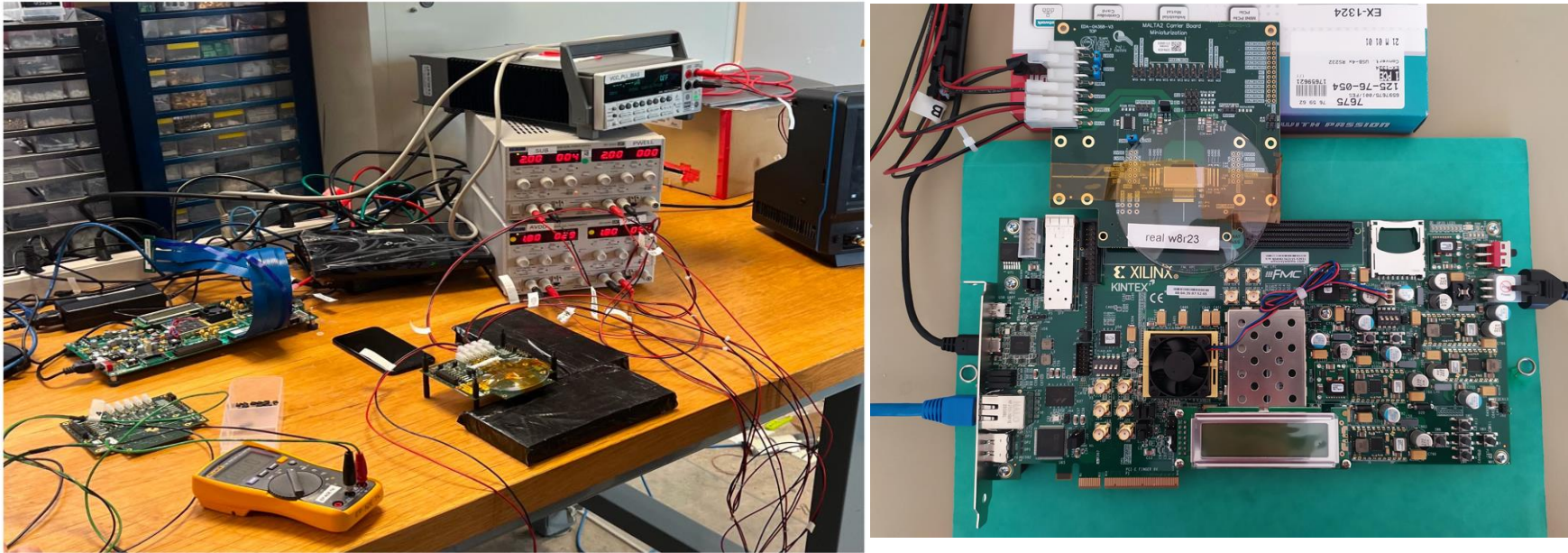
Phase 2 : ajout de la carte VLDB+ pour tests de transmission

Phase 3 : adaptation pour tests en faisceau (post-irradiation)



Perspectives

- Tests en faisceau avant/après irradiation
- Évolution de l'architecture selon les besoins
- Optimisation de l'interfaçage et du traitement des données



Banc de tests MAPS (CEA)