

# EoI R&D Pixels pour FCC-ee

## 1. Master projet R&T initié par IPHC

- Développement de capteurs pixels CMOS (CPS) pour les futures usines à Higgs.
- Objectifs de R&T:
  - Améliorer la résolution spatiale (2 - 10  $\mu\text{m}$ )
  - Améliorer la résolution temporelle (0.1 - 10 $\mu\text{s}$ )
  - Minimiser la puissance consommée pour minimiser le budget matière lié au refroidissement et aux services

Ces développements s'inscrivent naturellement dans les **DRDT 3** (Solid state detectors), **DRDT 7** (Electronics and on-detector processing) et **DRDT 8** (mechanics and cooling for future vertex detectors)

## 2. EoI: detecteur de vertex detector pour FCC-ee

### Expression Of Interest for a Vertex Detector at FCCee :

FCC Snail-shape vErtEx Detector (FCC-SEED)

Involved laboratories : IPHC<sup>1</sup>, CPPM<sup>2</sup>, IP2I<sup>3</sup>, LPNHE<sup>4</sup>, APC<sup>5</sup>,

Laboratory contact persons: Marlon Barbero<sup>2</sup>, Auguste Besson<sup>1</sup>, Marco Bomben<sup>5</sup>,  
Gaëlle Boudoul<sup>3</sup>, Giovanni Calderini<sup>4</sup>,

Additional editors: Jérôme Baudot<sup>1</sup>, Ziad El Bitar<sup>1</sup>, Didier Contardo<sup>3</sup>, Fares Djama<sup>2</sup>,  
Elisabeth Petit<sup>2</sup>, Serhy Senyukov<sup>1</sup> and

Corresponding author : Jeremy Andrea [jeremy.andrea@iphc.cnrs.fr](mailto:jeremy.andrea@iphc.cnrs.fr)<sup>1</sup>

<sup>1</sup>Université de Strasbourg, CNRS, IPHC UMR 7178, Strasbourg, France

<sup>2</sup>CNRS/IN2P3, CPPM, Aix-Marseille University, Marseille, France

<sup>3</sup>Institut de Physique des 2 Infinis de Lyon - CNRS/IN2P3, 69100 Villeurbanne, France

<sup>4</sup>Laboratoire de Physique Nucléaire et de Hautes Énergies UMR 7585, France

<sup>5</sup>laboratoire AstroParticule et Cosmologie, France

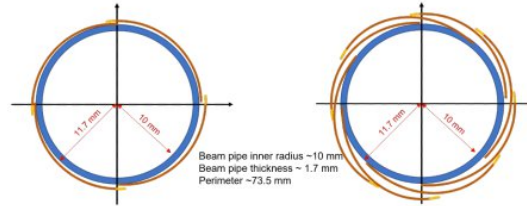
General Expression of Interests, not yet attached to a specific detector concept

...mais discussion en cours avec ALLEGRO !

- Dedicated R&D for maps (participating to the Octopus project, DRD3-7).

- Based on large size curved sensors (DRD8)

- Smallest possible radius, first hits as close as possible to the collision point,
- Minimization of the material budget.

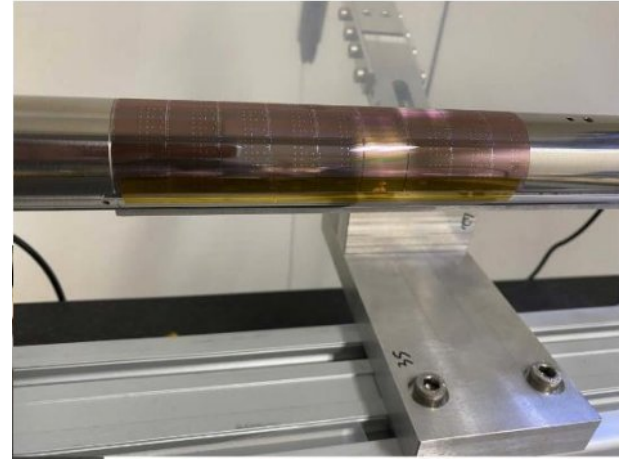
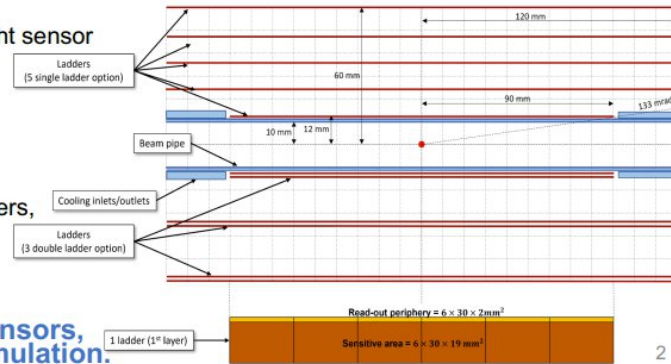


- New geometry under study

- Snail-like shape, to allow for slight sensor overlap,
- Allow for a full r-phi coverage.

- Options to be explored :

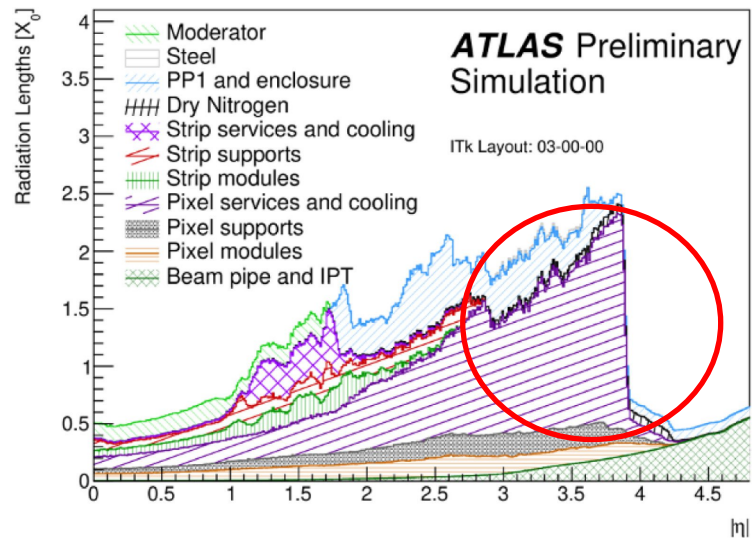
- Possibility of stitching,
- Double sided vs single sided layers,
- Layers radius and numbers,
- Cooling options.



- Coherent developments of sensors, mechanic, integration and simulation.

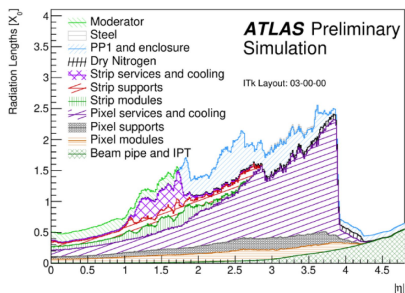
## Que peut apporter le LAPP ? De l'expérience !

- L'équipe ITk du LAPP sort tout juste de 10 ans de simulation, R&D et prototypage des services du futur détecteur de vertex HL-LHC d'ATLAS
- L'objectif initial pour le design des services ITk était d'alimenter les modules et d'extraire leur données avec des circuits flex dont les **épaisseurs de cuivre** étaient **inférieures à 10 microns** !
- Aujourd'hui, nous allons installer un détecteur ITK qui contient **2X<sub>0</sub> de twinaxes et de tuyaux...** Mais on sait quelles erreurs ne pas refaire pour arriver à un meilleur résultat dans le futur
- Première erreur à éviter : **NE PAS PRENDRE EN COMPTE LES CONTRAINTES DE L'INTEGRATION DES LE DEMARRAGE DU PROJET !**



# Et ça tombe bien, c'est exactement ce dont la proto-collaboration FCC SEED a besoin

Un défi majeur concerne l'optimisation de l'ensemble des services dans les expériences (alimentation, lecture, contrôle et pilotage, support mécanique, refroidissement, système d'alignement, etc.). Ceux-ci gouverneront in fine le budget de matière. En effet, la valeur du budget de matière d'un capteur aminci à 50 mm n'est que de 0.05%  $X_0$  et ne représente généralement que 10 à 20% du budget de matière total d'une couche de détecteur. Il est donc naturel de chercher à minimiser au maximum la contribution des services dans le budget de matière total, tout en minimisant le rayon interne de la première couche.



## Proposition de contribution LAPP à court terme et à FTE réduit:

- Simulation de data rates
- Simulations thermiques des senseurs + chips (ANSYS ?)
- Réflexion sur la réduction de la consommation de l'électronique, sur la minimisation du flux de données (compression, on-det intelligence, agrégation)
- Optimisation de la chaîne de transmission

## Possibilités de contributions plus importantes à moyen terme

- Design de flexes
- Conception mécanique intégrée avec les services
- Acquisition d'une expertise en fabrication additive
- Participation à un programme de démonstrateur

- **Extrapolation de super-Mimosis pour une couche L1 complète :**
  - Possiblement passer à un design avec capteurs stichés,
  - Utiliser l'expertise gagnée et les conclusions de l'étape 1 et 2,
  - A préparer en collaboration proche avec l'équipe de designer de chip pour FCCee : dimensions, connectiques, consommation de puissance,
  - Simulation de performance de tracking pour tester le design
- **Important travaux amonts de simulation et conception :**
  - Conception mécanique de baril détecteur
    - Simple ou double couche,
    - « schnecke » design comme base de travail,
    - Simulation mécanique **et surtout thermique** (air),
    - Choix des matériaux et des modes de fabrication.
  - Conception de l'intégration, routage des câbles.
  - Impact sur la résolution des traces.

