

Nouveau projet déposé : OSCAR

jeudi 5 février 2026 15:25 (20 minutes)

Proposition de R&T portée par le LLR et le LPNHE visant à développer un système multi-canaux électronique pour le traitement adaptatif par processeur en ligne de signaux provenant de détecteurs. Ce système, qui pourrait reposer à terme sur un ASIC , doit valider les briques de bases (ADC, mémoire, buffer) qui seront testées sur une plateforme FPGA. Il intégrerait des cœurs de RISC-V où des algorithmes d'intelligence

Orateurs: GASTALDI, Franck (LLR -CNRS IN2P3); GASTALDI, Franck (IN2P3/CNRS)

Classification de Session: Journées R&T 2025