

CR réunion ZOOM TIIX du 16/05/2024

Présents :

IPHC: RS, MK, GB,

IP2I: BN, XC, RB, LC

INFN Frascati: ES

Actions du 2/05/2024 :

1. GB fera une présentation préliminaire et sommaire de l'implémentation au niveau top avec les différents blocs à prévoir (pins I/O des blocs, SPI, EOC, DACs, Pad-ring...etc). → **X**
 - a. La description au niveau top est faite avec les blocs analogiques et la partie numérique du pixel. Il reste à ajouter les PADs et DAC, SPI.
 - b. Les abstracts des parties analogiques sont faits.
 - c. Le top (syst-vérilog) est maintenant sur gitlab (main).
 - d. A vérifier maintenant si la simulation marche correctement.
2. XC étudie une solution basée sur un réseau de portes logiques OR sans l'utilisation des tri-states. → **V**
 - a. XC a proposé une solution basée sur une succession de pores logique OR moins gourmande en terme de surface.
 - b. Cette implémentation réduit l'occupation de 90% à 65% sur un groupe de 16 pixels. Chaque groupe de 8 pixels est chaîné avec le suivant.
 - c. Avec cette solution, pour un groupe de 8 pixels le temps de propagation du signal est de ~1ns.
 - d. Il reste maintenant à estimer ce temps de propagation pour les 128 pixels
 - e. LC à quelques interrogations sur l'extraction des parasites. GB lui propose une discussion pour le réglage de l'outil d'extraction pré et post Signoff.
3. Vérifier côté IP2I comment se connecter via Thinlinc aux machines de Strasbourg. → **X**
 - a. A faire
4. Maciej prend contact avec BN et XC une fois qu'il est disponible pour pouvoir démarrer l'implémentation de la periphery. → **V**
 - a. A faire
 - b. Prochain discussion concernera aussi le bloc SPI.
5. BN prend contact par mail avec FM pour avoir des suggestions sur comment réduire le temps de simulation avec Xcelium → **V**
 - a. Echange fait par mail mais BN n'a pas encore testé la proposition faite par FM (enlever option +rwc de la commande xrun).
 - b. BN a fait le point sur le banc de simulation UVM: Actuellement le banc est fonctionnel pour vérifier les données en sortie (il vérifie le nombre de hits reçus en sortie et la valeur du BCID pour le LE et le TE pour chaque hit). L'intégration au banc des autres blocs est en cours.

ACTION ITEMS:

1. IPHC fera intégration des différents blocs (PADs, DAC, etc) dans le top.
2. IP2I vérifie en simulation la nouvelle description du top
3. Vérifier côté IP2I comment se connecter via Thinlinc aux machines de Strasbourg.
4. Maciej prend contact avec BN et XC pour l'intégration du bloc SPI.

Prochaine réunion le jeudi 30/05 à 14h30.