

## CR réunion ZOOM THIX du 22/06/2023

Présents : IPHC: FM, LF, MK, RS  
IP2I: BN, LC, DC, XC, RB

Actions du 8/06/2023 :

### 1. LC contacte Gregory pour avancer sur l'installation du PDK → V

- a. LC a installé le pdk @IP2I.
- b. La techno TJ 180 a std cells avec et sans isolation. → FM et RS vérifient quels libraires utiliser. Pour le back bias FM dit qu'il faut faire attention à la polarisation de la masse et celle de substrat. RS propose d'utiliser les mêmes que celles du projet OBELIX.
- c. Les pads utilisés @ IPHC sont "faits maison", ils sont dérivés de Alptide pour une meilleure tenue aux radiations.

### 2. FM continue à regarder la possibilité d'avoir un serveur SOS au CCIN2P3 et partagera avec XC un exemple de code PE → X

- a. Cette action reste en cours. FM affirme qu'à priori il y a pas des problèmes
- b. FM met en contact XC avec Xhao pour partager le code du Priority Encoder en 65nm.

### 3. RS présentera une description plus détaillée des blocs périphériques → V

- a. RS a présenté une description du EOC block (voir slides). C'est une architecture simple pour pouvoir soumettre dans le temps le design. Il y a un clk 160MHz externe fournie par FPGA (pas de Pll intégrée).
- b. Pour la transmission on utilisera les Pads SLVS disponibles @IPHC, pas nécessaire d'avoir des protections ESD pour cette techno.
- c. IP2I étudie la partie bas de colonnes et la sérialisation proposée par RS.
- d. XC se propose d'écrire le code en Verilog basé sur le sérialiseur, FM propose d'avancer ensemble sur l'assemblage au niveau top de l'asic pour permettre au groupe de l'IP2I d'apprendre la méthodologie. Pour le Digital On Top les deux contacts coté IPHC son FM et Kader.
- e. L'IPHC propose que (MK) prend en charge la partie acquisition de données (DAQ). Elle sera basée sur une carte de commerce (2000 euros environs) National Instruments. Un exemplaire de cette carte est déjà disponible @IPHC. MK prend en charge l'écriture du code vhdl (pour FPGA) et labview (Software). IP2I gèrera la partie test et l'analyse.
- f. RB vérifie auprès du service eDAQ @IP2I si disponibilité pour le développement de 2 cartes PCB: 1 carte d'interface avec connecteur FMC et 1 carte d'accueil de l'ASIC. La deadline est fixée au Septembre 2024.

### 4. XC/LC partageront sur GitLab la comparaison des deux codes PE et Tokens ainsi que l'étude de faisabilité de la mesure de TOA par lignes à retards → X

- a. Le code du Tokens (monopix) est dans la branch "monopix" sur gitlab
- b. pas d'avancement côté TOA @IP2I

- c. XC propose d'étudier la faisabilité de la mesure du TOA par lignes à retards à travers des simulations pour voir les performances en timing. RB demande de voir aussi l'impact sur la charge de travail induite par l'intégration d'un TOA pour IP2I.
- d. L'intégration d'un TDC hautement résolu est exclu pour TIIX pour le moment (RB).

#### ACTION ITEMS:

1. FM et RS vérifient quels librairies utiliser
2. FM continue à regarder la possibilité d'avoir un serveur SOS au CCIN2P3
3. FM met en contact XC avec Xhao pour partager le code du Priority Encoder en 65nm
4. RB vérifie auprès du service eDAQ @IP2I si disponibilité pour le développement de 2 cartes PCB
5. FM propose des dates (début juillet) à LC et BN pour un meeting zoom et leur expliquer les scripts d'installation et utilisation du flowtool.
6. XC/LC partageront sur GitLab le code du PE ainsi que l'étude de faisabilité de la mesure de TOA par lignes à retards

Prochaine réunion le jeudi 6/07.