

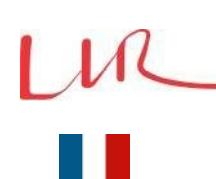


CALICE & ILD SiW-ECAL

Vincent Boudry, Jérôme Nanni



Institut Polytechnique de Paris



CS LLR
29/10/2022



Situation CALICE & ILD

R&D Detecteurs

Work for FCC-ee

Higgs Factories : clarification

Japon / ILC :

- Pas de décision claire du MEXT → Limbes, soutien continu des physiciens japonais mais ...
- Support in JP still "guarded" at offical level
 - Demande du MEXT pour fond de R&D Accel × 2.
- Gvts EU circonspect

Chine / CEPC:

- Demande dans le prochain plan quinquennal,
- situation politique incertaine

US

- Snowmass process
 - Brainstorming...
 - Final meeting this summer in Seattle
 - P5 → conclusion & recomm.
- Peu de support R&D (embryon: CPAD <https://cpad-dpf.org/>)

Europe :

- FCC ↗
 - CLIC + sf R&D accel
- new tool for DRDC (Det R&D Collab.)

Snowmass 2021 Higgs Factory Study Scenarios				
Collider	Type	\sqrt{s}	$\mathcal{P} [\%]$ e^-/e^+	\mathcal{L}_{int} ab^{-1}
HL-LHC	pp	14 TeV		6
ILC and C3 c.o.m almost similar	ee	250 GeV 350 GeV 500 GeV 1 TeV	$\pm 80/\pm 30$ $\pm 80/\pm 30$ $\pm 80/\pm 30$ $\pm 80/\pm 20$	2 0.2 4 8
CLIC	ee	380 GeV 1.5 TeV 3.0 TeV	$\pm 80/0$ $\pm 80/0$ $\pm 80/0$	1 2.5 5
CEPC	ee	M_Z $2M_W$ 240 GeV		16 2.6 5.6
FCC-ee	ee	M_Z $2M_W$ 240 GeV $2 M_{\text{top}}$		150 10 5 1.5
muon-collider (higgs)	$\mu\mu$	125 GeV		0.02

ILD for all Higgs Factories

Discussion in last months (mai-sept):

→ Work program for adaptations

- Forward tracking & vertex det
- Powering
- TPC limits
- Z peak programm
- Forward region (FCAL)
- Calibration scheme

→ LLR can use full ILD simulations and SW for FCC-ee studies

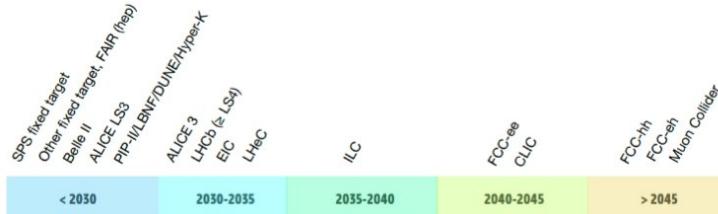
R&D Européenne

European R&D Meccano

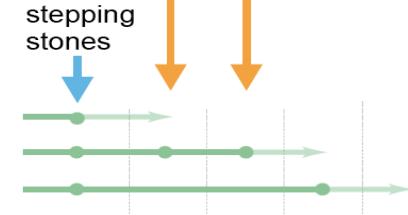
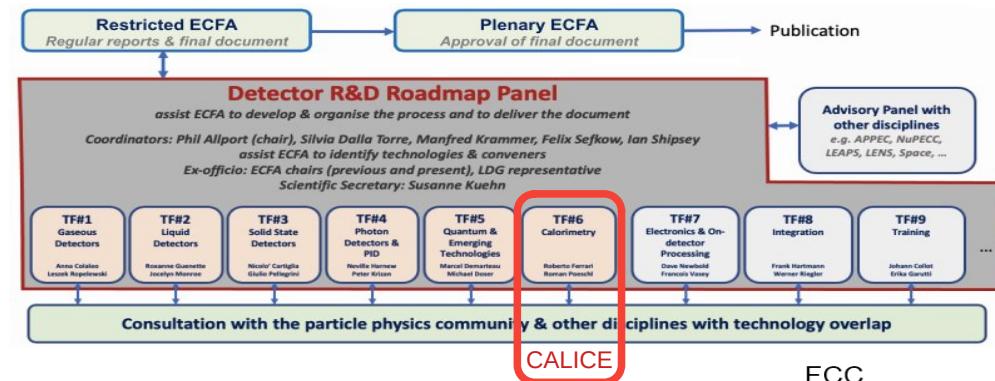
ESPPu 2020: instrumentation needed, in time, with better synergies

End 2021: ECFA Roadmap for Detector R&D (DRD) <https://indico.cern.ch/event/957057/>

- 2021-Q2: Series of “input WS” → ECFA Roadmap document approved end 2021
- Recommendations:
 - Reorganise the R&D collaborations in EU ↔ CERN
 - Establish Long-Term strategic funding programmes



Accelerator Timeline (earliest feasible time ±3y)
as seen by “big labs” directors



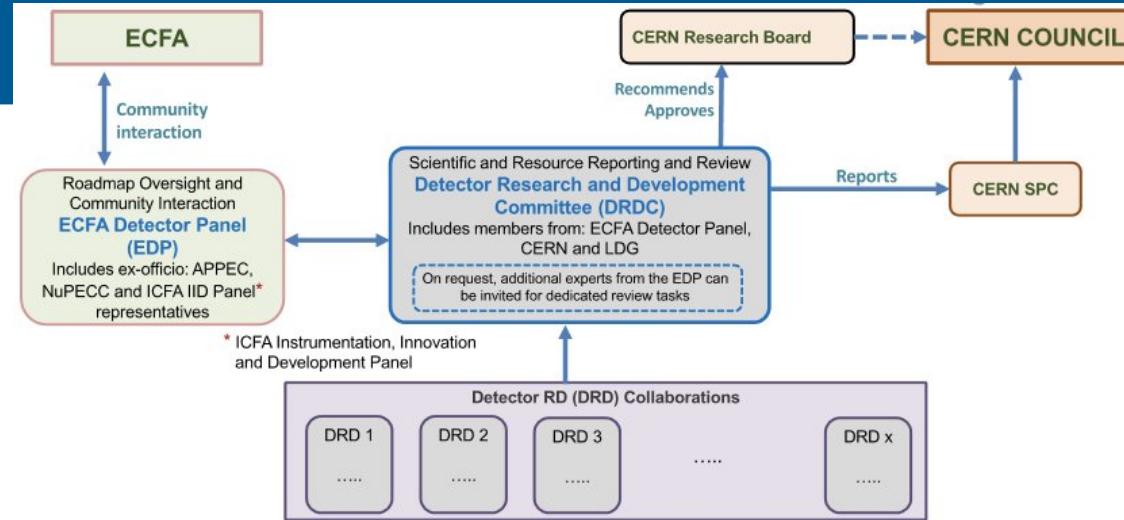
- DRDT 6.1** Develop radiation-hard calorimeters with enhanced electromagnetic energy and timing resolution
- DRDT 6.2** Develop high-granular calorimeters with multi-dimensional readout for optimised use of particle flow methods
- DRDT 6.3** Develop calorimeters for extreme radiation, rate and pile-up environments

DRDC implementation

Implementation plans 1st presentation July

- → Larger R&D collaborations,
less scattered admin overhead & reviews

CALICE: 2×DESY, 2×LHCC (BT), 1 × rECFA
- “Anchored” at CERN (DRD label)
based on current RD's (≤ e.g RD*, CALICE, FCAL, ...) & existing communities (AIDA*) → nucleation
- Rolling grants for long-term R&D (*blue-sky*)
- Consultations → end 2022,
Speed-up 2023 (↔ funding agencies, core DRDC, propositions in Summer, approval in Fall)
new DRD beg. 2024 (MoU, ...)
→ new strategic R&D funding in 2025–26



Role of Detector Concepts : WG for Higgs Factories ↔ DRD, SW, .. but not part of DRD funding

Role of Detector Concepts

In the ECFA Study and in the Roadmap Implementation

Primary goal of the detector WG is to demonstrate, as input to the next EPPSU, that detectors can be built that match the precision physics potential of future Higgs factories

- The level of realism of such demonstrations should be comparable between different Higgs factory proposals

The other main goal is to provide guidance for coherent detector R&D efforts to address the priority requirements of Higgs factory experiments

- And to support their funding requests

Software is the underlying tissue

- Detector models for performance evaluation, physics benchmarking and optimisation studies
- Validation and proof of feasibility from R&D

But some Engineering advice and inspiration is also needed:

- Rate, occupancy and bandwidth estimates
- Powering and cooling requirements
- Mechanical constraints

Indispensable ingredient to strategic detector R&D

**Support for detector concepts
(software development,
engineering advice)
not part of DRD funding
(in the past: big labs)**

CALICE France : revue

Revue Technique IN2P3 :

- 29 septembre 2022
 - ½ journée SiW-ECAL+SDHCAL
 - ½ journée Questions
 - Panel 6 experts
- But, Construction et Résultats “du Démonstrateur”
- Liste des Technologies,
niveau de préparation (TRL),
Spin-Off
- Possible ré-utilisation pour le FCC-ee
 - cf présentation au journées R&T IN2P3 (17–19/10/22)
- Budget ≥ 2009

Niveau	Définition	Nom synthétique
TRL1	Principes de base observés et identifiés	Principe de base
TRL2	Concept technologique et/ou application formulés	Application formulée
TRL3	Preuve du concept analytique et preuve expérimentale de la fonction et/ou de la caractéristique critique	Preuve du concept
TRL4	Vérification fonctionnelle en environnement de laboratoire au niveau composant et/ou maquette	Validation fonctionnelle
TRL5	Vérification en environnement représentatif de la fonction critique au niveau composant et/ou maquette	Modèles à échelle réduite
TRL6	Démonstration en environnement représentatif des fonctions critiques de l’élément au niveau modèle	Validation de la conception
TRL7	Démonstration en environnement opérationnel de la performance de l’élément au niveau modèle	Qualification d’un modèle
TRL8	Système réel développé et jugé apte à l’expérience	Qualification du système réel
TRL9	Système réel ayant été utilisé à l’identique et avec succès lors d’une expérience dans l’environnement idoine.	Opération du système réel

Conclusions : d’ici 2 sem. (comité direction [DU + DT] demain)

Detecteurs

Highly-Granular ECAL at Higgs Factories for Particle Flow Approach based detectors

Full Reconstruction of single particles

- Charged measured mostly from trackers
- Neutrals only measured from calorimeters

→ Large Tracker

- Precision and low X_0 budget
- Pattern recognition

→ High precision on Si trackers

- Tagging of beauty and charm

Large acceptance

→ Highly Granular Imaging Calorimetry

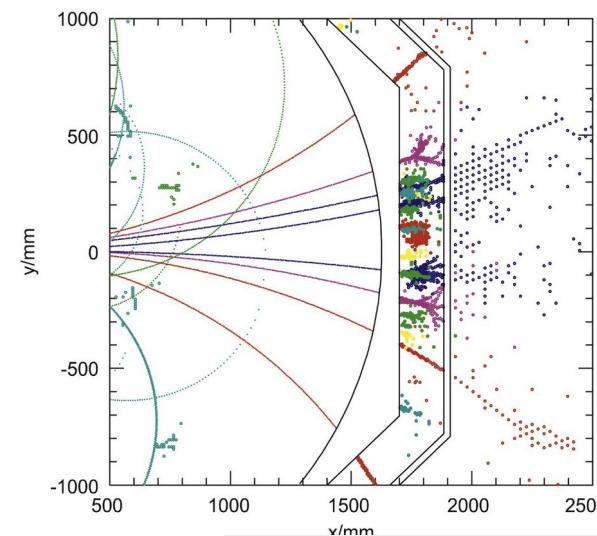
Particle Flow Algorithms :

- Jets = 65% charged Tracks + 25% γ ECAL + 10% h^0 E+HCAL
- TPC $\delta p/p \sim 5 \cdot 10^{-5}$; VTX $\sigma_{x,y,z} \sim 10 \mu\text{m}$

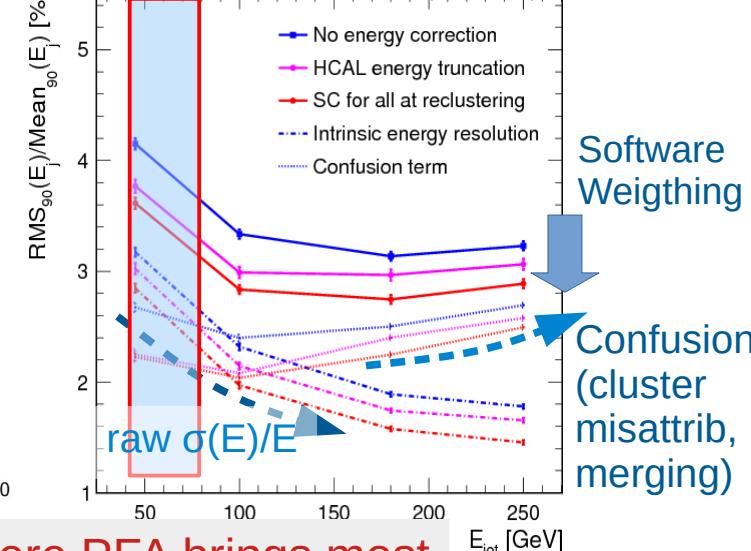
ECAL

τ tagging + timing

H. Videau and J. C. Brient, "Calorimetry optimised for jets," (CALOR 2002)



Pandora PFA: EPJ C77 (2017) 10, 698



Low E jets ⇒ where PFA brings most

Modular & Transverse Constraints

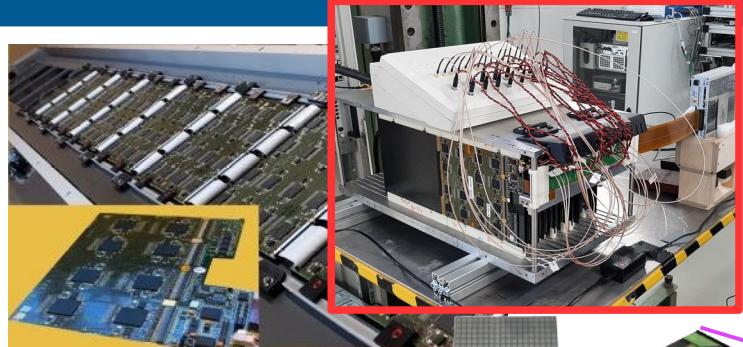
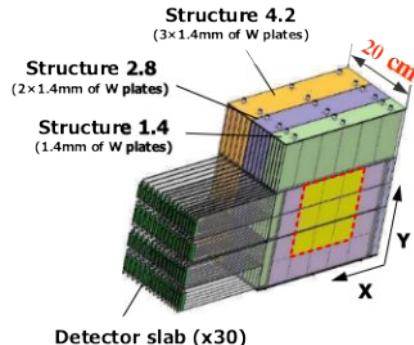
The diagram illustrates the CALICE/ILD detector system, highlighting its modular and transverse constraints. Key components and their functions are labeled:

- HCAL**: High-Granularity Calorimeter.
- Endcap1** and **Endcap2**: Endcap modules.
- Barrel**: Barrel module.
- ECAL**: Electromagnetic Calorimeter.
- PCB (FeV)**, **16 SK2 ASICS**, **1024 channels**: Electronics processing.
- ASU**: Active Shutter Unit.
- Wafer (4)**: Wafer technology.
- Carbon+W**: Material layers.
- Copper (cooling)**: Cooling system.
- Shielding**: Protection layers.
- Adapter board (SMB)**: Adapter board.
- U layout of a short slab** and **U layout of a long slab**: Layout of detector slabs.
- Seismic**: Seismic isolation.
- Structure**: Structural framework.
- Cooling**: Cooling system.
- DAQ**: Data Acquisition System.
- PP ↔ Cont**: Trigger and data flow.
- B = 3.5 T**: Magnetic field strength.
- 3 cm**: Thickness of a module section.
- ~1.8m**: Length of a module section.
- 200 ms**, **~1ms**, **199 ns**, **350 μ s**: Timing constraints.
- + timing**: Timing information.

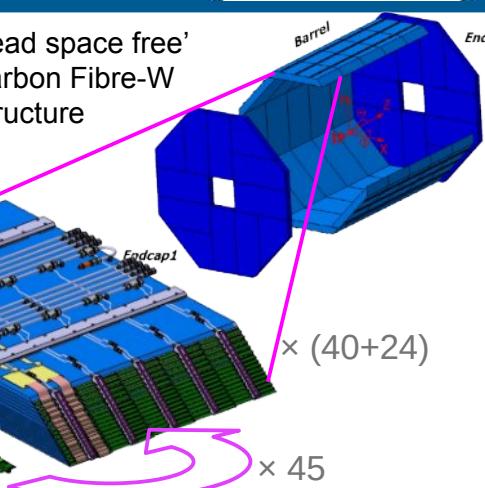
Vincent.Boudry@in2p3.fr CALICE/ILD – CS LLF, 11/02/2019

12/27

Timeline of SiW-ECAL Prototypes



'dead space free'
Carbon Fibre-W
Structure



Technological (now)

- Embedded electronics
 - Power-Pulsed, Auto-Trig, delayed RO
 - $S/N = (MPV/\sigma_{Noise}) \geq \sim 12$ (trig)
- Compatible w/ 8+ modules-slab
- $5 \times 5 \text{ mm}^2$ on $320\text{--}650\mu\text{m}$ $9 \times 9 \text{ cm}^2$
 $\times 26\text{--}30$ layers
 - 8k (slab) \sim 30k (calo) channels

We are here

Pilote



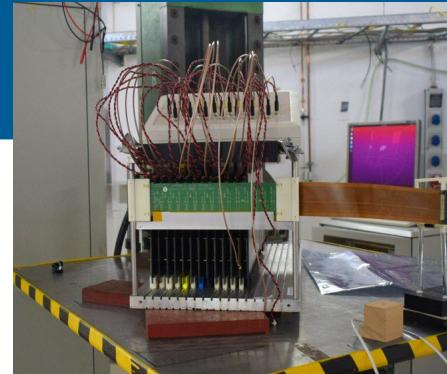
Full Detector

- 1M 70M channels
- on $750\mu\text{m}$ $12 \times 12 \text{ cm}^2$ 8" Wafers ?
- Pre-industrial building
- Full integration (\supset cooling)
- Final ASIC

Physical (2005-11)

- $1 \times 1 \text{ cm}^2$ on $500\mu\text{m}$ $6 \times 6 \text{ cm}^2$
Pad glued on PCB
Floating GR
- $\times 30$ layers (10k chan).
- External readout
- Proof of principle

Tests en faisceaux : DESY



Nov 2021 + Mars 2022 : électrons de 1–6 GeV (4e tentative...)

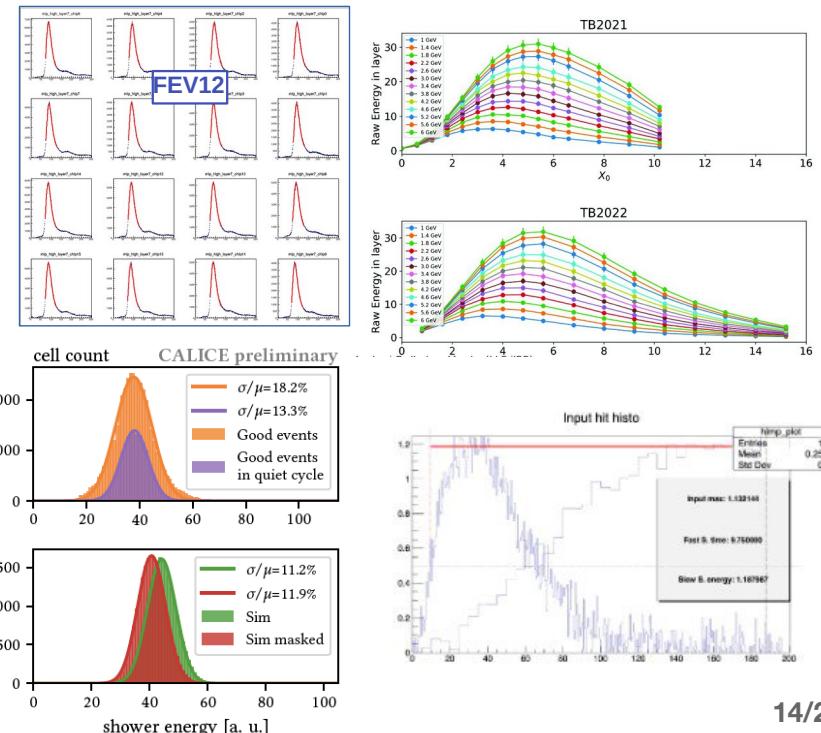
- 15 couches de 1024 cellules + DAQ compacte
 - 5 types de cartes (FEV10, 11, 12, 13, COB) \otimes (320, 500, 650 μm)
 - 2 configurations d'absorbeurs

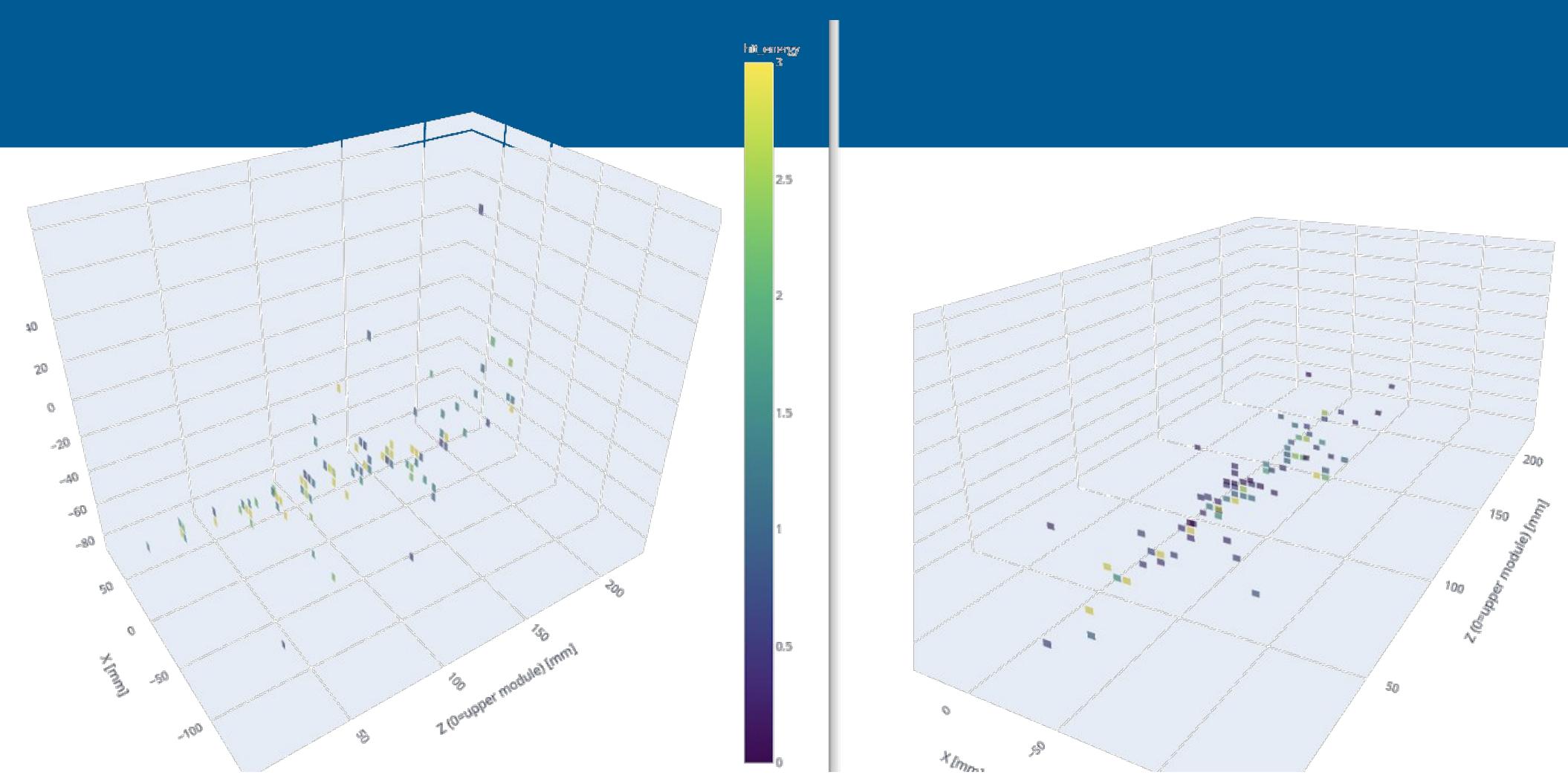
~3 weeks of commissioning and “training”

- Mechanical structure
(adding or removing the tungsten plates)
- Hold values, gain optimization, Threshold optimization,
single cell calibration, etc
 - ~500k fits (15 boards \times 16 ASICs \times 64 ch \times 15 SCAs \times 2 gains)
- Test of combined DAQ : ECAL + AHCAL

1st full shower profiles

- Much filtering needed (see Jonas' defence)





Beam test: CERN

2 weeks in June @ SPS-H2

- 15 layers, 1 configuration W
- Running : 75% of time :
 - e : 10, 20, 40, 60, 80, 100, 150 GeV
 - μ : 50, 150 GeV
 - π : 10, 20, 70, 100, 150, 200 GeV

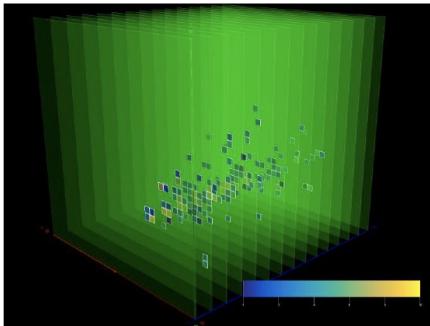


Fig. Simulation e- 10 GeV

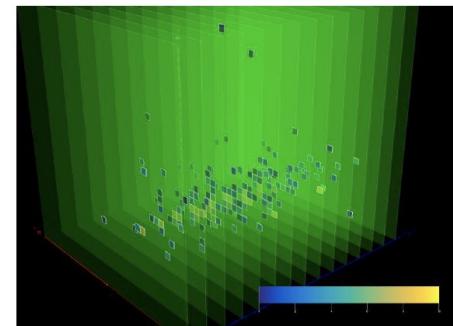


Fig. Reconstructed e- 10 GeV

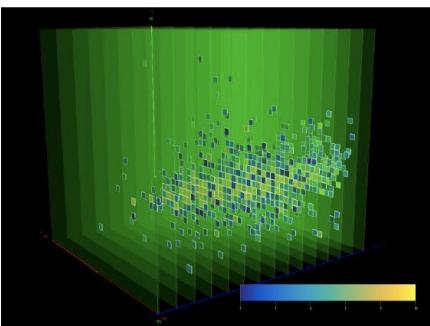


Fig. Simulation e- 100 GeV

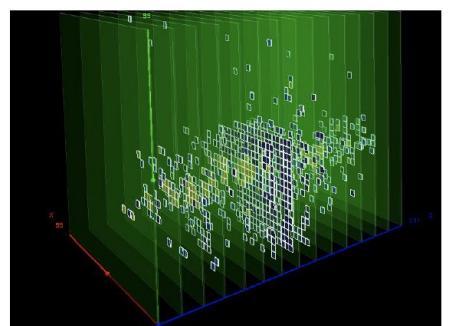


Fig. Reconstructed e- 100 GeV

Technologies

Include ici les slides de Jérôme

SiW-ECAL Medium Term Plans

1) Complete the demonstrators : Calorimeters Stacks and Long Slab

- 2023: Uniform ASU's: FEV2.1 + 500 µm 6" wafers + Support Structures
 - Reuse the same boards in ≠ configurations
- **Stack Calo1** (15 × 1 ASU, 24 X₀) Heterogeneous → Uniforme
- **Long Slab** (1× 8–12 ASUs) Partial → Full ↳ ⚠ Exhaust Wafers
- **Stack Calo2** (24 × 1 ASU, 24 X₀) → ⚠ exhausts the current stock of SK2a
 - Stack Calo2.5 = (12 × 2 ASUs)
- **Stack Calo3** (15 × 3 ASUs) = requires add'l SK2a production

1) end'23 + '24 : BT with all set-ups
(DESY+CERN)

2) The Stack Calo{1, 2.5, 3} could be used for the LUXE & Dark Photon experiments

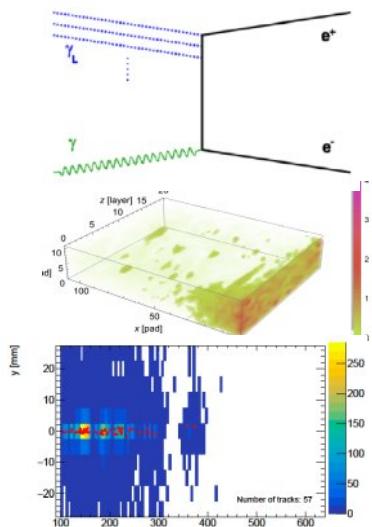
Spin-Offs : SiW-ECAL

‘Dark Photons’ experiments (Lohengrin@ELSA, EBES@KEK) : *en préparation*

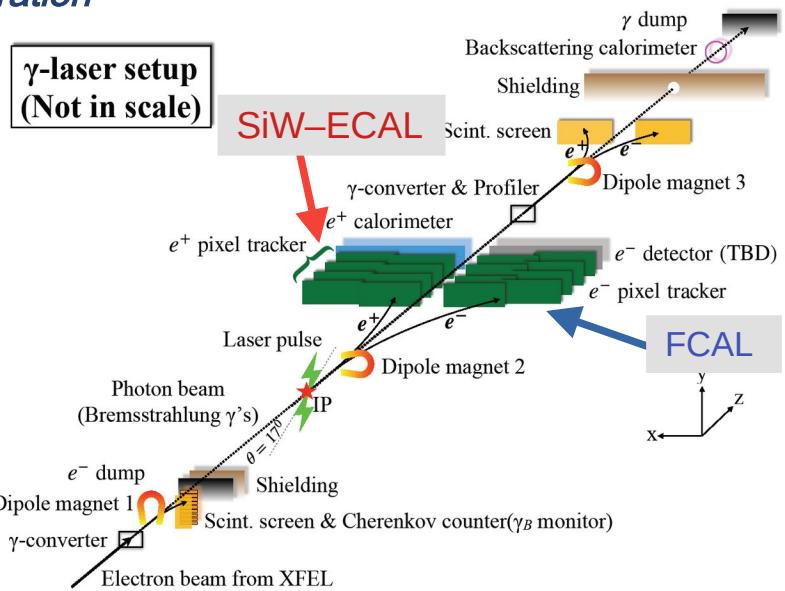
- #### - Utilisation du Stack Calo1 en mode continu

LUXE @ XFEL : 2025 ?

- Physique :
 - Exploration de QED non-linéaire
 - NL-Compton : $e^- + n\gamma_L \rightarrow e^- \gamma$:
 - Pairs : $\gamma + n\gamma_L \rightarrow e^+e^-$; $e^- + n\gamma_L \rightarrow e^-e^+e^-$
 - Recherche Axion-Like Pseudo-Scalar
 - Détecteur :
 - Application immédiate SiW-ECAL
 - Electron et Photons : 1–17 GeV
 - Besoin de haute granularité
 - Beam Pulsé, basse intensité
 - Zone active $\sim 10 \times 52 \text{ cm}^2 = 3 \text{ ASU}$ (Stack calo3)
 - Conditions réelles mini-slabs (DAQ, cooling)



γ-laser setup (Not in scale)



Valeur ajoutées :

- Synergies fortes Analyse et HW (Capteurs)
 - Application physique originale
 - Timing en adéquation avec dev techniques.

SiW-ECAL pour le FCC-ee

Conditions Linéaires et Circulaires

Conditions Linéaire: ILC, HL-ILC...

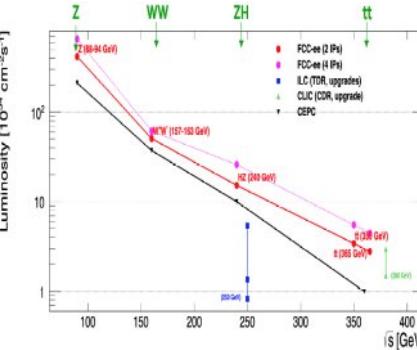
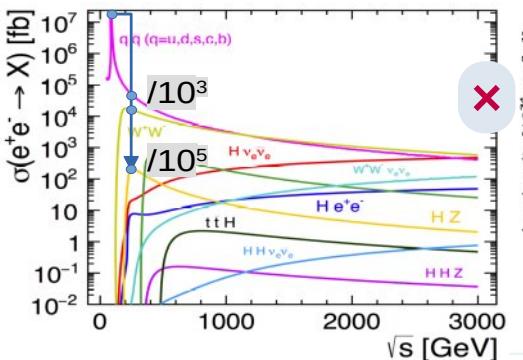
- 250 GeV (ZH), 365 GeV (tt), 500 GeV (ZHH) + [1000 GeV], $\mathcal{L} \sim \text{cst.}$
- Power pulsing : 5 [10–15]Hz × 1 [2] ms

Conditions très diverses et plus stricte que ILC:

- $90\text{GeV} \times 10^7 \text{ fb} \times 5 \cdot 10^{36} \text{ cm}^{-2} \text{ s}^{-1}$ (qq × 20,000 ILC @ 250)
- 150 GeV (WW) + 250 GeV (ZH)+ 365 GeV (tt)
 $\sim 10^4 \text{ fb} \times 5 \cdot 10^{35} \text{ cm}^{-2} \text{ s}^{-1}$ (qq × 5–10 ILC @ 250)

Changement de Paradigme (*Hypothèse du Continu*) et révision:

- ASIC, Power/Cooling, DAQ, *Granularity, Precisions (E, t)*, New ideas...



HL-ILC:

- $\mathcal{L} \times 4$ (6)
- $N_{\text{bunches}} \times 2$: $\tau_{\text{Train}} : 1 \rightarrow 2 \text{ ms}$
- $f_{\text{rep}} \times 2$ (3): 5 → 15 Hz

Dominated by ACQ time:

$$P(\sim 25\mu\text{W}/\text{ch}) \times 6$$

HL-CLIC:

- $\mathcal{L} \times 2$
- $N_{\text{bunches}} \rightarrow$: $\tau_{\text{Train}} : 176 \text{ ns}$
- $f_{\text{rep}} \times 2$: 50 → 100 Hz

Dominated by Set-up &

Conversion time: $P (\sim 82\mu\text{W}/\text{ch}) \times 2$

FCC-ee parameters		Z	W+W-	ZH	ttbar
\sqrt{s}	GeV	91.2	160	240	350-365
Luminosity / IP	$10^{34} \text{ cm}^{-2} \text{ s}^{-1}$	230	28	8.5	1.7
Bunch spacing	ns	19.6	163	994	3000
"Physics" cross section	pb	35,000	10	0.2	0.5
Total cross section (Z)	pb	40,000	30	10	8
Event rate	Hz	92,000	8.4	1	0.1
"Pile up" parameter $\langle \mu \rangle$	10^{-6}	1,800	1	1	1

Experimentally, Z pole most challenging

- Extremely large statistics
- Physics event rates up to 100 kHz
- Bunch spacing at 20 ns
 - "Continuous" beams, no bunch trains, no power pulsing
- No pileup, no underlying event ...
 - ...well, pileup of 2×10^{-3} at Z pole

Detector Parameters: scaling rules

- Cell lateral size
 - Shower separation (EM~2×cell size)
 - Cell time resolution (1 cm/c ~ 30 ps)
 - Time performance for showers
 - » ParticleID, easier reconstruction
- Longitudinal segmentation
 - sampling fraction
 - E resolution (ECAL ~15%/ \sqrt{E})
 - shower separation/start
- ECAL inner radius; Barrel Z_{Start}
- ECAL-HCAL distance
- Barrel-Endcap distance
- Dead-zones sizes (from Mechanics, Cooling)



Number of cells $\nearrow \Rightarrow$ Cost $\nearrow (1/\text{size}^2)$

Cell density $\nearrow \Rightarrow$ Power consumption \nearrow

Time resolution $\searrow \Rightarrow$ Power \nearrow

*threshold, passive vs active cooling
dead-zones \nearrow*

**NEED TO BE FULLY RE-EVALUATED
for EW region**

Inner Radius $\nearrow \Rightarrow$ Tracking performance \nearrow
Cost $\nearrow^2 (\supset \text{Magnet, Iron})$

Gaps $\nearrow \Rightarrow$ PFlow performances \searrow

Review of physical implication (from TeV): see [Linear collider detector requirements and CLD, F. Simon @ FCC-Now \(nov 2020\)](#)
Physics Requirement studies @ 250 GeV: see [Higgs measurements and others, M. Ruan @ CEPC WS, \(nov 2018\)](#)

How to optimise the SiW-ECAL (2023)

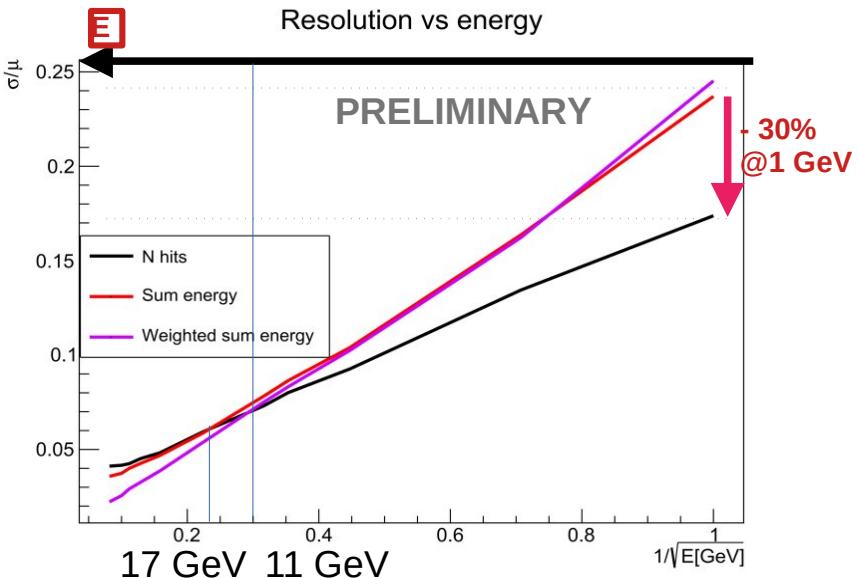
1) Use the existing ILD full simulation

- Extract the raw inputs as distributions:
 - E, t, hits, per cell
 - Sum per layers & zone (ASIC, ASU, SLAB, ...)
- Calculate fluxes per element
 - Power (analogue, Digital), Data, Heat, Currents Occupancy ...
 - ... assuming various hypothesis (\mathcal{L} , precisions, DAQ scheme, memories, technology) \leftrightarrow Engineers

2) Check on modified versions (ILD params)

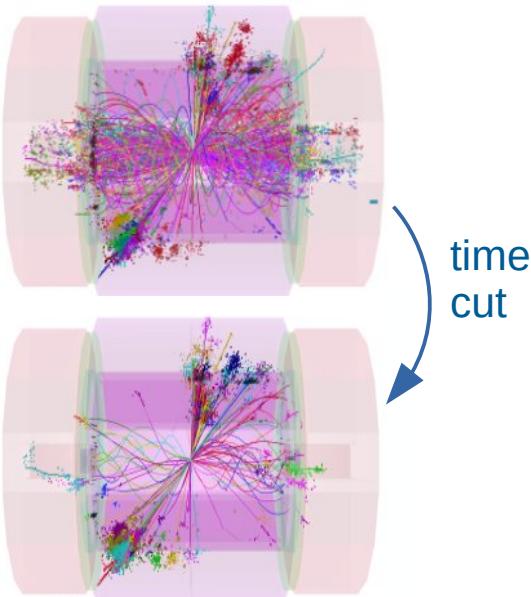
3) Re-visit the SiW-ECAL performances

- Use detailed sim from CALICE (Fabricio)
- Optimise the repartitions (W, layers)



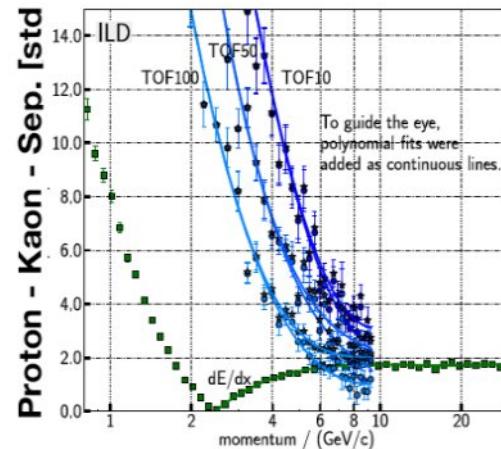
Timing in calorimeters: 0.1-1 ns range

Cleaning of Events



Particle ID by Time-of-Flight

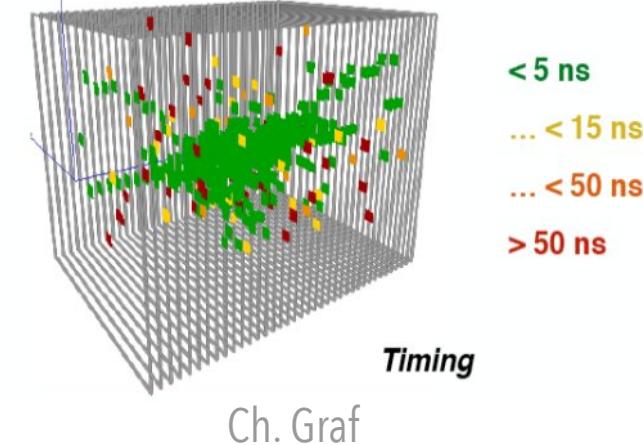
- Complementary to dE/dx
 - here with 100ps on 10 ECAL hits



S. Dharani, U. Einhaus, J. List

Ease Particle Flow:

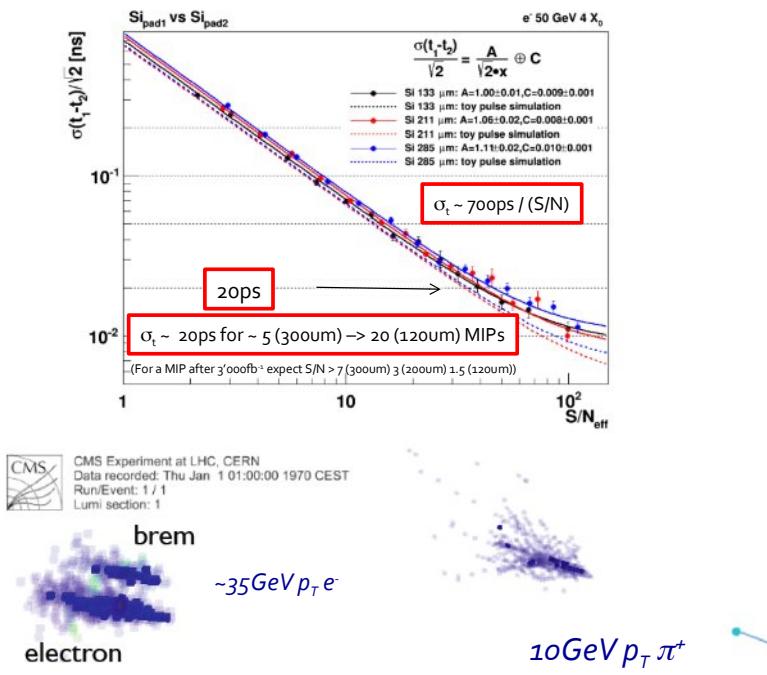
- Identify primers in showers
- Help against confusion
better separation of showers
- Cleaning of late neutrons & back scattering.
- Requires 4D clustering



Timing Studies

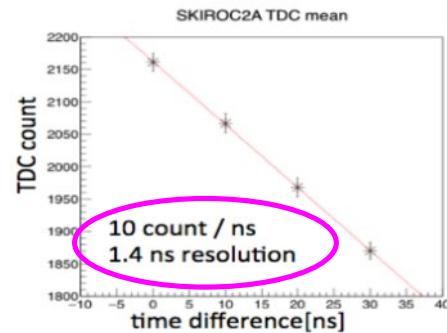
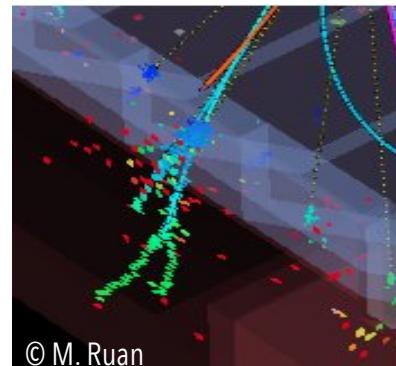
2015 CMS HGCAL CERN timing test beam

- Time resolution vs S/N ratio



CALICE / ILD

- Bulk Timing



Perspectives

Développement Analyses (Particle Flow, Clustering, tracking, ...) non traités ici

Développements techniques:

- 12+1 technologies dans CALICE + ILD
 - Capteurs, ASICs, PCB, DAQ, Puissance, Structure Fibre de Carbone*, Intégration*,
 - Refroidissement*, Integration Système*, Qualité*, Simulation G4, Simulation Physique paramétrables
 - + **Timing**
- Beaucoup directement applicables à toutes les HF
 - Evaluations de À faire nécessaires: Puissance/Cooling, Precision, Flux, Perfs... ~ 1 an
 - **Opportunité** de pousser certaines R&D (Timing HW & Utilisation, Capteurs, ASICs, Cooling, ...)
 - Certaines* en standby (manque manpower)

SiW-ECAL Medium Term Plans

1) Complete the demonstrators : Calorimeters Stacks and Long Slab

- 2023: Uniform ASU's: FEV2.1 + 500 μm 6" wafers + Support Structures
 - Reuse the same boards in ≠ configurations
- **Stack Calo1** (15 × 1 ASU, 24 X_0) Heterogeneous → Uniforme
- **Long Slab** (1× 8–12 ASUs) Partial → Full $\rightarrow \triangleleft$ Exhaust Wafers
- **Stack Calo2** (24 × 1 ASU, 24 X_0) $\rightarrow \triangleleft$ exhausts the current stock of SK2a
 - Stack Calo2.5 = (12 × 2 ASUs)
- **Stack Calo3** (15 × 3 ASUs) = requires add'l SK2a production

- 
- 1) end'23 + '24 : **BT with all set-ups** (DESY+CERN)
 - 2) The Stack Calo{1, 2.5, 3} could be used for the **LUXE** experiment : Study NL QED at XFEL (e, γ of $E \leq 17$ GeV, 10 Hz, ILC beam structure). Start in 2025 ?

2) ILD+CALICE : Establish specifications for experiments

- 2023 : Fluxes (occupancy, data, heat, ...) from full sim, for various hypothesis (\mathcal{L} , continuous↔pulsed, partitions, granularity, ASIC techno, modes, precisions, ...)
- 2024 : Establish the specifications of electronics, cooling, ... vs performances.

3) Depending on support : side studies (CFW structure, cooling, 8" wafers, timing layers, power management, ...)

Extras

Calorimeter Symposium

Orthogonal Views

Lessons learned: calorimeter upgrade R&D for HL-LHC & by Calice

Speaker: David Barney (CERN)



Precision timing and their applications in calorimetry

Speaker: Nural Akchurin (Texas Tech University (US))



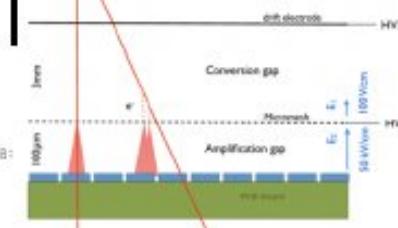
Si based highly and ultra-highly granular calorimeters

Speaker: Vincent Boudry (LLR – CNRS, École polytechnique, Institut Pluridisciplinaire Hubert Curien)



Future Noble Liquid Systems

Speaker: Brieuc Francois (CERN)



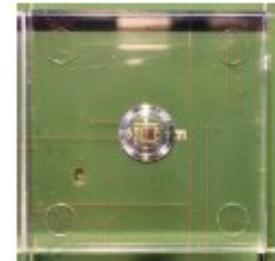
Gaseous calorimeters

Speaker: Maria Fouz Iglesias (Centro de Investigaciones Energéticas, Madrid (Spain))



Tile and strip calorimeters

Speaker: Katja Kruger (Deutsches Elektronen-Synchrotron (DE))



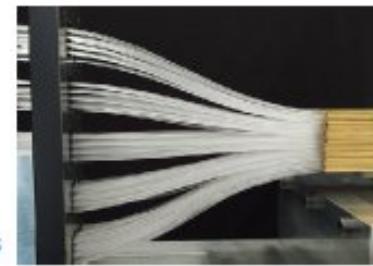
Crystal calorimetry

Speaker: Marco Toliman Lucchini (Princeton University (US))



R&D for Dual-Readout fibre-sampling calorimetry

Speakers: Gabriella Gaudio (INFN-Pavia), Gabriella Gaudio (INFN-Pavia)



Compact and high performant readout systems

Speaker: André David (CERN)

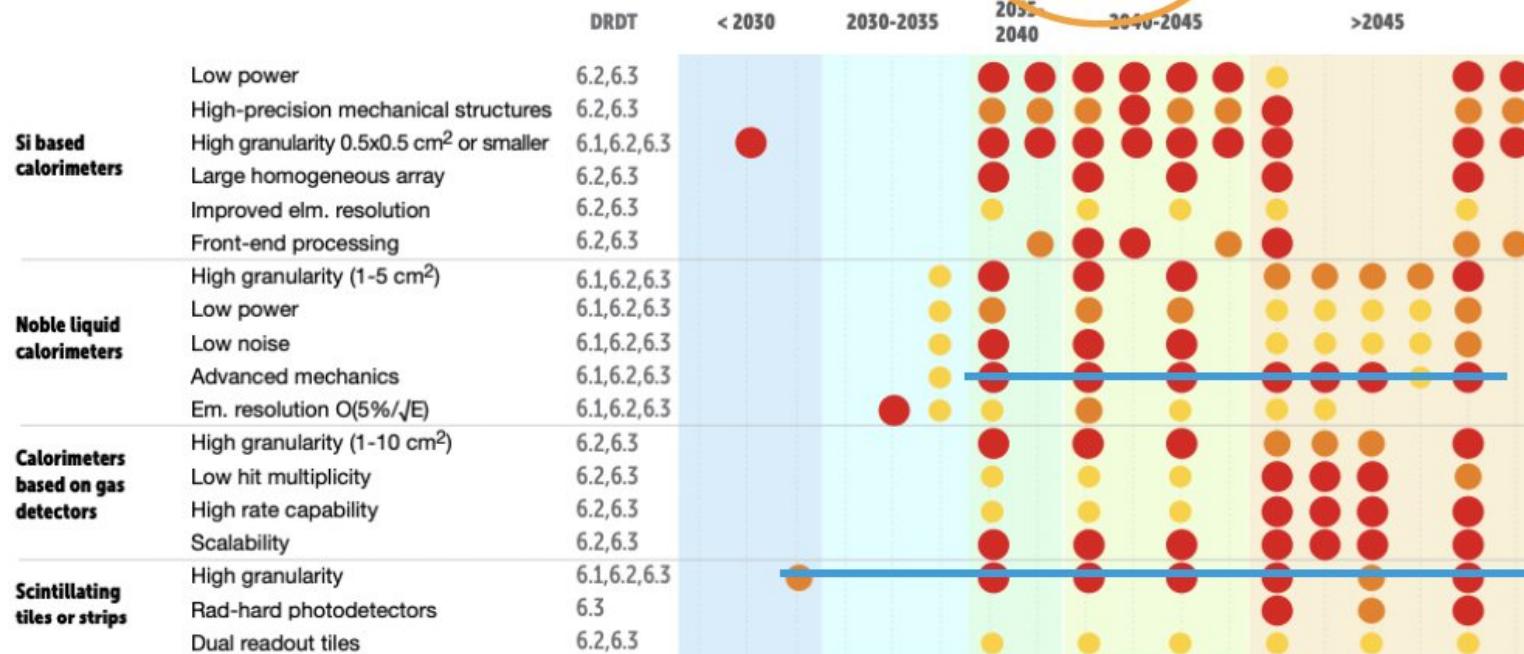


Symposia shed light along the technological direction
<https://indico.cern.ch/event/999820/>

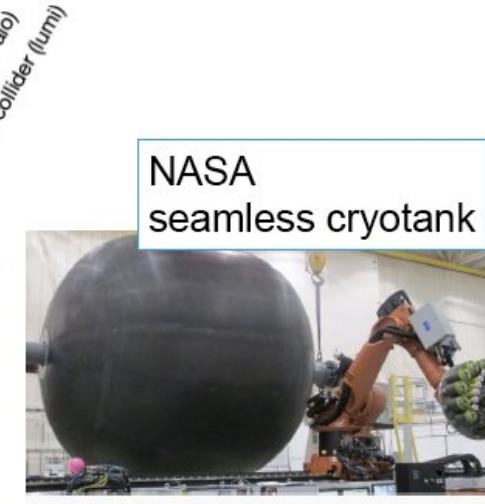
Synergies, Stepping Stones, R&D collaborations

Looking Across the Fence, and Beyond Tomorrow

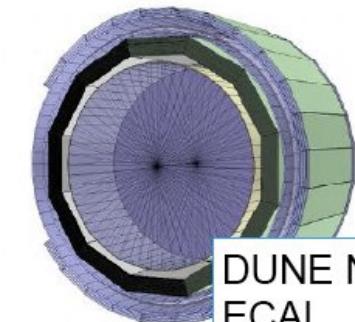
Example:
Calorimeters



● Must happen or main physics goals cannot be met ● Important to meet several physics goals ● Desirable to enhance physics reach ● R&D needs being met



NASA
seamless cryotank

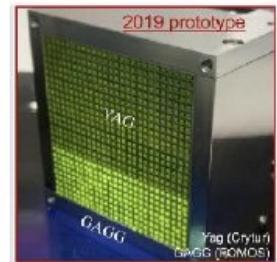
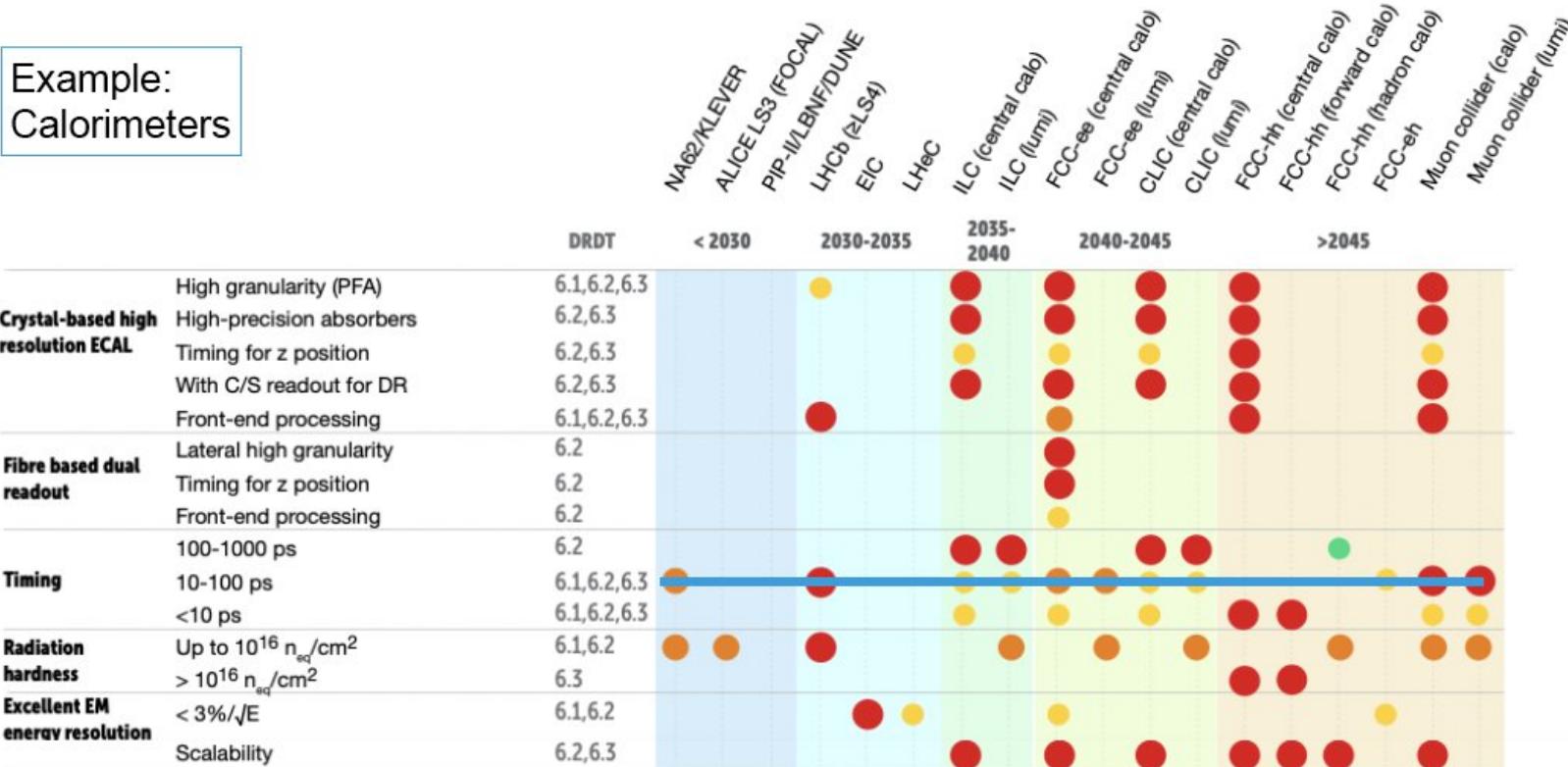


DUNE ND
ECAL

Synergies, Stepping Stones, R&D collaborations

Looking Across the Fence, and Beyond Tomorrow

Example:
Calorimeters



Fast timing
SPACAL

● Must happen or main physics goals cannot be met ● Important to meet several physics goals ● Desirable to enhance physics reach ● R&D needs being met

What is a ‘CALICE’ calorimeter ?

1) It is not a single calorimeter

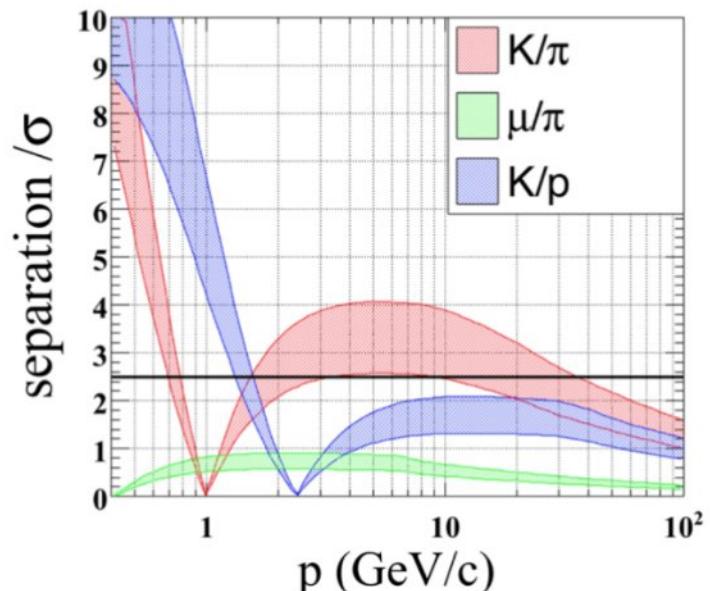
- Calorimetric system : **ECAL+HCAL + (X₀-thin) High Performance Trackers**
complementary and well associated → small distance (NO MAGNET on the way)

2) Optimised for Particle Flow

- NOT the best calorimeter system (= Best Raw Energy measurement of single part.)
- Measurement and Identification of all particles ⊃ (especially) in jets, τ 's, ...
best Boson mass measurement $H \rightarrow ZZ, WW; Z, W \rightarrow jj$.
$$\Delta(M_Z, M_W) \Rightarrow \sigma(E_j)/E_j \sim 30\%/\sqrt{E} \sim 3.5\text{--}5\%$$

3) CALICE = R&D on detectors (prototypes)

SiD, ILD, CLICdp, CECP_{Baseline} = detector concepts implementing CALICE
physics performances, ⊃ PFA ('physics' prototypes) ⇒ 'technological' prototypes



Highly appreciated in flavor physics @ CEPC Z pole
TPC dEdx + ToF of 50 ps

At inclusive Z pole sample:

Conservative estimation gives efficiency/purity of 91%/94% (2-20 GeV, 50% degrading +50 ps ToF)
Could be improved to 96%/96% by better detector/DAQ performance (20% degrading + 50 ps ToF)

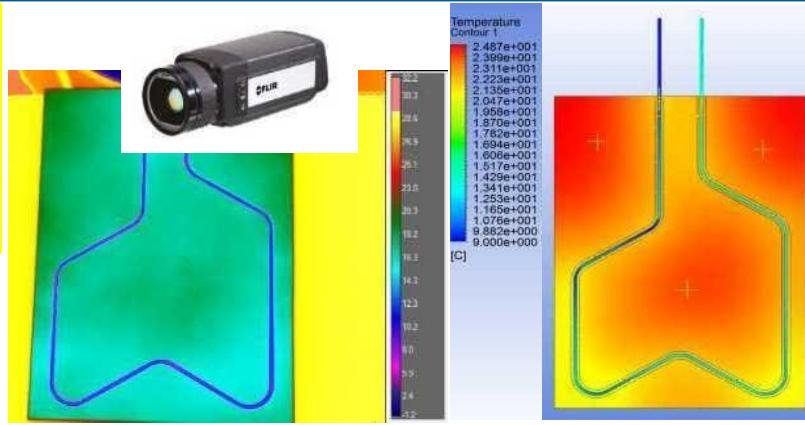
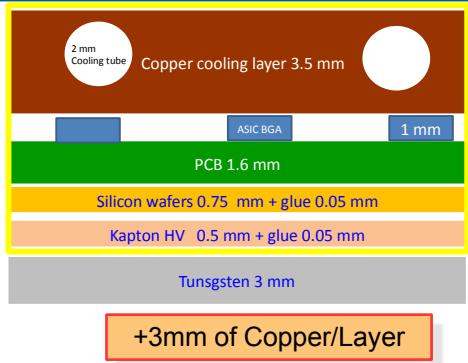
18/11/19

CEPC WS@IHEP

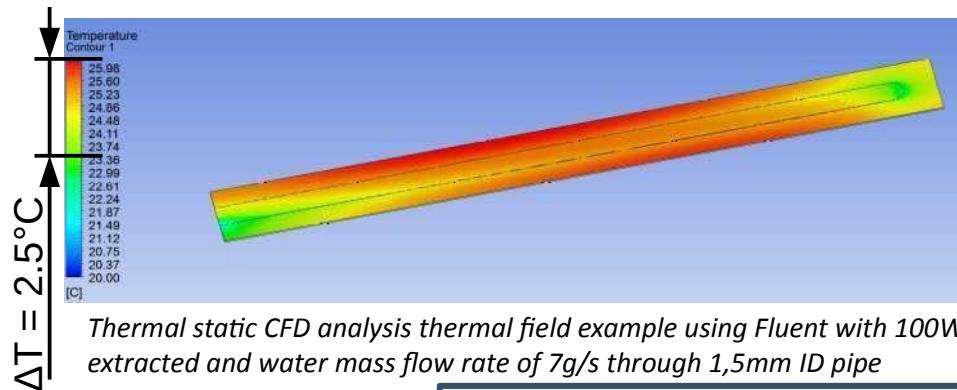
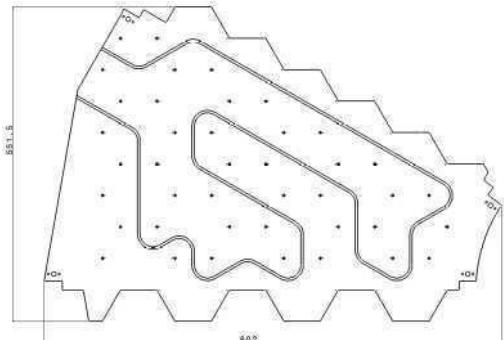
CEPC-DocDB-id: 172
<https://arxiv.org/abs/1803.05134>
Eur. Phys. J. C (2018) 78:464

26

Services: integration & cooling



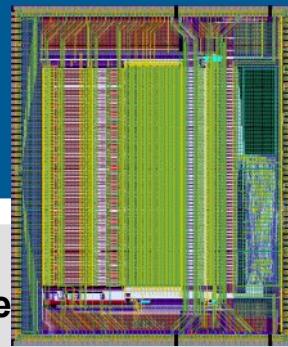
- Pipe insertion process introduces some efficiency loss due to the thermal contact resistance.
- The benefit remains significant with regard to a passive cooling



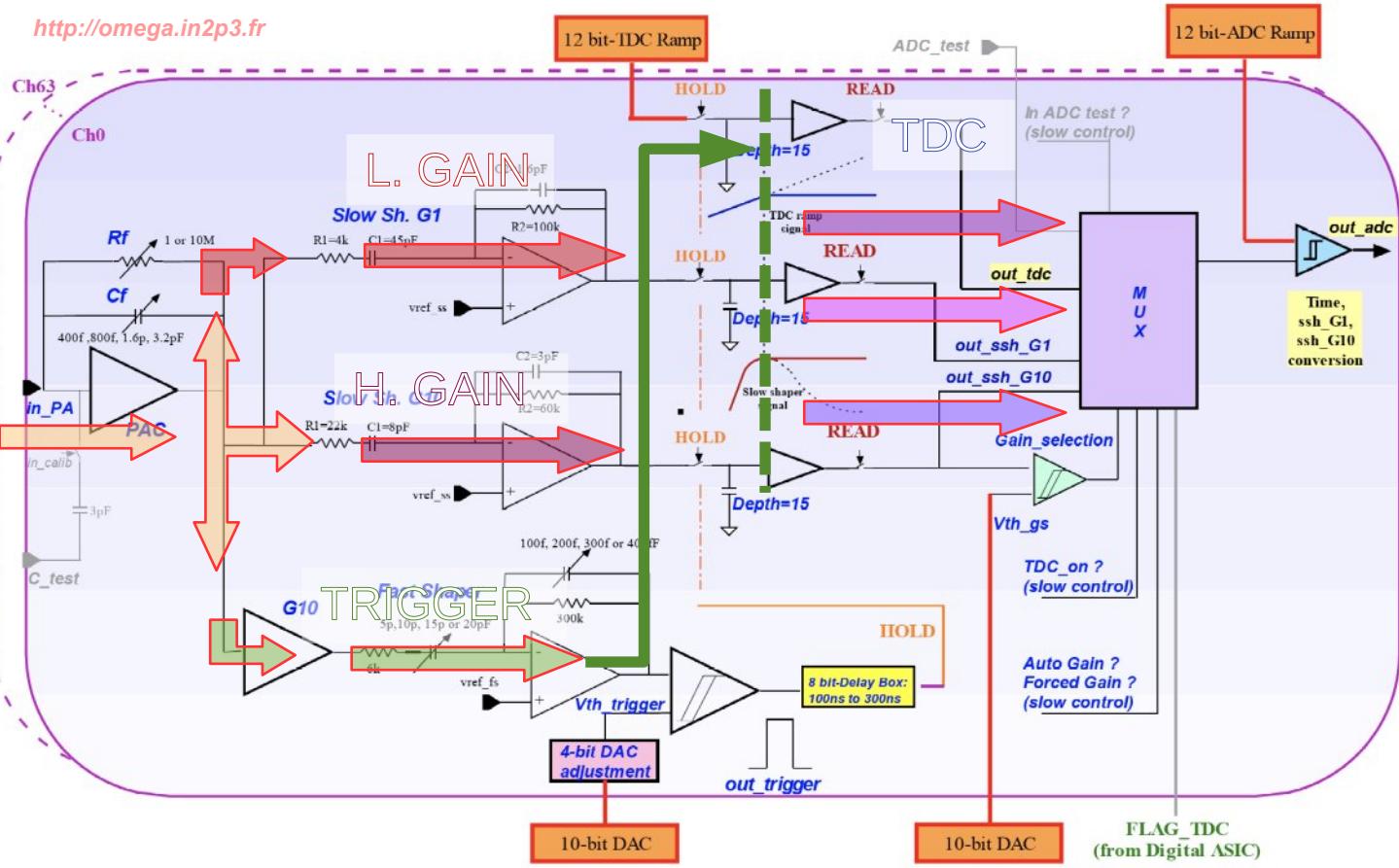
Thermal static CFD analysis thermal field example using Fluent with 100W extracted and water mass flow rate of 7g/s through 1,5mm ID pipe

= 2x cont. operation of a SLAB

SKIROC2 / 2A Analogue core



<http://omega.in2p3.fr>



- **64 channels**
- **Auto-triggered**
 - per cell adj.
 - 1 cell triggers all
- **Preamp**
 - + **2 Gains** + Auto-select
 - + **TDC (~1.4ns)**
- **15 ($\times 2$) analogue memories**
- **Dyn range 0.1 ~ 2500 mips**
 - mip in 320 μm (4 fC)
 - 12 bits ADC's
- **616 config bits**
- **Low consumption**
 - 25 $\mu\text{W}/\text{ch}$ with 0.5% ILC-like duty cycle
- **Power-Pulsed**

Sensor R&D

Improved uniformity

- Less dead spaces ?

- Min inter wafer gap ~ 100µm (on same board)

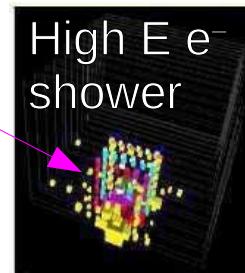
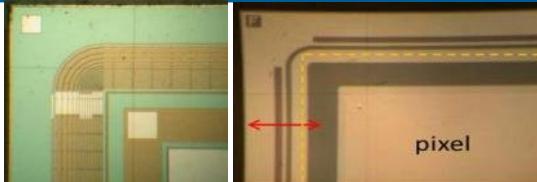
→ Go for larger sensors.

- + Guard Rings ~ wafer thickness

- Floating = extra signal by X-talk
 - Grounded = lost signal

- Larger Silicon Matrices:

2" (51 mm)	275 µm	1969
3" (76 mm)	375 µm	1972
4" (100 mm)	525 µm	1976
4.9" (125 mm)	625 µm	1981
150 mm (5.9", ~6")	675 µm	1983
200 mm (7.9", ~8")	725 µm.	1992
300 mm (11.8", ~12")	775 µm	2002
450 mm (17.7") [proposed]	925 µm	future
675 mm (26.6") [Theoretical]	Unknown.	future



We are here

More signal →

Improved S/N, E resolution and Time Measurement

- Higher Intrinsic Signal → thicker sensors:

$$e/h \# \propto th, \text{ noise} \propto C \propto 1/th \Rightarrow S/N \propto th^2$$

$$\text{EM resolution: } \sigma(E)/E \propto 1/\sqrt{th/100\mu\text{m}}$$

- Need R&D on Improving the edge quality:
electron beam cutting ? Edge treatment ? ... ?

- Physical Gain: LGAD
(Limited Gain in Avalanche Diode)

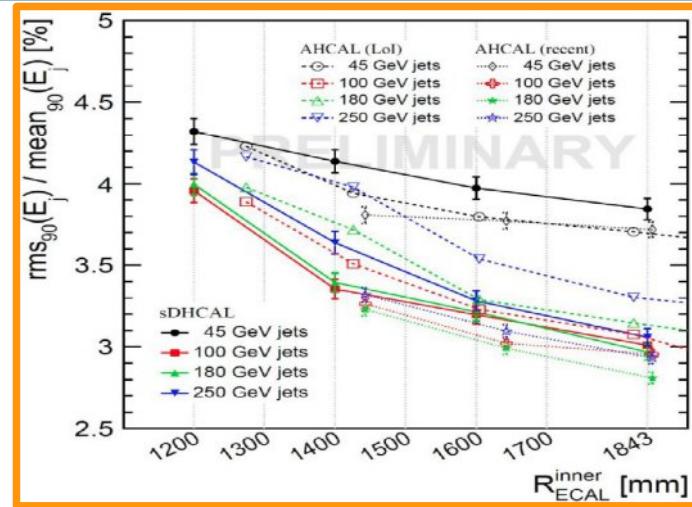
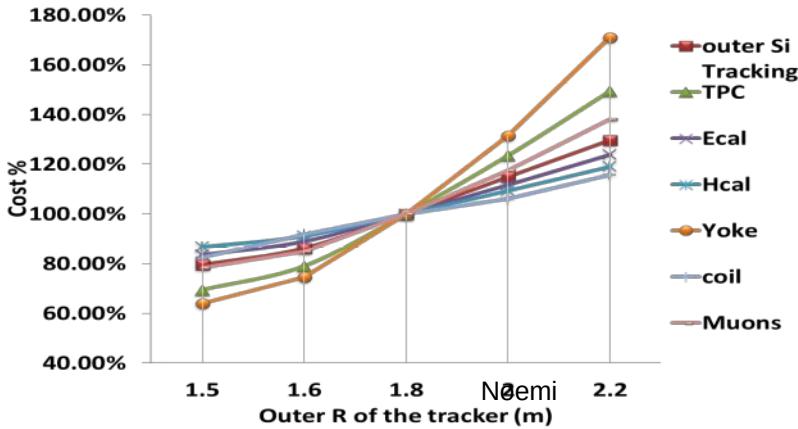
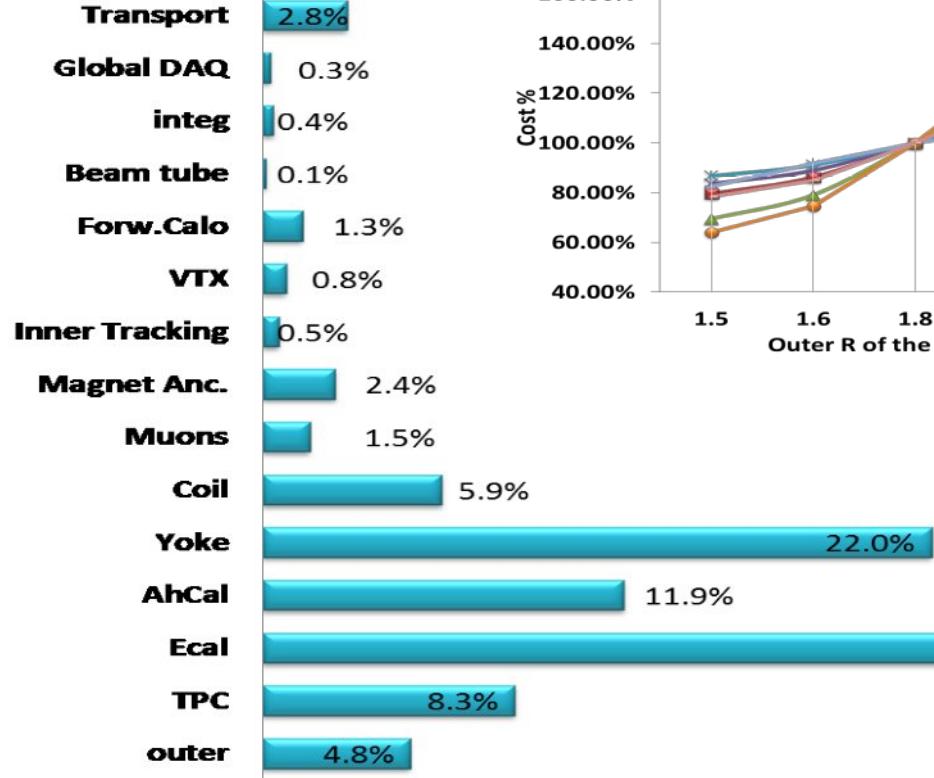
See Timing in Calorimeters
Nural Akchurin

- Gain → S/N ↑, $\sigma(t) \downarrow$ + instabilities ?
 - Wait experience from ATLAS HGTD, CALICE

PSD = Position Sensitive Detector

- Reduces the number of channels, power (& costs ?)

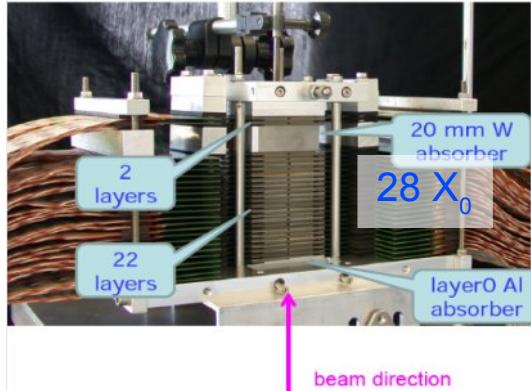
Cost Structure of ILD



Full Silicon
option

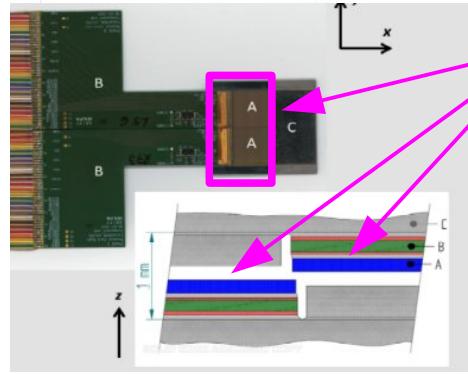
MAPS & DECAL

FOCAL DECAL prototype



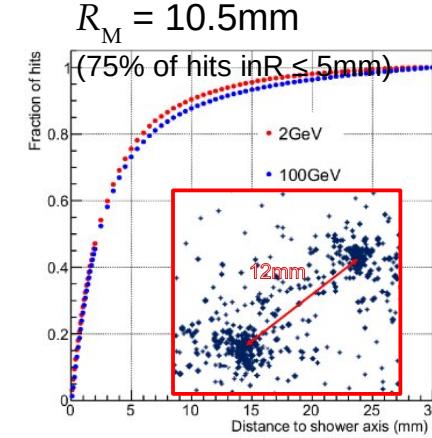
FOCAL = 2 layers of MAPS
but How to build a full detector ?

- Services: Power + Cooling ?
 - Gains by going fully digital ?
- For what physical gain ?
 - Improved separation ✓
 - Improved resolution ?

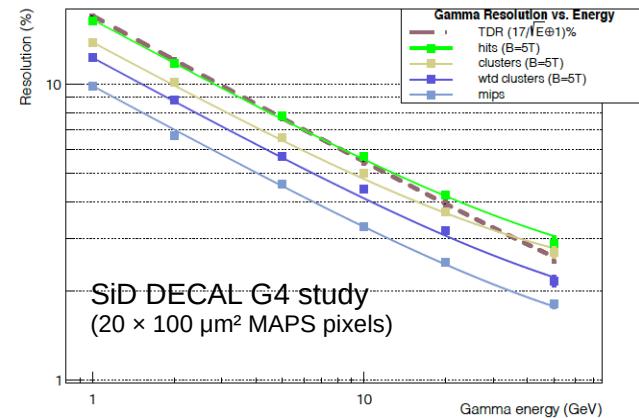


4 MIMOSA-26 / Layer
CMOS sensors (IPHC)

- $6 \times 6 \text{ cm}^2$
- $30 \times 30 \mu\text{m}^2$ pixels
- 39 M pixels
= full readout



Gamma Resolution vs. Energy (B=5T)



Capteurs silicium

Instrumentation

Capteur (silicium)

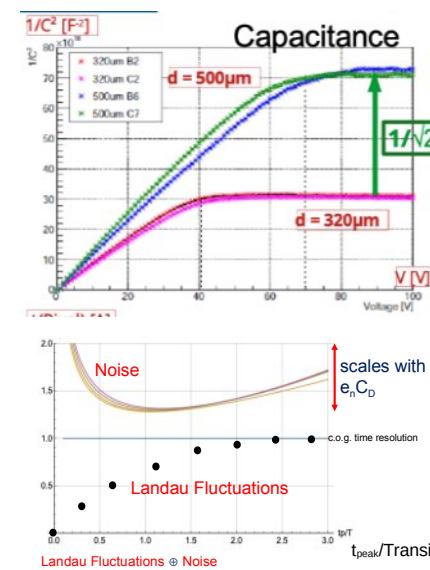
Technique classique
Technologie de conception et de production maîtrisées par la sous-traitance

Production HR sur wafers 6"
Anneaux de gardes absents ou segmentés TRL9.



Buts:

- Capteurs compatibles avec un collage (guard ring flottant)
- Minimiser les zones mortes



Modèle 1: Capteur 6" «sans guard ring»

Modèle 2: Capteur 8" «sans guard ring»

Maquette : Capteurs 4" avec guard ring (prototype physique)

À faire:

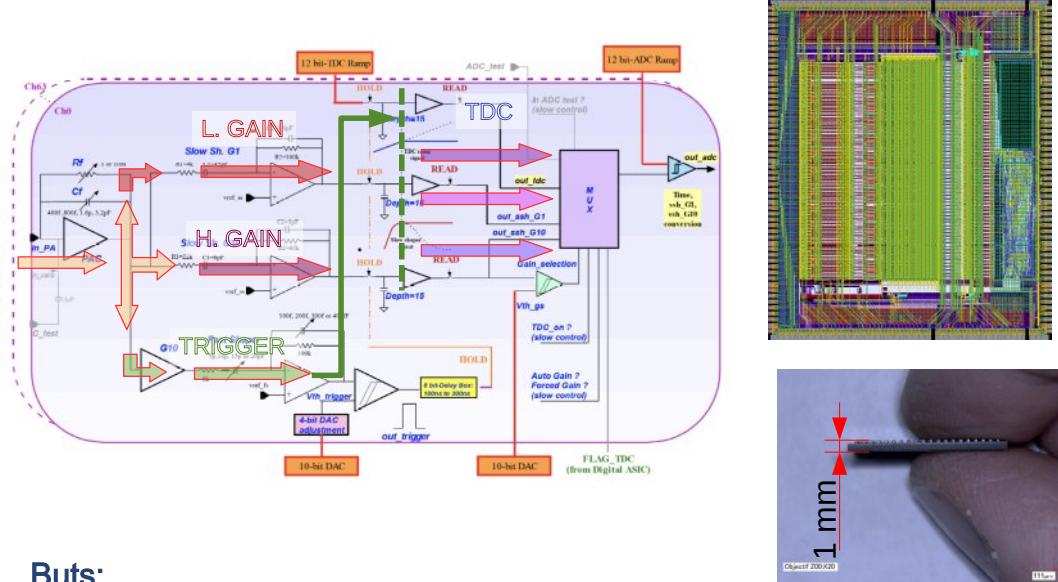
- Caractérisation existants:
 - Mesure par faisceau des zones insensibles
 - Validation du temps réponse (sim. elec., mesure) pour timing de masse (toutes cellules)
- Évaluation 8" :
 - Optimisation des épaisseurs vs GR (par simu) et de la géométrie (rectangles et "chutes").
 - Achat et mesure de prototypes
- Production: Sourcing et qualification partenaires
- Évaluation LGAD pour couche(s) timing dédiée
- R&D PSD, MAPS, Electronique purement digitale

À faire pour le FCC-ee: directement applicable

VFE ASICs

Electronique

VFE chip	Technique classique (fonctions) Technologie modulaire (système) Technologie de production maîtrisées par la sous-traitance	Conception modulaire adaptable à une variété de manips. TRL7
----------	--	--



Buts:

- Amplification, Trigger, Mesure (BCID+Temps, Amplitude), Stockage, Lecture chaînée des voies, en local
- Faible consommation (< 25µW/ch)

Maquette : SKIROC2, 2a (2010, 2017)

- AMS 0.35µm

Modèle: 'SKIROC3'

- Full 0-suppression, Gamme dynamique préservée, Configuration améliorée
- Mesure en temps améliorée

À faire:

- Amélioration la robustesse à l'environnement
 - inclusion de régulateurs, drivers
 - Common Mode Reduction Ratio (CMRR)

À faire pour le FCC-ee:

- Adaptation au mode continu à partir de briques existantes (HGROC, HKROC, AltiROC) si TSMC 130nm
- Réduction de la consommation:
(5 mW / ch \otimes Active cooling \rightarrow 6×6mm² faisable)
 - Lecture continue et randomisée (basse fréquence)
 - Performances dynamiques (groupement de voies, gammes dynamique, ...)

VFE PCB

Electronique, Mécanique

PCB	Technique classique et non-classique <i>Technologie de production via la sous-traitance</i>
	Multicouches mince et plat Multicouche creusé TRL3 non satisfaisant

Modèle : FEV2.1

- Régulation alims (LV), distribution et filtrage HV
- Signaux rapides

Maquettes: FEV (8,) 10, 11, 12, 13

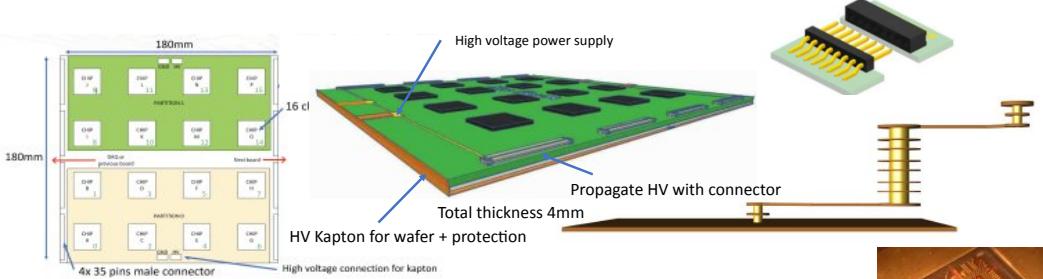
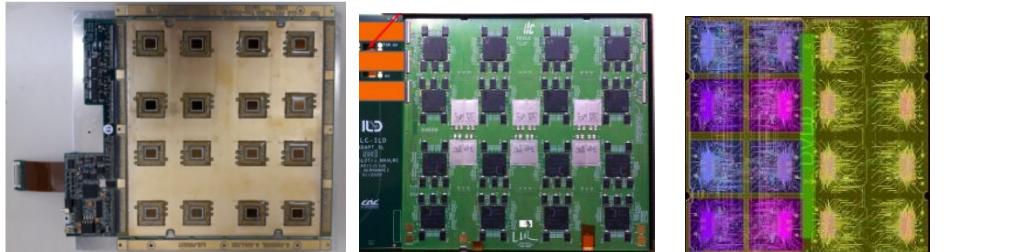
- Filtrage alims LV local, pas de HV

À faire:

- Démonstration des capacités dans un SLAB
- Fonctions monitoring (LV, HV, temp, ID)
- Option COB ↔ ASICs (⇒ régulation, Drivers)
- Partenariat indus. pour mise en technologie de production, cible TRL6à7
- Ligne de transmission sans adaptation + drivers dans VFE

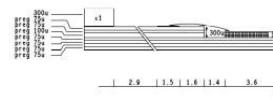
À faire pour le FCC-ee:

- Adaptation lignes de transmission aux débits et ASICs dédiés



Buts:

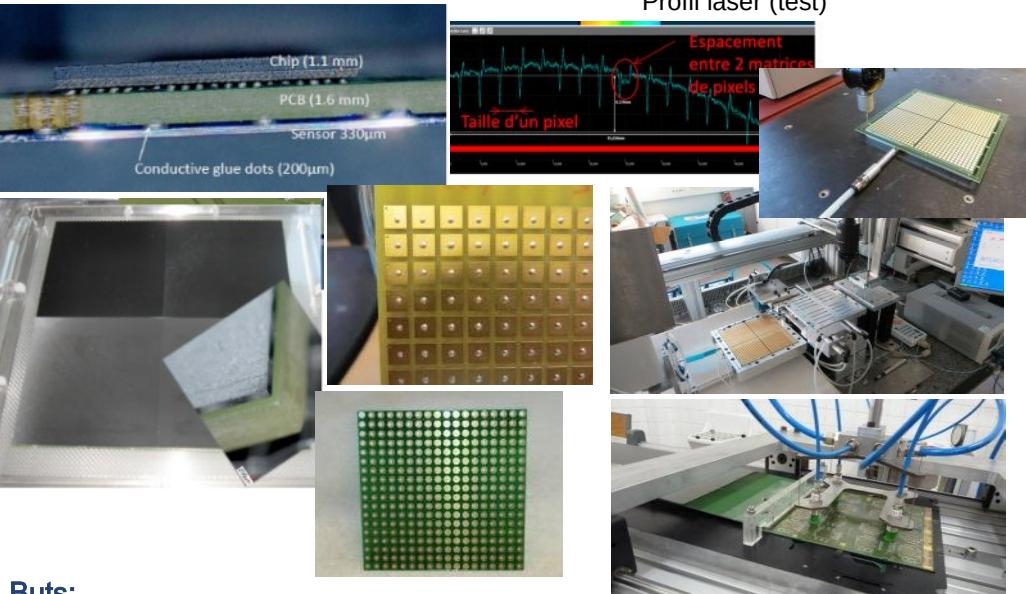
- Support mécanique et positionnement des capteurs silicium
- Support électronique aux VFE ASICs
- Transmission des signaux et data, alimentations (LV, HV)



Intégration ASU et SLABs

Production / Intégration

Intégration de l'ASU	Technique technologie pick-and-place « statique »	Technique collage et positionnement 10µm par robot programmé Maitrise du parallélisme, des volumes de colle
----------------------	---	--



Buts:

- Connection fine, physique et électrique, PCB-Capteur par colle epoxy conductrice
- Positionnement des capteurs $\delta \sim 10\text{--}20\ \mu\text{m}$
- Positionnement de ASU dans un SLAB

Modèle : Bancs automatisés adaptatifs Peak-and-Place

Maquette 1: banc collage manuel (prototype physique)

Maquette 2:

- banc collage programmé avec mise en forme
- banc assemblage semi-automatique

À faire:

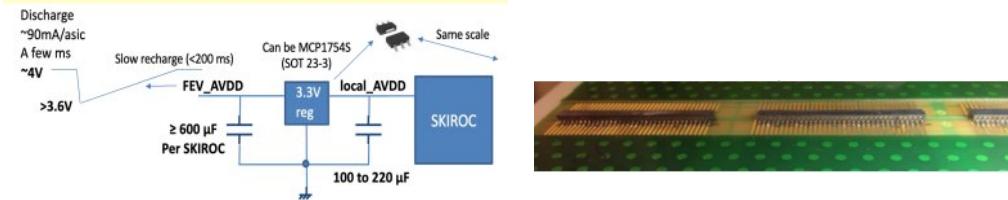
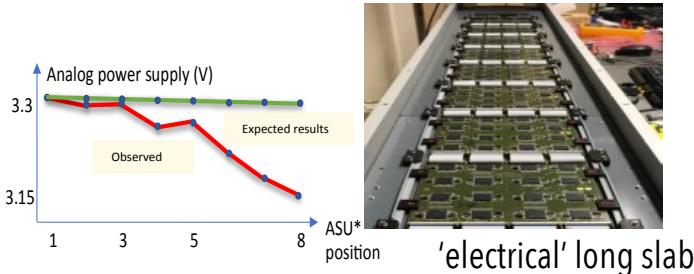
- Validation de tenue mécanique et électrique (vieillissement, tests mécaniques statique et vibratoire, tests chimiques)
- Optimisation du processus procédures de collage (mélanges, traitements de surface, quantités)
- Conversion en technologie via Partenariat indus. Cible TRL6 : Procédé robuste automatisé par vision artificielle (dépôt et contrôle, pick&place, ...) adapté pour production de masse;
- Alternative au collage

À faire pour le FCC-ee: directement applicable

Distribution de Puissance et Haute Tension

Electronique, Intégration

Powering	Technique classique Technologie OEM maîtrisées par la sous-traitance	Alimentation traditionnelle Mode power-pulsing avec stockage capacitatif local TRL3
----------	--	---



Buts:

- Alimentation stabilisée des ASICs, lors des trains de croisement (1 ms / 200ms @ ILC)
- Éviter les appels de courants dans B=3.5T (et forces magnétiques sur l'électronique)
- Limitation de la puissance électrique dissipée

Modèle : 1 tour de SLABs, complète

Maquette1 : SLAB électrique

- Tampons en bout de SLAB (Super-Capacités)
- Distribution HV par LEMOs
- 8 PCB + 8 Babywafers
- Mesuré en 2018 en faisceau

Maquette2 : SLAB complet (FEV2.1)

- Tampons+Régulateurs (LDO) sur FEV (\leftrightarrow DAQ compacte)
- Distribution et Filtres HV sur FEV
- 8–12 ASUs sur base FEV2.1

À faire:

- Ingénierie système pour optimisation des positionnement d'une hiérarchie de tampons + cycles
- Suppression régulateurs locaux \rightarrow ASICs (\leftrightarrow CEM)

À faire pour le FCC-ee: Changement de paradigme : pulsé \rightarrow continu

Redimensionnement complet : Granularité, ASIC, précision, vitesse...

Data Acquisition Electronique

DAQ

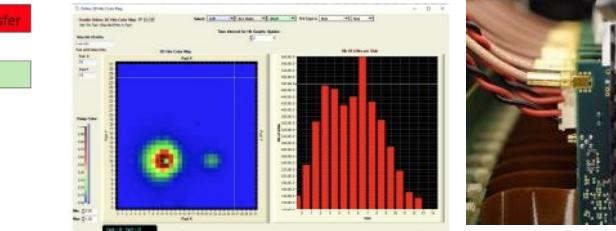
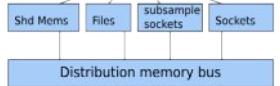
Technique classique
*Technologie de production
maîtrisées par la sous-traitance*

Effort d'adaptation, TRL9 acquit
précédemment



Event builder

Signal uncap



Buts:

- Acquisition de donnée, clock & contrôle et monitoring de ~2000 VFE ASICs
- En tests en faisceau.
- R&D et prototypage pour l'expérience

Modèle : DAQ sur Module Pilote

Maquette 0: DAQ2

Cartes (CCC, GDCC, DIF) + PYRAME

Maquette 1: DAQ Compacte sur Stack Calo1

Maquette 2: DAQ Compacte sur SLAB

Maquette 3: DAQ Compacte sur Stack Calo2

Maquette 4: DAQ Compacte sur Stack Calo3

À faire:

- Consommation optimisée (Pulsing, régul. locale)
- Distribution horloges ($\Delta t \leq 50\text{ps}$) en bout de SLAB
- Monitoring de haut niveau (Histogramme, Bruits, Mesures température, LV, HV, ...)

À faire pour le FCC-ee:

- Redimensionnement pour fonctionnement continu, au pic du Z ($T_{BX} = 20\text{--}40\text{ ns}$)

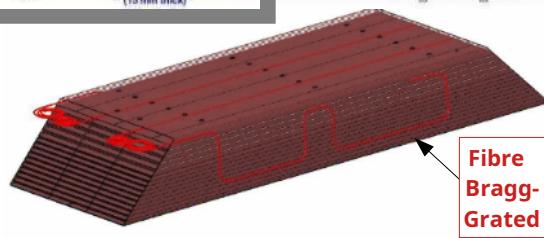
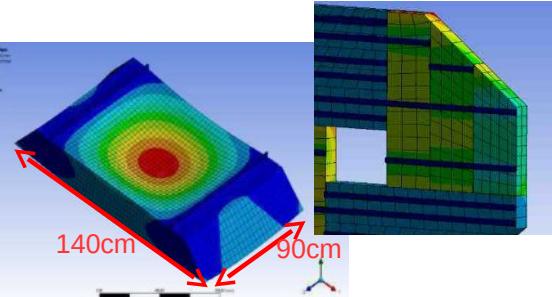
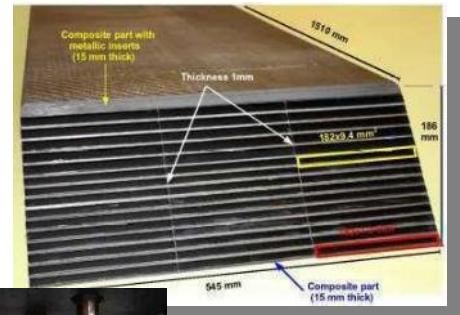
Grande Structures Fibre de Carbone-Tungstène

Mécanique

Structure mécanique

Technique composite C/W
Technique de moulage sous contraintes/vide

Production artisanale
TRL2 vers TRL4



Buts:

- Supports mécaniques "auto-portants"
- Non traversant (sans boulons)
- Minimisation zones mortes

Modèle : 1.8 m × 1 m, 5 tours de 13–15 alvéoles

Maquette 1 : ~3:4 (1.4 m × 0.6 m, 3 tours de 15 alv.)

- Produite en 2012 (interne: autoclave LLR)
 - Conseils extérieurs sur industrialisation
 - Assemblage d'alvéoles identiques coupées
 - Alvéole de 2m50 (LPSC + industrie)
- Métrologie statique ; tests de rupture
- Simulations num. statique et dynamique

À faire:

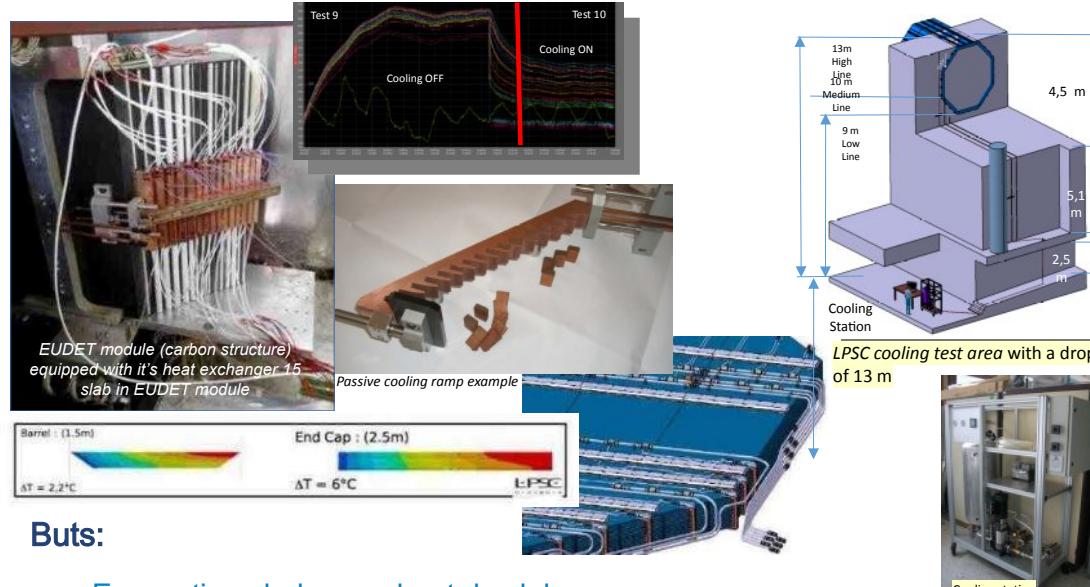
- Caractérisation de la maquette avec outils manutention (cf Système) ↳ Simulation Composite (→ TRL5)
- Partenariat & expertise indus. pour prod. Modèle
- Partenariat pour instrumentation de la structure (Fibres à Réseaux de Bragg):
 - Déformation (sismique, B↗) et t° en temps-réel

À faire pour le FCC-ee: directement applicable

Refroidissement à eau sans fuite

Thermique/Intégration

Refroidissement à eau "leakless"	Technique passive intégrée dans les modules détecteurs (radiateur) Parties actives off-detector	Effort d'adaptation, TRL9 acquit précédemment sur autres manips. Simulation et maquette TRL4 pour mise à l'échelle détecteur complet TRL7 sur principe
----------------------------------	---	---



Buts:

- Evacuation chaleur en bout de slab
- Caloduc compatible avec espace ECAL-HCAL (3 cm)
- Pas de fuite (fonctionnement en dépression)

Modèle : sur module pilote

Maquette 1: 1:1

- circuit simple

Maquette 2: 3:4

- Maquette structure C-W chauffée

À faire:

- Test sur module pilote complètement équipé

À faire pour le FCC-ee:

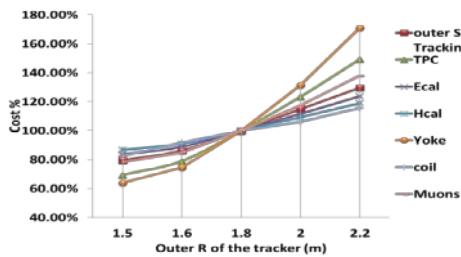
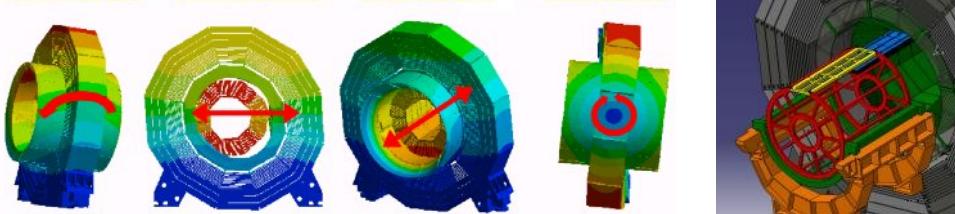
- 1) Dimensionnement au fonctionnement continu, si possible, en évitant le refroidissement actif.
- 2) Sinon, recherche d'inclusion d'un refroidissement CO₂ (dans Cu ou W)

Intégration Système (modèles numériques)

Mécanique, Thermique, Electronique / Intégration

Intégration Système	Technique spécifique Conception d'un détecteur	Modèle CAO mécanique détaillé (ILD) Chiffages, Procédures et Plannings
---------------------	---	---

Mode 1 @ 2,3Hz Mode 2 @ 3,05Hz Mode 3 @ 3,8Hz Mode 6 @ 7Hz



Handling and positioning tool for integration & tests

Buts:

- Modèle d'intégration commun aux sous-détecteurs
- Déterminations et placement des besoins
 - des services (puissance, cooling, fluides, interfaces, ...)
 - de construction (humains, matériels, temps, surface, outils, ...)

Modèle : Outils de conception complet, distribués

Maquette 1: Modèle CAO ILD

- Volumes fiduciaire par sous-détecteur et services
- Simulations mécaniques statiques et dynamiques
- Simulation de montage et prototype d'outils

Maquette 2: Tableaux de comptabilité paramétrés

- Param: couches, rayon, épaisseurs, ...

À faire:

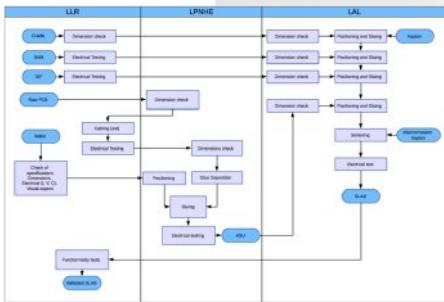
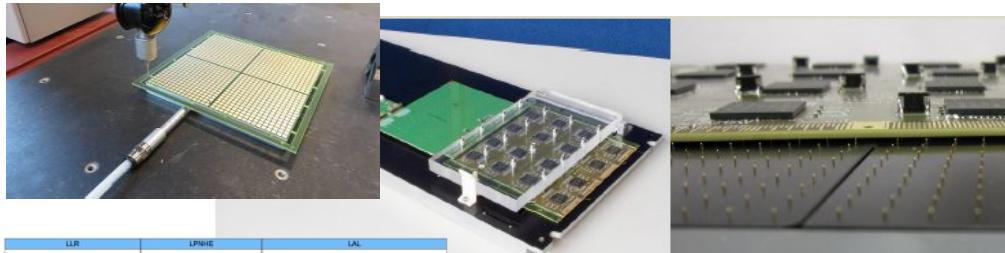
- Développement d'outils de simulation multi-physique (mécanique + thermique, EM, ...)
- Définition de règles de CEM
- Partenariat pour le développement conjoint
- Convergence CAO mécanique – Physique (GEANT4)

À faire pour le FCC-ee: directement applicable

Système Qualité

Production

Production/ qualité	n/a	Outils artisanaux (passeports, fiches) ; fast feed back to R&D
------------------------	-----	---



Buts:

- Vérification de qualité et mesure des caractéristiques des éléments et procédures
- Traçage des paramètres pour optimisation et calibration

Modèle : Système de bancs de tests laboratoire et industriel, avec base de donnée

Maquette : Banc de tests & suivi artisanaux

- Wafers, PCBs (électrique, mécanique), ASICs, Plaques tungstène
- Fiches individuelles, tableaux
- Retour rapide → R&D

À faire:

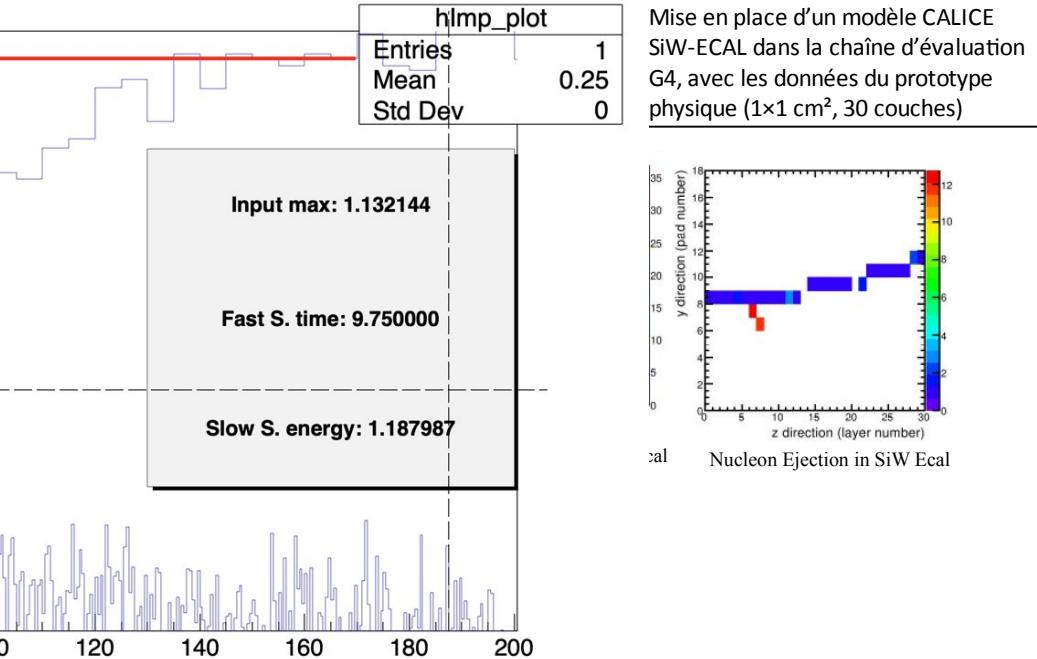
- Développement compétences internes (ingénieur)
 - Procédures : Retour d'expérience, vérifications, ...
- Outils de gestion de production de masse
 - Base donnée, traçage,
 - Analyses semi-automatiques, ML → défauts

À faire pour le FCC-ee: directement applicable

Simulation Physique: GEANT4

Physique

t histo



- Prise en compte par la GEANT4 des spécificités de la haute granularité, nécessaire pour le Particle Flow
 - Profils de gerbes EM & HAD, traces secondaires, timing ...

Modèle 1: CALICE SiW-ECAL Physique

- en exploitation

Modèle 2: CALICE SiW-ECAL Technologique

- $5 \times 5 \text{ mm}^2$, 24 couches, timing $\sim 1.5 \text{ ns}$ (au mip)
- avec digitisation

À faire:

- Stack Calo2 (24 ASUs, adaptation DAQ compacte)
- Analyse et fourniture d'un lot de données

À faire pour le FCC-ee:

- Optimisation de la géométrie/performances/coût du SiW-ECAL

Simulation Physique: Modèle détaillé

Physique / Intégration

Sim physique (modèle détaillé)	Outils physique - Modèle de détecteur avec défauts réalistes	<ul style="list-style-type: none">- Modèle détaillé en service (gaps, services, non uniformités)- Estimations des performances physique du détecteur
-----------------------------------	--	---

Buts:

- Modèle utilisable pour
 - l'estimation des performances de processus clés
 - le développement d'algorithmes de reconstruction
 - évaluer les marges techniques et instrumentales
 - jeux, épaisseurs, dynamique, ...

Modèle 2: ILD / CLD dans Key4HEP

Modèle 1: ILD & CALICE SIW-ECAL Stack dans DD4HEP

- En exploitation

Maquette: ILD et CALICE ECAL-physique

- GEANT4 dans MOKKA
 - TESLA et ILD DBD

À faire:

- Amélioration de la digitisation, paramétrisation des résolution en énergie & temps

À faire pour le FCC-ee:

- Dimensionnement des éléments HW à partir de la simulation ILD
 - Granularité, ASICs, Puissance/Cooling, DAQ
- Adaptation ILD / CLD