

Allegro System Capture

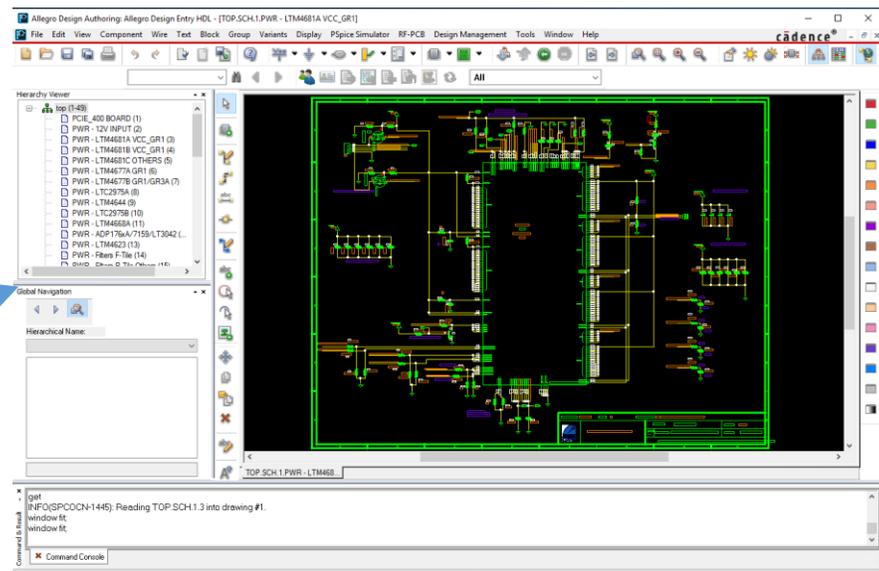
- Départ à la retraite de **Christian ILLINGER** (Fin juin 2023)
- Reprise des librairies IN2P3 et autres logiciels (mai 2023)
 - EDM (base de données des librairies)
 - Footprint (création d'empreintes aux normes IPC et 3D des composants)
 - Syncting (synchronisation des librairies)
 - Pulse (serveur central pour la suite) -> System Capture
 - Autres ...
- L'équipe de pilotage :

PONCHANT Nicolas (LPSC), HUSS Cédric (LP2IB), ARNAUD Kévin (CPPM)

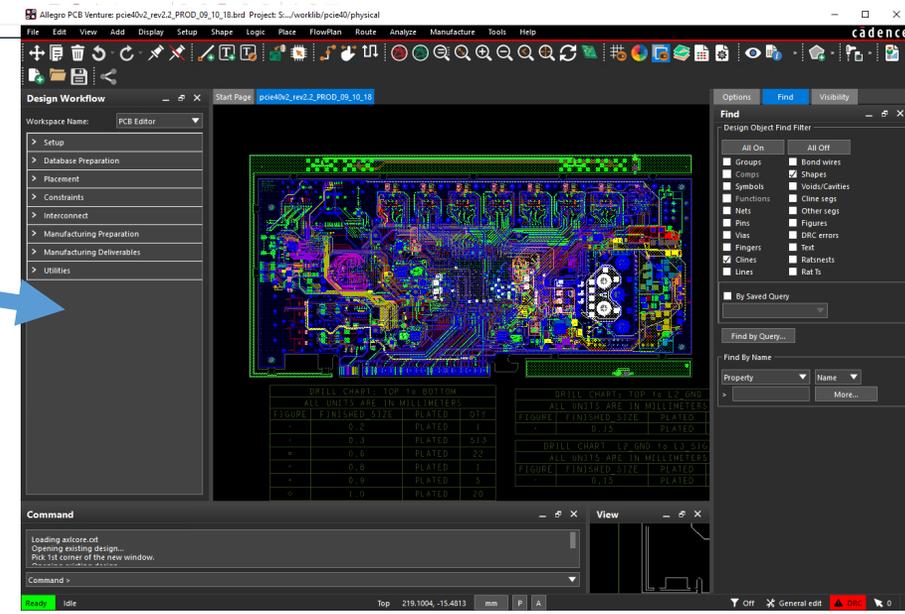
Outils PCB (Actuel)

Project Manager

- Création de composants
- Compilation
- Setup pour l'environnement
- Démarrage d'Allergo PCB
- Etc ...



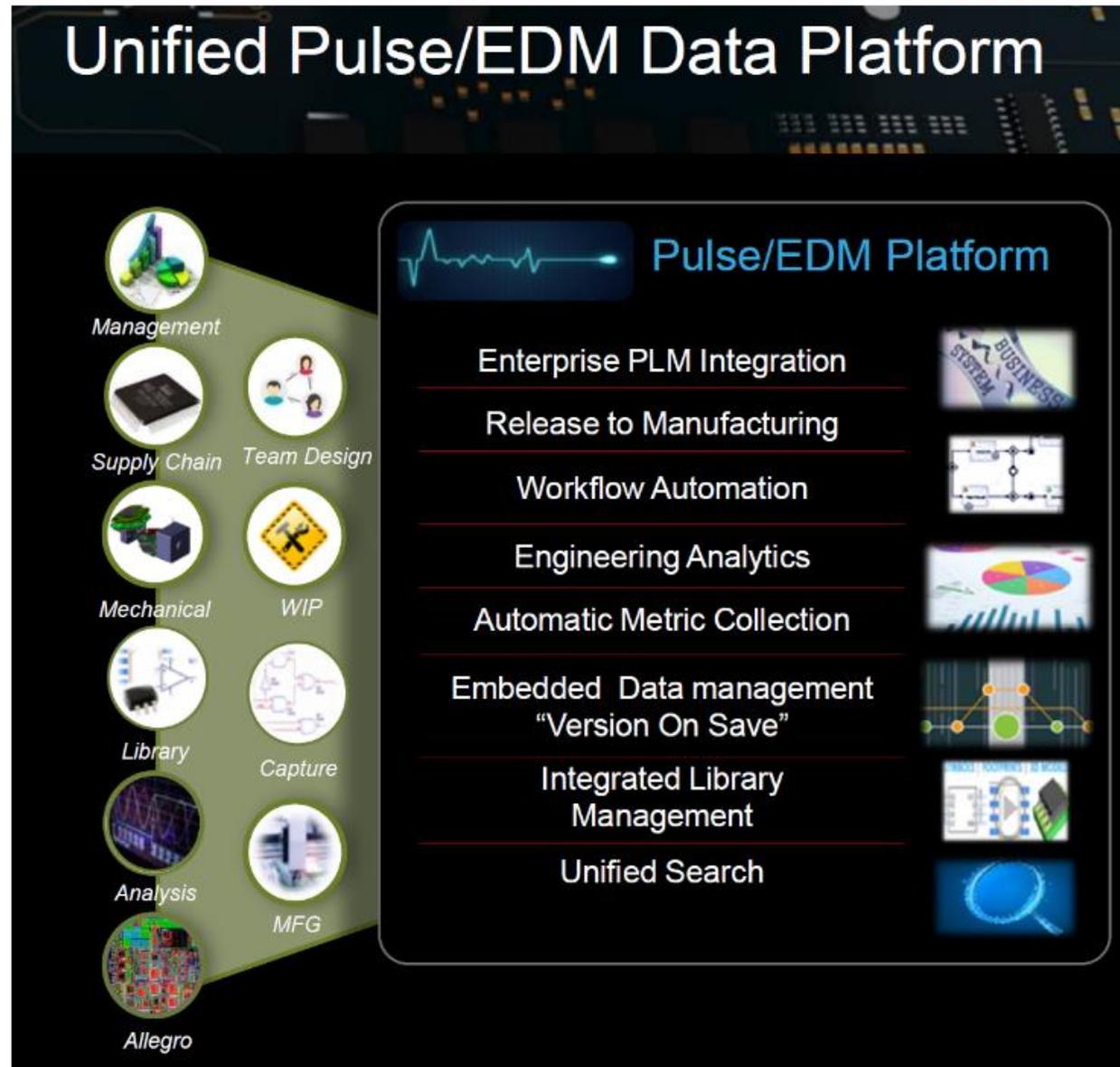
Allegro Design Entry HDL (ConcepHDL)



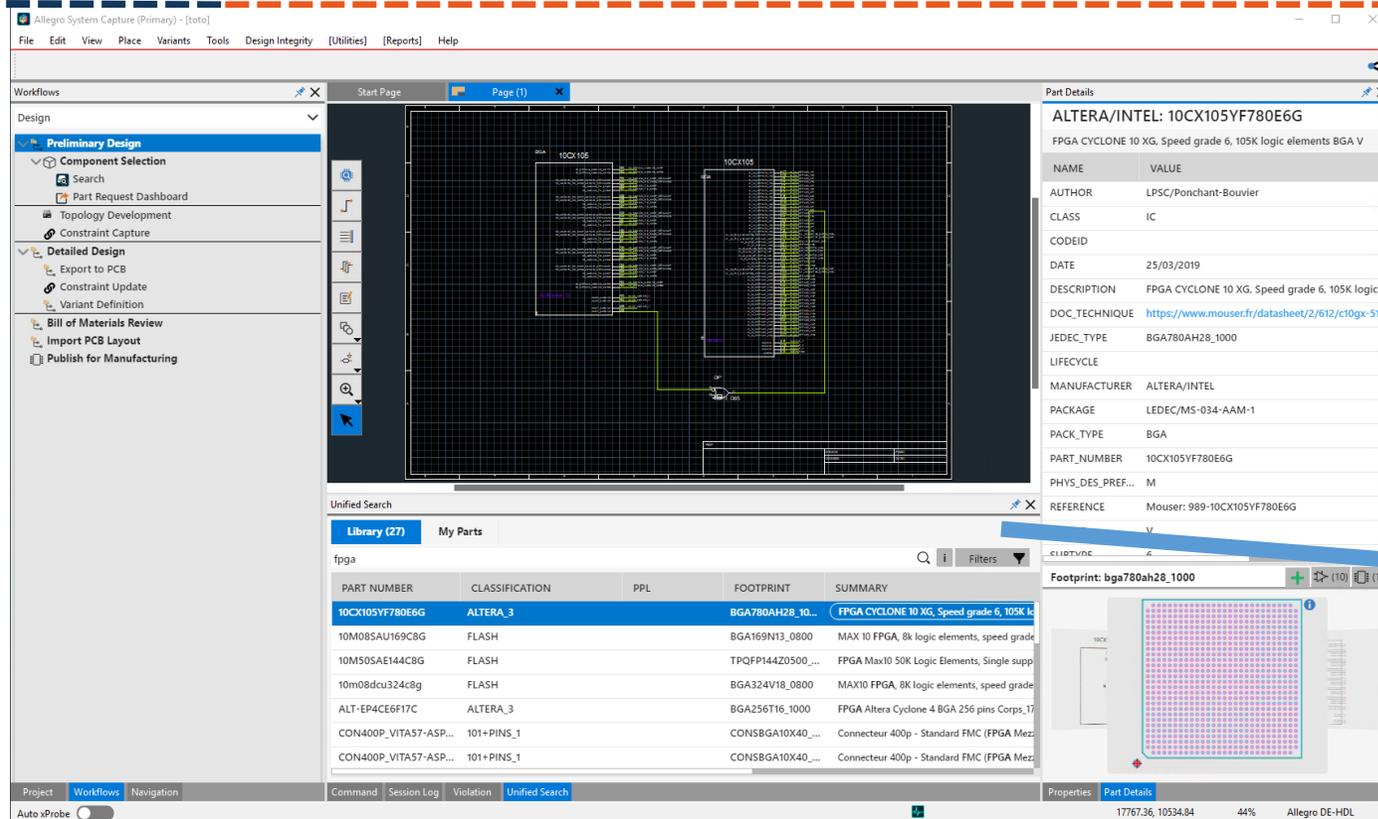
Allegro PCB

Pulse/EDM (pour nous):

- Librairies
- System Capture
- Team Design
- Allegro PCB (futur)
- Simulation (futur)



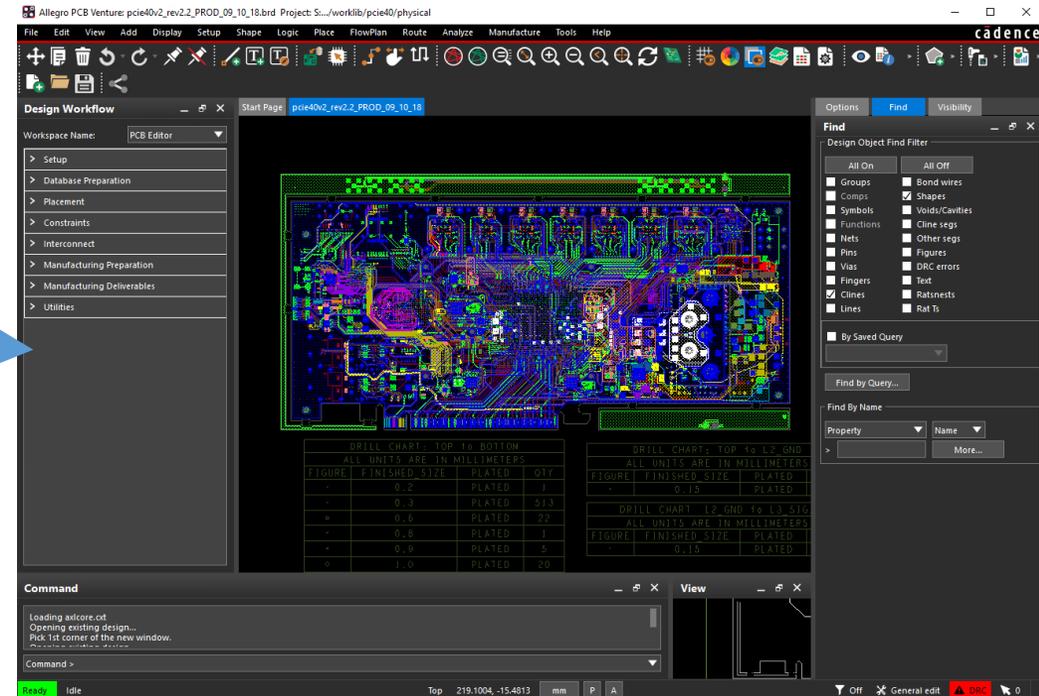
System Capture



Allegro Sytem Capture

Inclut quasiment tout ce que faisait Project Manager

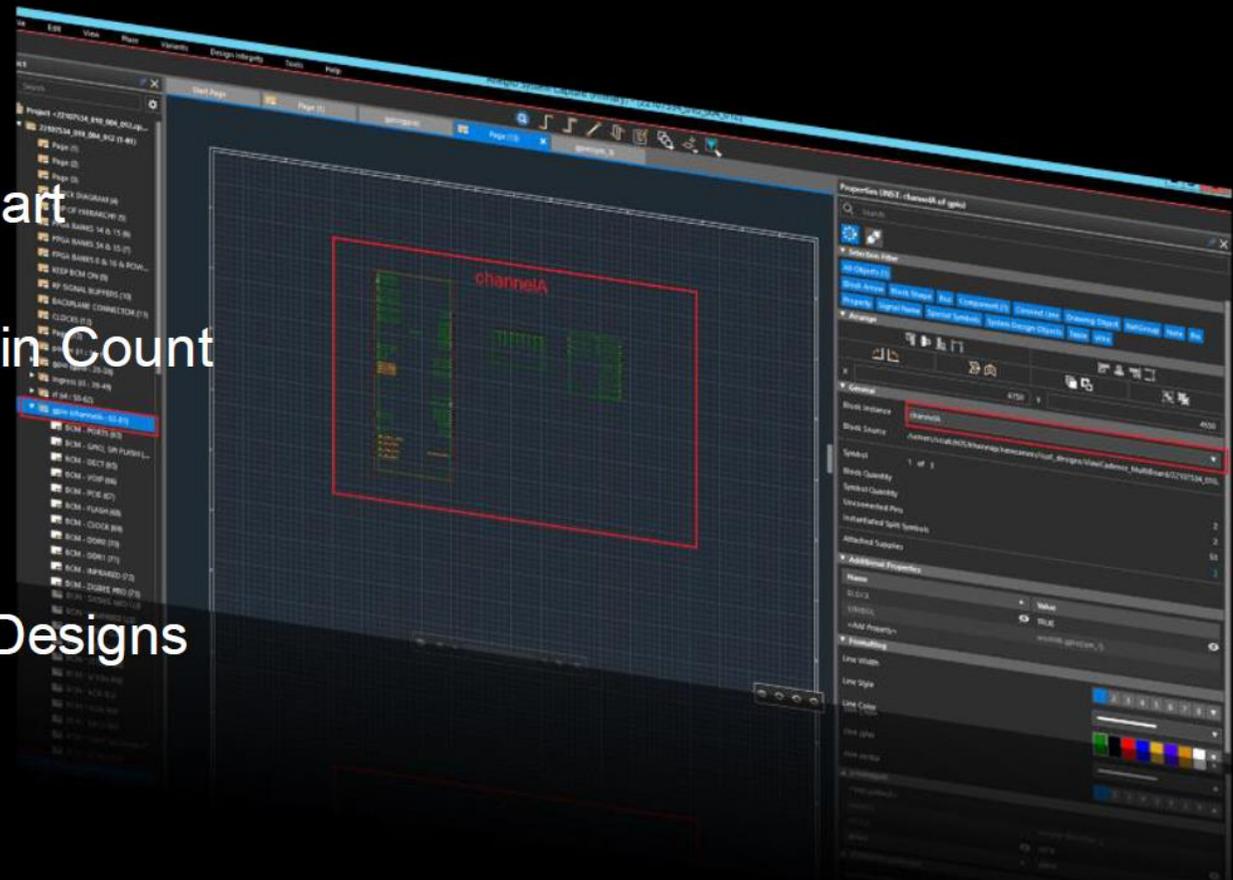
- Création de composants
- Compilation
- Setup pour l'environnement
- Accès direct à Allegro PCB
- ETC ...



Allegro PCB

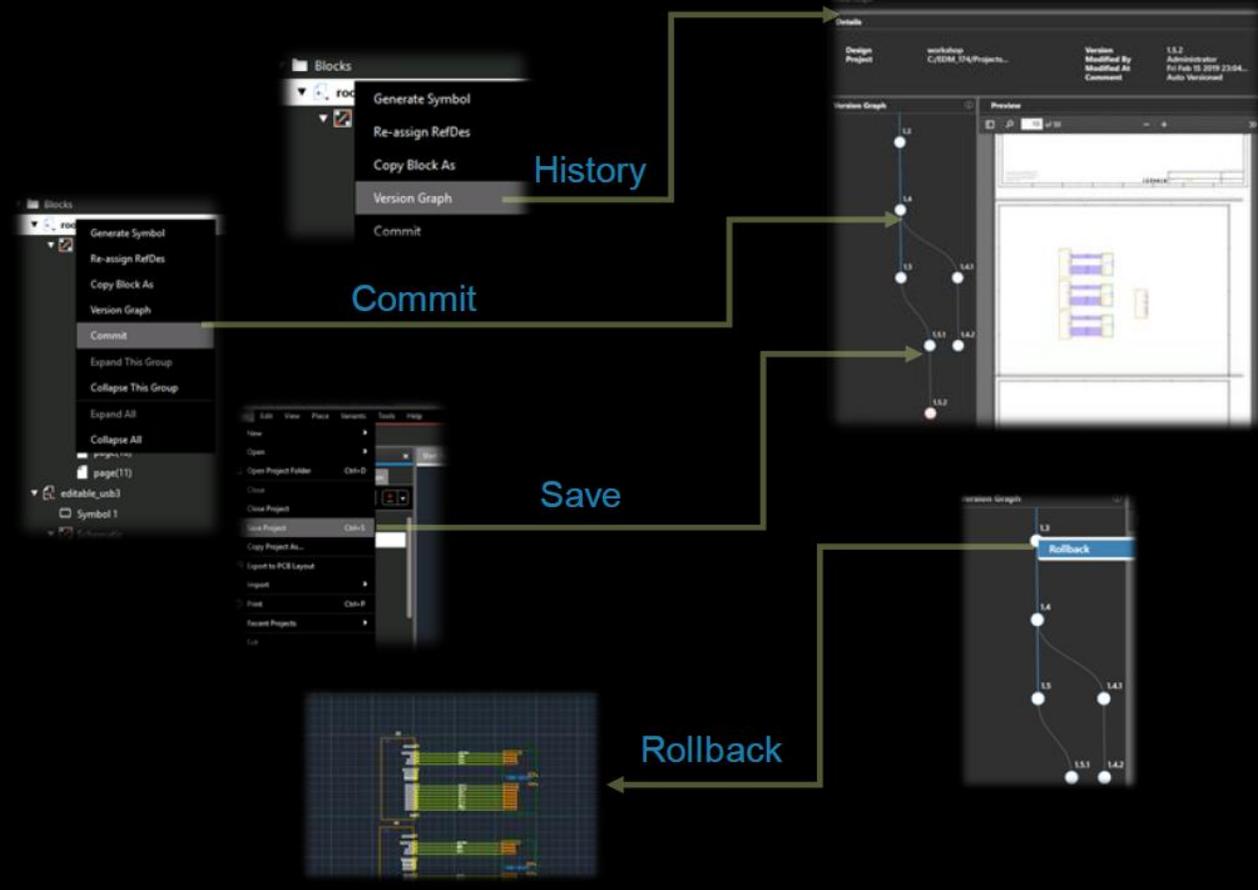
Beyond Schematic Entry *Design Productivity*

- Ease of Use & Adoption
- Productivity through Smart wiring
- Effective use of Large Pin Count Devices
- Active Part Status & Management
- Navigation of Complex Designs



Beyond Schematic Entry *Data Management That "Just Works"*

- Embedded in System Capture
- All users data is Versioned
- Simply "Click Save"
- Preview any version without opening!
- Intuitive rollback

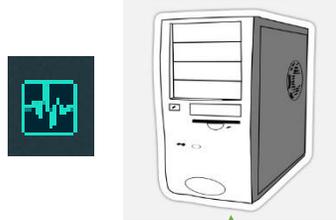


- Matériel et logiciels:
 - Serveur au CC acheter Fin d'année 2022
 - Espace de stockage de 8 To
 - Logiciels
 - EDM
 - Footprint
 - Pulse (pour serveur)
 - Autres ..
- 
- Cadence 17.4 (PCB) inclut un serveur Pulse en natif.
 - Pulse (serveur CC) va gérer :
 - Les bibliothèques de EDM pour l'outil Allegro System Capture.
 - Les interfaces clients de Allegro System Capture ainsi que son environnement (librairies et autres).
 - Administration des droits pour le team design. (**Partage des projets et des schémas**)
 - Versioning (Git pour les schémas)
 - Sauvegarde sur le serveur
 - Autre ...?

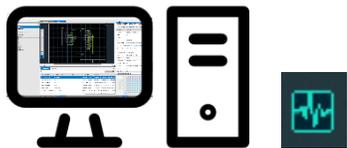
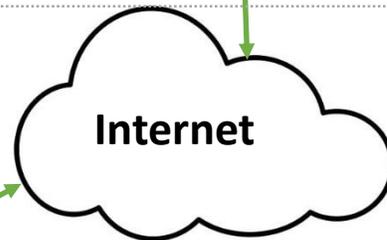
Mode de fonctionnement CC

- Principe de fonctionnement Pulse **avec le Server du CC.**

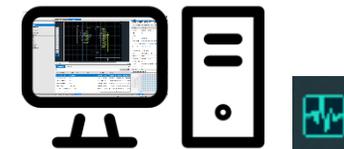
EDM (lib in2p3) + Serveur Pulse au CC:



- versioning (Git)
- Sauvegarde les projets sur le serveur
- Accès direct aux librairies issues de EDM
- Administration des droits utilisateurs via Pulse



System Capture + Pulse local client A



System Capture + Pulse local client Z

Principe de fonctionnement Pulse **avec le Server du CC.**

- **Utilisateur :**

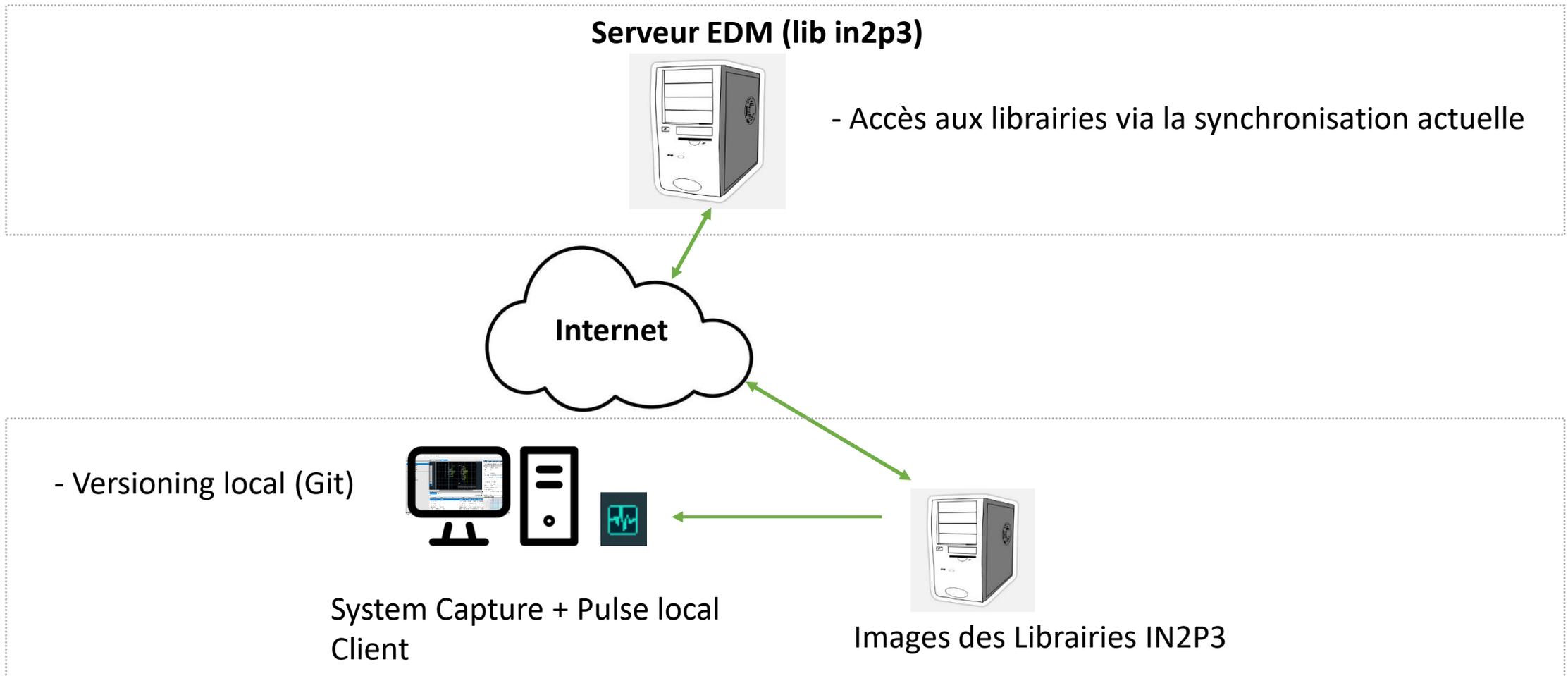
- Compte sur le Pulse local pour établir la connexion avec le serveur
- Interface commune (gérée par le serveur)
- Gestion des droits (créateur du projet)
- Librairies commune directement gérée par Pulse
- Librairies locale possible (à paramétrer)
- Sauvegarde du Projet au CC + en local
- Versioning (Git)

- **Contrainte :**

- Avoir une IRQ (version) d'écart entre le serveur et les clients (LABO) maximum (selon cadence)

Mode de fonctionnement

- Principe de fonctionnement Pulse **sans connexion au server du CC.**



Principe de fonctionnement Pulse **sans connexion au serveur du CC.**

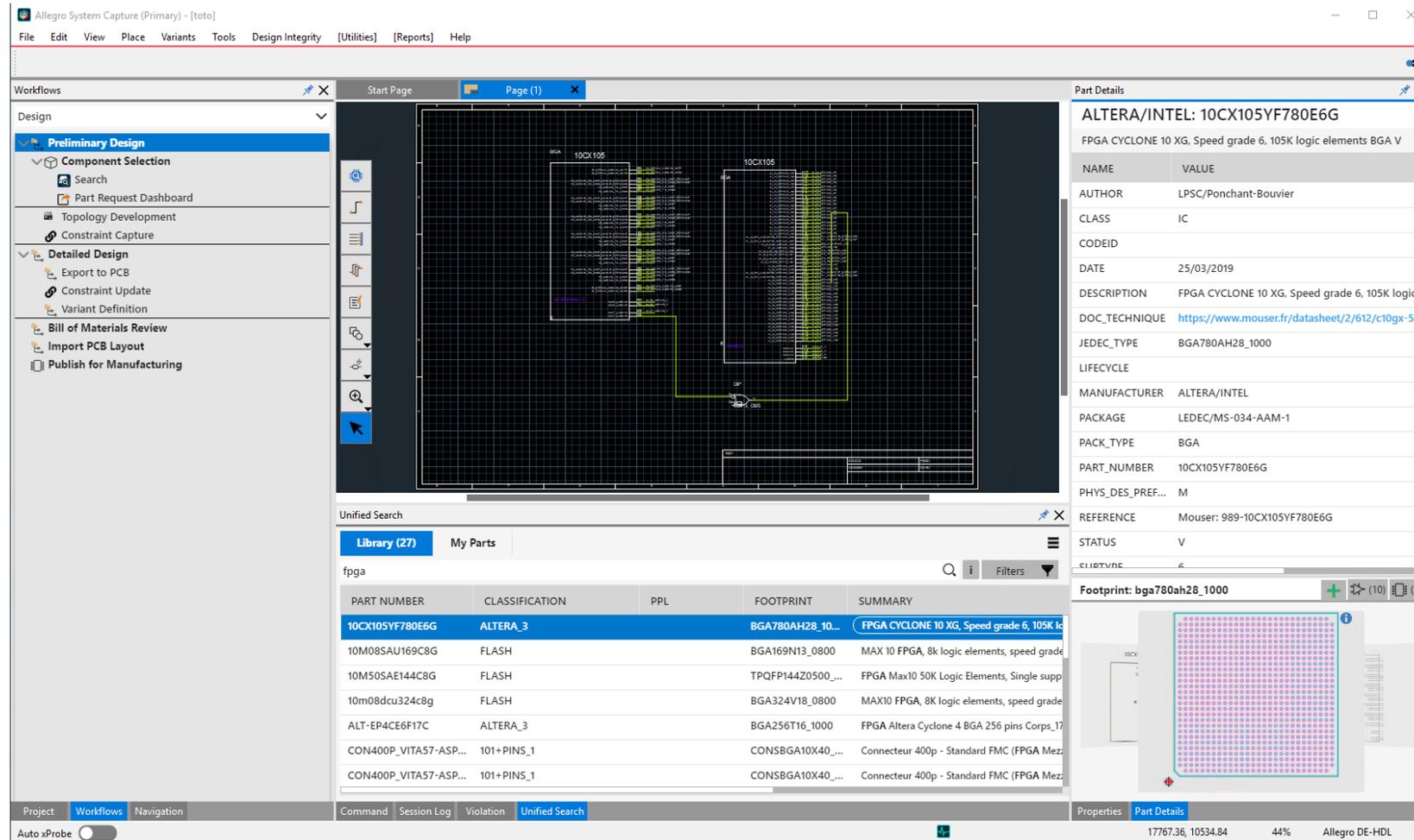
- **Utilisateur :**

- ~~Compte sur le Pulse local pour établir la connexion avec le serveur~~
- ~~Interface commune (gère par le serveur)~~
- ~~Gestion des droits (créateur du projet)~~
- ~~Librairie commune directement gère par PULSE~~
- Librairies locale possible (à paramétrer)
- **librairies IN2P3 toujours possible** (à paramétrer)
- Sauvegarde du Projet ~~au CC+~~ **en local.**
- Versioning **en local.**

- **Contrainte :**

- **Impossible de travailler à plusieurs en même temps sur le projet.**

Mise en production, projet pilote



The screenshot shows the Allegro System Capture interface. The main workspace displays a PCB layout with two FPGA components labeled '10CX105'. The left sidebar contains a 'Design' menu with options like 'Preliminary Design', 'Component Selection', 'Detailed Design', and 'Bill of Materials Review'. Below the workspace is a 'Unified Search' panel with a table of parts:

PART NUMBER	CLASSIFICATION	PPL	FOOTPRINT	SUMMARY
10CX105YF780E6G	ALTERA_3		BGA780AH28_10...	FPGA CYCLONE 10 XG, Speed grade 6, 105K l
10M08SAU169C8G	FLASH		BGA169N13_0800	MAX 10 FPGA, 8k logic elements, speed grade
10M50SAE144C8G	FLASH		TPQFP144Z0500...	FPGA Max10 50K Logic Elements, Single supp
10m08dcu324c8g	FLASH		BGA324V18_0800	MAX10 FPGA, 8K logic elements, speed grade
ALT-EP4CE6F17C	ALTERA_3		BGA256T16_1000	FPGA Altera Cyclone 4 BGA 256 pins Corps_T
CON400P_VITA57-ASP...	101+PINS_1		CONSBGA10X40...	Connecteur 400p - Standard FMC (FPGA Mez
CON400P_VITA57-ASP...	101+PINS_1		CONSBGA10X40...	Connecteur 400p - Standard FMC (FPGA Mez

Below the table is a 'Part Details' panel for 'ALTERA/INTEL: 10CX105YF780E6G'. It lists various attributes such as 'FPGA CYCLONE 10 XG, Speed grade 6, 105K logic elements BGA V', 'AUTHOR: LPSC/Ponchant-Bouvier', 'CLASS: IC', 'DATE: 25/03/2019', 'DESCRIPTION: FPGA CYCLONE 10 XG, Speed grade 6, 105K logic e', 'DOC_TECHNIQUE: <https://www.mouser.fr/datasheet/2/612/c10gx-510>', 'JEDEC_TYPE: BGA780AH28_1000', 'LIFECYCLE', 'MANUFACTURER: ALTERA/INTEL', 'PACKAGE: LEDEC/MS-034-AAM-1', 'PACK_TYPE: BGA', 'PART_NUMBER: 10CX105YF780E6G', 'PHYS_DES_PREF...: M', 'REFERENCE: Mouser: 989-10CX105YF780E6G', and 'STATUS: V'. At the bottom right, there is a footprint visualization for 'bga780ah28_1000'.

- Mise en production Q3 ou Q4 2023.
- Nous cherchons un projet pilote avant la mise en production!

DEMO

System Capture à 14h00

Nicolas PONCHANT (LPSC)

Session Réseau PcbDesign

MERCI!