



Institut national de physique nucléaire et de physique des particules



Sonder les infinis : des particules au cosmos

Prospectives Firmware à l'IN2P3

Abdel Rebij - IR



- Les circuits programmables numériques type **FPGA sont incontournables** de par leurs performances et leurs capacités d'intégrer des applications très complexes.
- A l'IN2P3, ces composants couvrent **l'ensemble des systèmes d'acquisition de données**.
- Une maîtrise du **langage de description hardware** (VHDL/Verilog/C2S), et des **outils de développement** (simulation, synthèse et implémentation) proposés par les leaders du marché: AMD/Xilinx et Intel/ALTERA.
- L'expertise firmware est très demandée par l'industrie, et devient de fait, **rare dans les instituts de recherches en général, et l'IN2P3 en particulier**.
- L'objectif du groupe de travail "Firmware at IN2P3" est **d'évaluer précisément la situation** au sein de l'institut, **faciliter l'échange et le partage du savoir faire firmware** entre ses laboratoires.



■ Initiative soutenue par la DAT IN2P3

■ Groupe de Travail « Firmware at IN2P3 »

- ❖ Abderrahmane BOUJRAD (GANIL)
- ❖ Daniel CHARLET (IJCLAB)
- ❖ Geoffrey GALBIT (IP2I Lyon)
- ❖ Guillaume VOUTERS (LAPP Annecy)
- ❖ Nicolas CHEVILLON (IPHC Strasbourg)
- ❖ Frédéric HACHON (CPPM Marseille)
- ❖ Abdelkader REBII (LP2IB)



- I. Proposer une méthode de fonctionnement permettant d'assurer une continuité des échanges entre laboratoires
 - a. Identifier l'expertise firmware au sein de l'institut
 - b. Identifier les blocks fonctionnels et IP susceptibles d'être partageables entre laboratoires
 - c. Proposer un outil et une méthodologie de partage.
- II. Créer des formations dans le domaine et recenser les viviers de recrutement.



☐ Identifier l'expertise firmware au sein de l'institut

- Questionnaire établie suite à plusieurs réunions du GT

<https://survey.in2p3.fr/index.php/836617?lang=fr>

- Envoyé aux DT des laboratoires IN2P3

- a. Ouverture le 21/10/2022
- b. Relance le 12/01/2023
- c. Fermeture le 28/03/2023

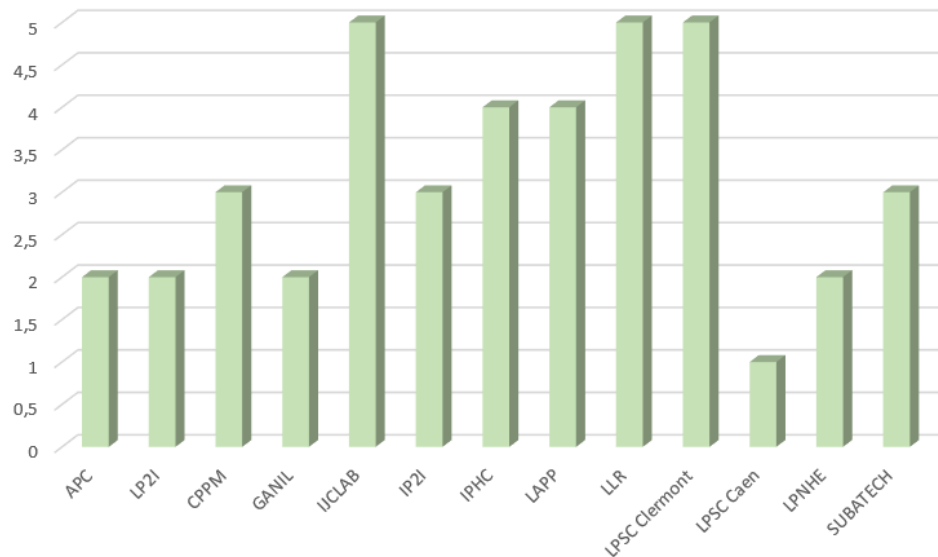
- Résultats :

- Réponses complètes : 41
- Réponses incomplètes et inexploitables : 59
- Nombre total des réponses : 100



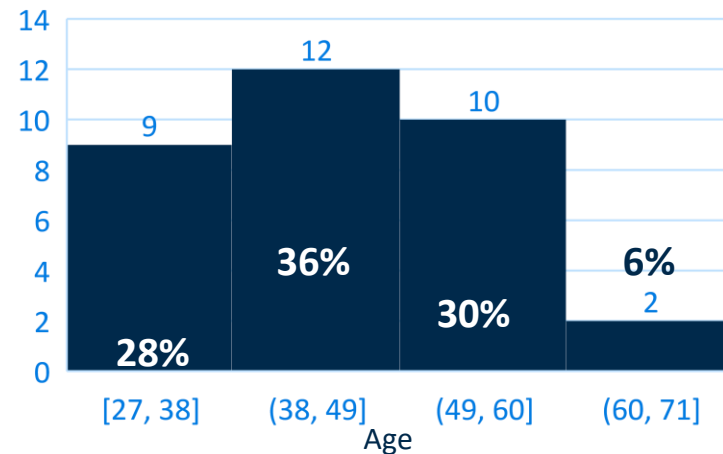
Laboratoire IN2P3:

Nombre de réponses complètes



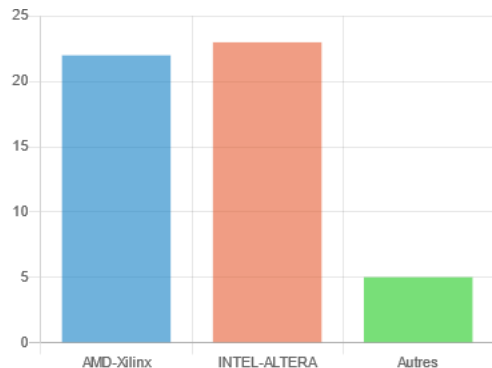
- Tous les laboratoires IN2P3 ont répondu au questionnaire
- Les réponses ne reflètent pas l'expertise du laboratoire
 - Réponses incomplètes → inexploitables

Moyenne d'Age

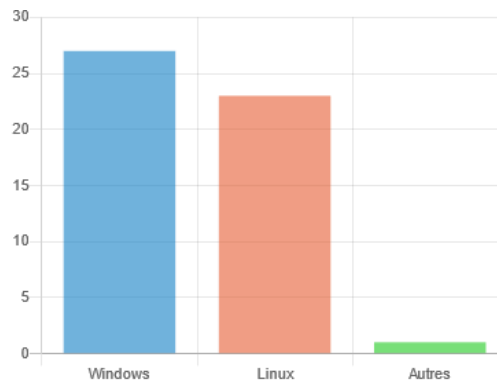




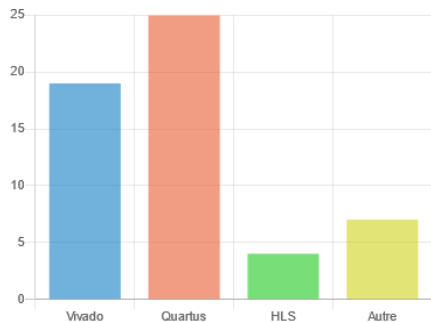
Plateforme FPGA :



Systèmes d'exploitation:



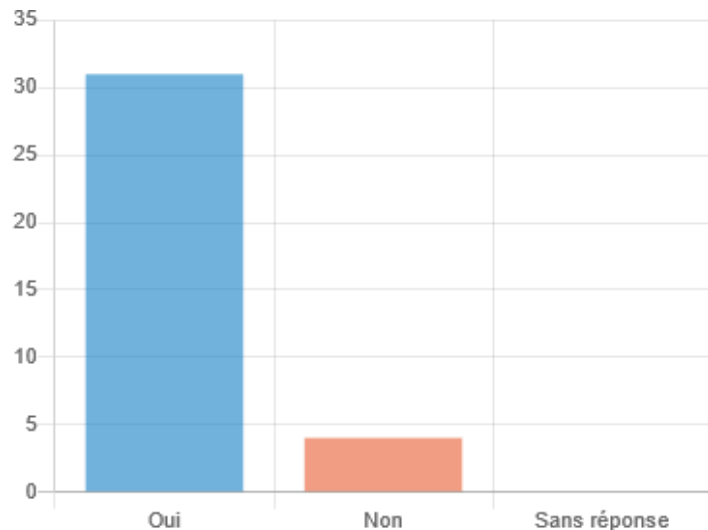
Outils de développement:



- Pas de coloration technologique (Xilinx ou Altera) à l'IN2P3
- Plusieurs experts dans chaque technologie.
 - ✓ Peu d'expertise dans les deux à la fois
- Passage d'une technologie à une autre est imposé par les projets
 - ✓ Nécessité d'une formation et d'échange entre experts



☐ Seriez vous prêt à participer à un catalogue de blocks et IPs partageables entre les laboratoires de l'IN2P3 ?



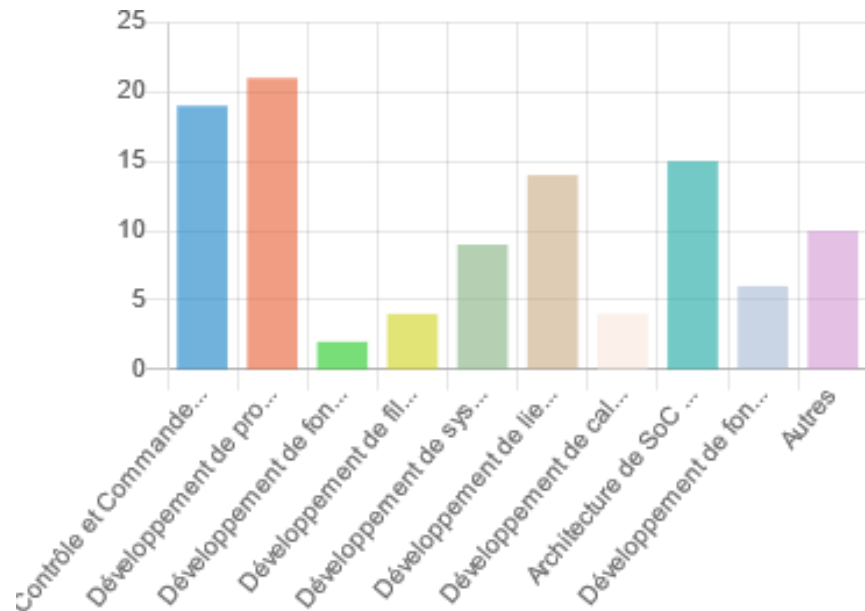
Résumé pour Q11		
Seriez vous prêt à participer à un catalogue de blocks et IPs partageables entre les laboratoires de l'IN2P3 ?		
Réponse	Décompte	Pourcentage brut
Oui (A1)	31	88.57%
Non (A2)	4	11.43%
Sans réponse	0	0.00%
Non affiché	0	0.00%
Total(brut)	35	100.00%

Grande volonté de partage (89 % des réponses) du savoir en matière firmware

Le niveau de validité d'IP partageable reste à définir ...



❑ **Firmware / Blocs fonctionnels / IPs que vous avez développé (ou sur lesquels vous avez une expertise)**

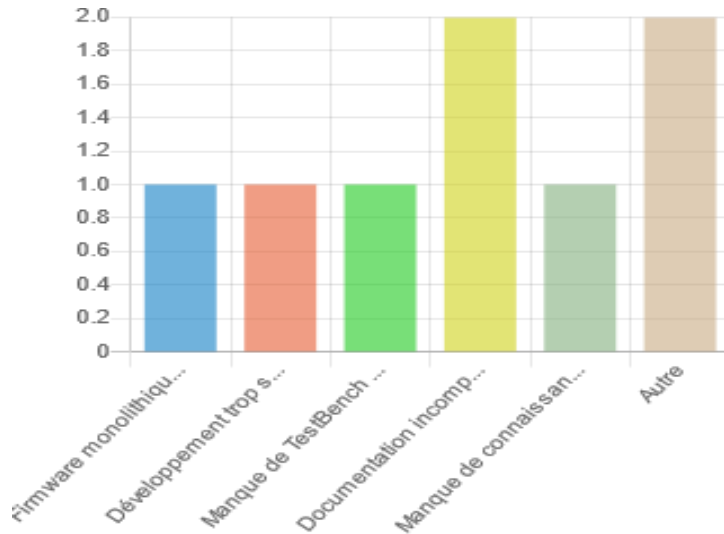


- Contrôle et Commande Slow Control
- Développement de protocole Interface Ethernet Interface USB/I2C/SPI Interface PCI/PCI Express Interface VME/VXI/xTCA
- Développement de fonctions de quantification Mesure de Temps (Ex: TDC embarqué)
- Développement de filtres et fonctions de calculs sur données Mesure Energie (Ex: Filtre numérique)
- Développement de système de mise en temps Distribution d'horloge (Ex: White Rabbit) Marquage en temps (Ex: Time Stamp)
- Développement de liens de données Liaison rapides (> 1 Gbits/s)
- Développement de calcul hardware
- Architecture de SoC et systèmes embarqués Processeur embarqué
- Développement de fonctions de quantification DAC/ADC embarqué
- Autres
- Non complété ou Non affiché

Autre : Bancs de tests spécifiques pour ASIC,



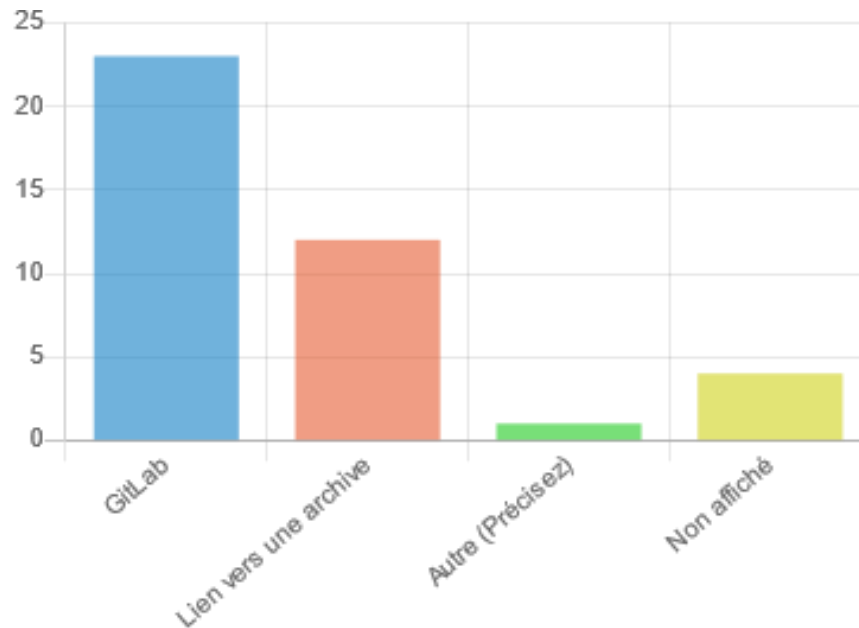
❑ Quelles seraient les difficultés que vous pourriez rencontrer et qui pourraient freiner le partage de vos réalisations ?



- Firmware monolithique, difficulté pour extraire une fonction logique particulière
- Développement trop spécifique, doutes sur l'utilité du partage
- Manque de TestBench unitaire, trop grande dépendance à des logiciels tiers pour les tests.
- Documentation incomplète ou obsolète.
- Manque de connaissance, d'expérience sur les outils de partage de code / de documentation.
- Autre
- Non complété ou Non affiché



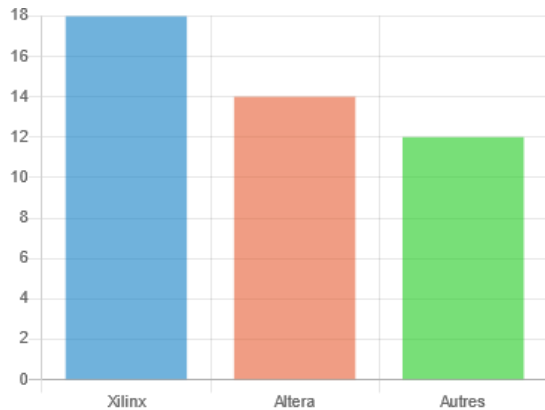
☐ Quelle serait votre procédure ou méthode de partage ?



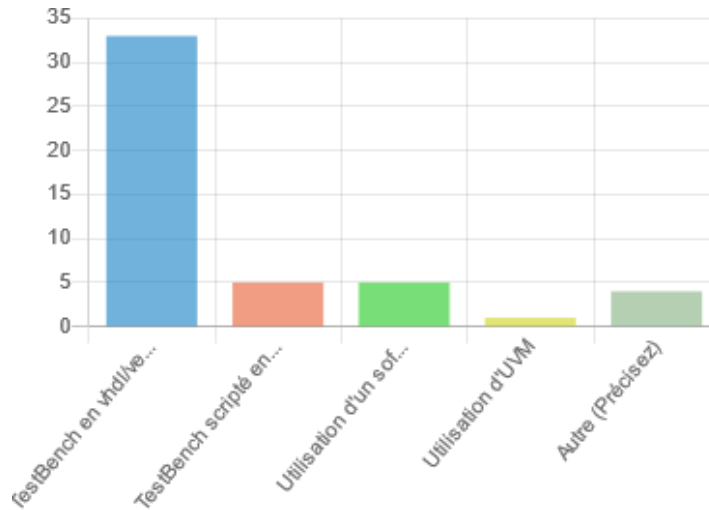


Simulation

Logiciel de simulation :



En règle générale quelle méthodologie utilisez-vous pour tester vos réalisations ?



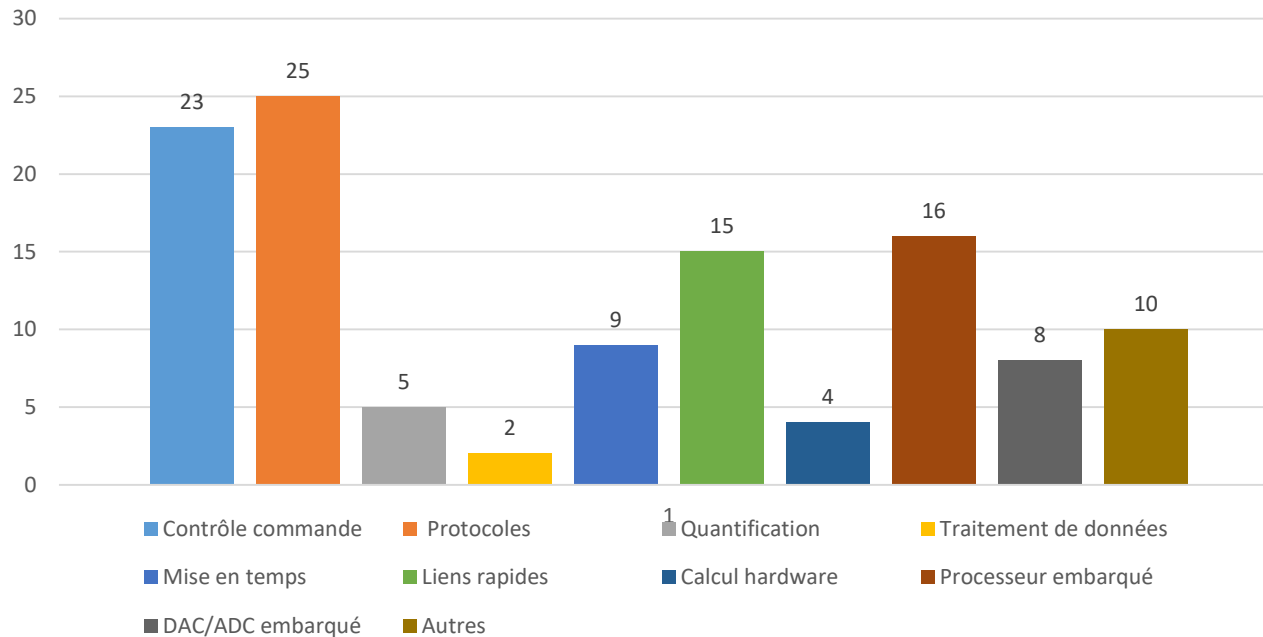
- TestBench en vhdl/verilog classique (avec vecteurs de tests écrits "en dur").
- TestBench scripté en tcl pour appliquer les vecteurs de test directement dans le simulateur.
- Utilisation d'un software custom pour générer des vecteurs de tests, lancer une simulation, puis récupérer les sorties et les valider avec un modèle software.
- Utilisation d'UVM
- Autre (Précisez)
- Non complété ou Non affiché

La simulation est basée essentiellement sur des testBench classique

➤ IL serait préférable d'utiliser UVVM (Universal VHDL Verification Methodology)



Blocs fonctionnels / IPs à partager



117 blocks et IPs potentiellement partageables ...



3 mailing lists ont été créées pour la diffusion des informations à l'in2p3:

- Concernant les FPGA.
- les licences/logiciels (Guillaume Vouters)
- la bibliothèque d'IP que nous sommes en train de mettre en place.

❖ **<fpga-dev-l@in2p3.fr>**

[mailing list concernant tous les utilisateurs FPGA. Rassemble les 2 mailing lists ci dessous]

❖ **<fpga-amd-dev-l@in2p3.fr>**

[mailing list concernant les utilisateurs AMD/XILINX]

❖ **<fpga-intel-dev-l@in2p3.fr>**

[mailing list concernant les utilisateurs INTEL/QUARTUS]



CNRS_IN2P3_EL2I

GT FIRMWARE IN2P3

Accueil Documents Espace d'échanges Le wiki Projets

Projets Privé 9 participants Voir plus

Présentation

L'objectif de ce groupe de travail est d'évaluer précisément la situation «firmware» au sein de l'IN2P3, faciliter l'échange et le partage du savoir faire dans ce domaine entre ses laboratoires.

[Modifier la présentation](#)

Mes Tâches

Derniers documents

Prospectives firmware	04/05
Questionnaire 836617 Prospectives firmware IIN2P3-2	04/05
Questionnaire 477469 Prospectives firmware IN2P3-1	04/05
IN2P3 GT Firmware Réunion de 02 Mai 2023	04/05
IN2P3 GT Firmware Réunion de 14 Décembre 2022	04/05

Activité de l'Espace

Message Page web Question Idée

Que faites-vous ?

Jeudi 4 mai 2023

Abdel Rebi a déposé le document [Prospectives firmware](#)

Partager 0 04/05/23 · Document · GT FIRMWARE IN2P3



GitLab interface showing the 'fpga-ip' group and the 'in2p3-fpga-ip' project.

PRELIMINARY

Project ID: 150664

4 Commits 1 Branch 0 Tags 1 Milestones Project Storage

update in2p3-intel-fpga-ip & in2p3-xilinx-fpga-ip sync module
Guillaume Vouters authored 5 months ago

eddde732

master in2p3-fpga-ip / +

Find file Web IDE Download Clone

README
 Add LICENSE
 Add CHANGELOG
 Add CONTRIBUTING
 Add Kubernetes cluster
 Set up CI/CD

Add Wiki
 Configure Integrations

Name	Last commit	Last update
in2p3-intel-fpga-ip @ d948f4d8	update in2p3-intel-fpga-ip & in2p3-xilinx-...	5 months ago
in2p3-xilinx-fpga-ip @ dd395a9e	update in2p3-intel-fpga-ip & in2p3-xilinx-...	5 months ago
.gitmodules	fix .gitmodule file from wrong path adding...	5 months ago
README.md	Initial commit	5 months ago



- Résultats du sondage très satisfaisants encourageants pour la suite de l'initiative
 - Grande volonté de partage (89 % des réponses) du savoir en matière firmware
- L'outil Gitlab est en cours de construction
 - Procédure de partage d'IP en cours de validation
- Formation Gitlab à préconiser pour les prochaines ANF ...
- Le Firmware est un co-développement électronique-Informatique
 - Notre prospective peut intéresser des informaticiens
 - Dépasser la structuration « métiers » de l'Institut ...