R&T concentrateur

- Besoins
  - XEMIS2
    - Gérer un flux série d'entrée asynchrone
    - Limitation du flux par les cartes PU
    - Permettre l'insertion d'un code de réduction (option)
      - Supression de singletons bruités
      - Contruction de groupements
      - reordonnencer en temps
  - XEMIS3
    - Idem XEMIS2 mais avec une augmentation du nombre de voies
  - LHCb : phase de R&D
    - Banc de test de MAPS
    - Band de test Readout
  - LHCb, Pcie400
    - Projet en cours : support ?
  - Liquid0 ?
- Démarche
  - But
    - Développer une version pérenne du concentrateur de XEMIS
    - Mettre le concentrateur sur étagère (utilisable en interne)
    - Suivre et participer au développement des concentrateurs "LHC"
  - Phase d'évaluation et de programmation (qq mois)
    - Critères
      - Sélection d'une solution existante conforme incluant un maximum d'éléments de la Définition
      - Choix d'une carte et d'une famille de FPGA
        - Perrennité
        - Disponibilité
          - Achat préventif
        - Prix (autour de 5ke)
      - Intégration de code de réduction, support SI/MNDL ? (option)
    - Présentation et discussion des solutions existantes dans le cadre des réseaux identifiés
      - Workshop dédié
      - Réunion R&T DAQGEN
      - Présentation de la phase d'évaluation à Subatech
  - Phase d'étude et de développement (12-24 mois)
    - Equipe
      - FW : Christophe, Amaury
      - SW : Olivier
      - Coordination : Jean-Luc
      - Représentant scientifique ?
    - En lien avec les besoins
    - Configuration de test à identifier
      - 1/4 de XEMIS2
      - Emulateur sur carte externe
      - Autres ?
- Définition
  - FPGA connecté à un Pc
    - pcie
    - ethernet cuivre
    - ethernet optique
    - lien série optique
  - Firmware d'acquisition et de concentration de données
  - Software d'acquisition et de stockage sur disque
  - Protocole de transfert de données
  - Mécanisme de synchronisation de plusieurs concentrateurs
    - Distribution de signaux de synchronisation
    - White Rabbit
- Solutions déjà existantes
  - LHCb + ALICE : Pcie40 (Intel ARRIA10-1150kLC, 48 IL 10Gb, 16 Pcie3)
  - DAQGEN : IDROGEN (Intel ARRIA10-270 kLC, FMC 80 IL, 4 Pcie3)
  - DAQGEN : OXYGEN (Xilinx Virtex7 ?, FMC)
  - CERN : GLIB (Xilinx Virtex6-128 kLC, FMC)
  - CERN : FC7 (Xilinx Kintex7-478kLC, FMC)
  - Carte concentratrice M.A. Tétrault pour TEP SPAD
  - Retirex UBS : Sélection d'une carte commerciale de lecture de 4 TOT/PMT soit 256 IL LVDS
  - Kit de développement ARRIA10-1150kLC, 80 IL sur FMC 25Gb SERDES, 8 Pcie3
    - mais partielle
      - Module Xenie (Xilinx Kintex7-162kLC, 72 IL 1.6Gb, 10GbE
  - Techno
    - Pcie gen3 : 8Gbit/s ---> x8 = 64 Gbit/s
    - Gamme Intel
    - Gamme Xilinx
- Actions en cours
  - Christophe : bilan des solutions existantes
  - Amaury : recherche de solutions commerciales
  - Jean-Luc : organisation des réunions, tableau partagé des cartes cibles
  - Frédéric : évaluation du besoin de LiquidO
  - Soutien de la direction à la R&T (entre 1 et 1,5 ETP) : ok