



Warsaw University  
of Technology

# Manuel utilisateur du banc-test pour cartes FEC

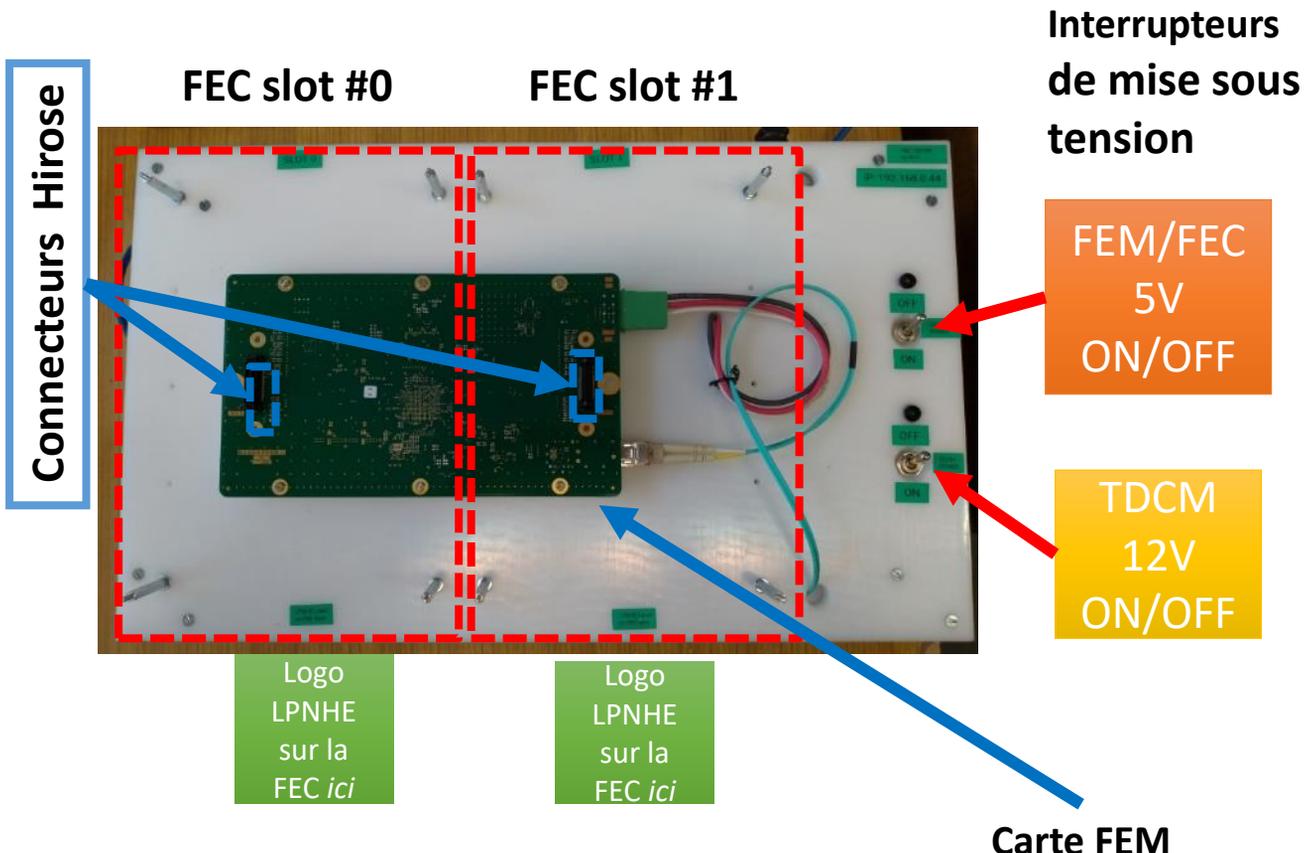


Jean-Marc Parraud / LPNHE

Remerciements à Andrzej Rychter / Warsaw  
University of Technology

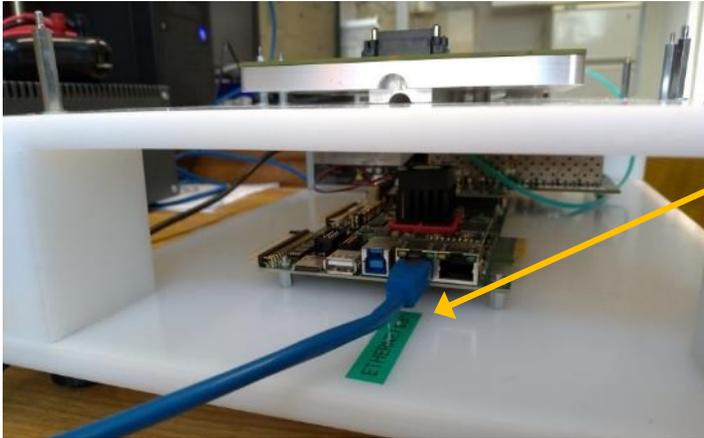
# Banc de test – vue du dessus

- Les 2 emplacements sur la carte FEM en place sont fonctionnels (slot #0 ou slot #1) pour tester une carte FEC. Pour les tests de la série de cartes FEC chez le fabricant, le slot #1 a été condamné. **Seul le slot #0 est accessible.** Si toutefois le slot #0 venait à ne plus fonctionner, il est possible de retirer le cache du slot #1 (2 vis) pour l'utiliser.
- Orientation des FEC → vérifier le logo LPNHE sur la carte FEC : il doit être positionné vers le bas du banc (photo)



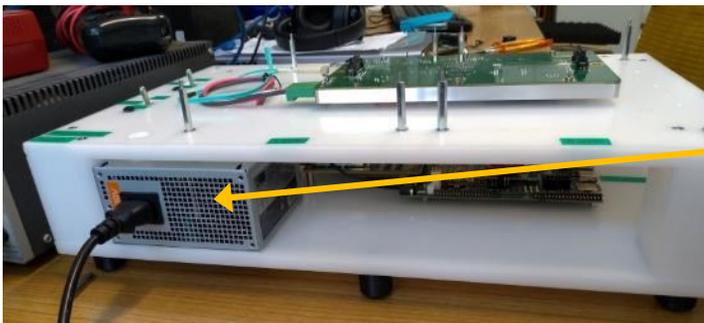
# Banc de test – connexion au PC

1. Connecter la carte TDCM (au niveau inférieur du banc) avec le **câble Ethernet**, à relier à la prise RJ45 sur le flanc de droite de l'ordinateur portable



Le connecteur ethernet de la TDCM est situé près de la prise USB – s'aider de l'étiquette « Ethernet »

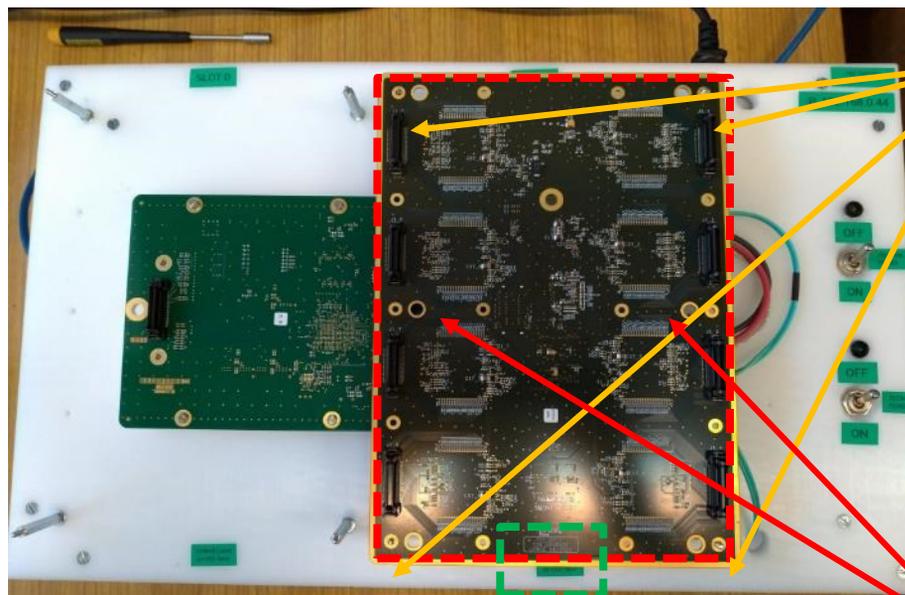
2. Vérifier que les 2 interrupteurs de mise sous tension du banc soient bien en position **OFF**
3. Brancher le câble d'alimentation secteur AC 230V



Vue de côté du testeur de FEC : Alimentation électrique CiT + câble secteur

# Branchement de la carte FEC sur le banc de test

1. Les interrupteurs TDCM et FEM/FEC doivent être **sur OFF**
2. Positionner la carte FEC avec les 8 connecteurs Hirose latéraux orientés vers le haut
3. Aligner les 4 trous aux coins de la FEC avec les 4 plots métalliques
4. Le logo LPNHE doit être orienté en bas
5. Presser **délicatement** sur le milieu de la carte FEC pour assurer une bonne connexion du connecteur Hirose central avec la carte FEM



4 plots en métal alignés avec les 4 trous aux coins de la FEC

Presser *délicatement* avec des gants antistatiques

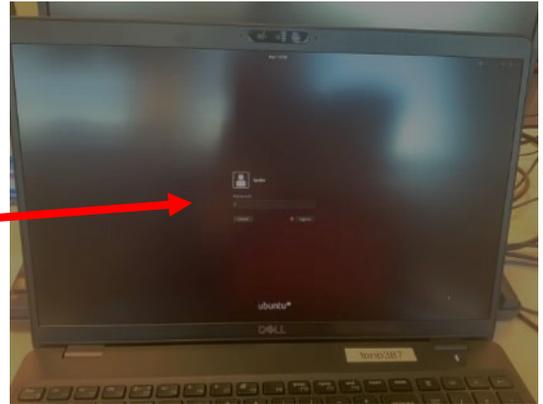
logo LPNHE de la FEC *ici*

Le logo LPNHE de la FEC doit être aligné avec l'étiquette du bas

# Mise en route du PC portable

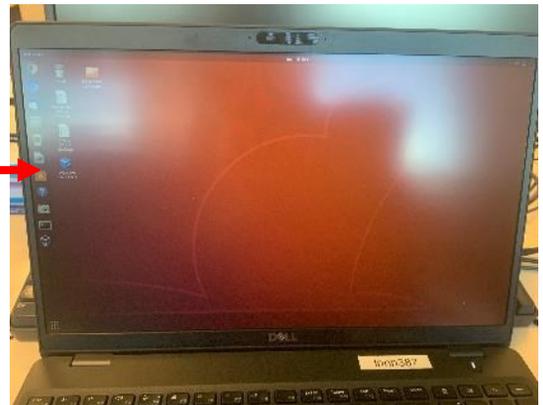
- L'ordinateur dédié aux tests est un PC DELL Latitude étiqueté LPNP387. Son système d'exploitation est Linux Ubuntu.
- Allumer le PC. Une session "lpnhe" doit s'afficher → OK  
Une demande de mot de passe s'affiche
- S'assurer que la touche "num lock" est allumée

→ rentrer le mot de passe : *admin387*  
puis OK



- L'interface Linux s'affiche.

→ double-cliquer sur le programme  
"Windows10-32 bits"



- Une fenêtre de Windows10 virtuel s'ouvre.

Attendre environ 10 secondes  
Une fenêtre s'ouvre avec le message  
d'erreur :  
"System program problem detected"  
→ Cliquer sur "Cancel"



# Mise en route du PC portable (suite)

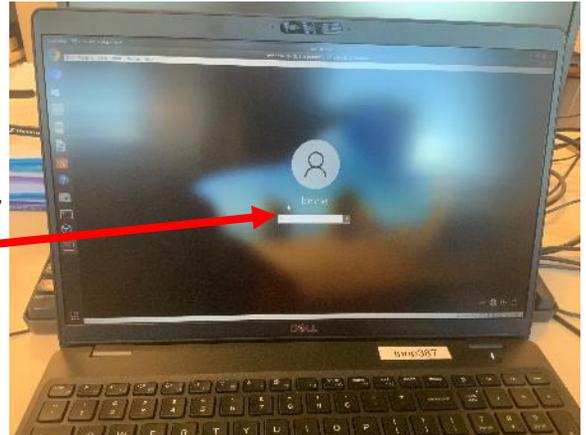
## Lancement du programme de test

- Une fois affichée la photo d'ouverture Windows10, taper la touche "Enter" : le log-in d'ouverture de la session Windows s'affiche

- Rentrer les mêmes identifiants que précédemment :

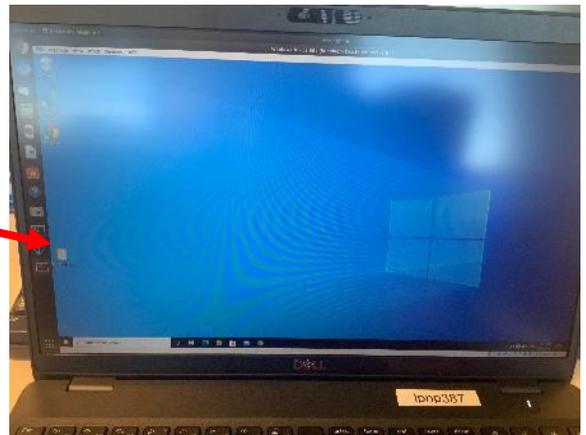
session : *lpnhe*

mot de passe : *admin387*

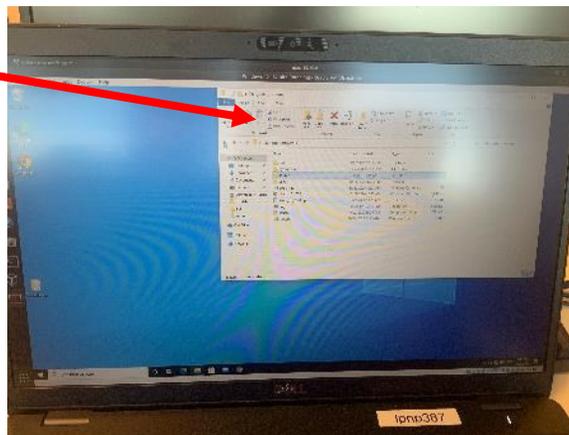


- La session de travail Windows s'ouvre

→ double-cliquer sur le dossier "fec\_tester\_software"



- Dans ce dossier se trouvent tous les fichiers nécessaires aux tests des cartes FEC et à l'archivage automatique des résultats.



# Banc de test – Programme de test : vérification de la connexion à la carte FEM

- **Mettre sur ON** les interrupteurs d'alimentation des TDCM et FEM



**Les 2 interrupteurs doivent être dans la position ON**  
**Vérifier que les LEDs sont allumées**

- Double-cliquer sur l'icône **startenv** :  
→ la fenêtre de ligne de commande **venv** s'ouvre

- Dans cette fenêtre, taper la commande :  
**python fem\_connection.py**  
Cette commande effectue une vérification de la bonne connexion.  
*Suivre les directives affichées.*

- Si la connexion est bien établie, on doit obtenir la sortie suivante

```
Sending command: be 0 moni S
Response: 0 Tdcm(1) Serial: 0000000000000000
Sending command: fe 0 moni T 2
Response: 0 Tdcm(1) Fem(00) FEM_T: 26.219 degC
Sending command: fe 0 moni V 2
Response: 0 Tdcm(1) Fem(00) FEM_Vdd: 2.490 V
Sending command: fe 0 moni A 2
Response: 0 Tdcm(1) Fem(00) FEM_Vad: 4.766 V
Sending command: fe 0 moni I 2
Response: 0 Tdcm(1) Fem(00) FEM_I: 1.714 A
Sending command: fe 0 moni S 2
Response: 0 Tdcm(1) Fem(00) FEM_Serial: 58000024d742a26
Connection closed.
*****
FEM coldstart succeed!
```

- S'il n'y a pas de connexion Ethernet (ex : TDCM n'est pas sous tension ...)

```
No ethernet connection...
*****
TDCM connection failed! No ethernet connection?
```

- Si la FEM n'est pas sous tension ou s'il y a un problème de communication (fibre optique)

```
Sending command: fe 0 moni T 2
Response: -1 Tdcm(1) Fem(00): FeI2C_SelectTargetBus failed: -1
Sending command: fe 0 moni V 2
Response: -1 Tdcm(1) Fem(00): FeI2C_SelectTargetBus failed: -1
Sending command: fe 0 moni A 2
Response: -1 Tdcm(1) Fem(00): FeI2C_SelectTargetBus failed: -1
Sending command: fe 0 moni I 2
Response: -1 Tdcm(1) Fem(00): FeI2C_SelectTargetBus failed: -1
Sending command: fe 0 moni S 2
Response: -1 Tdcm(1) Fem(00): FeI2C_SelectTargetBus failed: -1
Connection closed.
*****
FEM coldstart failed! FEM problem... Please power cycle and start again...
```

# Banc de test – Programme de test : test de la carte FEC

1. **Mettre OFF** les alimentations électriques des TDCM et FEM
2. Taper la commande :  
**python fec\_test.py**  
qui lance le programme de test complet des cartes FEC

**Les 2 interrupteurs doivent être dans la position OFF**  
**Vérifier que les LEDs sont éteintes**

3. Entrer les informations demandées
  - Numéro du slot FEM (0 ou 1) utilisé
  - Nom de l'opérateur-testeur
  - Numéro de série de la FEC présent sur l'étiquette

```
(venv) D:\tmp\test2\source>python fec_test.py
Loaded settings from settings\json_fectest_settings.txt
Enter fem slot (0 or 1): 0
Enter tester name: Andrzej
Enter fec label: 003
Reset TDCM/FEM power and press Enter to start...
```

4. **Mettre ON** les alimentations électriques des TDCM et FEM

**Les 2 interrupteurs doivent être dans la position ON**  
**Vérifier que les LEDs sont allumées**

5. **Le test prend environ 3 minutes** et produit de multiples lignes...

6. Quand le test est terminé, on doit obtenir le message suivant →

Le résultat doit être  
"Success" ou "Failed"

```
Generating FECTEST pdf report...
Generating summary...
Generating table...
Generating pedestal tables
Report saved to ..\out\fectest_report_fec_003_2020_10_21_15_08_16.pdf
Test finished in 2.7 minutes
Test result: Success
```

*Note : si ce n'est pas le cas et que le programme est bloqué après les 3 minutes, relancer la procédure de test à partir de 1.*

7. **Mettre OFF** les alimentations électriques des TDCM et FEM
8. Vérifier le rapport de test dans le dossier "out"

**Les 2 interrupteurs doivent être dans la position OFF**  
**Vérifier que les LEDs sont éteintes**

# Banc de test – Résultats des tests

1. Tous les résultats sont sauvegardés dans le dossier “ **out** ”

-  fectest\_report\_fec\_003\_2020\_10\_21\_15\_08\_16.pdf
-  fectest\_report\_fec\_003\_2020\_10\_21\_15\_02\_53.pdf
-  fectest\_report\_fec\_003\_2020\_10\_21\_15\_08\_16
-  fectest\_report\_fec\_003\_2020\_10\_21\_15\_02\_53

2. Le fichier de **rapport PDF** est au nom suivant : **fectest\_report\_fec\_XXX\_YYY**

où :

- XXX est le N° de série de la FEC
- YYY est la date+heure du test

Ce fichier est celui qui sert de **référence** pour la validation des cartes FEC

3. Un dossier avec le même nom contient :

- Des fichiers txt avec les commandes envoyées et reçues pour les 5 runs de tests
- Des fichiers d’images dans le sous-dossier “ **data** ”
  - Graphiques des piédestaux pour chaque AFTER (moyenne + RMS)
  - Graphiques des tests de patterns pour l’ADC
  - Graphiques des tests du générateur d’impulsion calibrée

Fec test report:			
Date: 2020-10-29 12:11:16			
Tester name: Andrzej			
Test#1 Monitoring values			Passed
0	FEC label	002	OK
1	I.L.C DC2438 ID	bb00002044b31628	OK
2	FEC_T (to 35°C)	31.031	OK
3	FEC_Vad (3.2V to 3.4V)	3.290	OK
4	FEC_I (1.1A to 1.5A)	1.177	OK
5	FEC_Vad (1.9V to 2.0V)	1.960	OK
Test#2 Slow control registers:			Passed
Test#3 Pedestal run:			Passed
Mean in range (245.0/255.0), rms < 8.0 (ppm 4.0)			
0	After chip #0	Mean OK	STDEV OK
1	After chip #1	Mean OK	STDEV OK
2	After chip #2	Mean OK	STDEV OK
3	After chip #3	Mean OK	STDEV OK
4	After chip #4	Mean OK	STDEV OK
5	After chip #5	Mean OK	STDEV OK
6	After chip #6	Mean OK	STDEV OK
7	After chip #7	Mean OK	STDEV OK
Test#4 AD9637 test patterns			Passed
0	ADC channel #0	Pa1 (Midscale short 2048)	MAX 2048 MIN 2048
1	ADC channel #1	Pa2 (+Full-scale short 4095)	MAX 4095 MIN 4095
2	ADC channel #2	Pa4 (Checkerboard 1365 to 2730 toggle)	MAX 2730 MIN 1365
3	ADC channel #3	Pa1 (One/zero word toggle)	MAX 4095 MIN 0
4	ADC channel #4	Pa1 (Midscale short 2048)	MAX 2048 MIN 2048
5	ADC channel #5	Pa2 (+Full scale short 4095)	MAX 4095 MIN 4095
6	ADC channel #6	Pa4 (Checkerboard 1365 to 2730 toggle)	MAX 2730 MIN 1365
7	ADC channel #7	Pa1 (One/zero word toggle)	MAX 4095 MIN 0
Test#5 Pulser run			Passed
0	After chip #0	DAC: 483 G(120) ADC(2980 to 3200)	ADC AMPL: 3006
1	After chip #1	DAC: 483 G(120) ADC(2980 to 3200)	ADC AMPL: 3005
2	After chip #2	DAC: 483 G(120) ADC(2980 to 3200)	ADC AMPL: 2994
3	After chip #3	DAC: 483 G(120) ADC(2980 to 3200)	ADC AMPL: 3006
4	After chip #4	DAC: 483 G(120) ADC(2980 to 3200)	ADC AMPL: 3004
5	After chip #5	DAC: 483 G(120) ADC(2980 to 3200)	ADC AMPL: 3025
6	After chip #6	DAC: 483 G(120) ADC(2980 to 3200)	ADC AMPL: 3148
7	After chip #7	DAC: 483 G(120) ADC(2980 to 3200)	ADC AMPL: 3017
FEC test final result:			Passed

# Résultats des tests – Le rapport PDF

Le rapport PDF se compose des pages suivantes:

1. Page de résumé avec les résultats de 5 tests
  1. Valeurs de monitoring
  2. Registres de slow control
  3. Run de piédestaux
  4. Patterns de test de l'ADC
  5. Test du générateur d'impulsion

La décision finale "Passed" ou "Failed" est en bas de la page

Fec test report:

Date: 2020-10-29 12:11:16

Tester name: Andrzej

Test#1 Monitoring values **Passed**

0	FEC label	002	OK
1	FEC_DC243B ID	bb0000024db31626	OK
2	FEC_I (to 35°C)	31 031	OK
3	FEC_Vdd (3.2V to 3.4V)	3.290	OK
4	FEC_I (1.1A to 1.5A)	1.177	OK
5	FEC_Vad (1.9V to 2.0V)	1.950	OK

Test#2 Slow control registers: **Passed**

Test#3 Pedestal run: **Passed**

Mean in range (245.0,255.0), rms < 8.0 (fpn 4.0)

0	After chip #0	Mean OK	STDDEV OK	OK
1	After chip #1	Mean OK	STDDEV OK	OK
2	After chip #2	Mean OK	STDDEV OK	OK
3	After chip #3	Mean OK	STDDEV OK	OK
4	After chip #4	Mean OK	STDDEV OK	OK
5	After chip #5	Mean OK	STDDEV OK	OK
6	After chip #6	Mean OK	STDDEV OK	OK
7	After chip #7	Mean OK	STDDEV OK	OK

Test#4 AD9637 test patterns **Passed**

0	ADC channel #0	P#1 (Midscale short 2048)	MAX 2048 MIN 2048	OK
1	ADC channel #1	P#2 (+Full-scale short 4095)	MAX 4095 MIN 4095	OK
2	ADC channel #2	P#4 (Checkerboard 1365 to 2730 toggle)	MAX 2730 MIN 1365	OK
3	ADC channel #3	P#7 (One/zero-word toggle)	MAX 4095 MIN 0	OK
4	ADC channel #4	P#1 (Midscale short 2048)	MAX 2048 MIN 2048	OK
5	ADC channel #5	P#2 (+Full scale short 4095)	MAX 4095 MIN 4095	OK
6	ADC channel #6	P#4 (Checkerboard 1365 to 2730 toggle)	MAX 2730 MIN 1365	OK
7	ADC channel #7	P#7 (One/zero-word toggle)	MAX 4095 MIN 0	OK

Test#5 Pulser run **Passed**

0	After chip #0	DAC: 483 G(120) ADC(2980 to 3200)	ADC AMPL: 3006	OK
1	After chip #1	DAC: 483 G(120) ADC(2980 to 3200)	ADC AMPL: 3095	OK
2	After chip #2	DAC: 483 G(120) ADC(2980 to 3200)	ADC AMPL: 2994	OK
3	After chip #3	DAC: 483 G(120) ADC(2980 to 3200)	ADC AMPL: 3066	OK
4	After chip #4	DAC: 483 G(120) ADC(2980 to 3200)	ADC AMPL: 3004	OK
5	After chip #5	DAC: 483 G(120) ADC(2980 to 3200)	ADC AMPL: 3025	OK
6	After chip #6	DAC: 483 G(120) ADC(2980 to 3200)	ADC AMPL: 3148	OK
7	After chip #7	DAC: 483 G(120) ADC(2980 to 3200)	ADC AMPL: 3017	OK

FEC test final result: **Passed**

2. Pages 2 à 5 : tableaux avec les commandes envoyées et reçues pour chaque test:

Monitoring test			
NO	Command	Error	Response
0	fe fec_enable 1	0	0 Tdcm(1) Fem(00) Reg1) < 0x40000
1	fe 0 moni T 0	0	0 Tdcm(1) Fem(00) FEC_I: 24.312 degC
2	fe 0 moni V 0	0	0 Tdcm(1) Fem(00) FEC_Vdd: 3.270 V
3	fe 0 pulser 0 model T2K2	0	0 Tdcm(1) Fem(00) pulser_DAC < 3 (T2K2)
4	fe 0 pulser 0 base 0x3FFF	0	0 Tdcm(1) Fem(00) pulser_Base < 0x3fff
5	fe 0 pulser 0 load	0	0 Tdcm(1) Fem(00) Reg1) < 0x0 GEN_GO pulsed
6	fe 0 moni A 0	0	0 Tdcm(1) Fem(00) FEC_Vad: 1.950 V
7	fe 0 moni I 0	0	0 Tdcm(1) Fem(00) FEC_I: 1.426 A
8	fe 0 moni S 0	0	0 Tdcm(1) Fem(00) FEC_Serial: 3c0000024db31626

3. Page 6 : tableau des piédestaux avant égalisation des mesures de piédestaux
4. Page 7 : tableau des piédestaux après égalisation des piédestaux

# Extinction du banc de test

En fin de phase de tests, pour éteindre le banc et son ordinateur, procéder comme suit :

1. Sur le banc, s'assurer que les alimentations TDCM + FEM sont bien éteintes → **OFF**
2. Sur le PC, fermer les fenêtres de test à l'intérieur de la fenêtre de Windows10 virtuel
3. Clore la session de Windows10 virtuel par le menu déroulant "File" → Close
4. Dans la fenêtre qui s'ouvre, choisir l'option :  
"Power off the machine" → OK
5. Clore la session Linux Ubuntu : dans le menu déroulant en haut à droite (flèche ▼) cliquer sur l'icône  puis sur *Power off*  
Le PC s'éteint

**Les 2 interrupteurs doivent être dans la position OFF**  
**Vérifier que les LEDs sont éteintes**

