

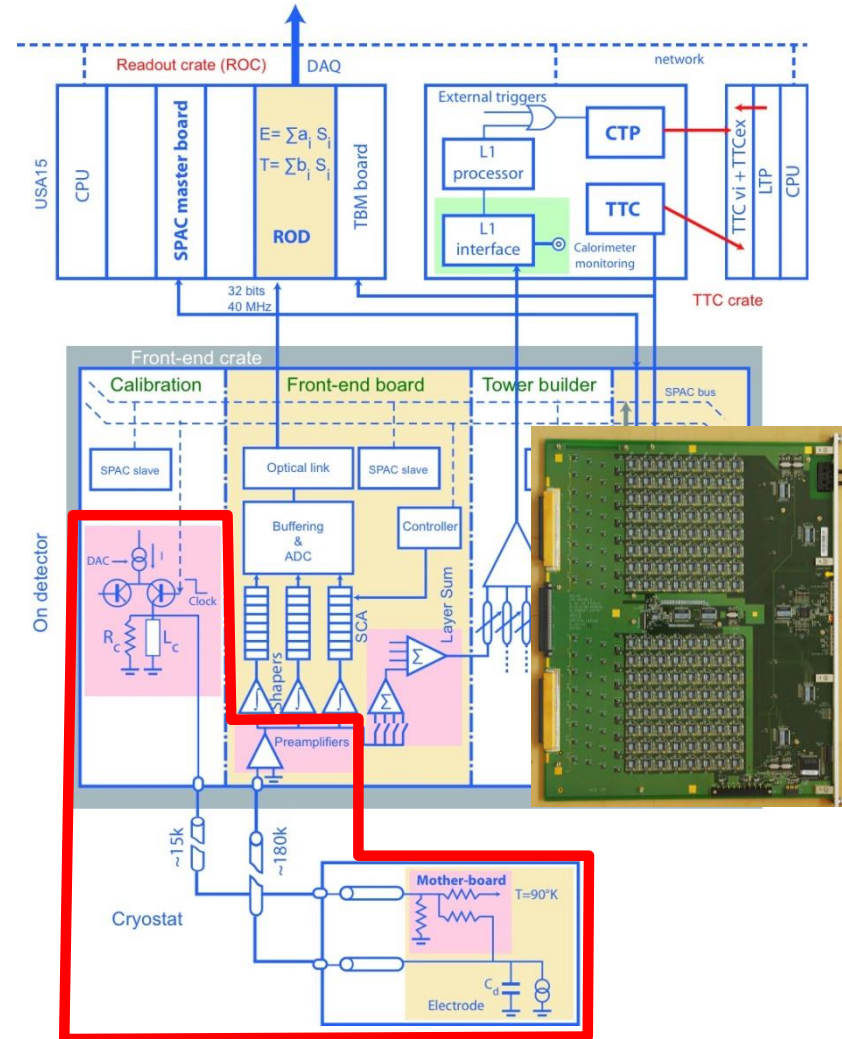
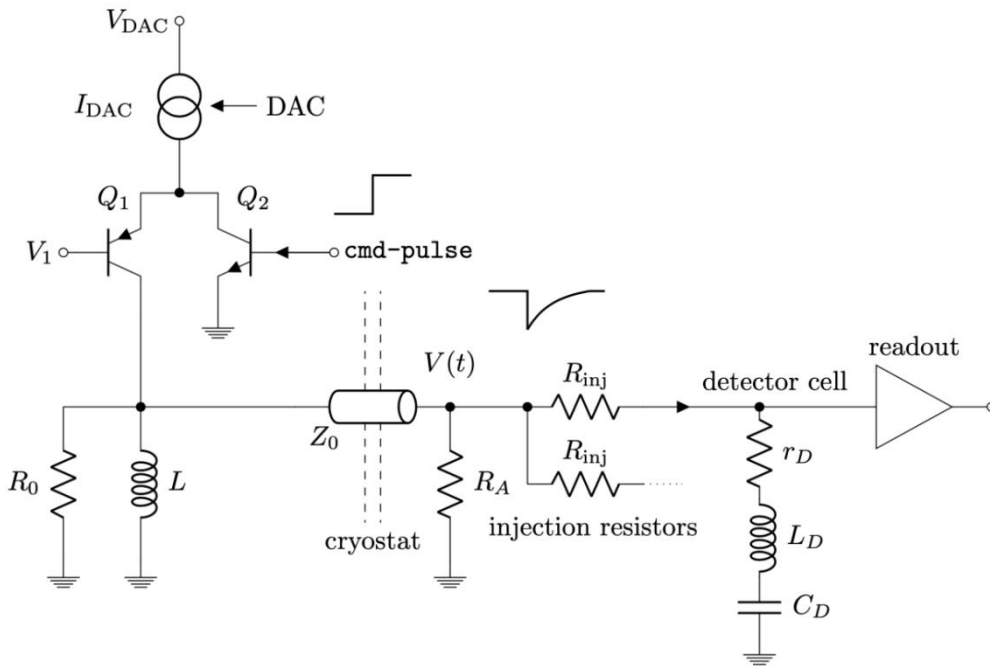
Projet ATLAS

LAr : carte de calibration

bancs de test
programmes LabVIEW
perspectives

Asic CLAROC_v2

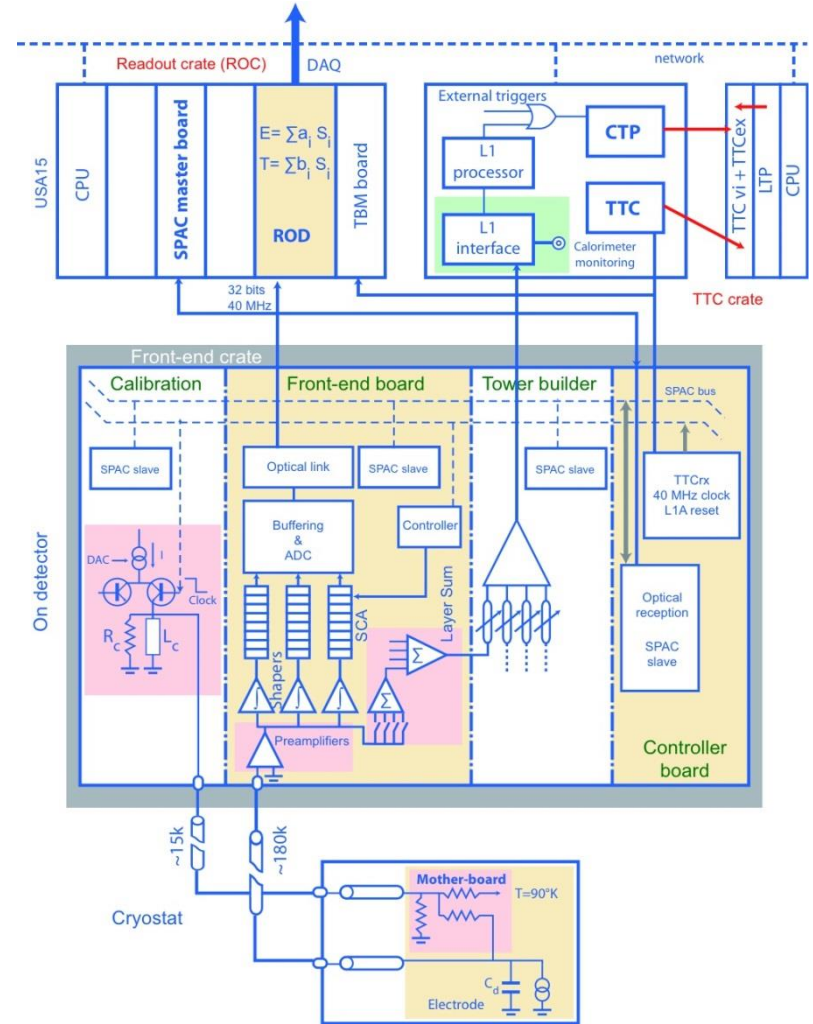
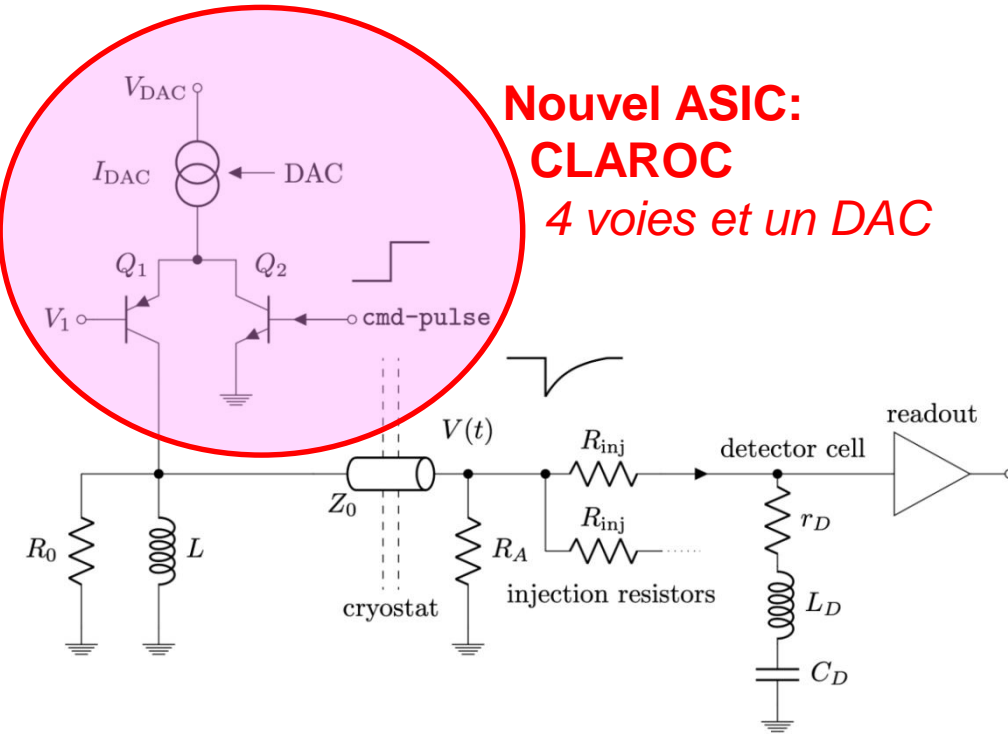
Principe



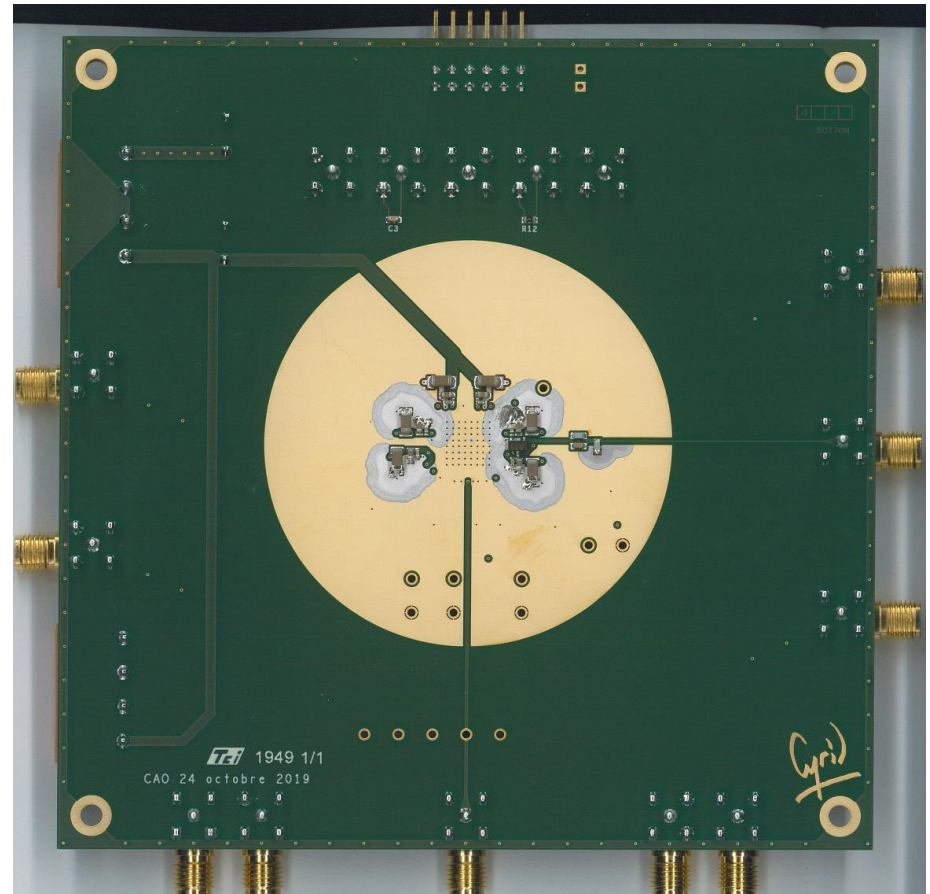
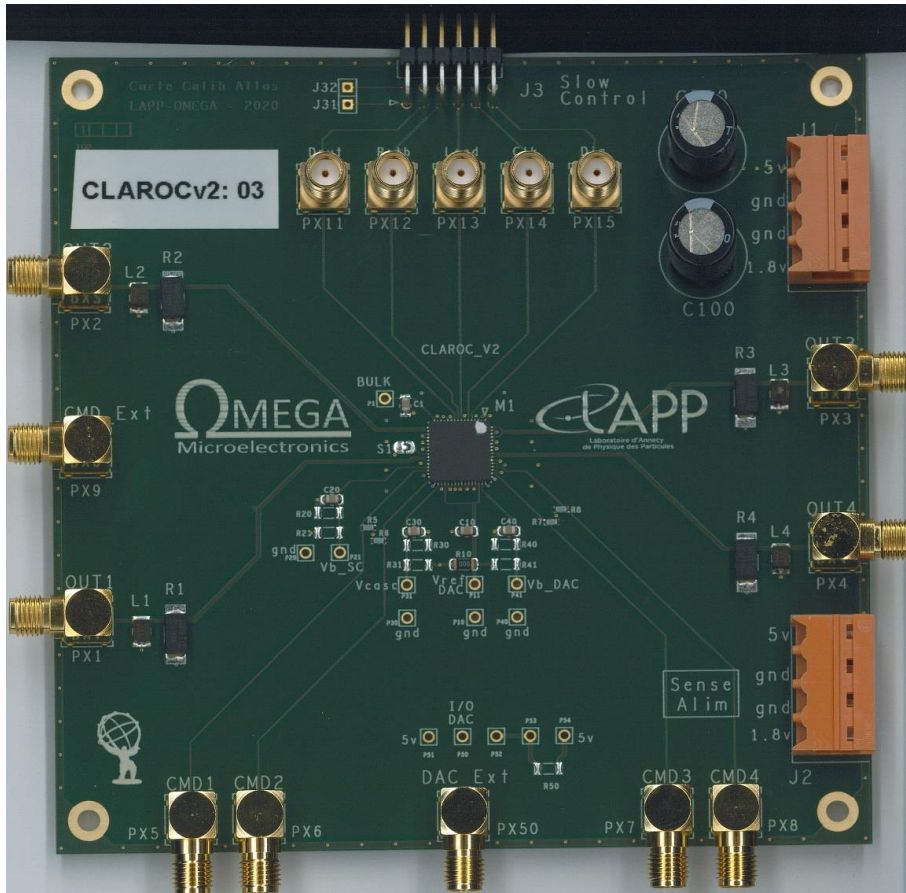
Parcours du signal de calibration

Principe

**Nouvel ASIC:
CLAROC**
4 voies et un DAC



Carte ASIC (CLAROC_v2)



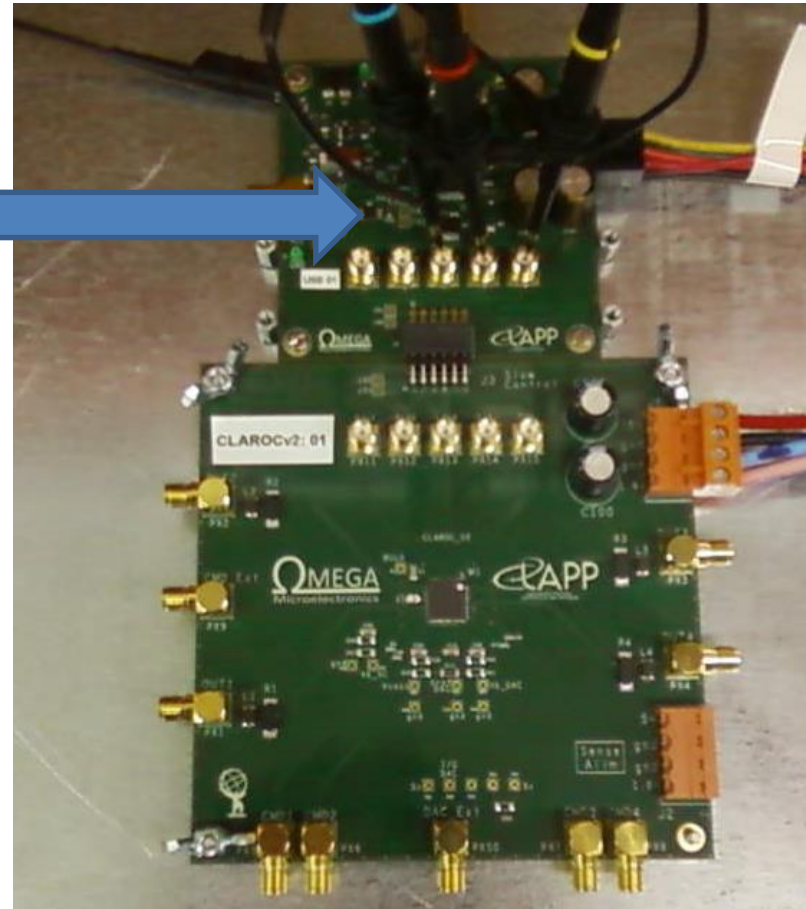
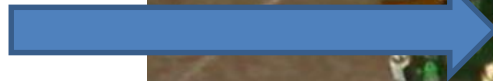
Connecteur d'entrée pour envoyer des signaux Slow-control a la Carte:

- Configuration du DAC de l'asic ;
- Choix d'une sortie de calibration parmi 4.

Connecteur pour Liaison LpGBT carte de Jean-Marc compatible

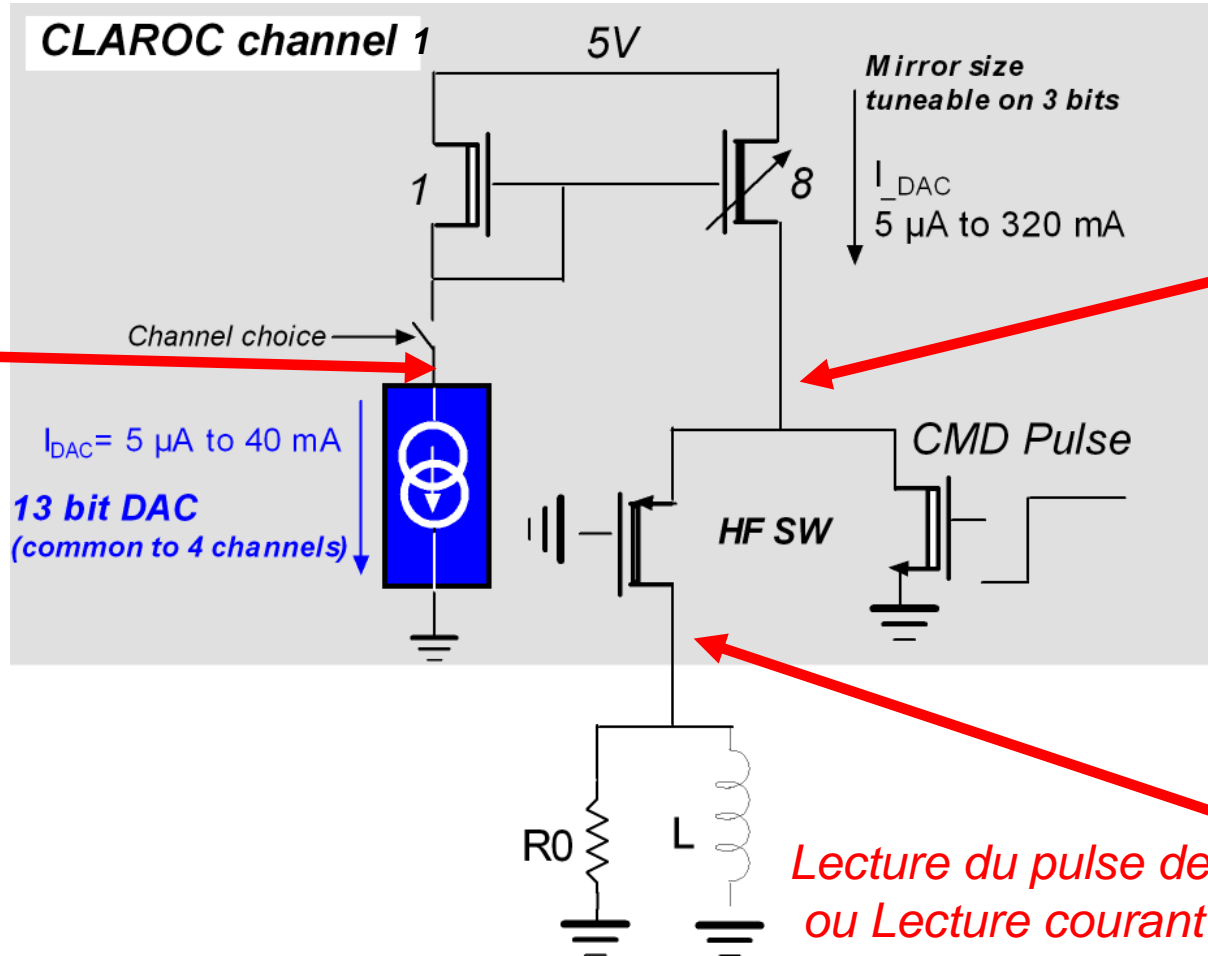


Carte USB
Pour envoyer
Le Slow-Control
par PC avec LabVIEW,



*En attendant de passer
au IpGBT....*

Dans l'asic CLAROC_V2 nous avons acces à trois points pour effectuer des mesures :



OUT_DAC

Vérification de la valeur du DAC

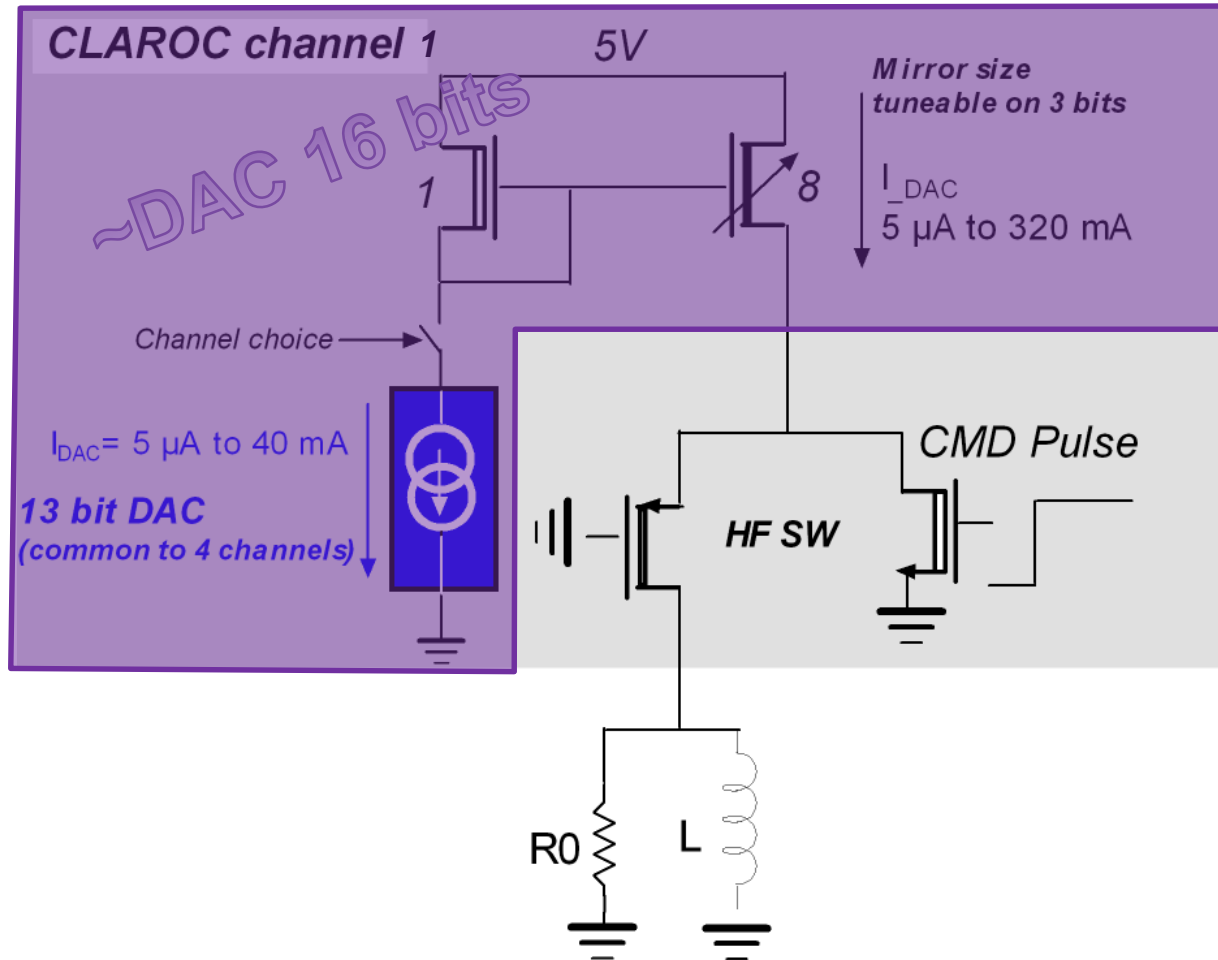
Cmd_Ext

Acces uniquement pour voie 1

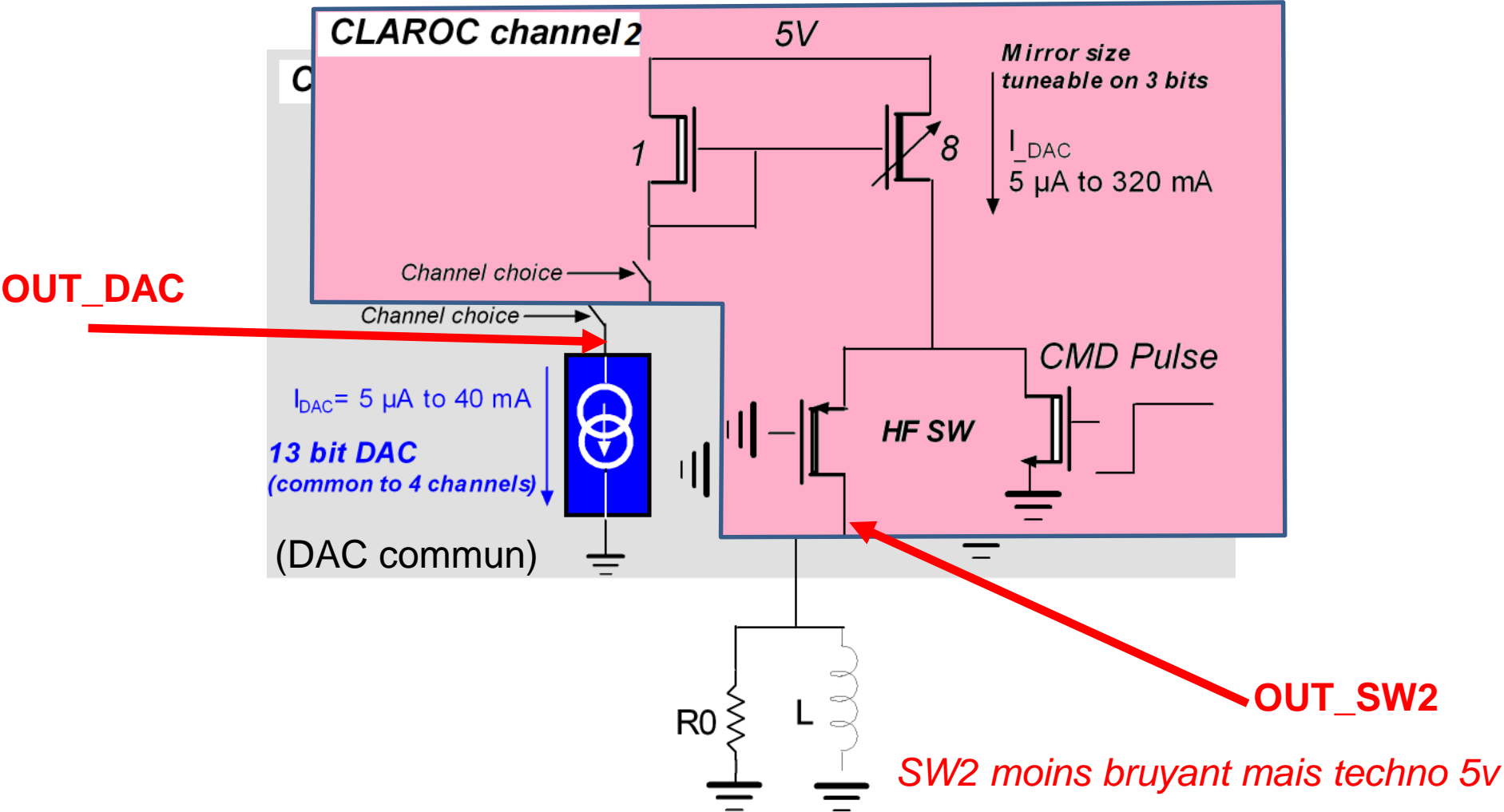
OUT_SW1

Lecture du pulse de calibration ou Lecture courant si R0 et L absent

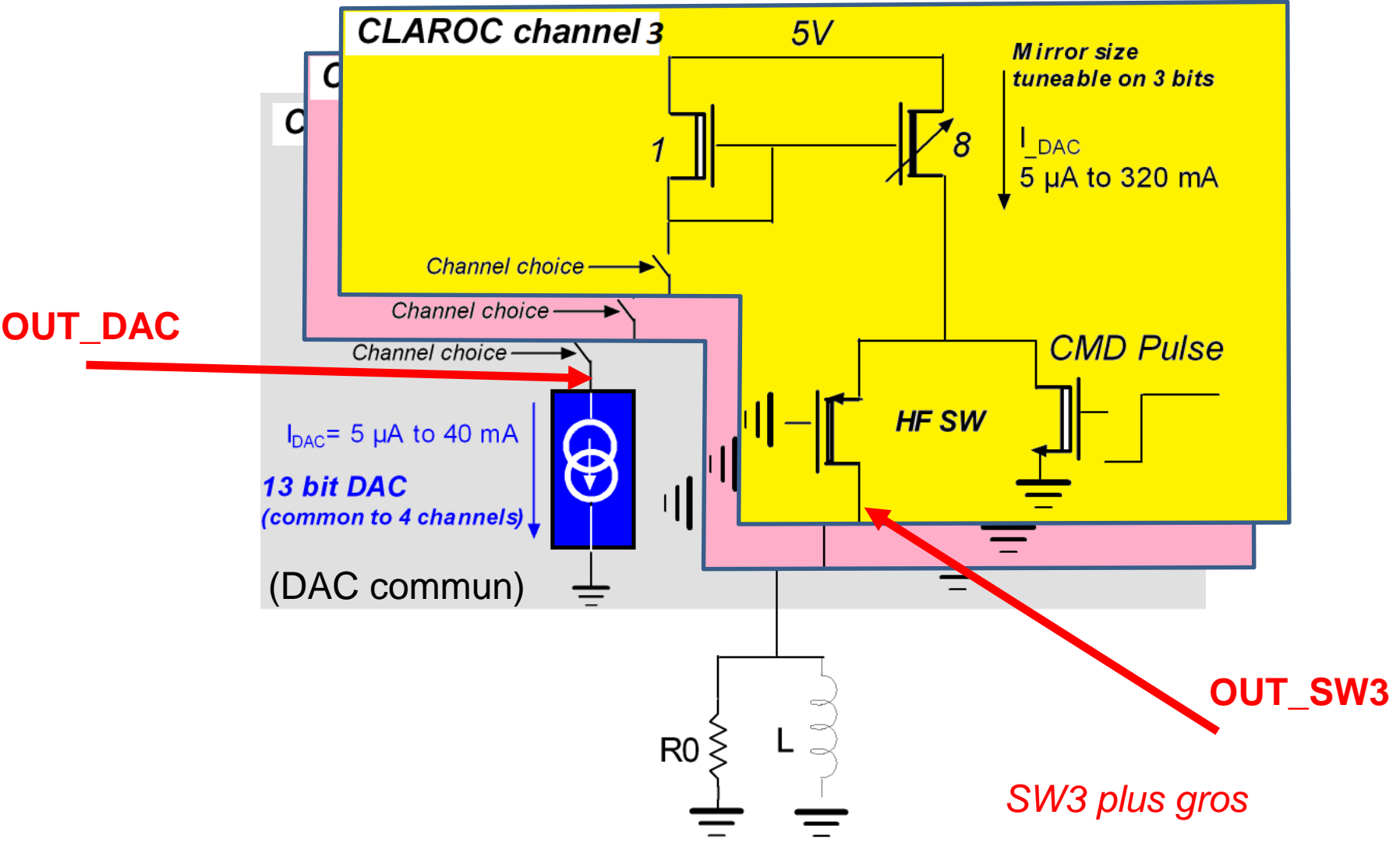
Dans l'asic CLAROC_V2 le DAC est un pseudo 16 bits (seulement ~22000 valeurs):



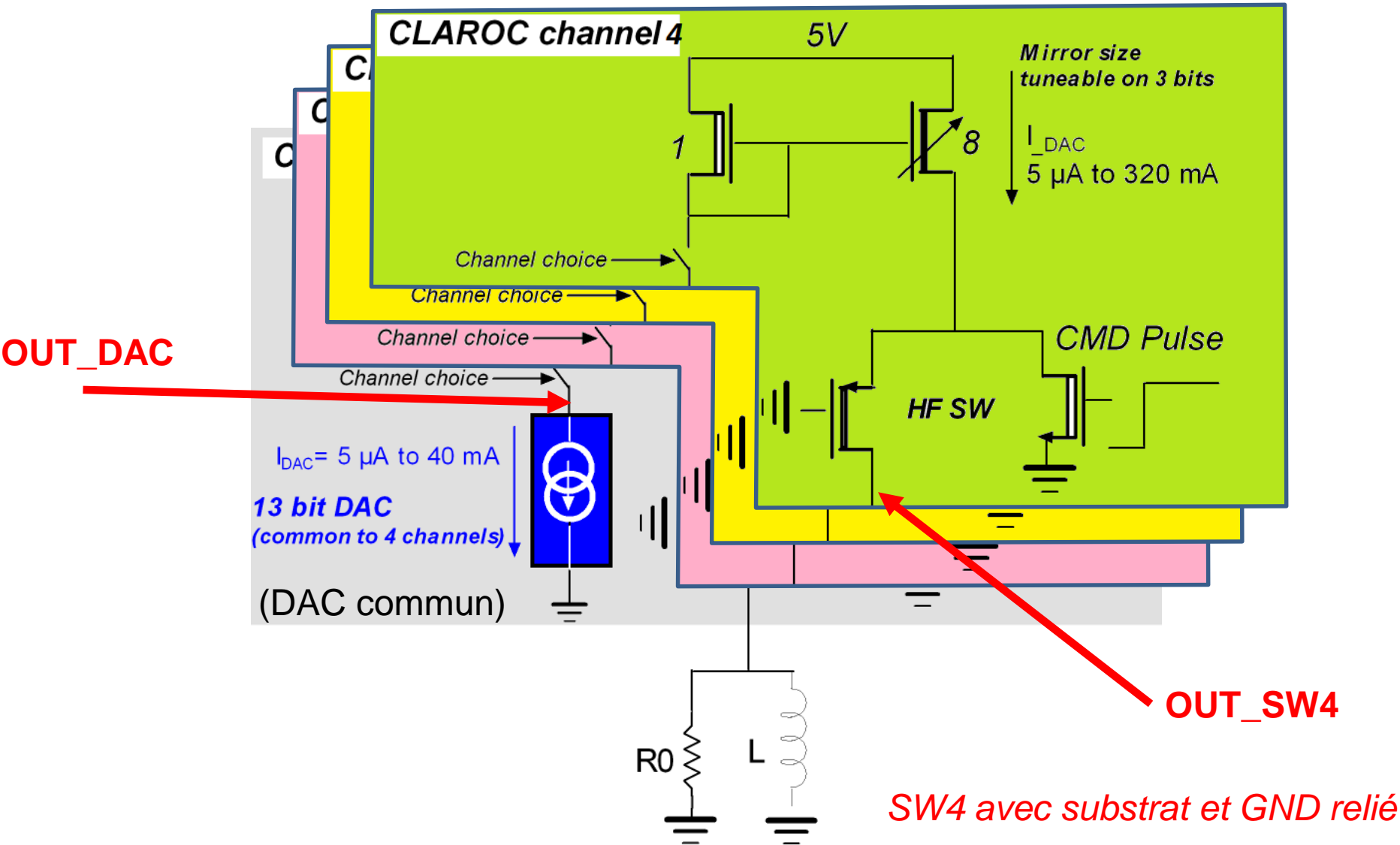
Claroc_V2 = 1 DAC , 4 Switchs légèrement différent pour injecter un courant de Calibration au Front-end



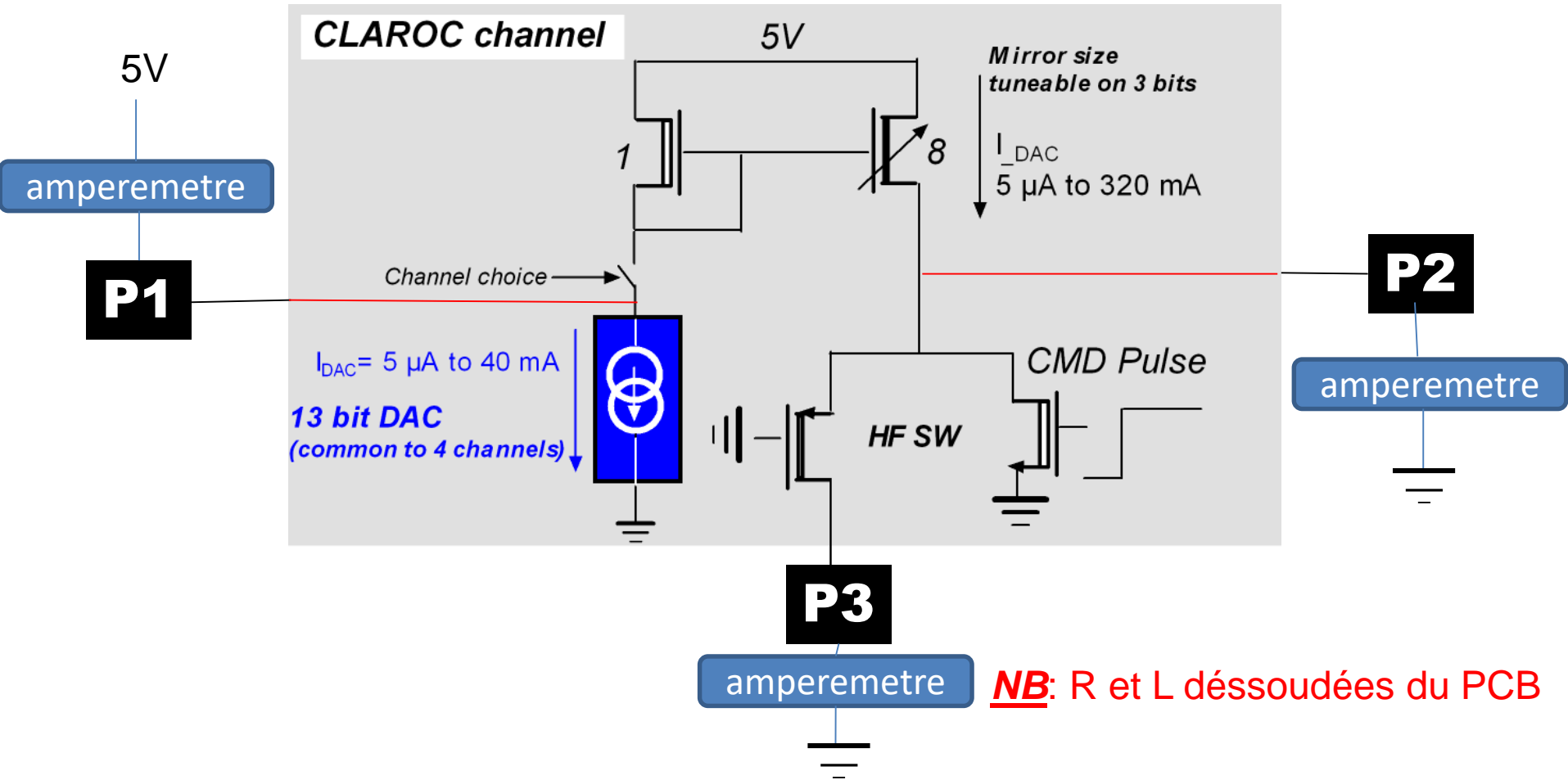
Claroc_V2 = 1 DAC , 4 Switchs légèrement différent pour injecter un courant de Calibration au Front-end



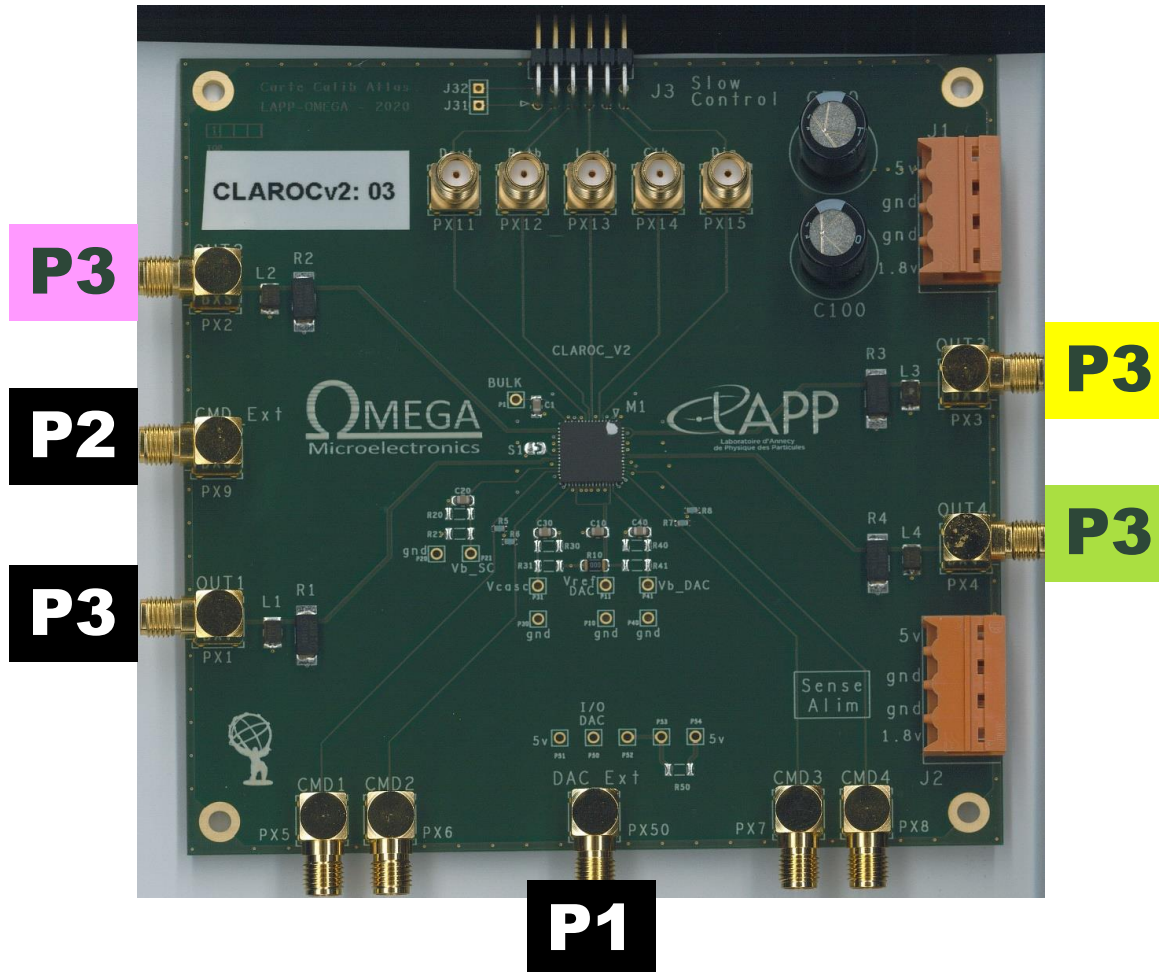
Claroc_V2 = 1 DAC , 4 Switchs légèrement différent pour injecter

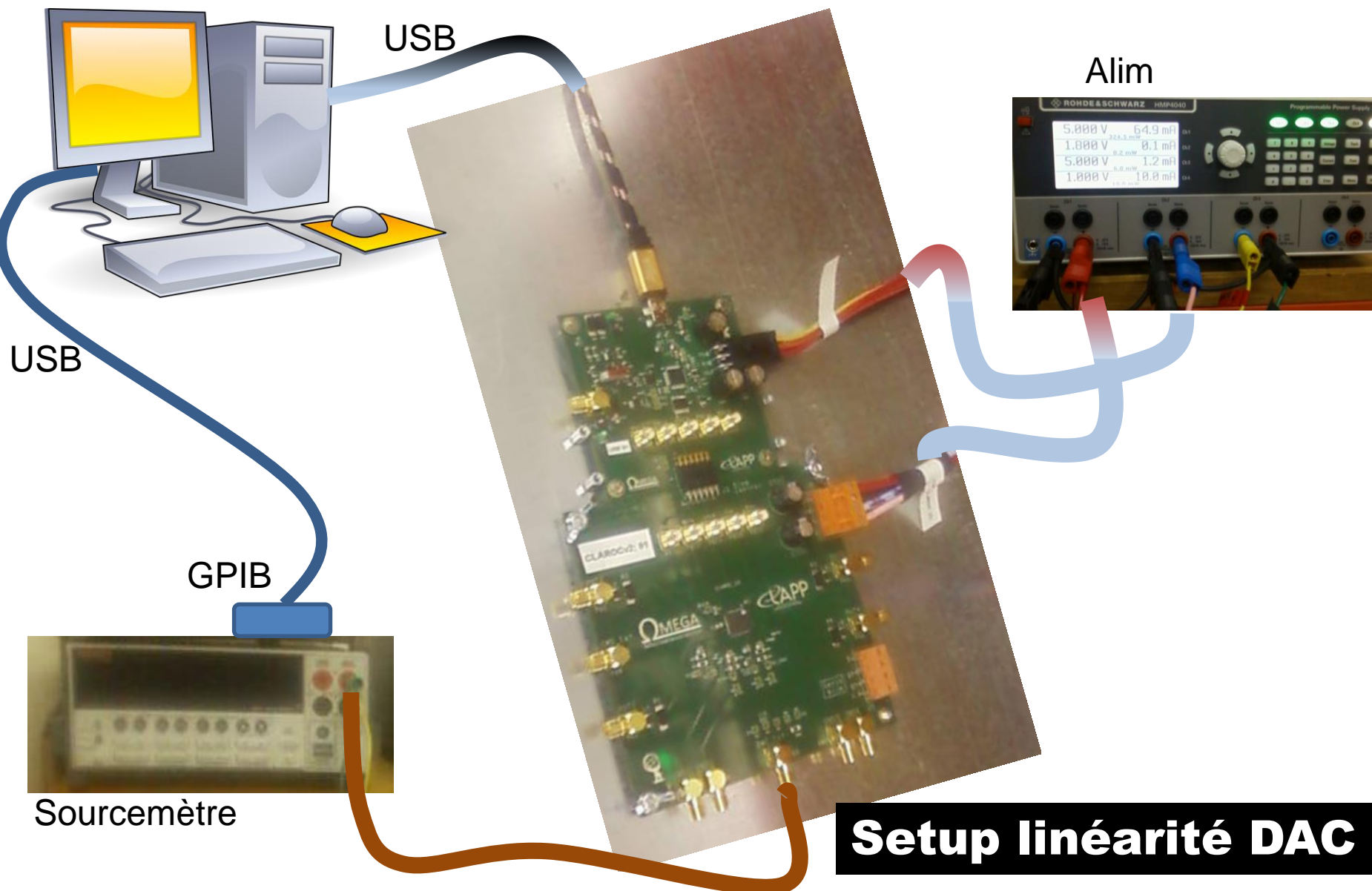


On peut mesurer la linéarité du DAC en trois points de la carte CLAROC_V2:

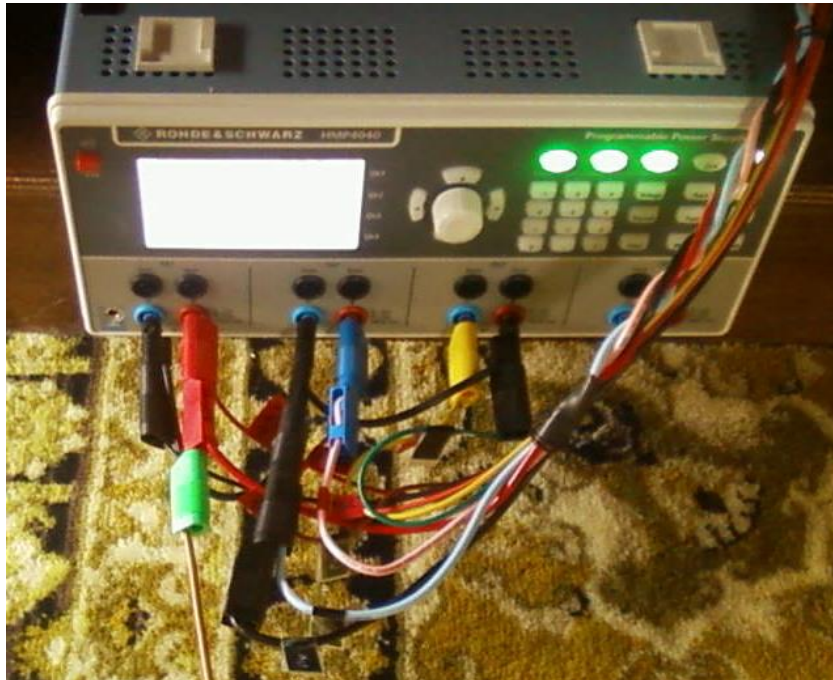


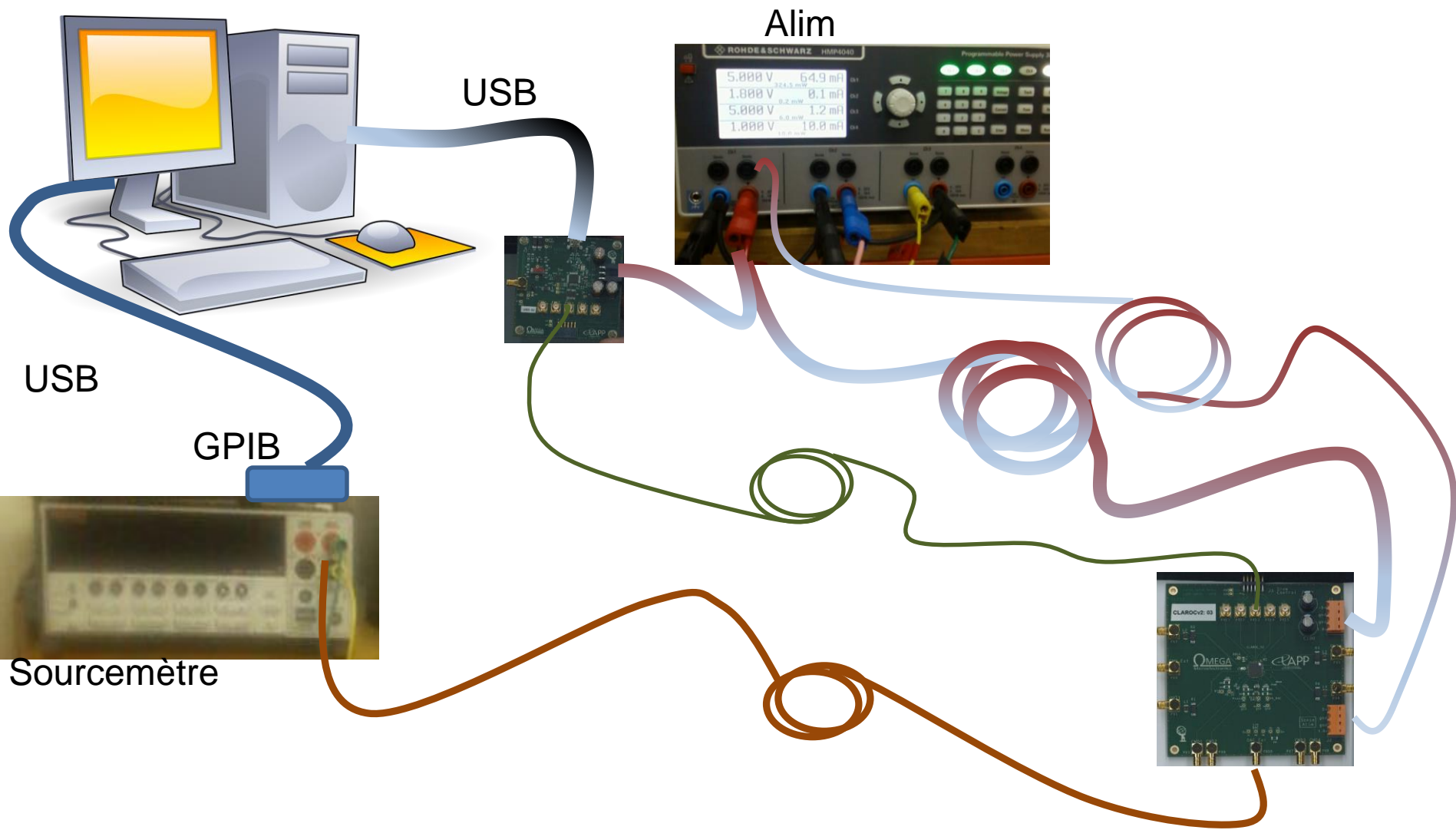
Rappel : On peut mesurer la linéarité du DAC en trois points de la carte CLAROC_V2:





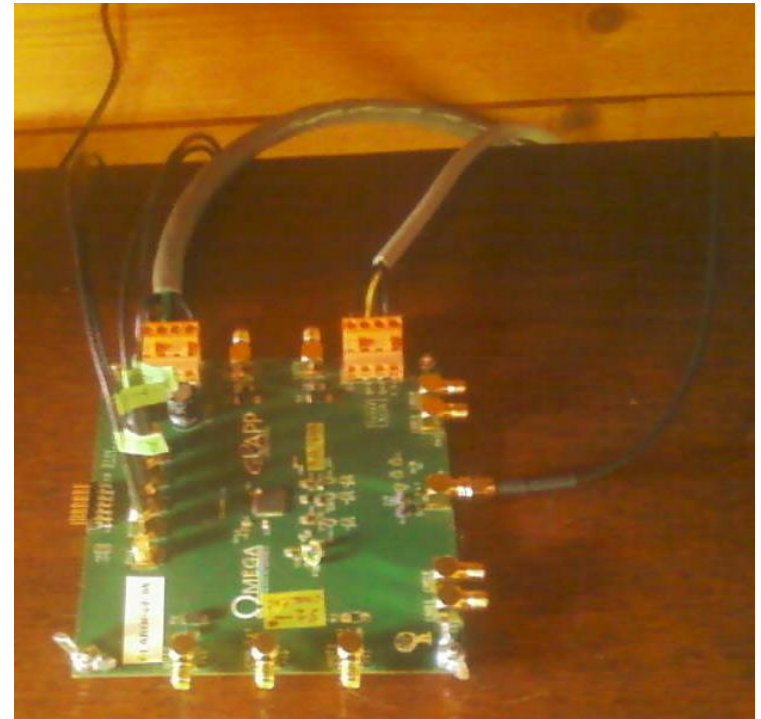






Setup linéarité DAC, carte déportée à 5m

Carte USB + Driver ligne

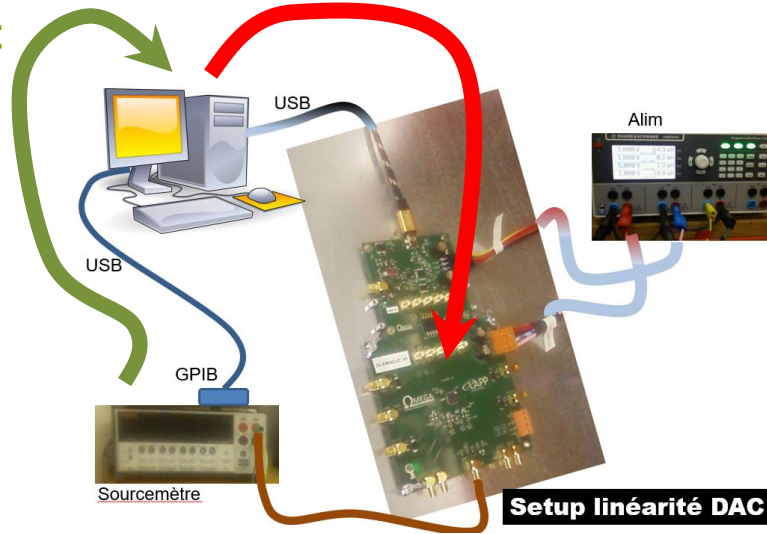
Carte Claroc_V2 avec cables 5m
2 cables alim : Power + Sense
Slow-control par 4 cables Coax



Programme LABVIEW

Lecture du courant

Envoie du Slow-Control



Envoie du SLOW-Control:

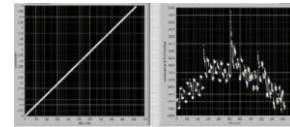
- valeur de courant du DAC
- Choix de la voie

Attente d'une seconde pour stabilisation système (ASIC et appareillage)



Lecture de 10 mesures en moyennant

Construction de graphes



Autre mesures?

Enregistrement des données

Programme LABVIEW Pour la linearité du DAC

Bouclage de 3 types (3 programmes différents) :

- Par code DAC numérique décimal avec step fixe ;
- Par valeur de courant analogique avec step fixe ;
- Par vecteur de test en binaire (trame des bits du slow-control) stocké préalablement en fichier.

Envoie du SLOW-Control:

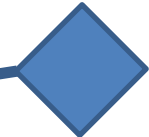
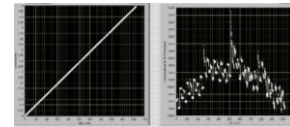
- valeur de courant du DAC
- Choix de la voie

Attente d'une seconde pour stabilisation système (ASIC et appareillage)



Lecture de 10 mesures en moyennant

Construction de graphes



Autre mesures?

Enregistrement des données

Acquisition
Analyse

Setup name: CLAROCv2Home board number: 5

Amperemeter Sweeps: 10

Amperemeter Range: 0.005 A (see help note)

Choix de la voie CLAROC: channel 1

Fichier valeur DAC: D:\Atlas\Labview\CLAROC_V2\test bench LAPP\sequences\sequence9_5mA_ValeurDAC_Claroc V2.txt

quelques exemples:

sequence 9 : linearite rapide du DAC 10bits
20 points fondamentaux. (5mA)
mettre Amperemeter Range= 0.005

sequence 8 : linearite jusqu'a 320mA
458 points fondamentaux.
mettre Amperemeter Range= 0.5
temps des mesures = 17 minutes.

commentaire
Carte numero5. Mesure ampere metre entre I/ODAC(P50) et 5v(P51). HI sur P50, LO sur P51. appareil Keithley source metre 2410 mis en ampere metre. Amperemeter range=5mA (0.005 A). carte USB01. soft = Irradiation_DAC_linearity_CLAROC_V2_input_by_SequenceFile.vi. Fichier resultat : 3 premieres colonnes data = 25 bits slow-control Claroc_v2 (Miroirs40mA-Dac10bits-Thermometres); 4ieme colonne = valeur theorique en mA; 5ieme colonne = valeur mesuree en mA - depart = 1h06

fichier: D:\Atlas\CalibData\IntDAC\CLAROCv2Home-Brd5-SW1-IntDAC-2020-03-23-13h06m47s.txt

Mesure Keithley: 4.964437 mA codeDAC16bits: 0

courant attendu en sortie (mA): 4.99512

linearite: indice boucle: 19 Tracé 0

Courant mesuré (mA) vs courant theorique (mA)

**Mesure de la linéarité du DAC interne
situé sur la carte CLAROC V2**

- 1) envoi config DAC;
- 2) attente d'une seconde;
- 3) mesures ampere metre;

NB: Le keithley doit etre branché a la place des charges RL (cable OUT1) ou sur S1 de la carte CLAROC_v2 ou sur P50 P51 si inferieur a 40 mA (liaison temporaire a enlever apres)

- 4) visu avec la valeur courant calculée;
- 5) retour en 1) si step DAC pas fini;
- 6) remise a zero des DACs.
- 7) stockage sur fichier.

Cyril, 3 Avril 2020

STOP

error out

status: code: 0

source:

FT_Status_close: 0

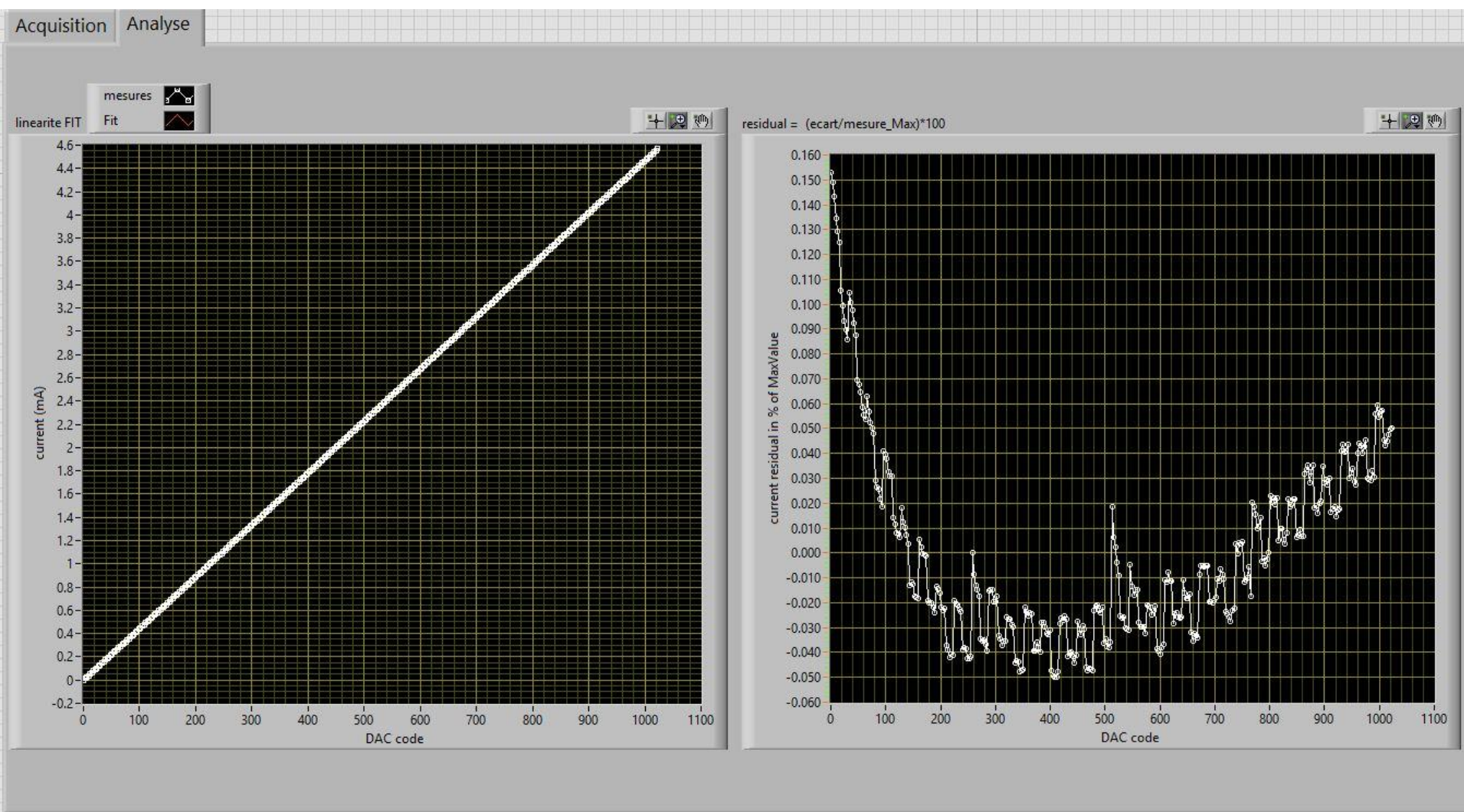
SC_29bits_Claroc

- Select Channel 4
- Select Channel 3
- Select Channel 2
- Select Channel 1

- 40mA_miroir 7
- 40mA_miroir 6
- 40mA_miroir 5
- 40mA_miroir 4
- 40mA_miroir 3
- 40mA_miroir 2
- 40mA_miroir 1
- 40mA_miroir 0

- B<9> DAC interne
- B<8> DAC interne
- B<7> DAC interne
- B<6> DAC interne
- B<5> DAC interne
- B<4> DAC interne
- B<3> DAC interne
- B<2> DAC interne
- B<1> DAC interne
- B<0> DAC interne

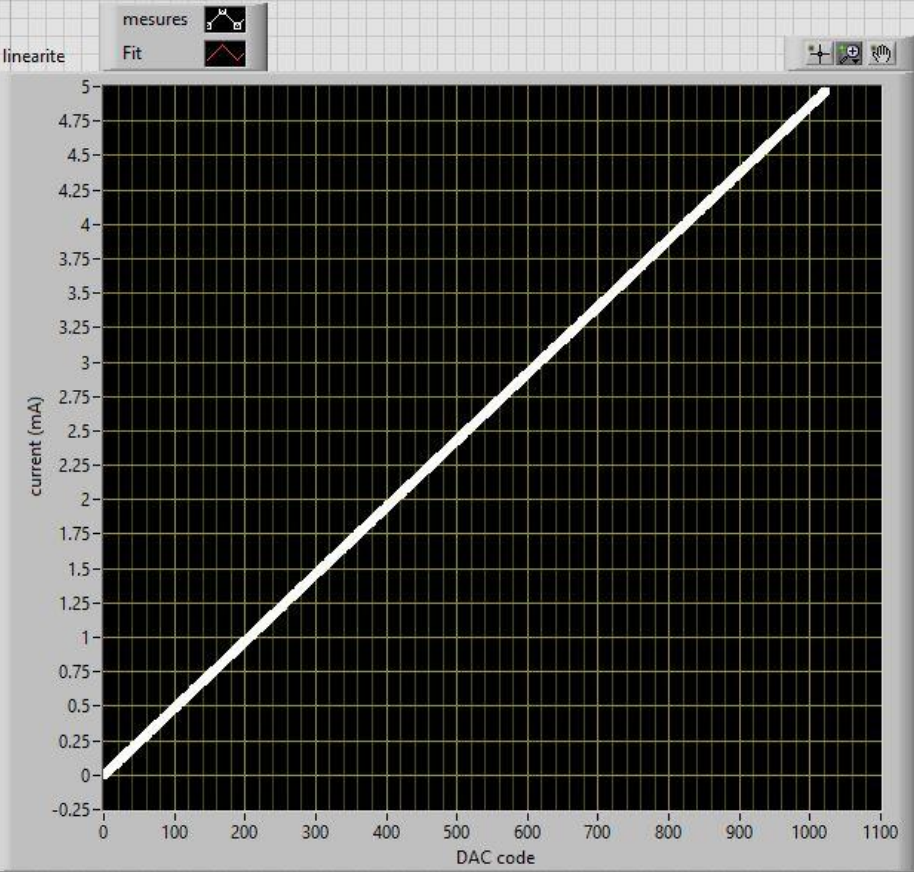
- 5mA_thermometre 7
- 5mA_thermometre 6
- 5mA_thermometre 5
- 5mA_thermometre 4
- 5mA_thermometre 3
- 5mA_thermometre 2
- 5mA_thermometre 1



dernier fichier sélectionné - FIT correspondant

2020-03-25-12h07m53s Board # = 5

comment : code 0 a 1023 pour tester le DAC 10bits uniquement. Carte numero5. CABLES de 5 METRES. Mesure ampere metre entre I/ODAC et 5v. Cable SMA sur la priseDAC_EXT (PX50). HI sur l'ame du cable coax, LO sur le 5V de l'alim par fil banane supplementaire. appareil Keithley sourcemetre 2410 mis en ampere metre. Amperemeter range=5mA (0.005 A). carte USB02 + driver ligne. soft = Irradiation_DAC_linearity_CLAROC_V2_input_by_DecimalCode.vi . Fichier resultat : 1ere colonne data = code DAC ; 2nde colonne data = mesure courant en Ampere ; depart 11h31

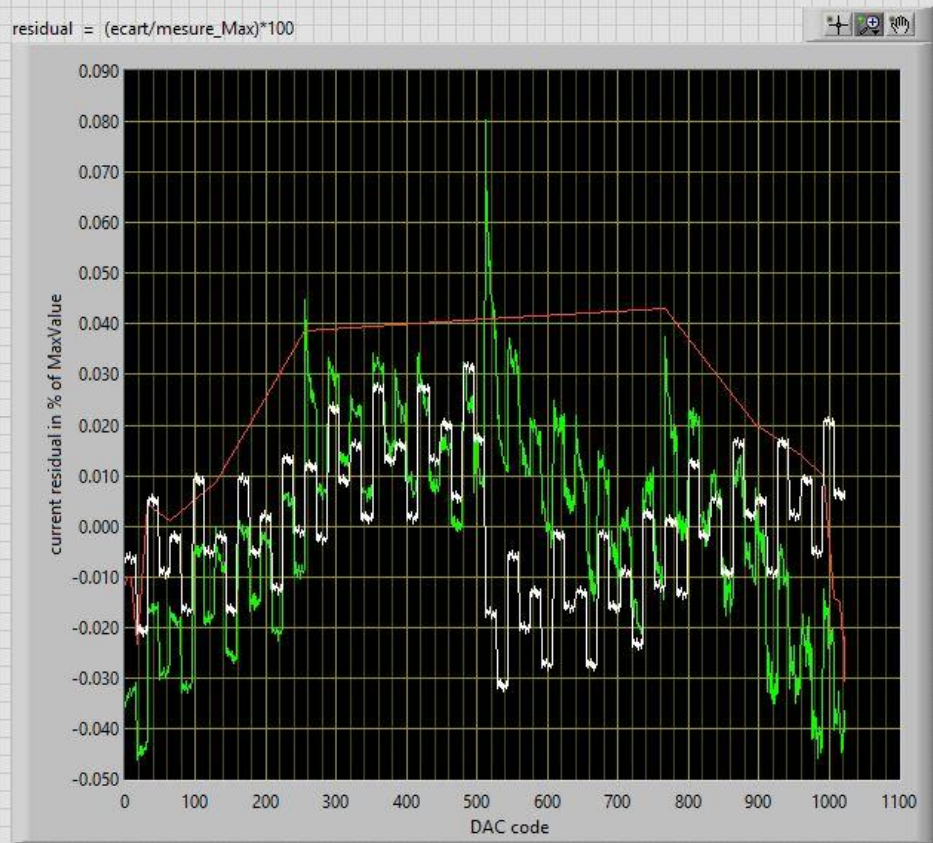


Superposition des courbes résiduelles

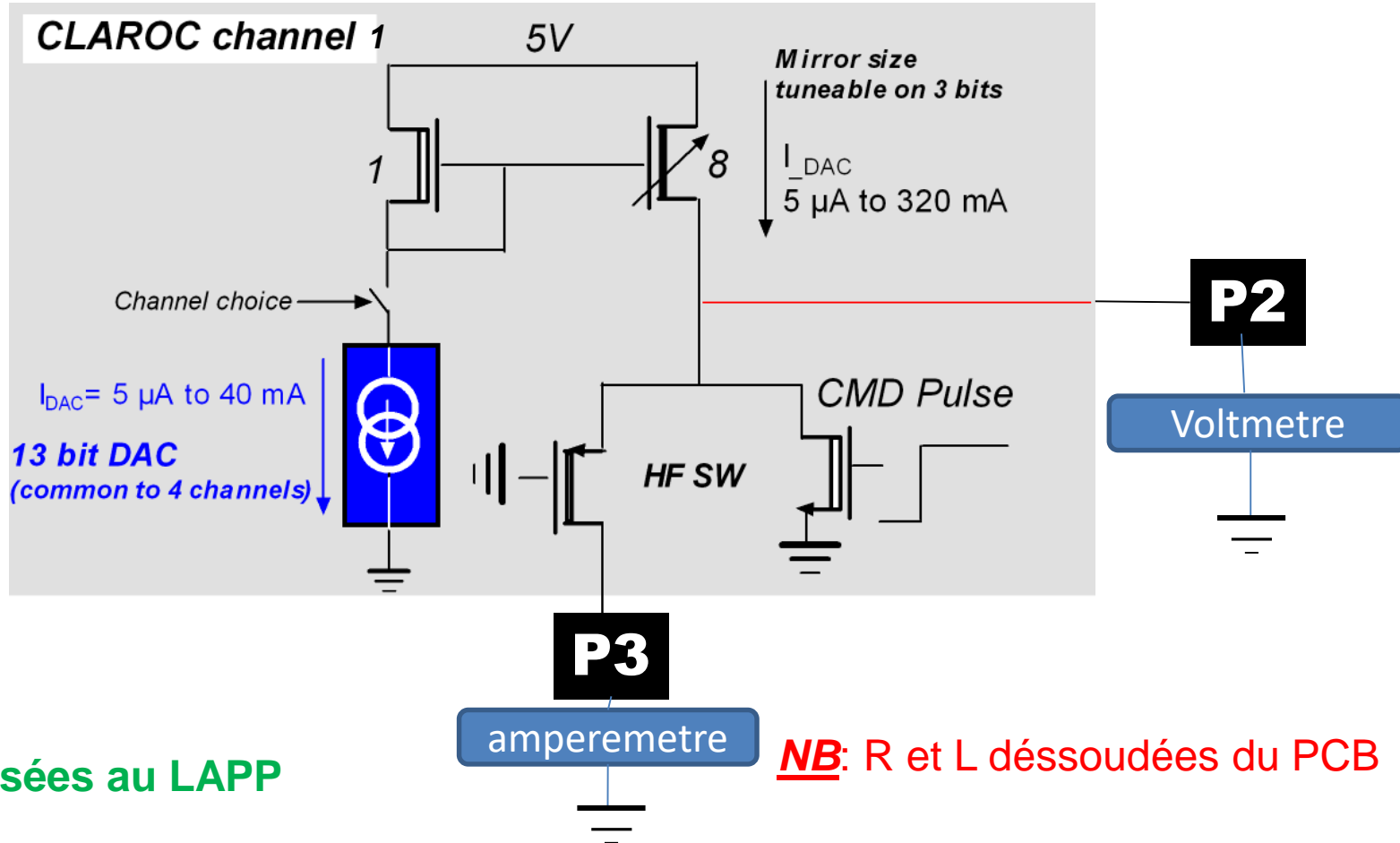
RECONSTRUCTION des 1024points a partir du fichier : 2020-03-25-11h24m18s

- mesures keithley de 20 points : 2020-03-25-11h24m18s
- mesures keithley de 1024 points : 2020-03-25-12h07m53s

Carte numero5. CABLES de 5 METRES. Mesure ampere metre entre I/ODAC et 5v. Cable SMA sur la priseDAC_EXT (PX50). HI sur l'ame du cable coax, LO sur le 5V de l'alim par fil banane supplementaire. appareil Keithley sourcemetre 2410 mis en ampere metre. Amperemeter range=5mA (0.005 A). carte USB02 + driver ligne.



On peut vérifier les caractéristiques du Switch 1 de sortie (notamment après irradiation):



Mesures réalisées au LAPP

Face-avant de Irradiation_DAQ idvgs_CLAROC_V2.vi

Fichier Édition Affichage Projet Exécution Outils Fenêtre Aide

Police de l'application 15pts

Rechercher

Setup name: CLAROCv2Rad board number: 5

Amperemeter Sweeps: 10

Amperemeter Range: 0.35 A

step DAC: 5 mA

start DAC: 0.005 mA

Changement Gamme

| Valeur DAC | step DAC | Amp. Range |
|------------|----------|------------|
| 1 | 0.1 | 0.005 |
| 5 | 1 | 0.03 |
| 30 | 2 | 0.1 |
| 100 | 5 | 0.35 |

end DAC: 320 mA

fichier: D:\Atlas\CalibData\idvgs\CLAROCv2Rad-Brd5-idvgs-2020-03-13-17h58m51s.txt

Mesures Keithley

Id: 2.913291E-1 A Vgs: 3.39 V courant calculé DAC (mA): 320.006

Id/Vgs indice boucle: 205

Tracé 0

Mesure de la linéarité du DAC interne situé sur la carte CLAROC V2

Channel 1 sélectionnée d'office
 Dac interne sélectionné d'office

- 1) envoi config DAC ;
- 2) attente d'une seconde ;
- 3) mesures voltmetre et amperemetre ;

NB: Le keithley 2000 doit être branché sur le connecteur P21 de la carte et le keithley 2401 doit être branché sur le connecteur OUT1 de la carte

- 4) visu avec la valeur id/vgs ;
- 5) retour en 1) si step DAC pas fini avec changement de Gamme possible a une valeur DAC définie + ou - 1/2 step ;
- 6) remise a zero des DACs.
- 7) stockage sur fichier.

Cyril 12/03/2020

STOP

error out

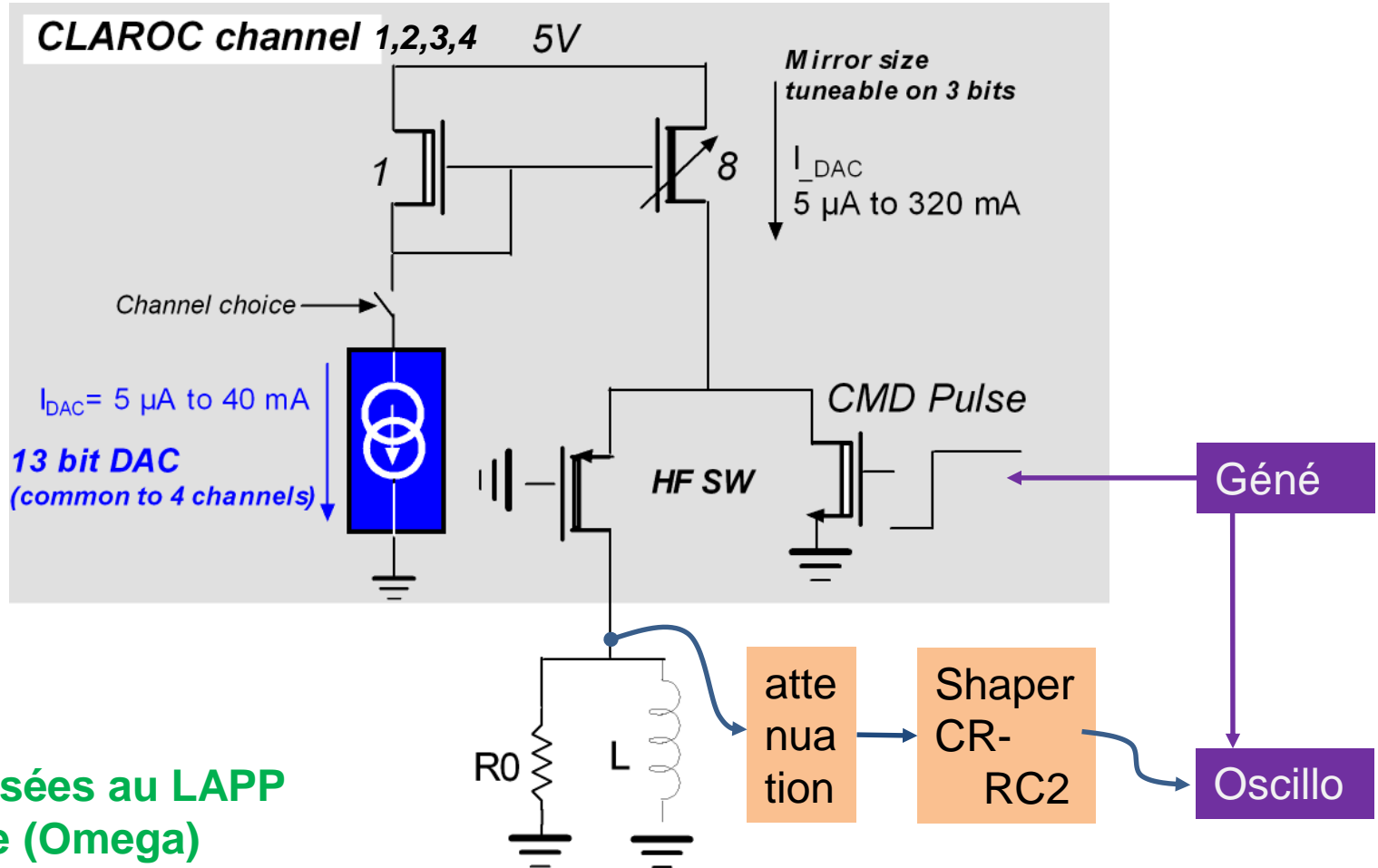
| status | code |
|--------|------|
| ✓ | 0 |

source

commentaire

coube Id/Vgs, chgt de gamme automatique. Mesure voltmetre sur cmd_ext (strap S1 sur P21). Mesure amperemetre sur OUT1. carte USB01. 7 Gamme de step= 0.005 ; 0,01 ; 0,05 ; 0,1 ; 1 ; 2 ; 5 . Autre repartition pour test - depart = 17h50

On peut vérifier les caractéristiques de la forme du signal de sortie en l'analysant après un shaper



Mesures réalisées au LAPP
Et chez Sylvie (Omega)

Face-avant de DAQ ramp_CLAROC_V2_sortie_shaper.vi

Fichier Édition Affichage Projet Exécution Outils Fenêtre Aide

Police de l'application 15pts

Rechercher

Setup name: CLAROCv2Labo board number: 1

Voltmeter Sweeps: 10 Oscillo Sweeps: 100

Voltmeter Range: 10 V (see help note)

Choix de la voie CLAROC: channel 4

end DAC: 300 mA

step DAC: 10 mA

start DAC: 0 mA

choix du DAC: DAC interne Claroc

position S1 carte USB

pont resistance 10Kohm, 10Kohm

fichier: D:\Atlas\CalibData\ramp\CLAROCv2Labo-Brd1-SW4-DAC300-2020-01-27-15h54m06s.txt

switch number: 4 Code 18 bits du DAC 9881: 0

tension: -4.218361 pseudoDAC13bits_out (mA): 37.5004

Valeur DAC (mA): 300.003

Source (0: Channel 1): Function 1 8

Waveform Data

Plot 0

linearite

Tracé 0

indice boucle: 30

commentaire

mesure jusqu'a 300mA : attenuateur 60 dB entre carte clarocv2 (out4) et shaper crcc2. réglage shaper 50ns. réglage oscillo 100ns/div, trigger ch4 front descendant (=ch2 gene), delay trigger = -500ns. sortie shaper = ch1 oscillo, F1 = average 10 sweep continue ch1 ; réglage amplitude oscillo = 100mV/div

Structure du Programme identique aux mesures du CLAROC_V1 en janvier 2019 :

- 1) envoi config DAC ;
- 2) mesure oscillo et envoi mesure a l'ordinateur ;
- 3) mesure voltmètre et envoi mesure a l'ordinateur ;
- 4) stockage sur fichier ;
- 5) calcul du max de la courbe oscillo et visu avec la valeur DAC ;
- 6) retour en 1) si step DAC pas fini ;
- 7) remise a zero des DACs.

Cyril et Narei 12/12/19

error out

status: code: 0

source:

| repertoire | nbr de fichiers LabVIEW |
|---------------------|----------------------------|
| test bench LAPP | 15 |
| sous_vi_test_bench | 15 |
| sous_vi_carte_calib | 12 |
| spi | 6 |
| gpio | 2 |
| | 50 |

50 Programmes LabVIEW écrits, nécessaires au test de la carte CLAROC_V2:

- Programmes principaux
- Sous programmes fonctionnels
- Sous programmes de bas niveaux
- Driver USB-spi
- Driver USB-//

2004

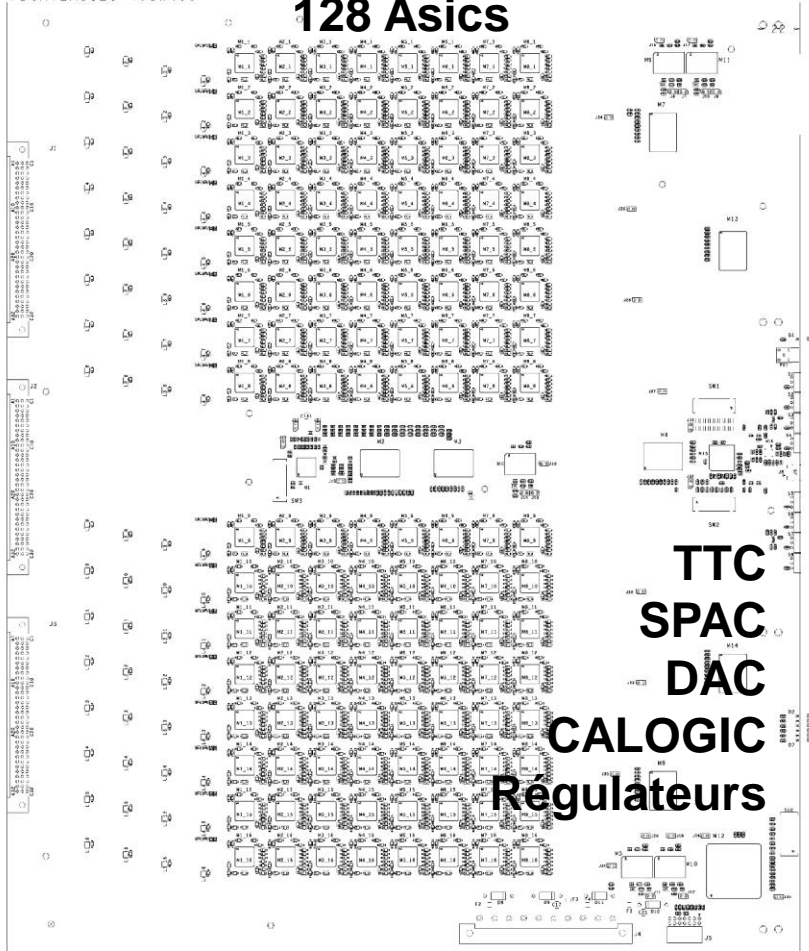


2024

ATLAS CALIB128_4 C.de LA TAILLE N.SEGUIN 04105/04 CAO/LAL/ORSAY D.CUISY 01/64/46/85/36

FDCA128 408x489

128 Asics

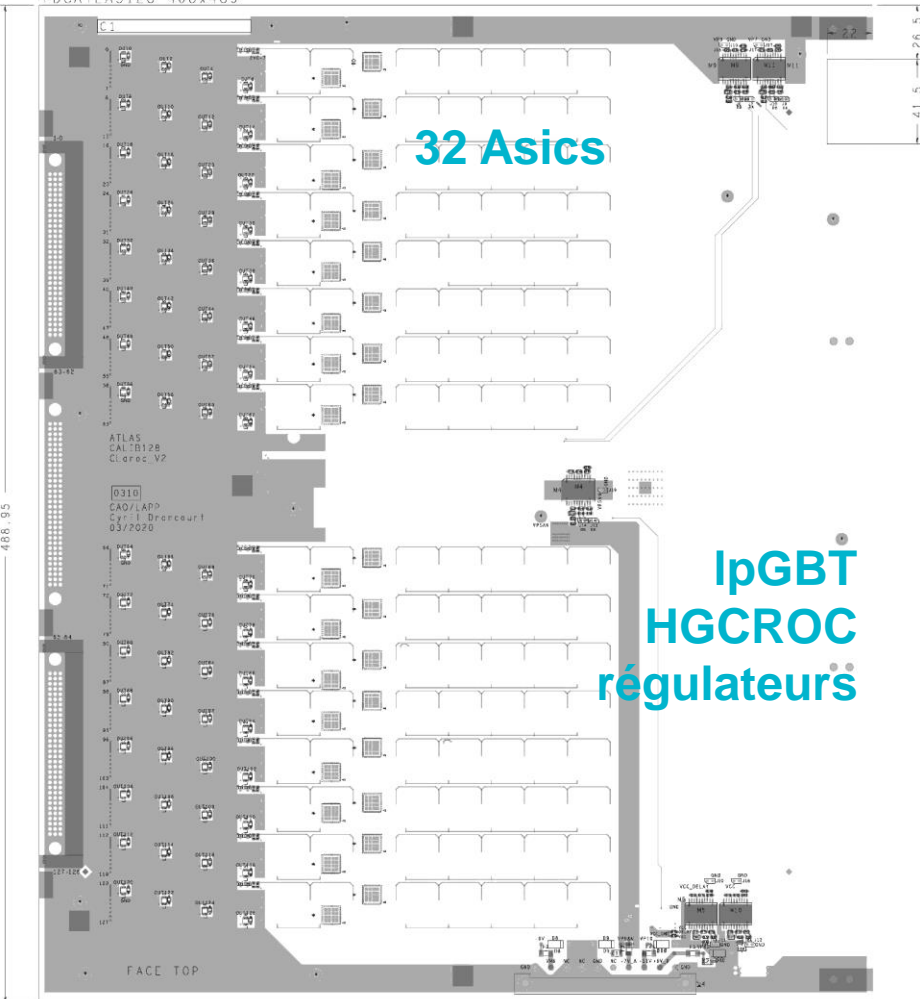


TTC
SPAC
DAC
CALOGIC
Régulateurs

ATLAS CALIB128 Claroc_V2 031003/2020 CAO/LAPP Cyril Drancourt 408.4

FDCA128 408x489

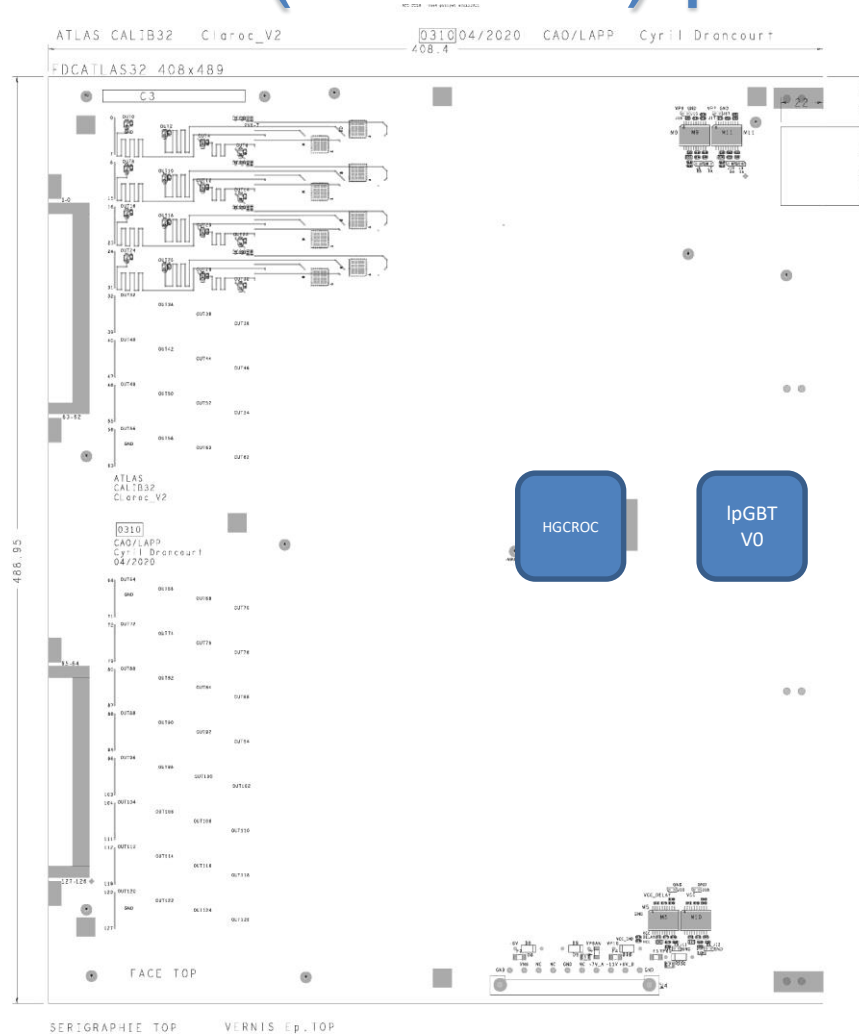
32 Asics



IpGBT
HGCROC
régulateurs

SERIGRAPHIE TOP VERNIS Ep.10P

Proto 8 asics (32voies) pour fin 2020



Routage possible
au lpsc à partir
de septembre