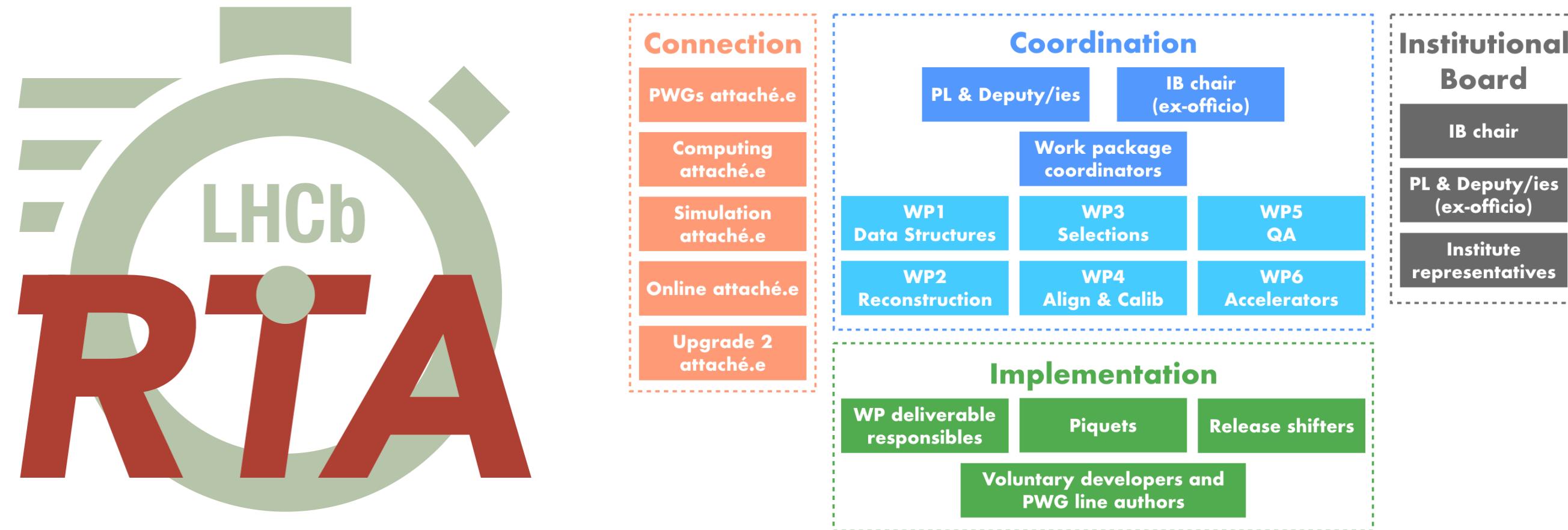


Variable latency tracking @ 30 MHz



European Research Council
Established by the European Commission



V. V. Gligorov, CNRS/LPNHE



IN2P3 Calcul et Données Town Hall, 17.10.2019

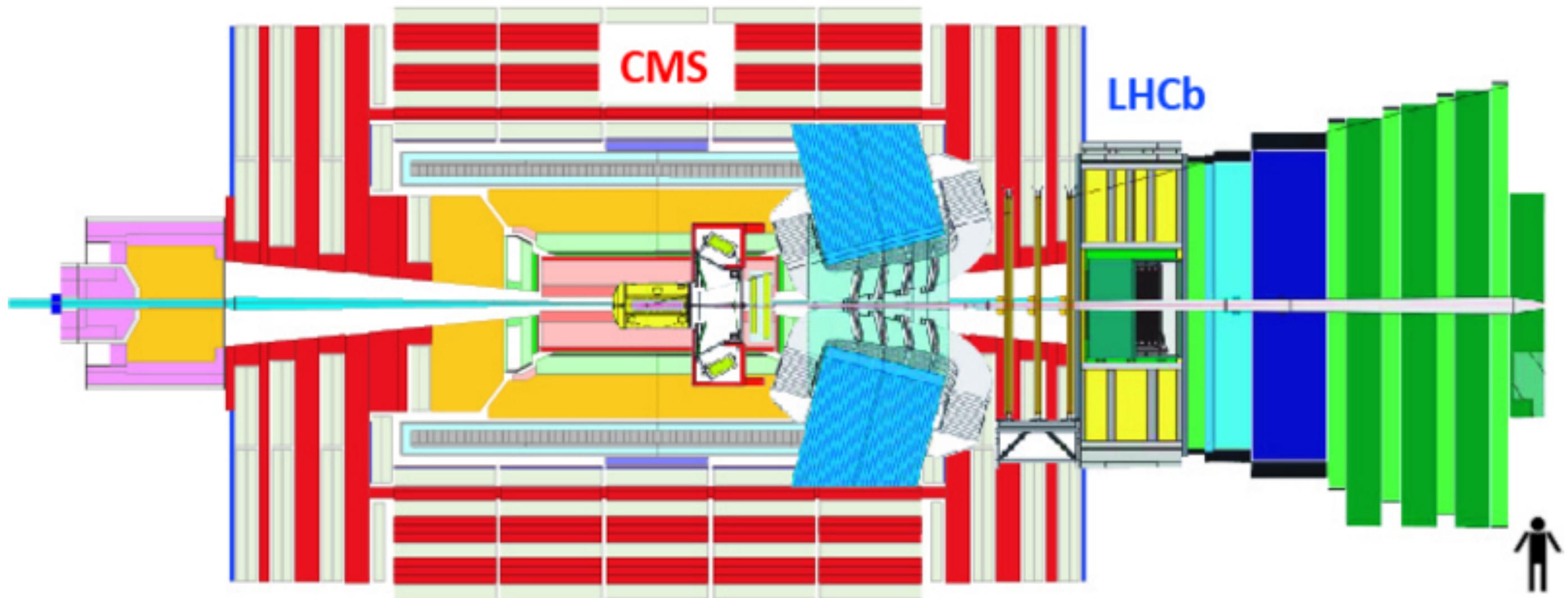
Objectifs de cette présentation

- 1. Motiver pourquoi il est intéressant d'effectuer une trajectographie à variable latency en temps réel, ce qui, au LHC, signifie à 30 MHz**

- 2. Décrivez les défis liés à la fourniture d'un tel suivi pour l'expérience LHCb en faisant référence à deux architectures spécifiques: x86 et GPU.**

- 3. Donne mes pensées personnelles sur ce que nous avons appris au cours de ce processus de développement à LHCb, et des pensées sur ce que cela va devenir dans le futur**

Le détecteur LHCb



Spectromètre "forward" optimisé pour la physique des saveurs lourds

Pourquoi une trajectographie @30 MHz?

Pourquoi variable latency?

LHC processing au temps réel circa 2018

LHCb

Volume des données au détecteur

~30 Eb/
année

Volume des données pour l'analyse

~30 Pb/
année

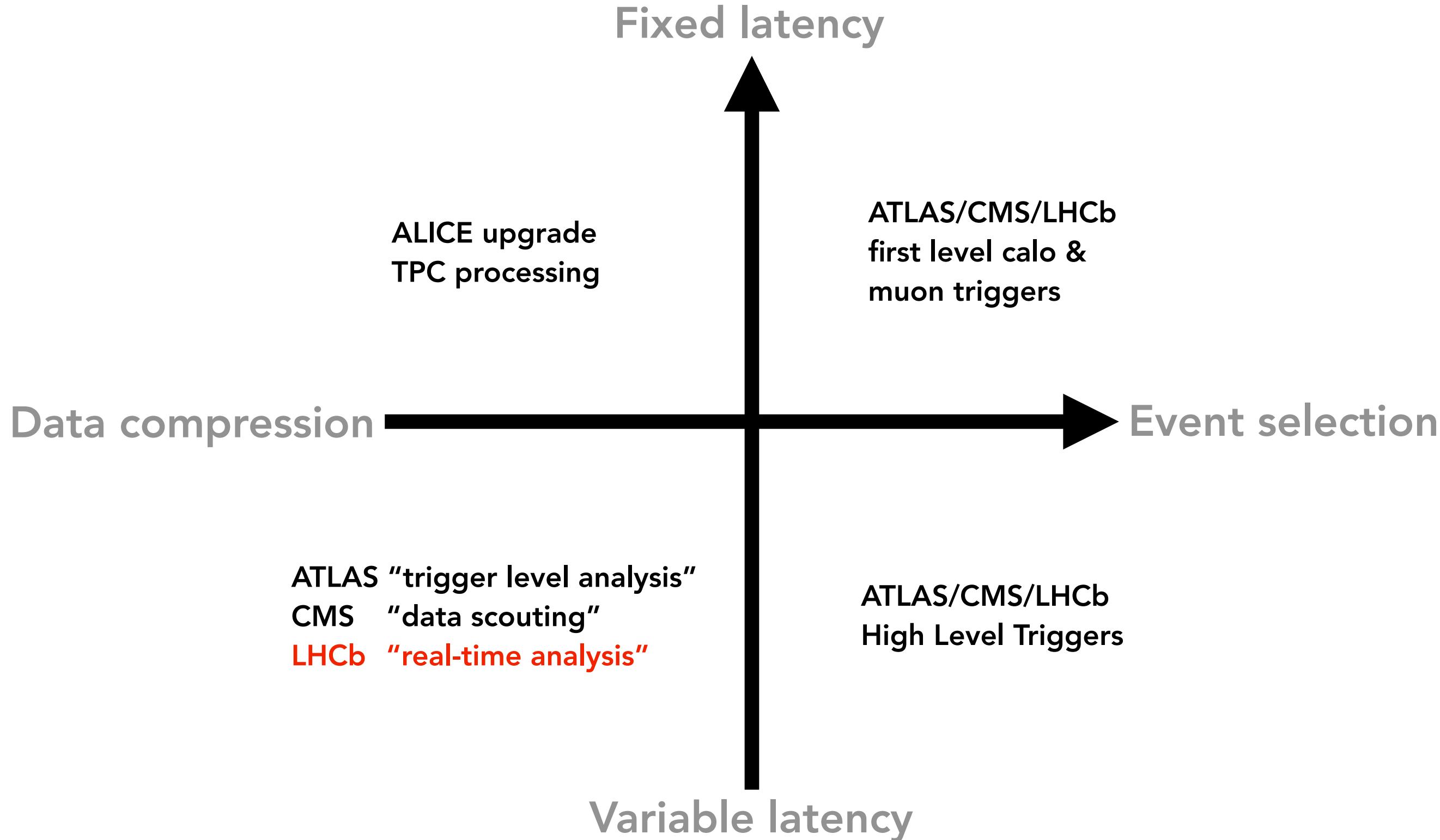
CMS/ATLAS

Taux des données mondiales 2015

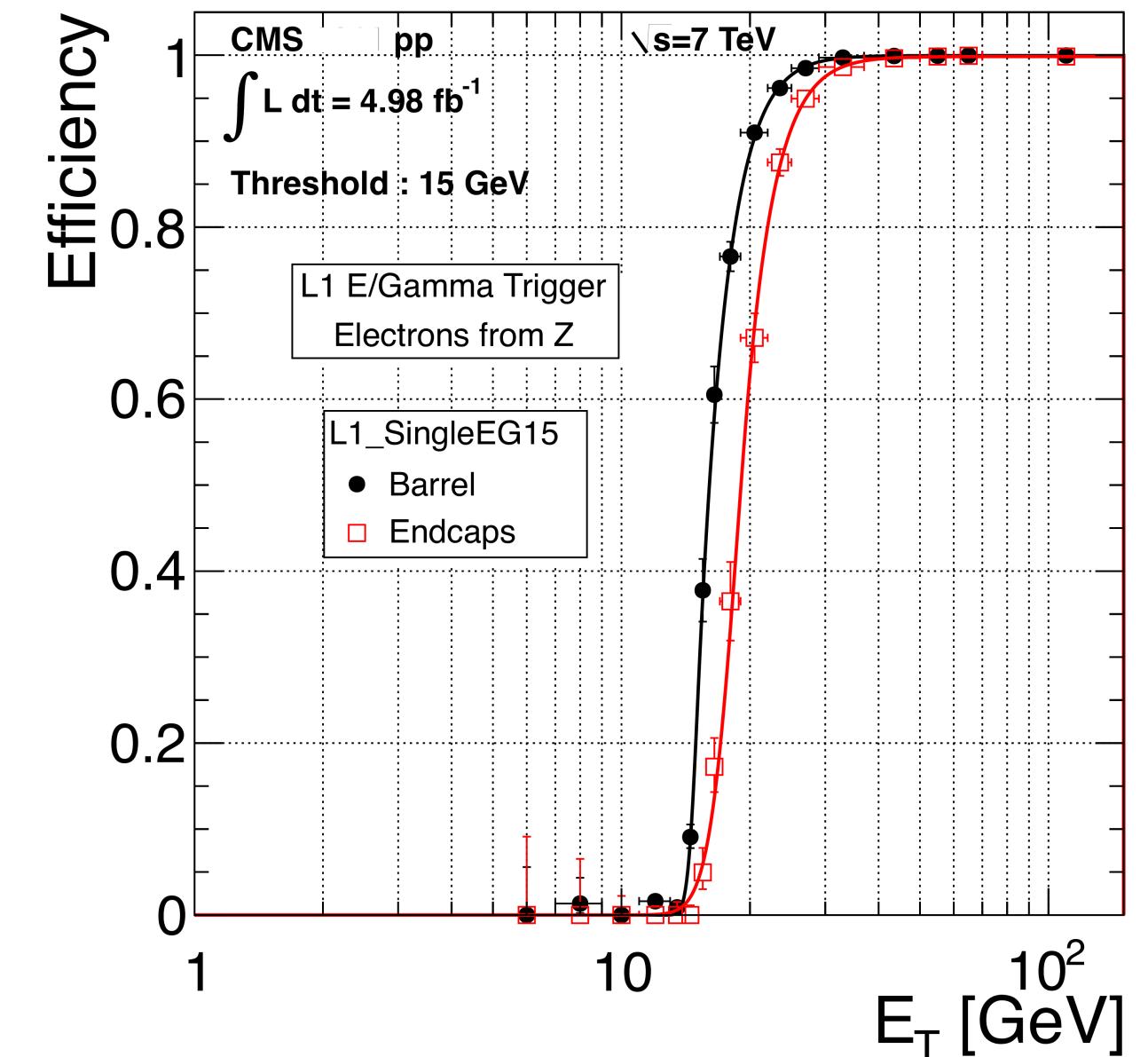
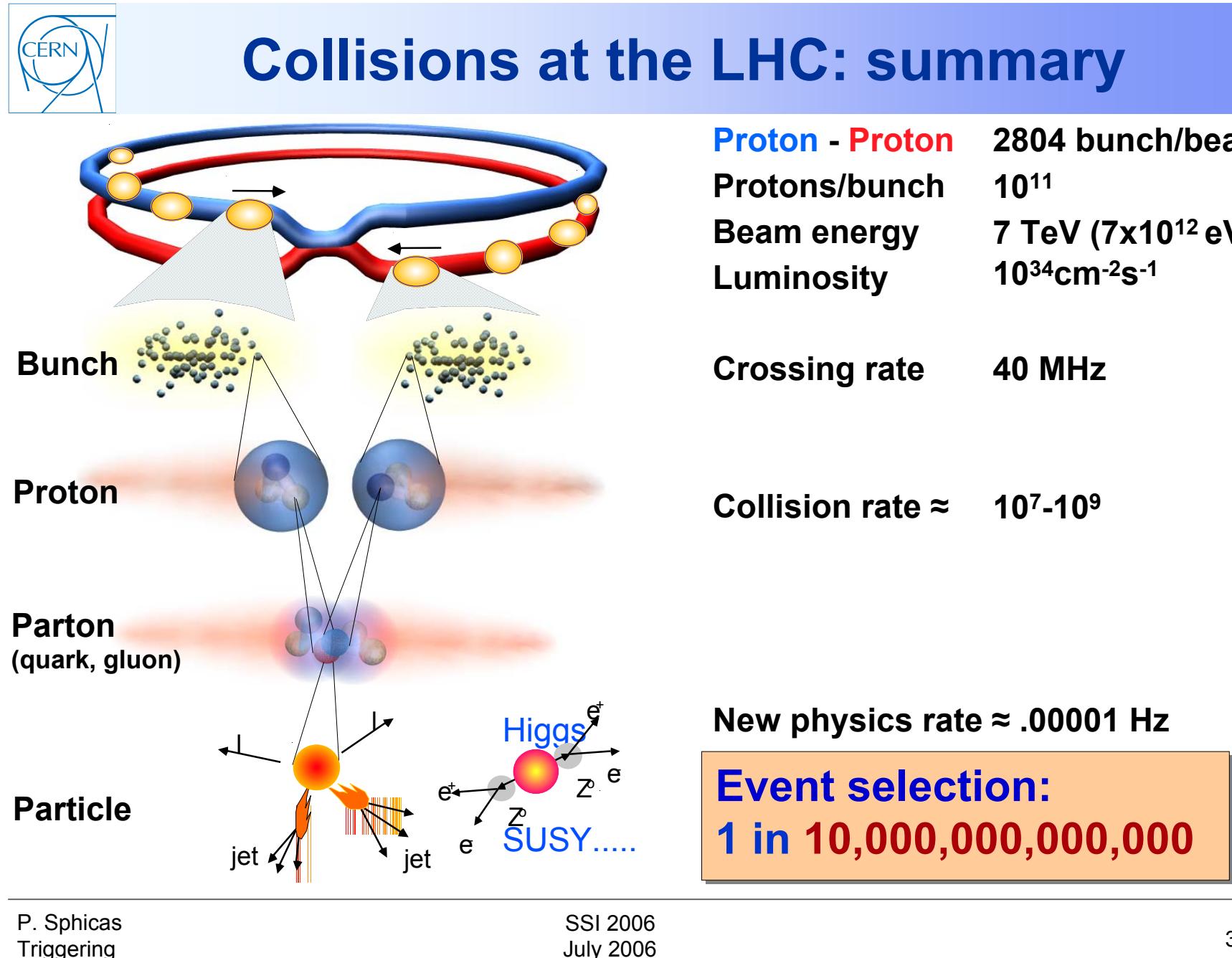
~1 Zb/
année

~40 Pb/
année

Quelles genres du processing en temps reel existent-il?

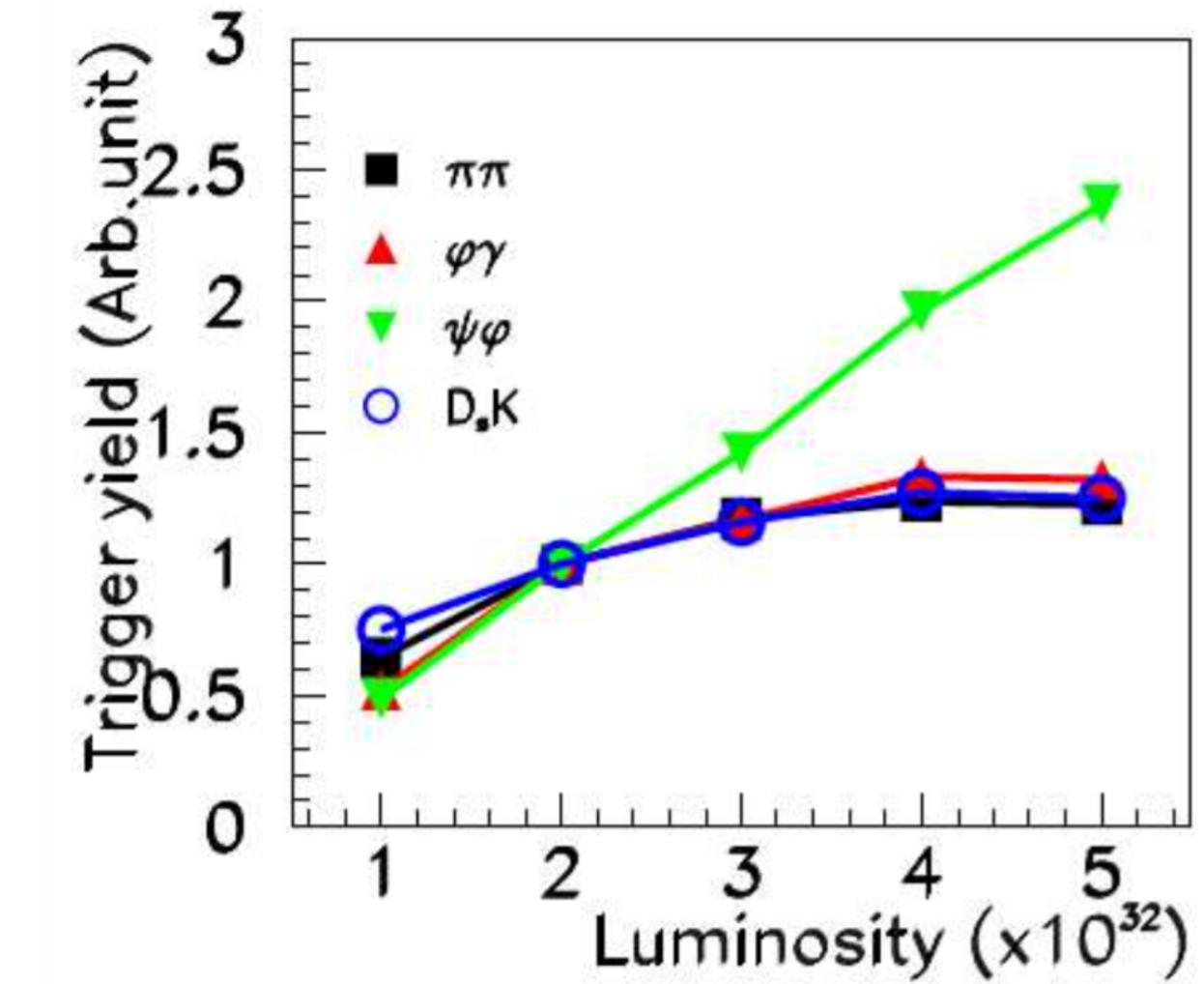
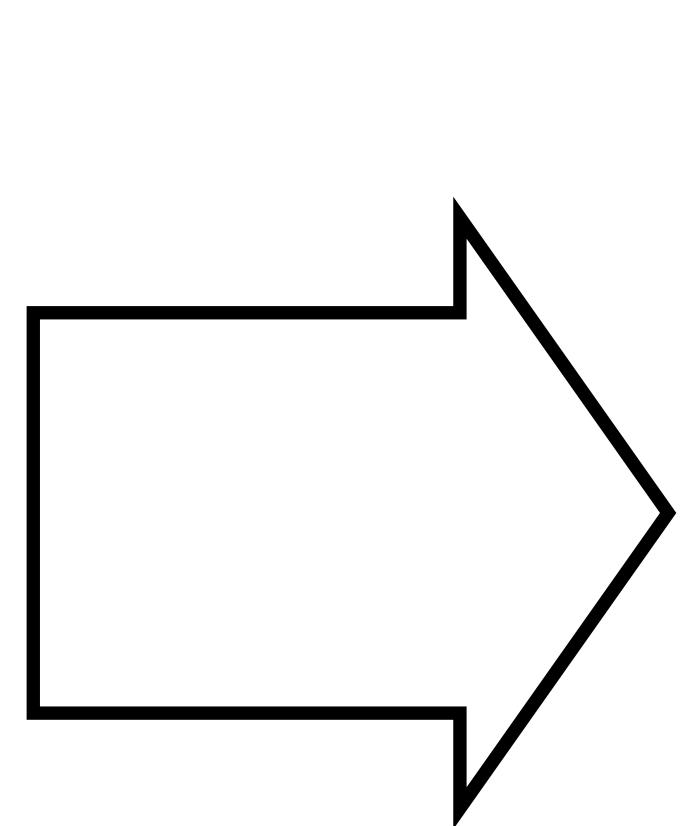
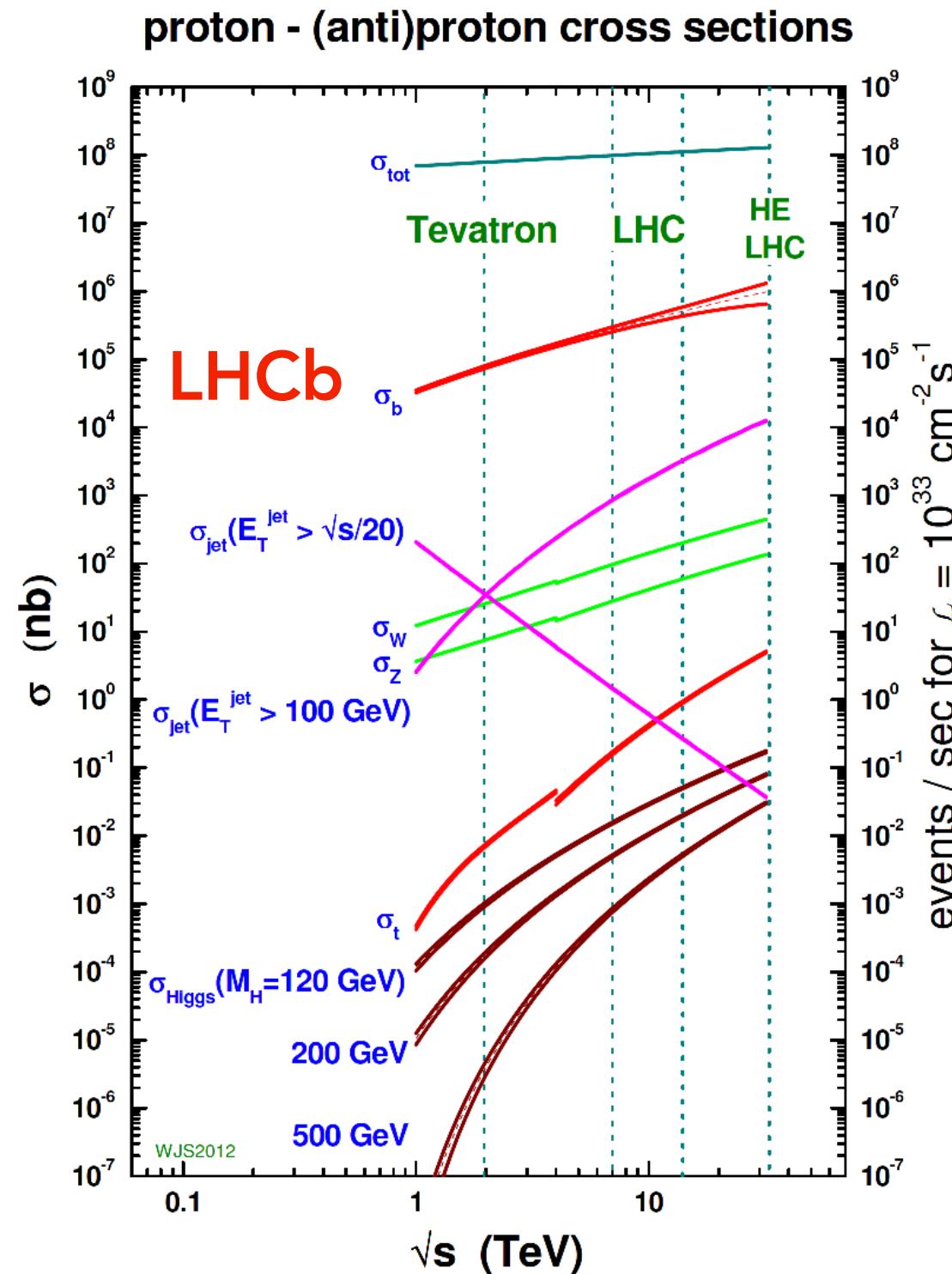


Processing traditionnel en temps réel – “triggering”



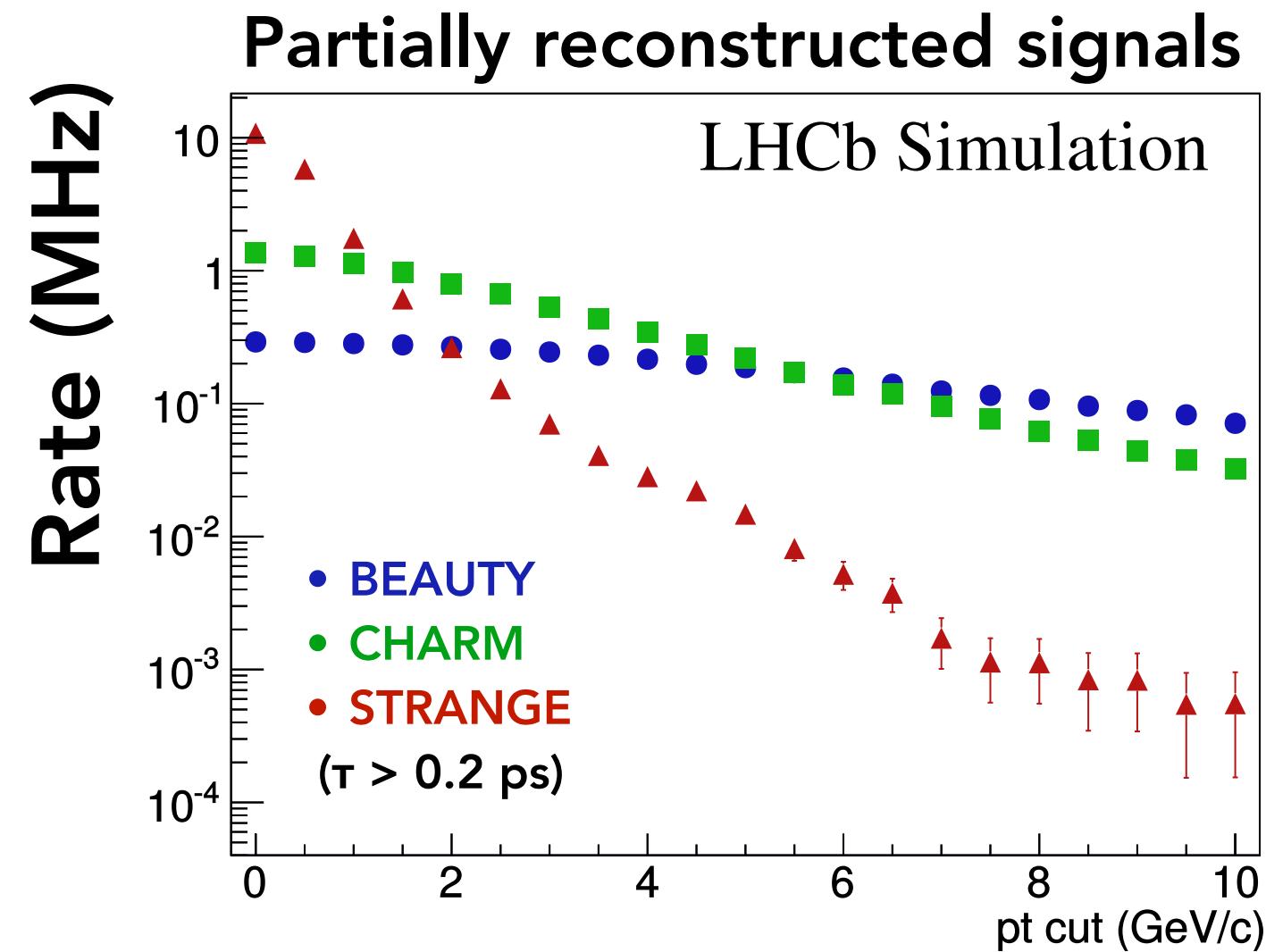
Selection des événements rares et avec des critères simples et locales (par exemple un cluster énergétique) au fixed latency

Pourquoi ça s'applique pas au LHCb?



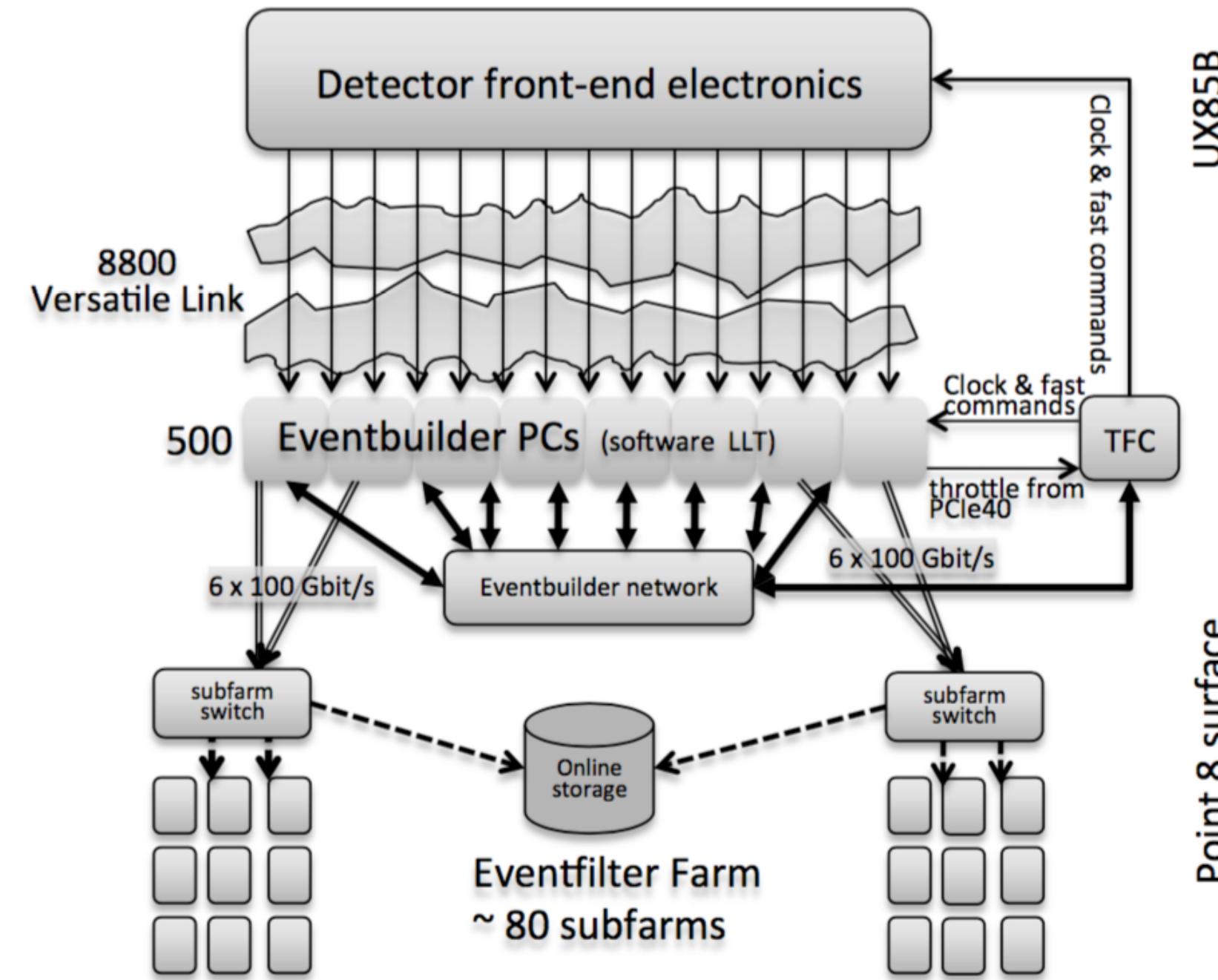
Bruit de QCD trop important après une certaine luminosité! 8

Taux des signals @ LHCb upgrade au 2021



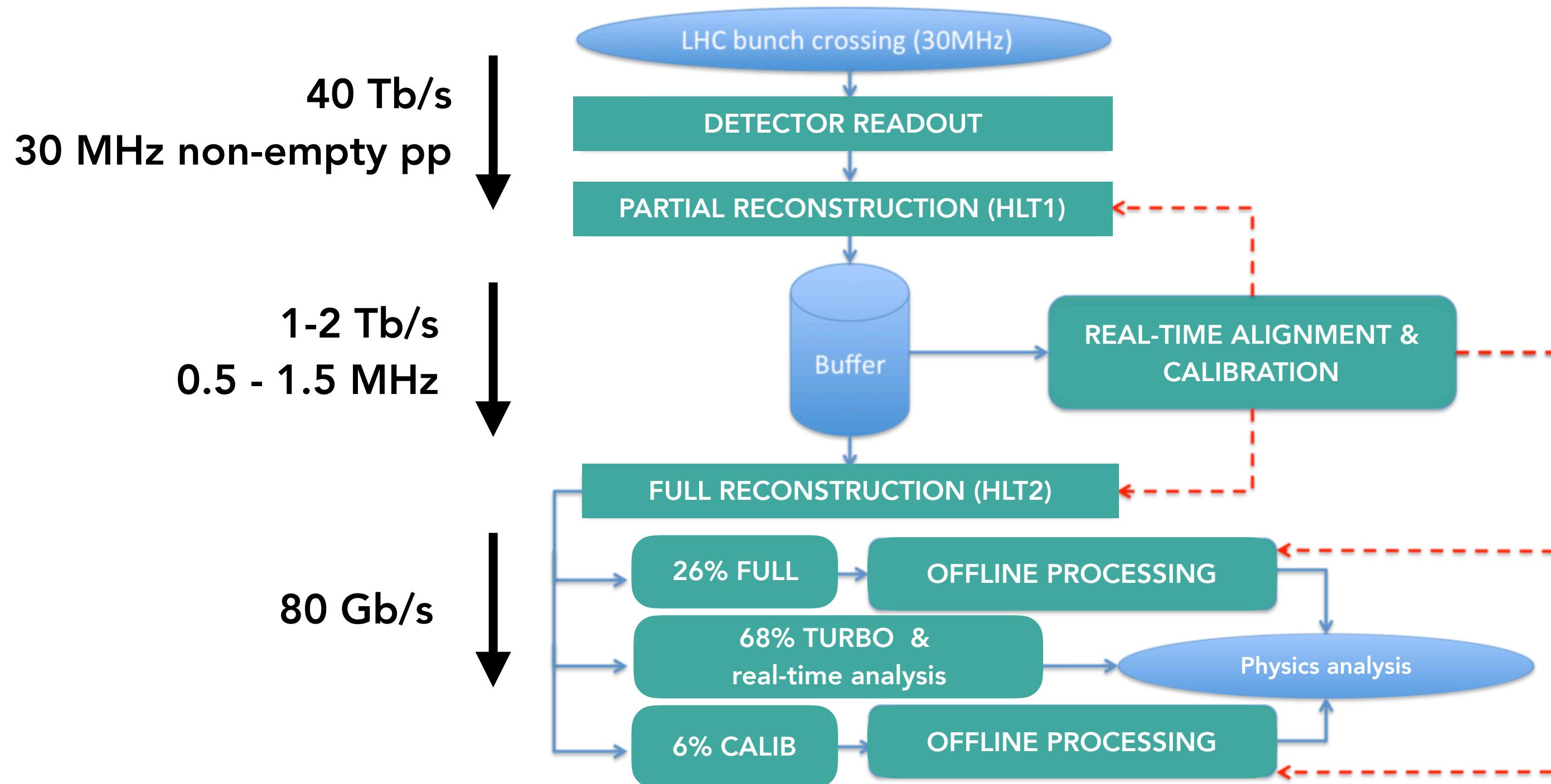
Des MHz des signals reconstructibles!
Aucune possibilité de discrimination sans une
trajectographie efficace au 30 MHz

Le design du DAQ LHCb pour l'upgrade

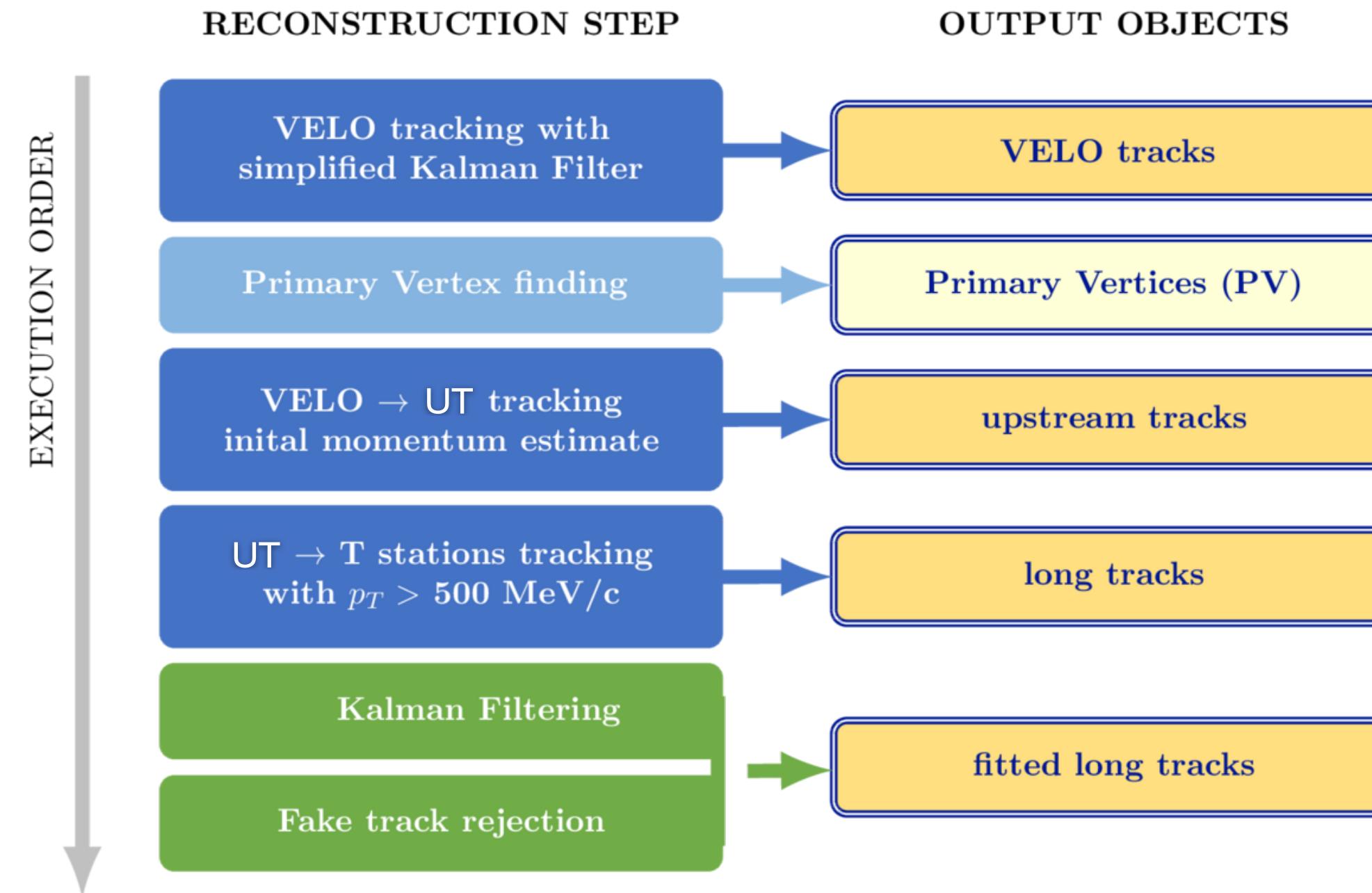


40 Tbit/s des événements complets qui sont envoyé dans un data centre (flexible archi, baseline CPU)

LHCb upgrade dataflow

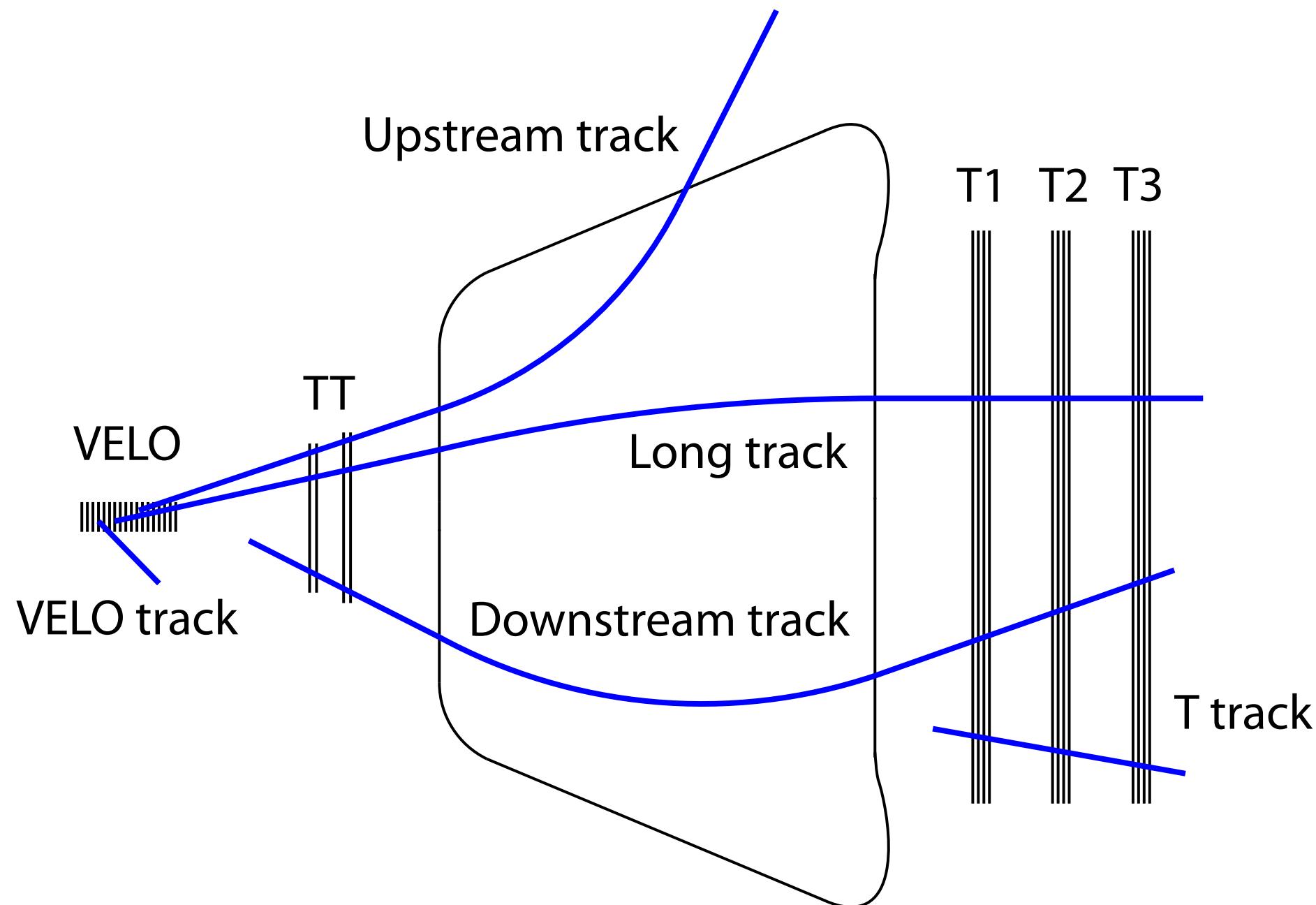


Contenu du première étape de processing (HLT1)



Trajectographie des traces au delà du 500 MeV P_T @ 30 MHz!

Mais pourquoi variable latency?



Étant donné la géométrie du LHCb la trajectographie nécessite par conséquent de réunir des données non locales provenant de plusieurs sous-déTECTEURS.

Vous pouvez créer un trajectographie à latency fixe avec des FPGAs, mais vous devrez néanmoins construire la plus grande partie de la lecture du détecteur. Vous pouvez également tout lire à l'avance et travailler à latency variable.

Ce n'est pas un argument de ne pas utiliser des FPGA, il faut simplement d'abord créer des événements, puis les traiter de la manière la plus rentable.

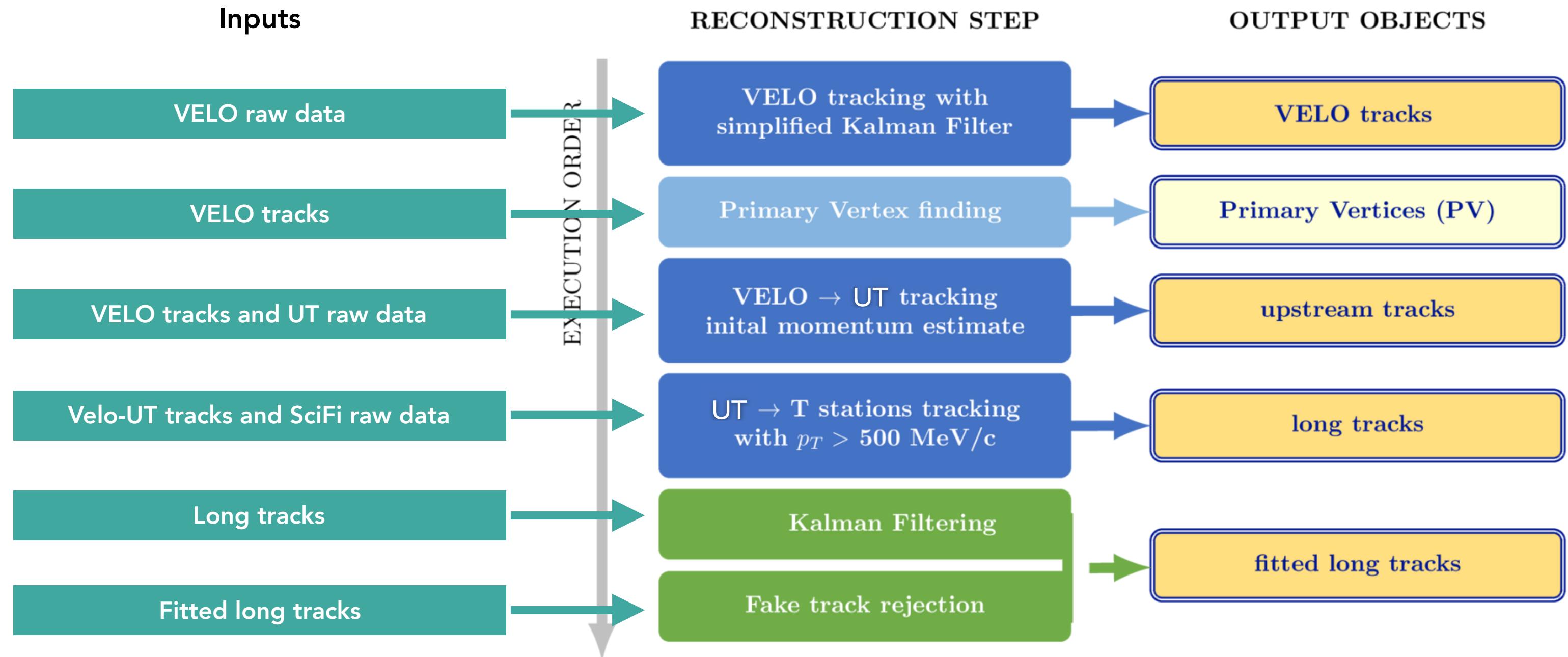
Comparaison au ATLAS/CMS HL-LHC

CMS detector Peak <PU>	LHC Run-2	HL-LHC Phase-2	
	60	140	200
L1 accept rate (maximum)	100 kHz	500 kHz	750 kHz
Event Size	2.0 MB ^a	5.7 MB ^b	7.4 MB
Event Network throughput	1.6 Tb/s	23 Tb/s	44 Tb/s
Event Network buffer (60 seconds)	12 TB	171 TB	333 TB
HLT accept rate	1 kHz	5 kHz	7.5 kHz
HLT computing power ^c	0.5 MHS06	4.5 MHS06	9.2 MHS06
Storage throughput	2.5 GB/s	31 GB/s	61 GB/s
Storage capacity needed (1 day)	0.2 PB	2.7 PB	5.3 PB

Meme taux des données mais 6 ans avant et avec un budget beaucoup plus faible...

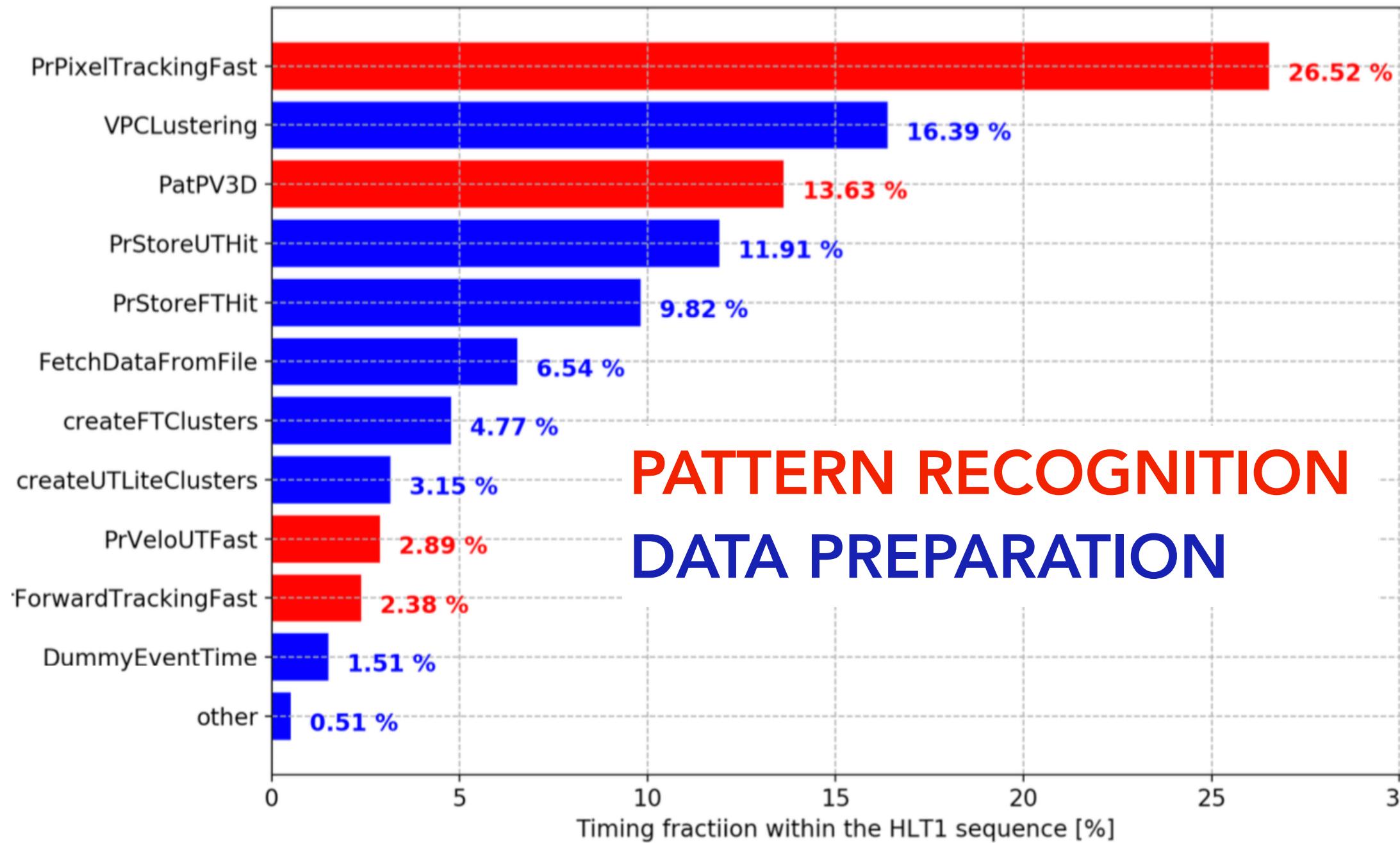
Challenges et solutions

Regardons la sequence en détail



Il faut d'abord recevoir les données, les transformer dans les coordonnées globales, et puis faire le pattern recognition...

On a commence à environ 3 MHz au 2018...

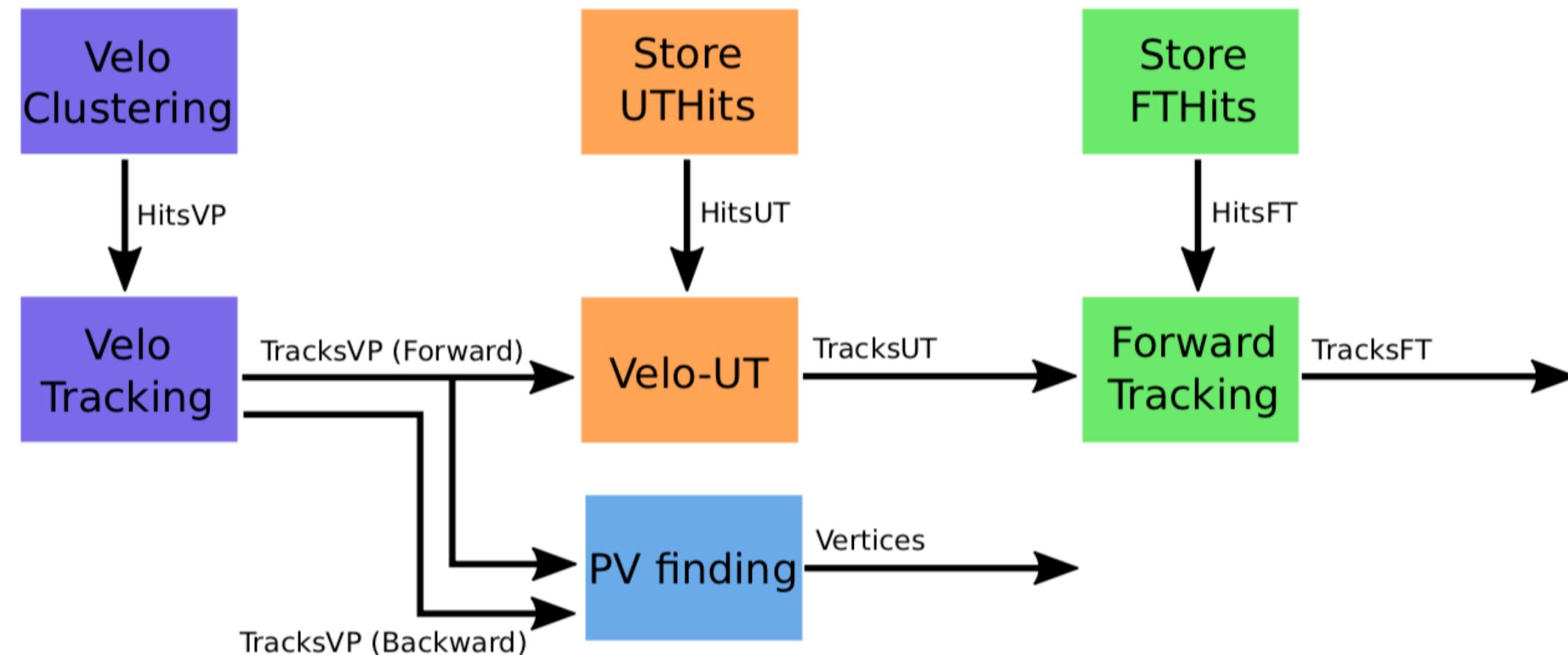


La préparation des données est aussi important que la trajectographie! 17

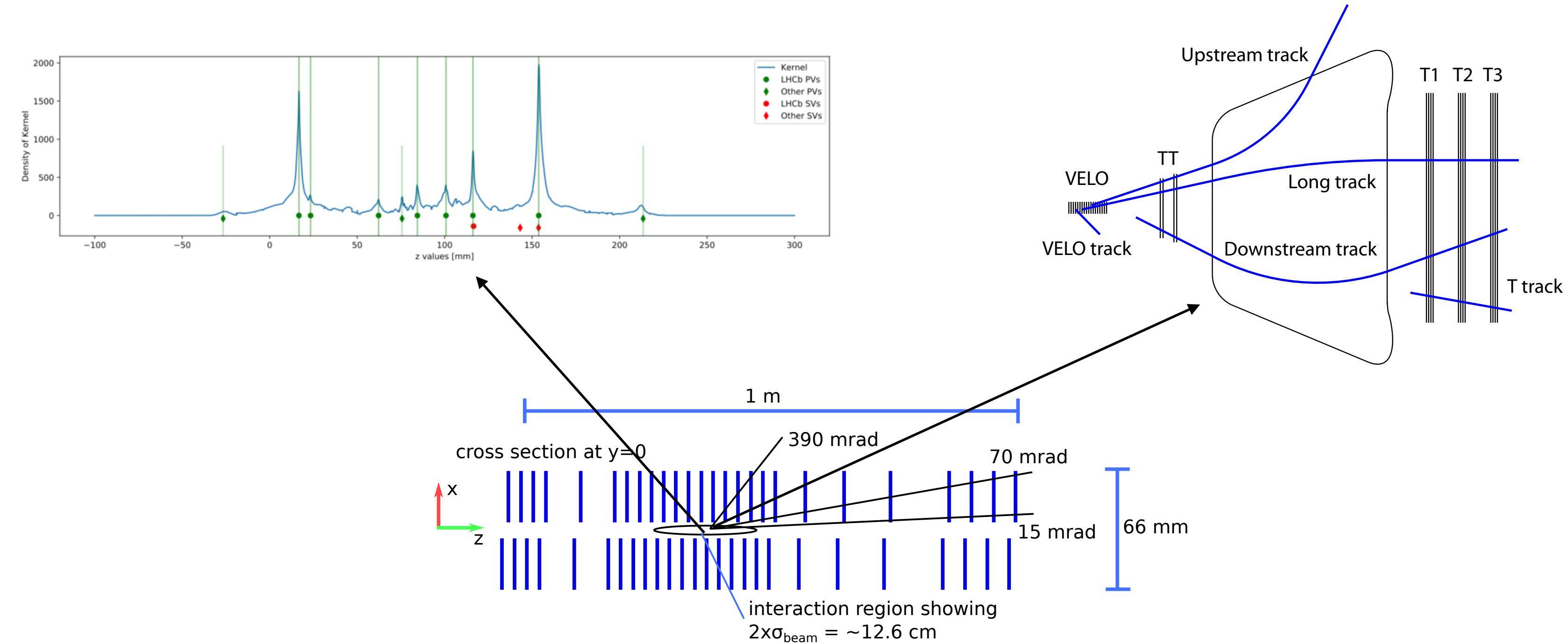
Comment améliorer?

1. Faites ce que vous pouvez sur les FPGAs! Produisez les données dans le format le plus utile possible, effectuez le clustering dans le readout si vous le pouvez.
2. Écrivez des structures de données orientées sur le débit, qui ne contiennent que le minimum absolu requis par le pattern recognition. "Plain old data"
3. Travaillez autant que possible avec les structures SOA pour permettre la vectorisation.
4. Minimisez la copie des informations en décomposant de grandes structures en morceaux plus petits - par exemple séparer les track states et track hits.

Regardons la sequence en concret...

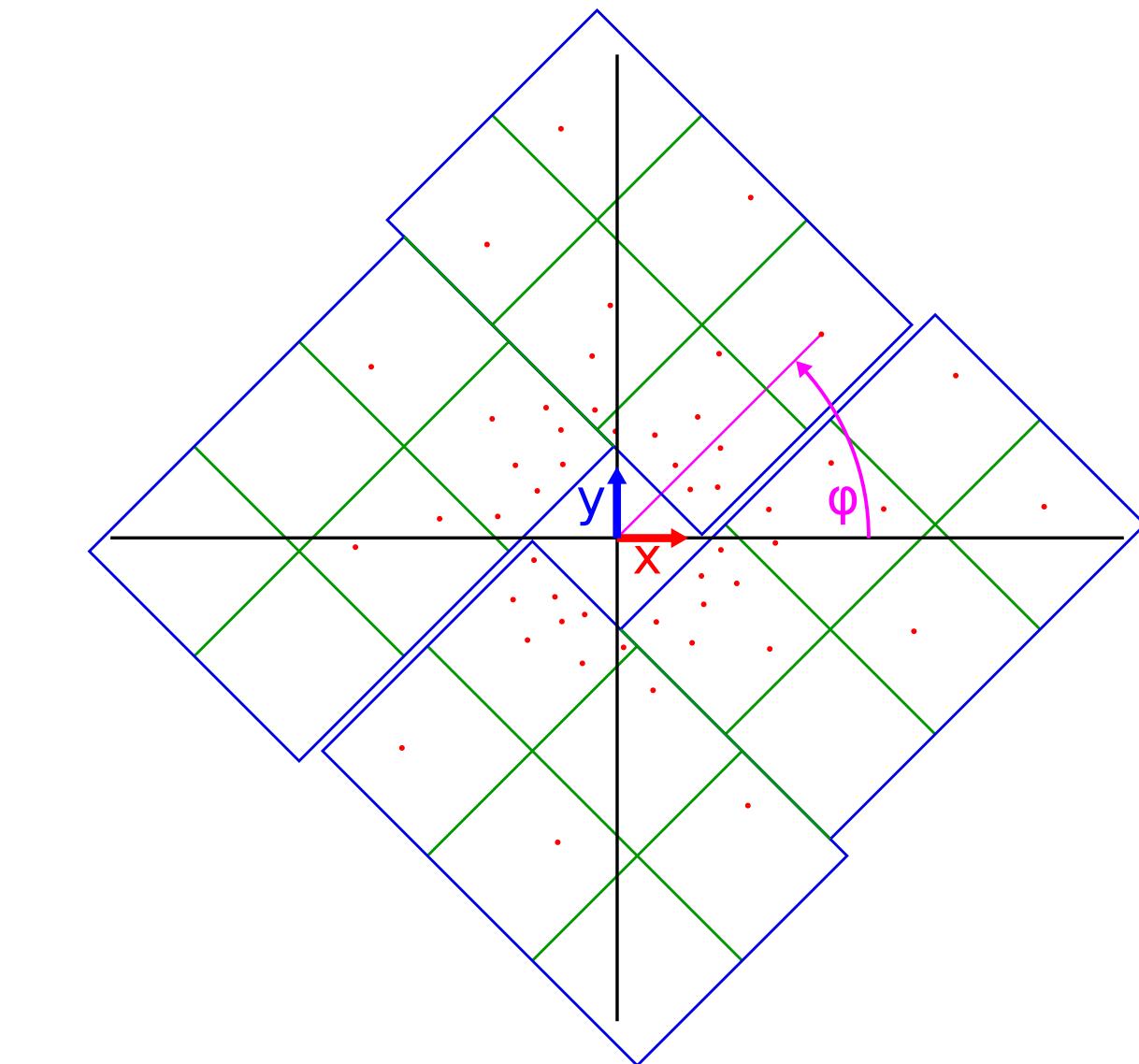
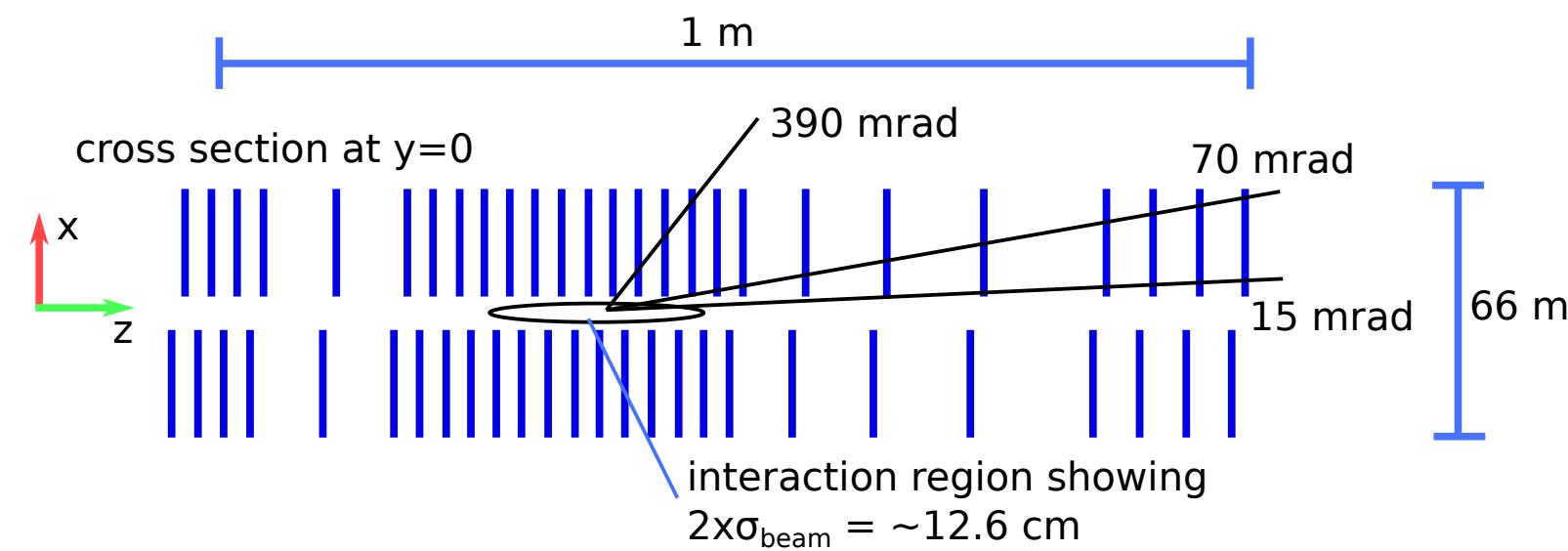


Petit exemple illustratif – pourquoi décomposer le VELO?



Accentuer le “memory locality” des objets liées

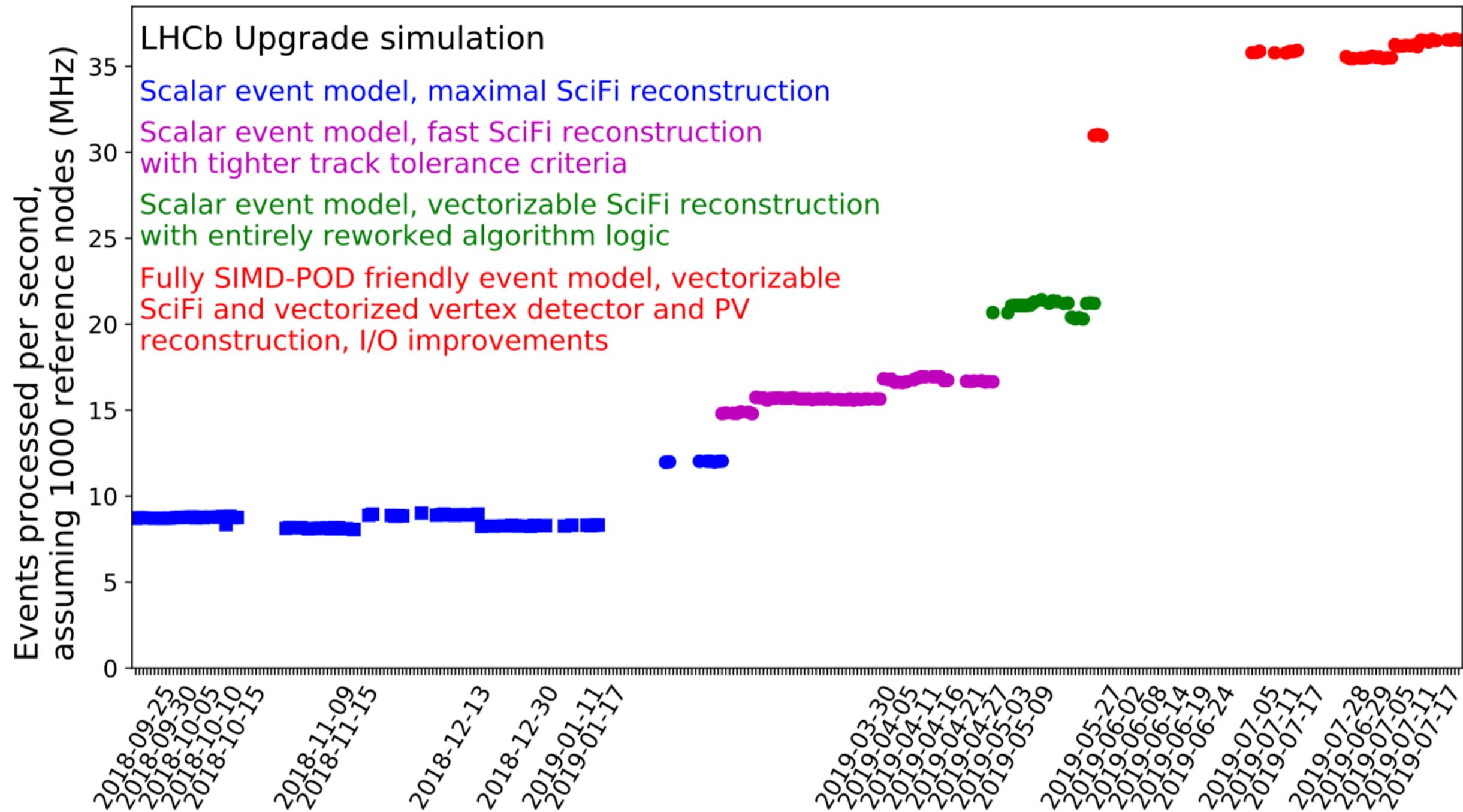
Comment utiliser la géométrie du détecteur?



Les traces traversent lignes du constant φ

Cherchers les N nearest neighbours est plus effectif que chercher les hits dans un “search window” d'une taille fixe en φ

Et nous sommes là!



Trigger du première niveau au CPUs est faisable! La simplification des données et la vectorisation ont un gain très complémentaire

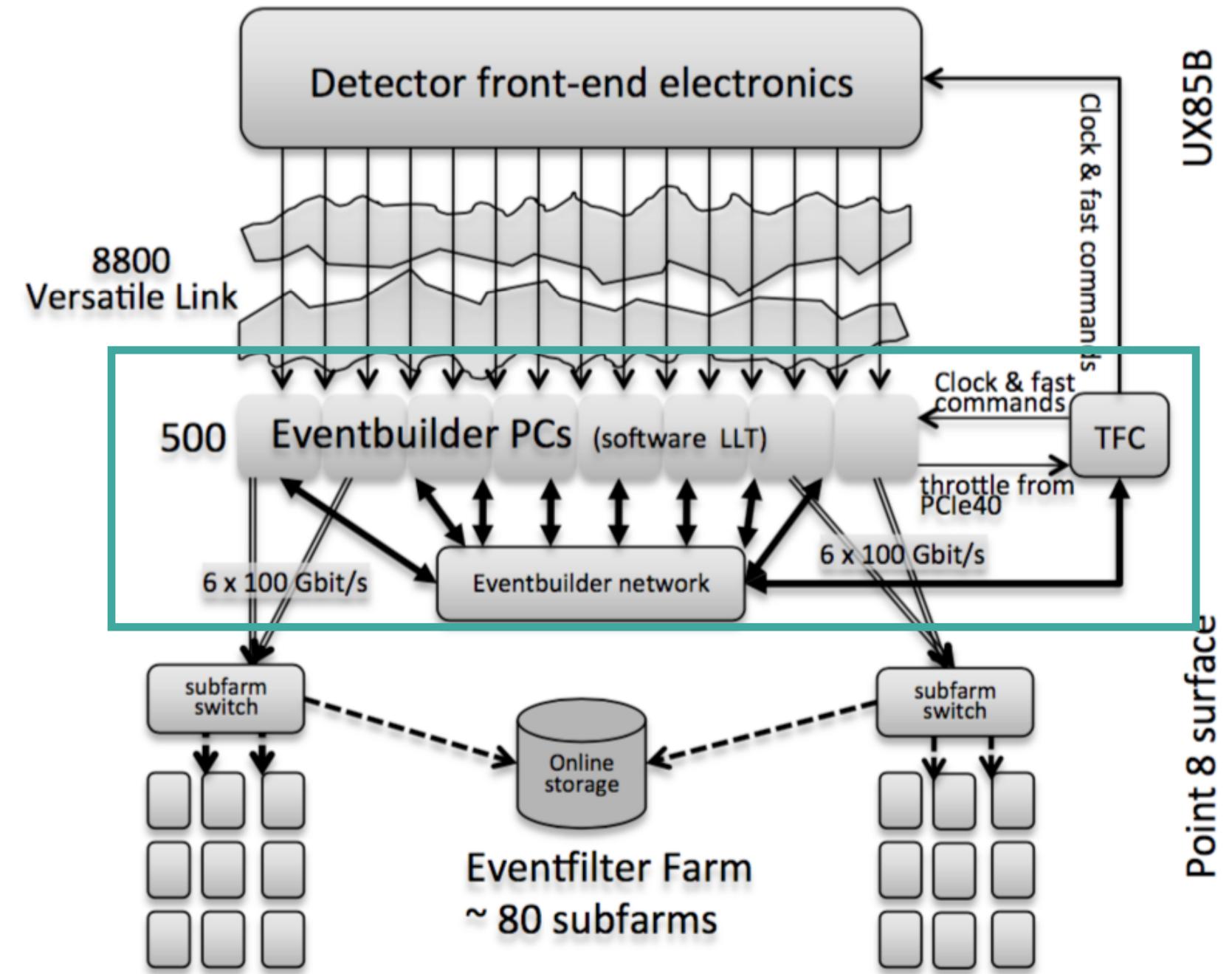
Et nous avons aussi développée un HLT1 sur les GPUs!



LHCb-ANA-20XX-YYY
May 31, 2019

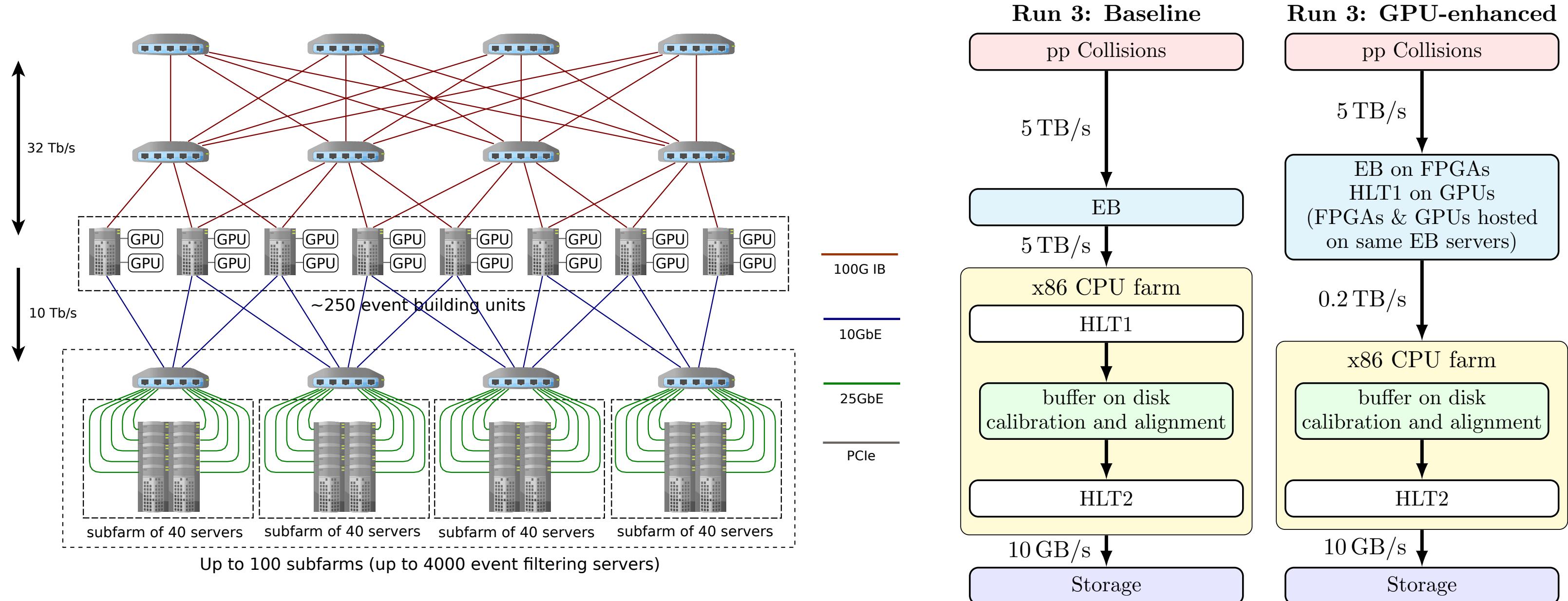
Proposal for an HLT1 implementation on GPUs for the LHCb experiment

R. Aaij¹, J. Albrecht², M. Belous^{a,3}, T. Boettcher⁴, A. Brea Rodríguez⁵, D. vom Bruch⁶, D. H. Cámpora Pérez^{b,7}, A. Casais Vidal⁵, P. Fernandez Declara^{c,7}, L. Funke², V. V. Gligorov⁶, B. Jashal⁹, N. Kazeev^{a,3}, D. Martínez Santos⁵, F. Pisani^{d,e,7}, D. Pliushchenko^{f,3}, S. Popov^{a,3}, M. Rangel¹⁰, F. Reiss⁶, C. Sánchez Mayordomo⁹, R. Schwemmer⁷, M. Sokoloff¹¹, A. Ustyuzhanin^{a,3}, X. Vilasis-Cardona⁸, M. Williams⁴



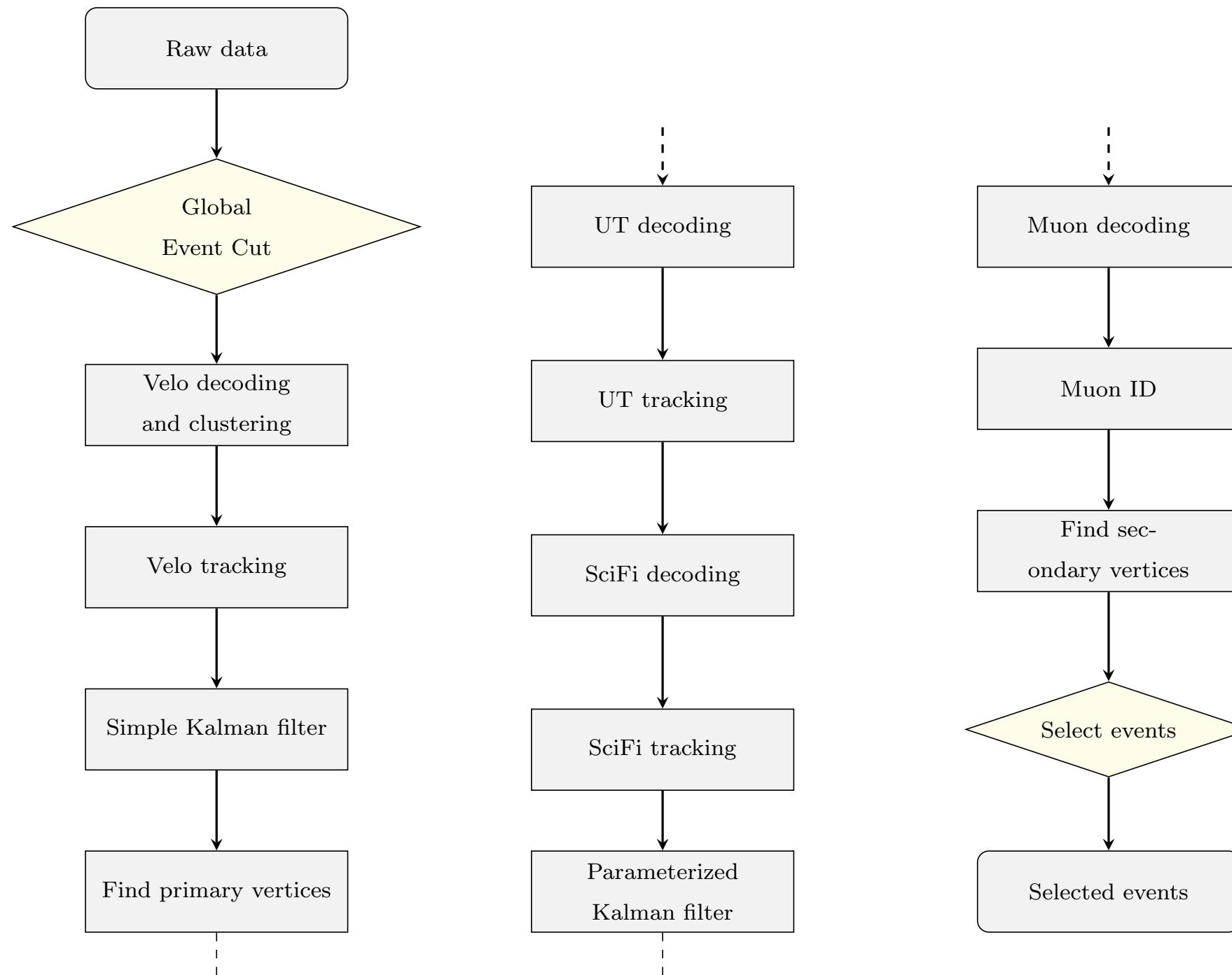
Exploite la flexibilité de notre DAQ Run 3 en implémentant HLT1 directement dans les serveurs recevant les données du détecteur. Jugée viable par un review externe, une analyse coûts-avantages complète est en cours pour déterminer si nous utiliserons cela lors Run 3.

Architecture d'un trigger GPU @ 30 MHz



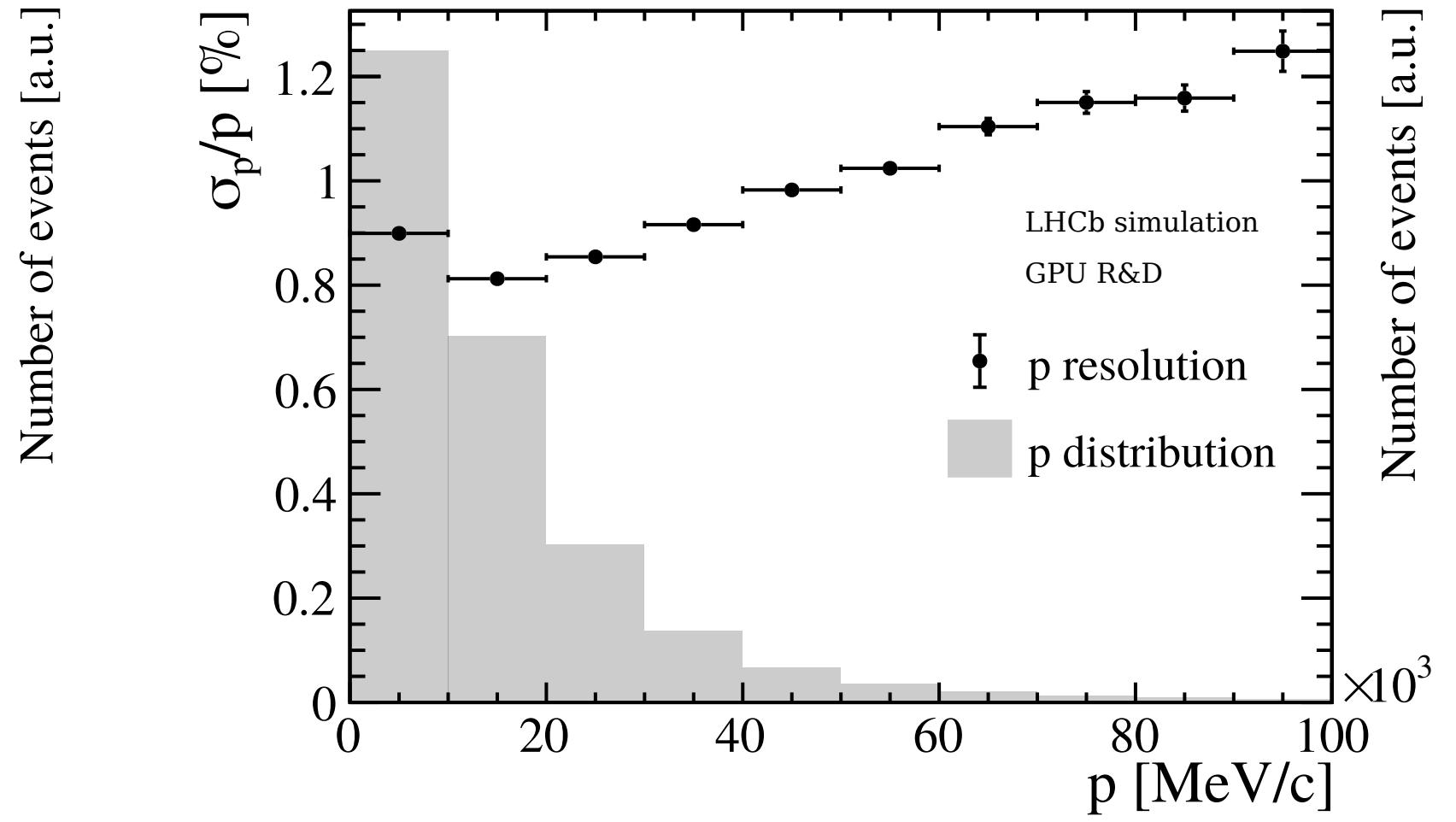
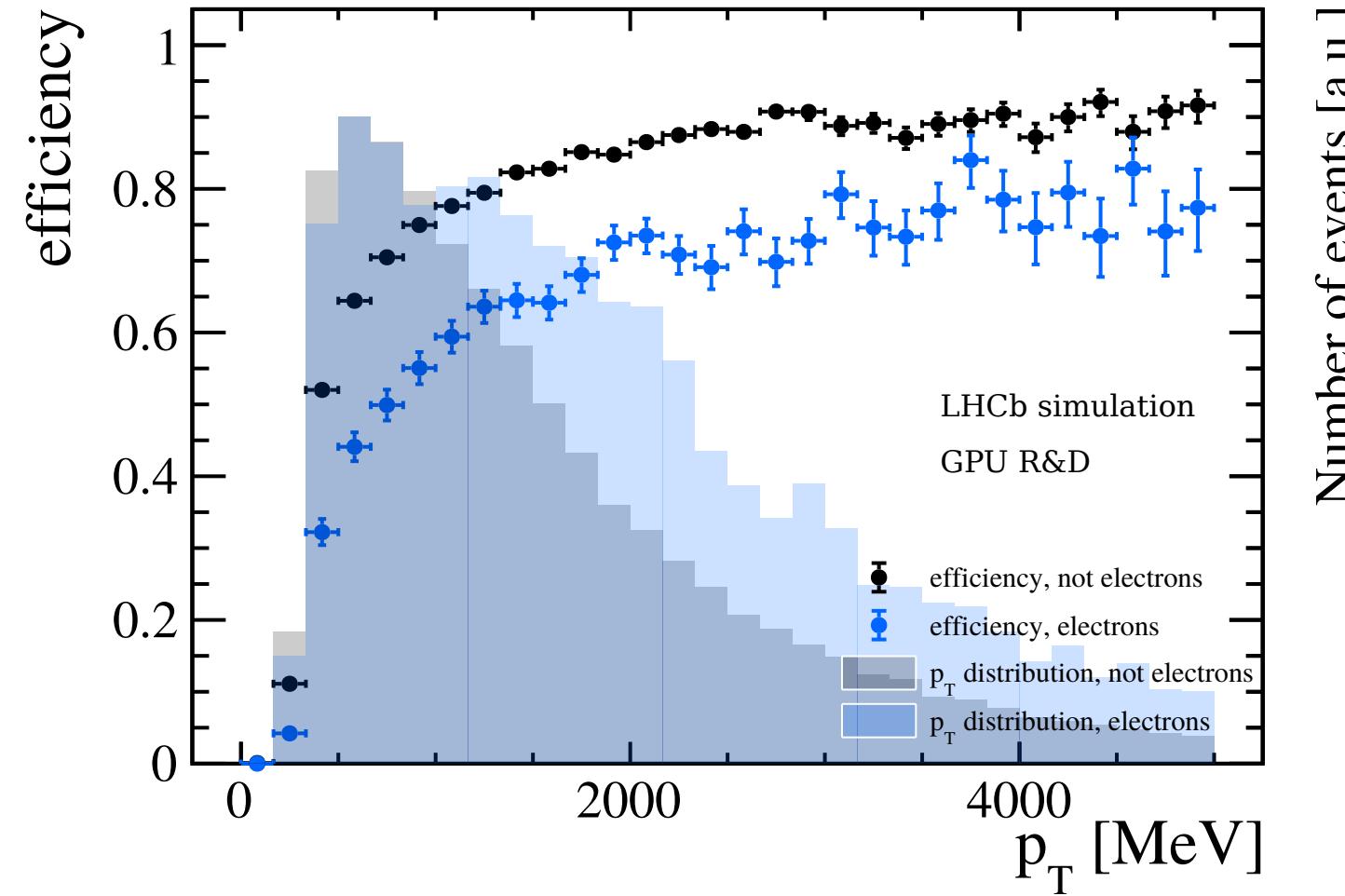
Exploiter les emplacements vides sur les serveurs - opportuniste mais efficace
Chaque GPU consomme 6 GB/s - les premiers tests d'intégration donnent de bons résultats pour le I/O, testes plus sévères sont en cours de finalisation

La reconstruction GPU est composée de...



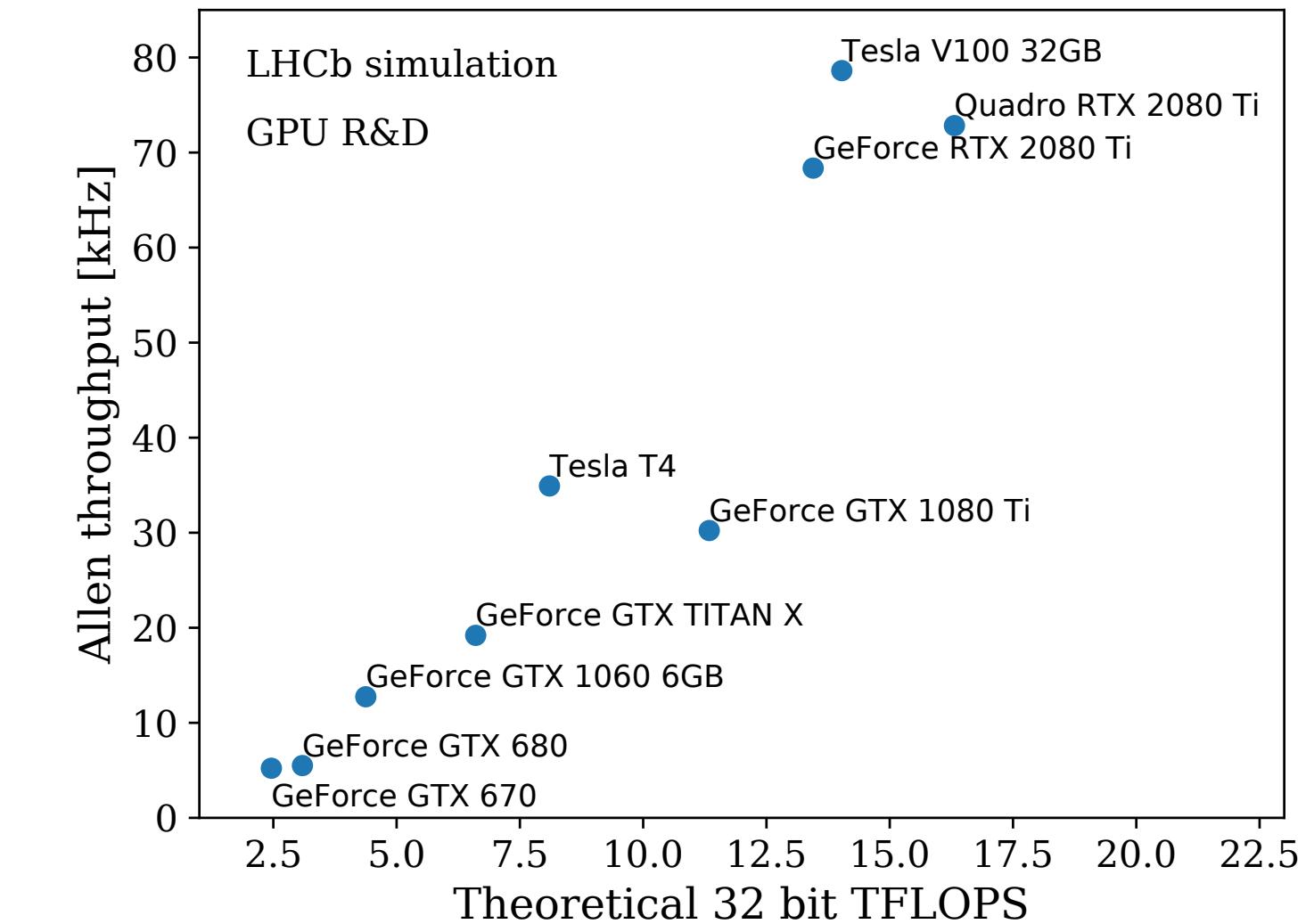
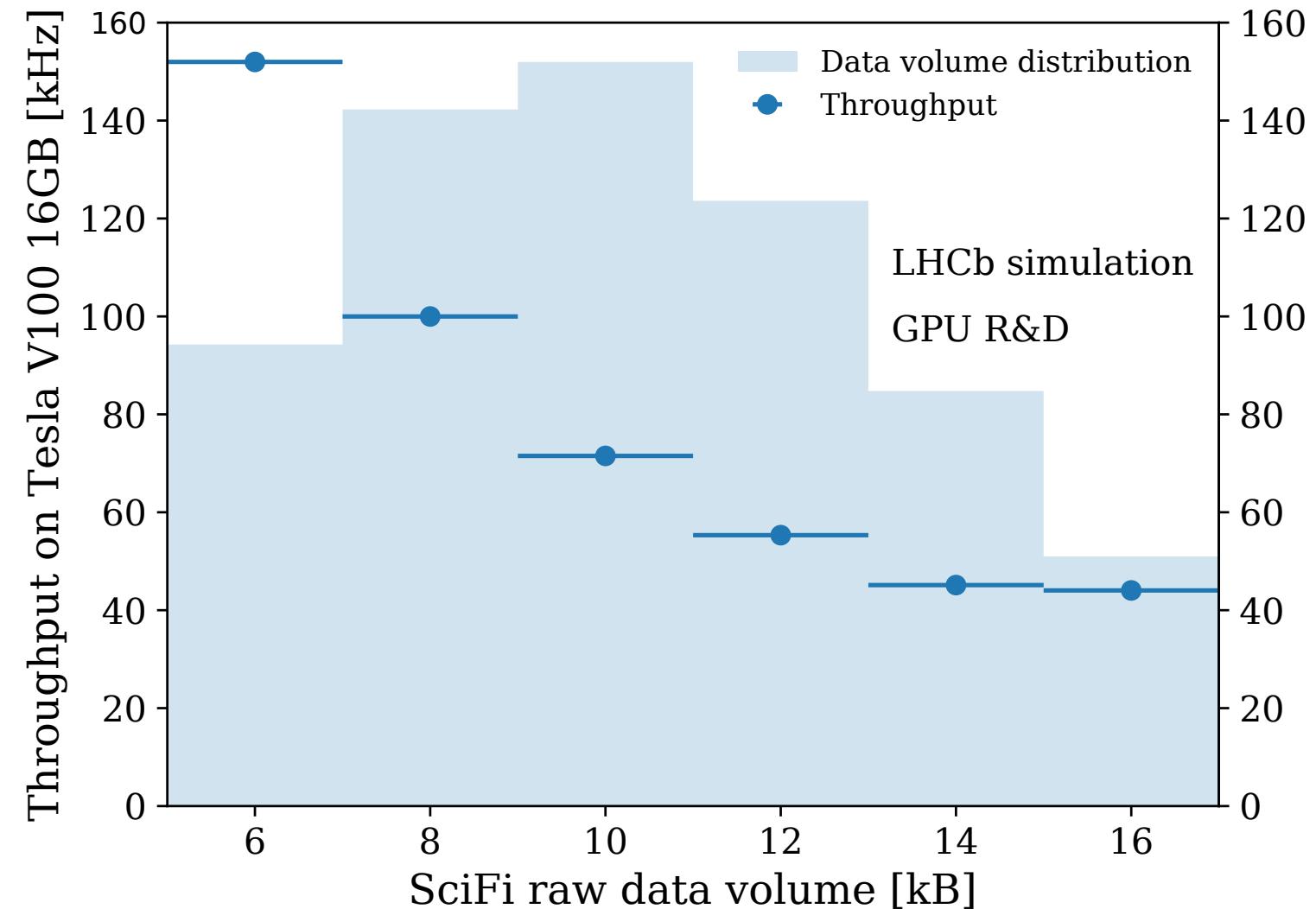
Effectivement les memes éléments que le x86 baseline, mais avec des algorithmes beaucoup plus parallèles.

Physics performance



Meme qualité que le baseline

Evolution des performances GPU



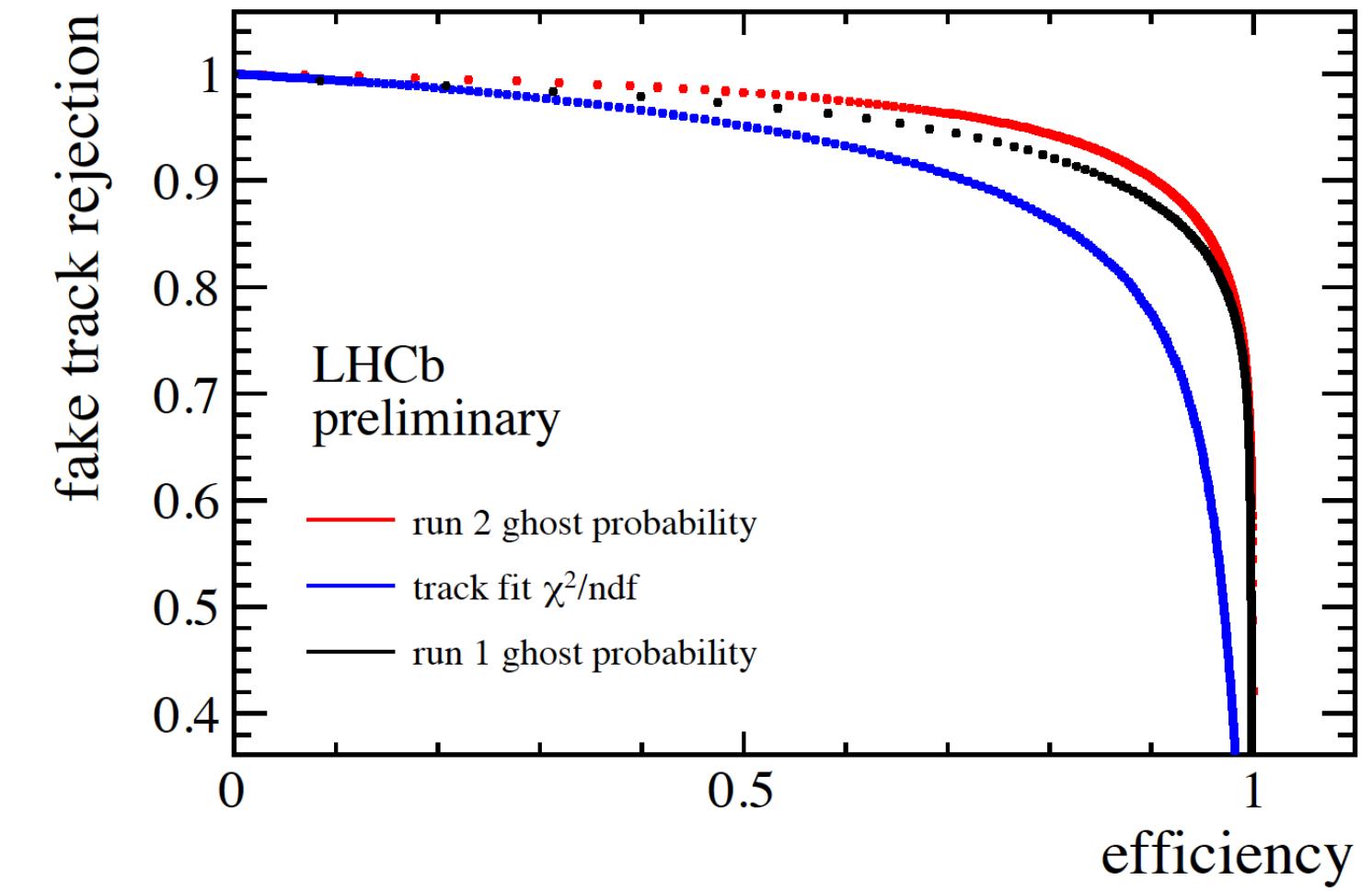
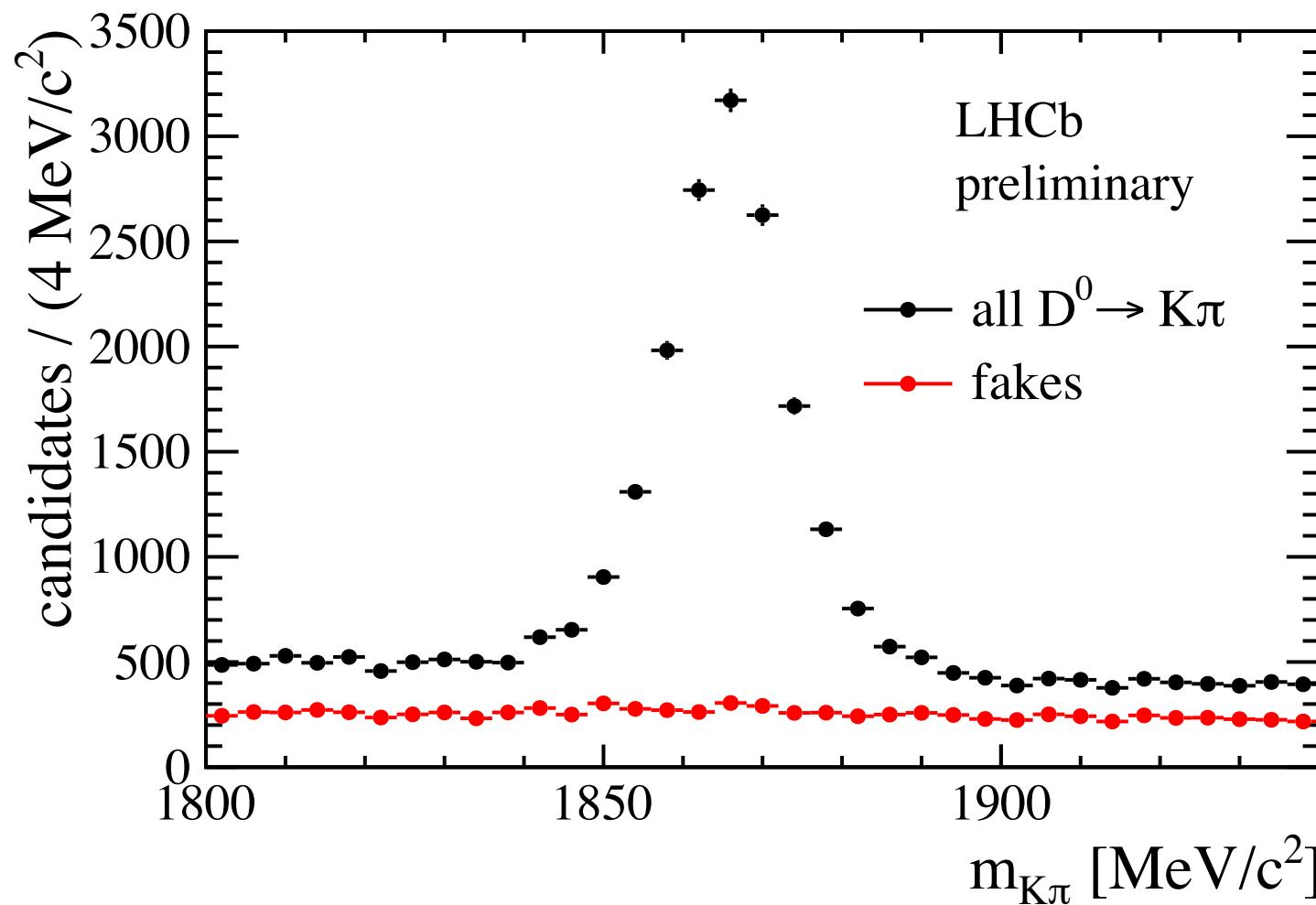
Evolution linéaire avec le detector occupancy! Relation quasi linéaire entre les TFLOPS théoriques et la performance.

Utilisation du ML

LHCb reconstruction en temps reel et machine learning

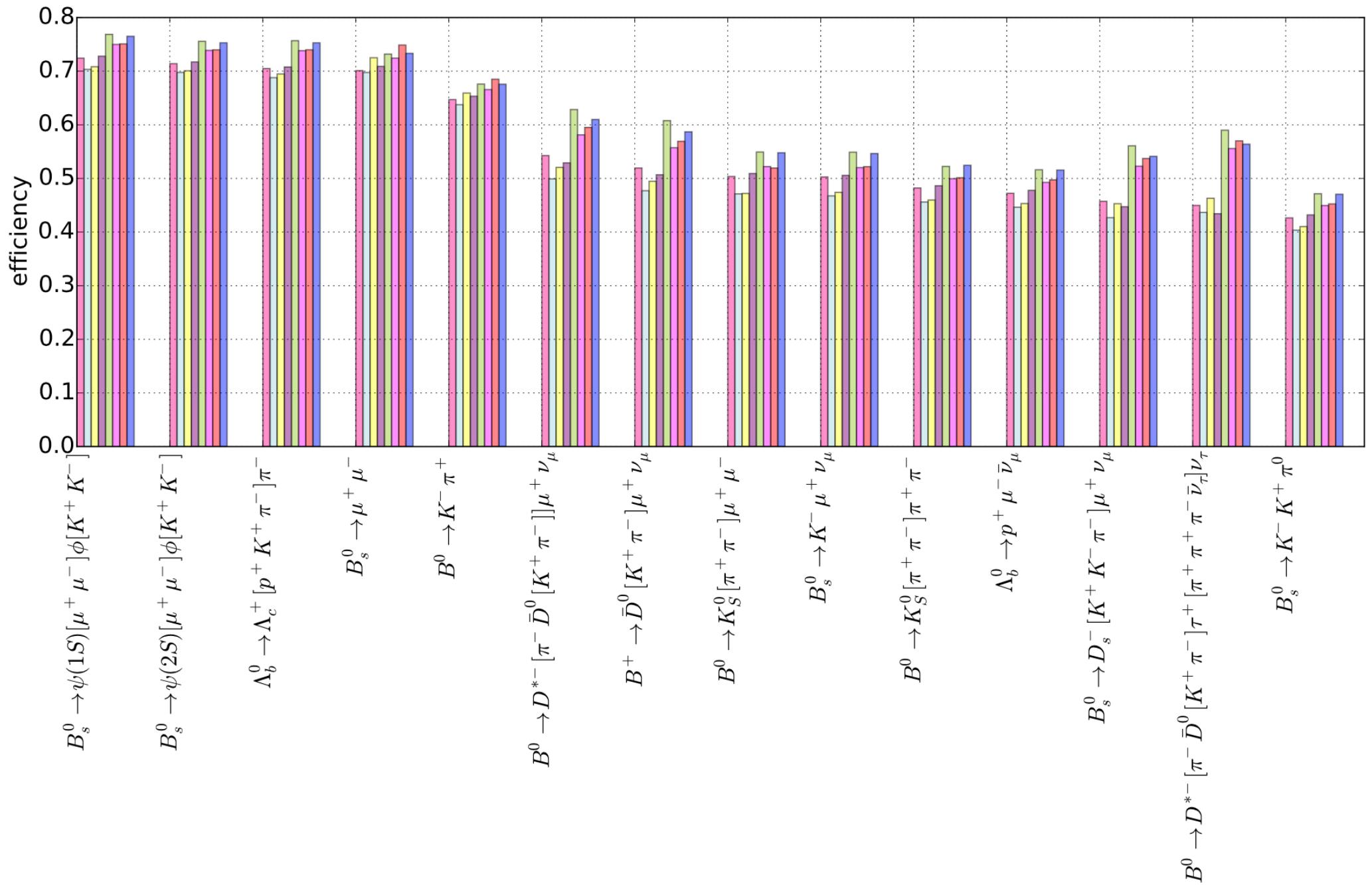
Dans LHCb on utilisent du machine learning dans le système temps reel depuis 2011

Très différentes architectures correspondent aux différentes problèmes: BDT, réseaux neurones, "deep" et "shallow", customise pour une evaluation rapide. Architecture flexible nous permets une énorme liberté de choix même en temps reel!

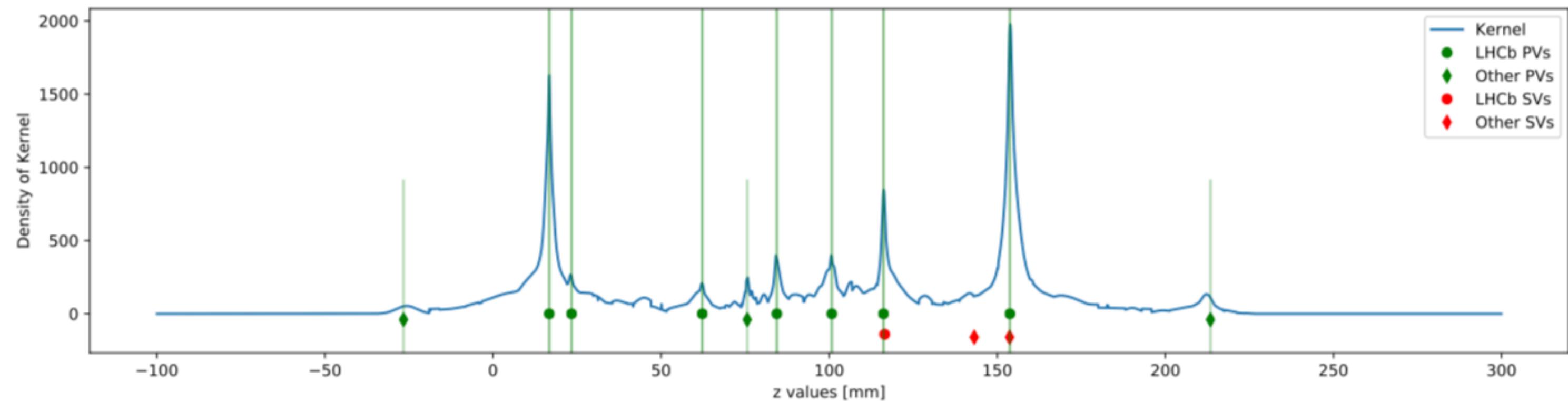


ML pour classification au temps reel

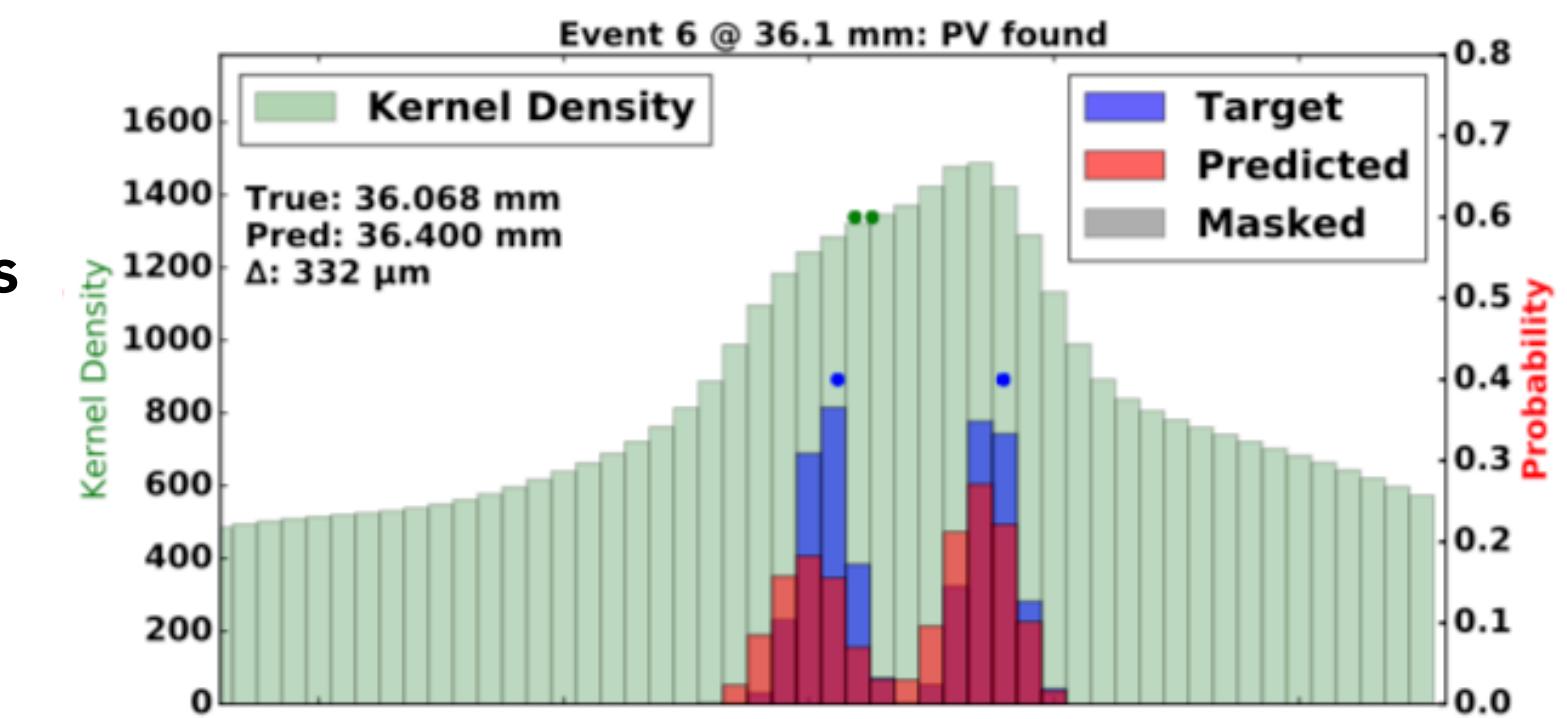
('base MN', 2500.0)	('BBDT MN', 2500.0)	('base MN', 4000.0)	('BBDT MN', 4000.0)
('BBDT MN-5', 2500.0)	('Prunned MN', 2500.0)	('BBDT MN-5', 4000.0)	('Prunned MN', 4000.0)



Example de réseau de neurones fait pour le upgrade



Trouver les collisions pp a partir des traces
4 convolutional layers
Performances encourageants mais sera-t-il plus
rapide que l'algorithme classique? Il faut voir.

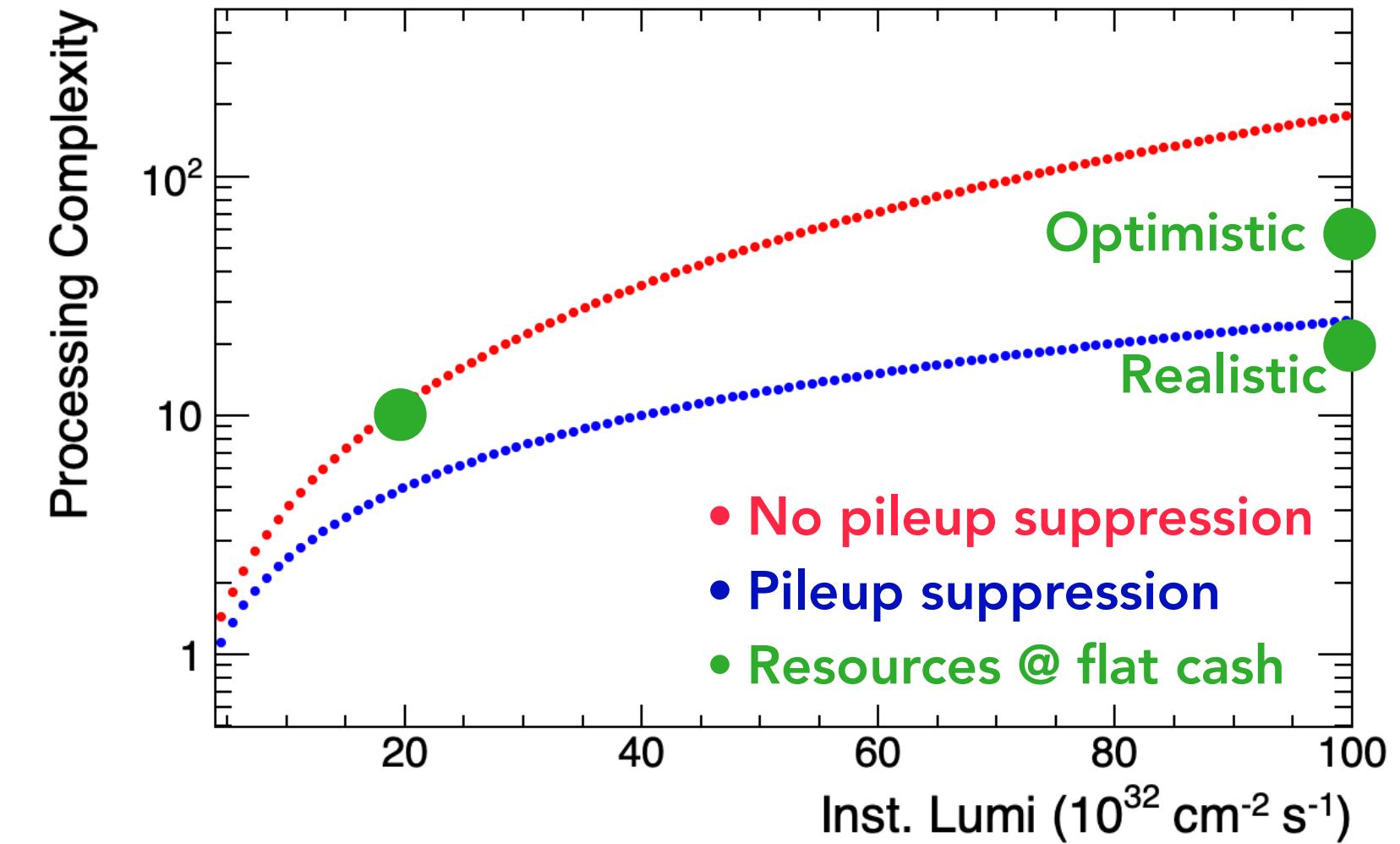
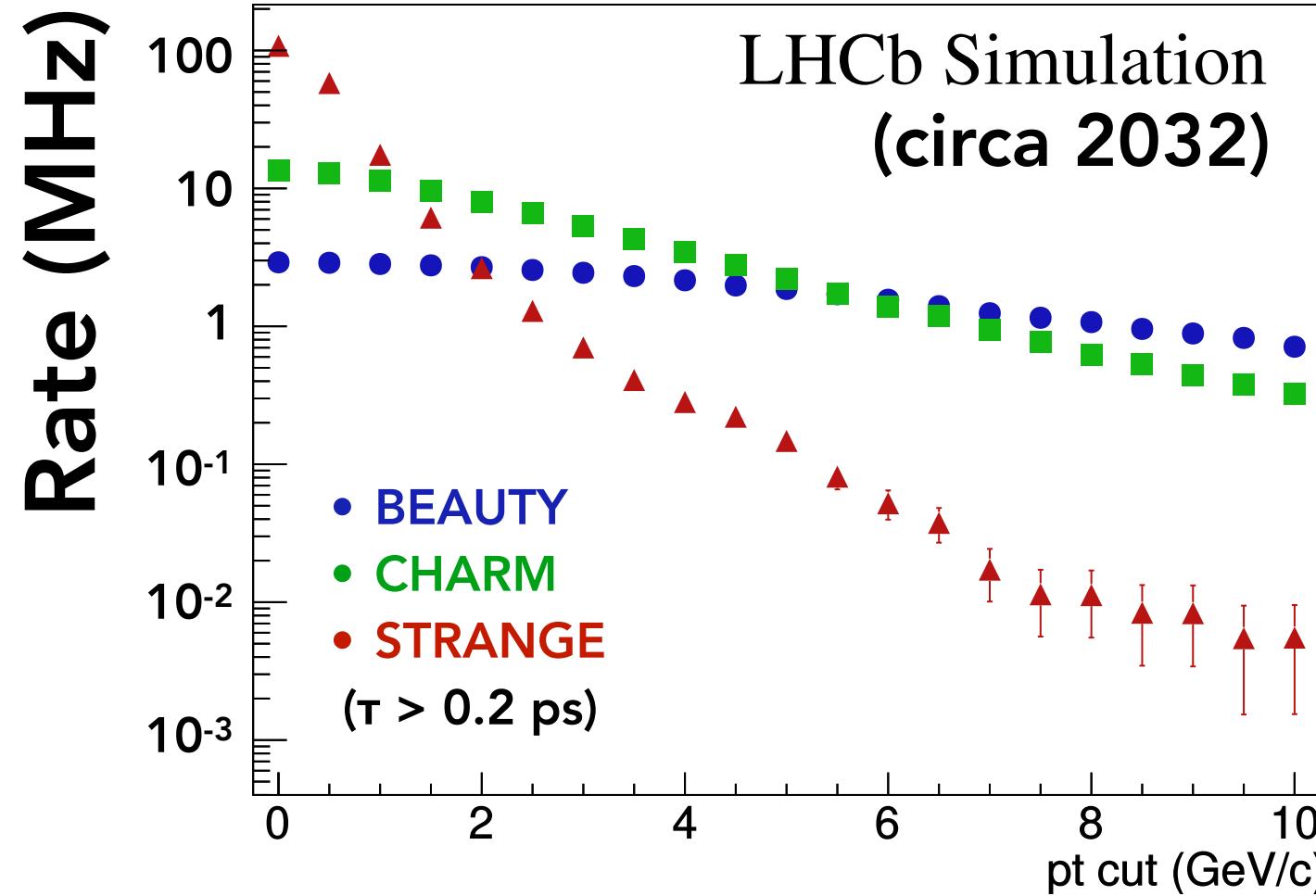


Slides and Paper available

En regardent vers
l'avenir

Vers une deuxième upgrade du LHCb à 10^{34} de luminosité?

Partially reconstructed signals



Faut-il faire la reconstruction complète du détecteur à 30 MHz?

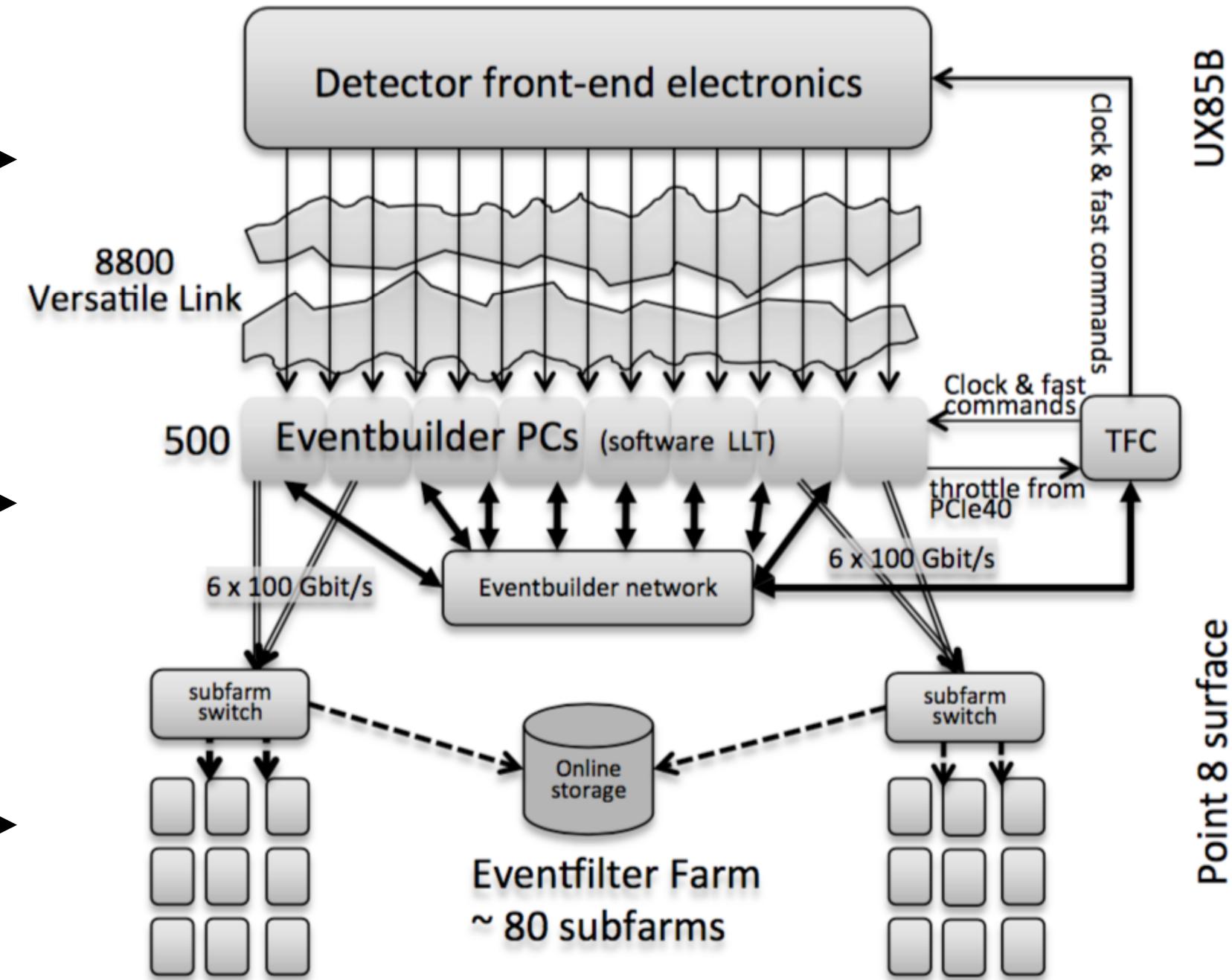
Maintenir la flexibilité de notre processing sera crucial

GBT link: 4.8 Gb/s Upgrade I

Evolution au 10 Gb/s pour HL-LHC mais il faut donc aller encore 5 fois plus loin pour pas exploser le cout

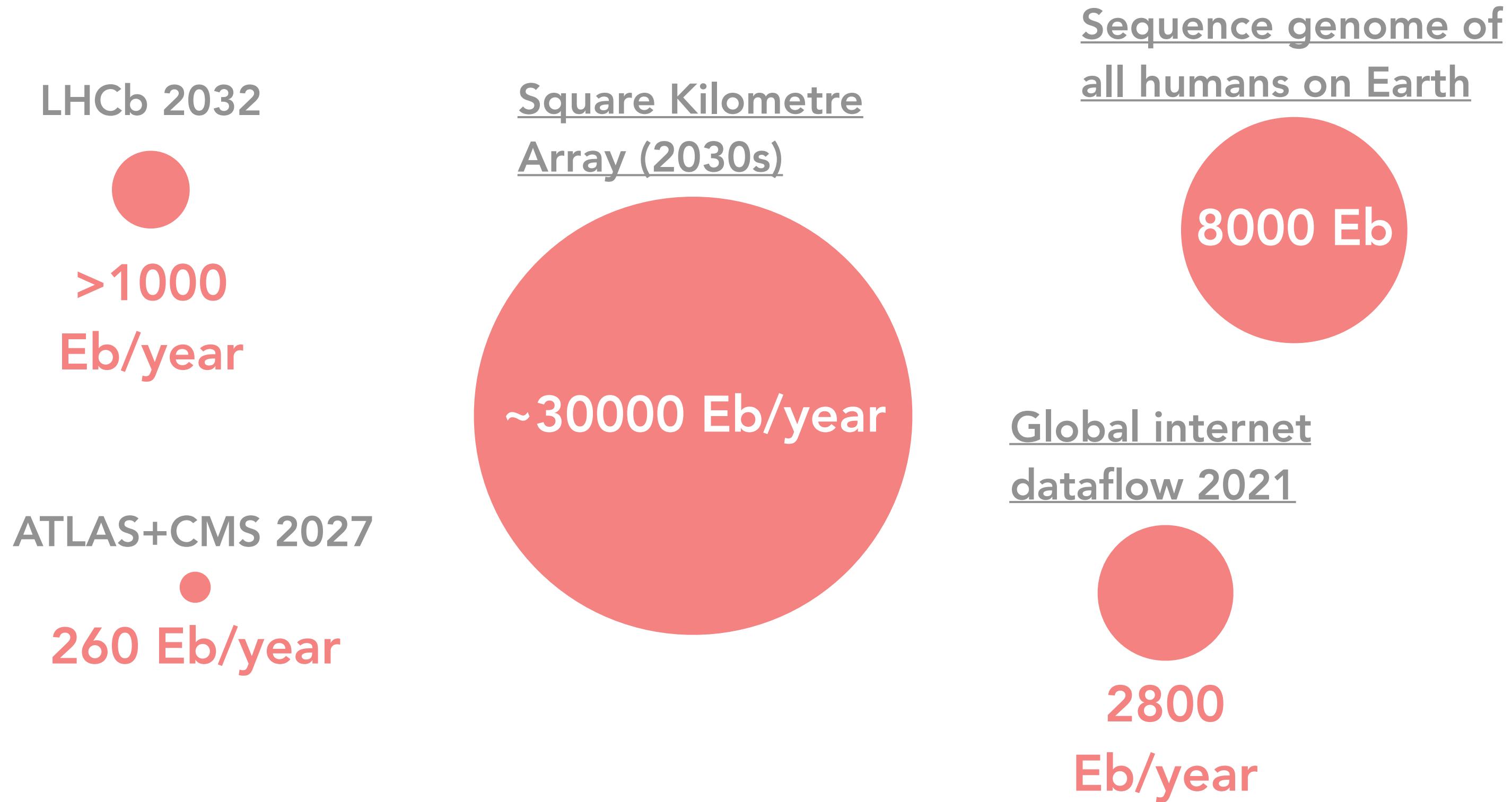
Event-building: passer au 200 Gb/s dans les années prochaines et suivre l'evolution technologique après ca

Centre de calcul: quelle technologie sera la meilleure? Hybride ou non? Proche de l'experience ou loin?



Il faut développer et maintenir des compétences techniques au travers des archis hybrides si on veut être prêt pour l'avenir, et nous sommes parti dans le bon sens.

Et pour finir, petit point de réflexion



Backup

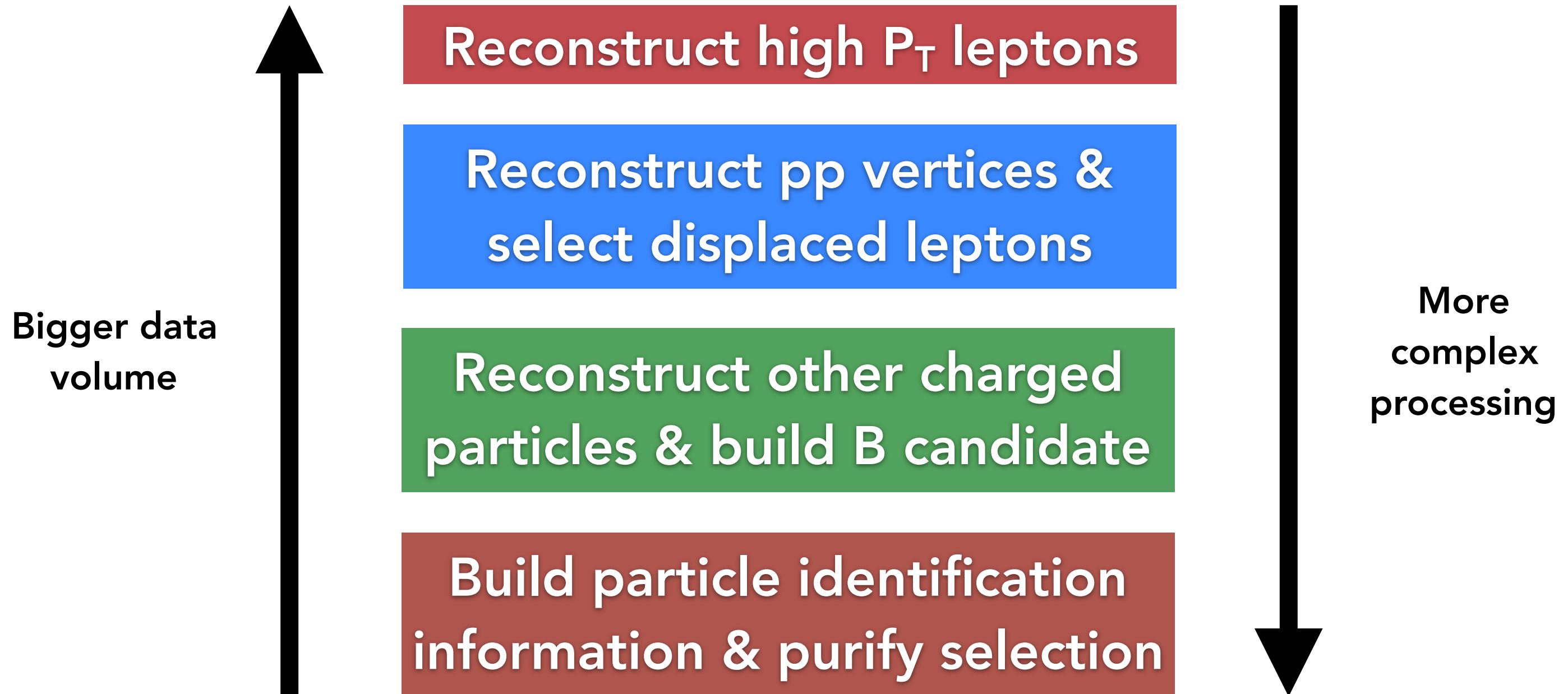
LHCb analysis methodology and role of calibration samples

Trigger Efficiency
Tag-and-probe calibration
method exists & widely used

Tracking efficiency	
Tag-and-probe	
Existing	Developing
μ	e, π, K, p

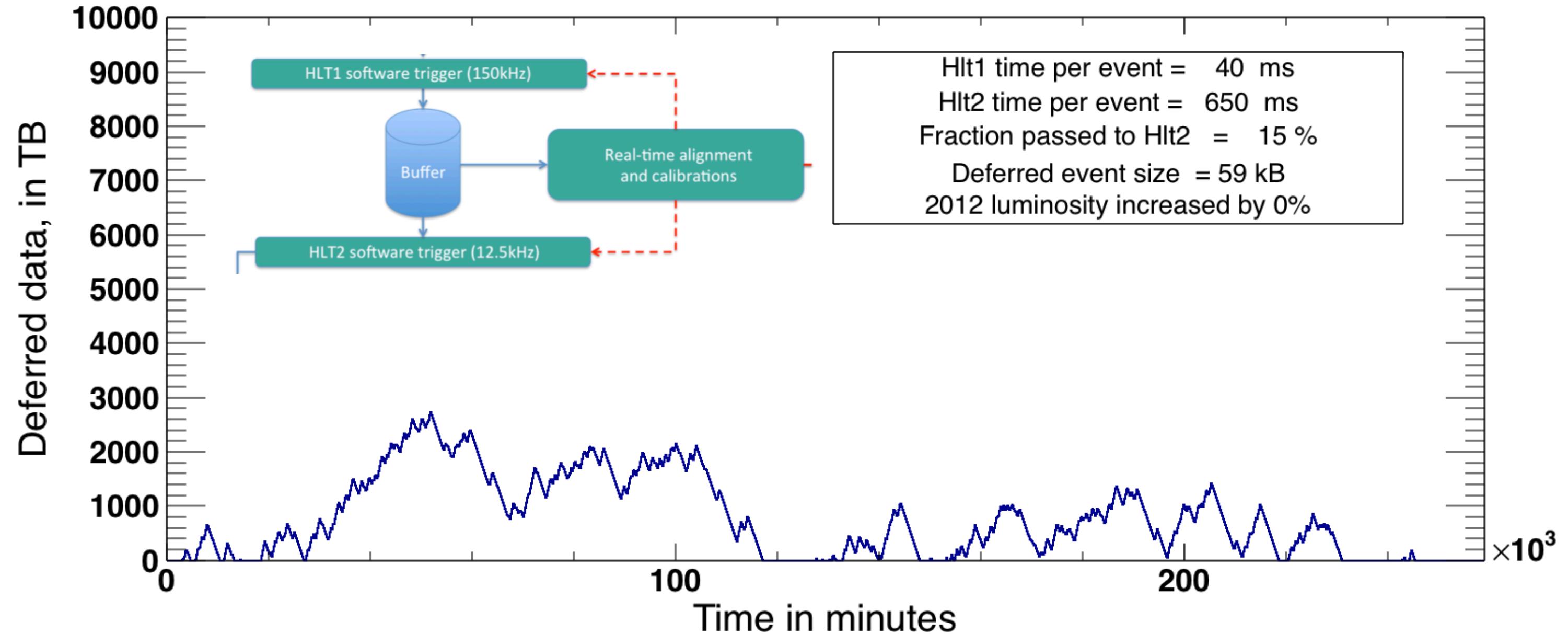
Particle identification
Tag-and-probe
Tag-and-probe calibrations
exist for all charged particle
species and for π^0/γ , with
new sources added over
time to improve coverage

What is a cascade buffer?



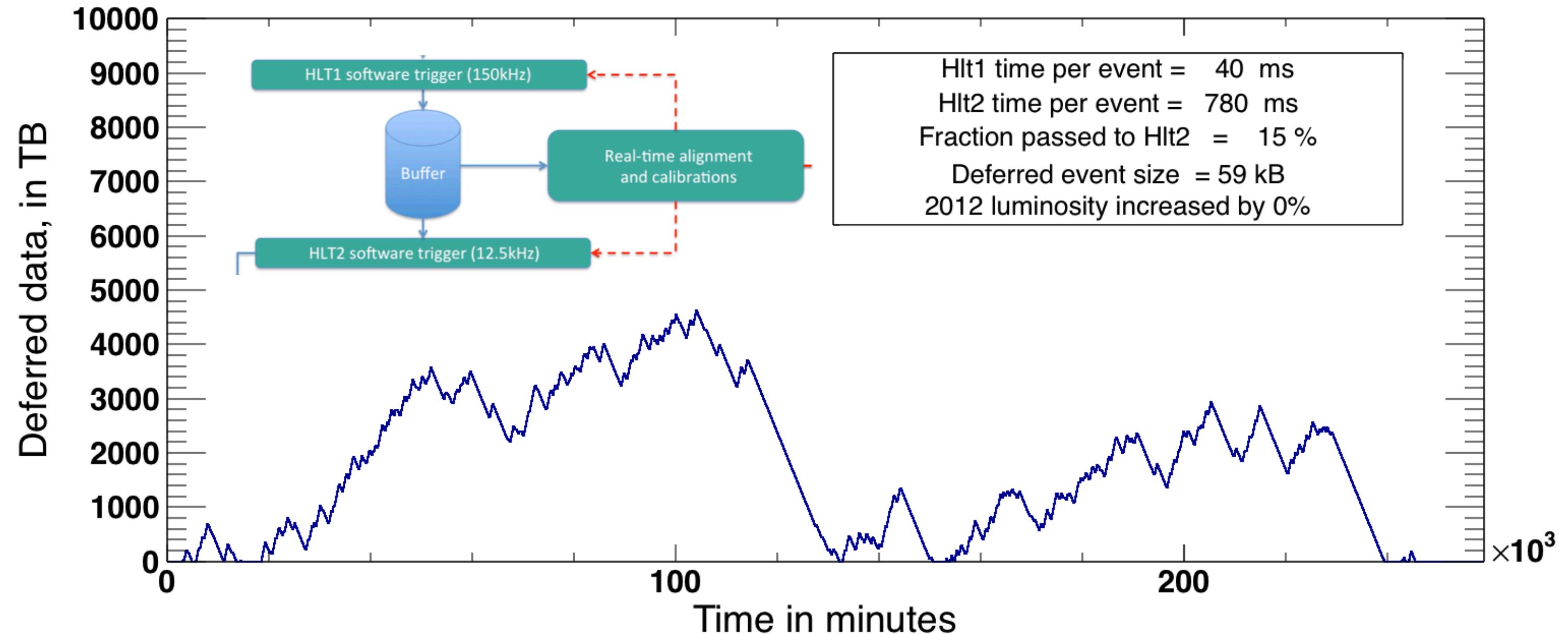
A staged data reduction using increasingly complex algorithms

Optimization of the Run 2 LHCb cascade buffer



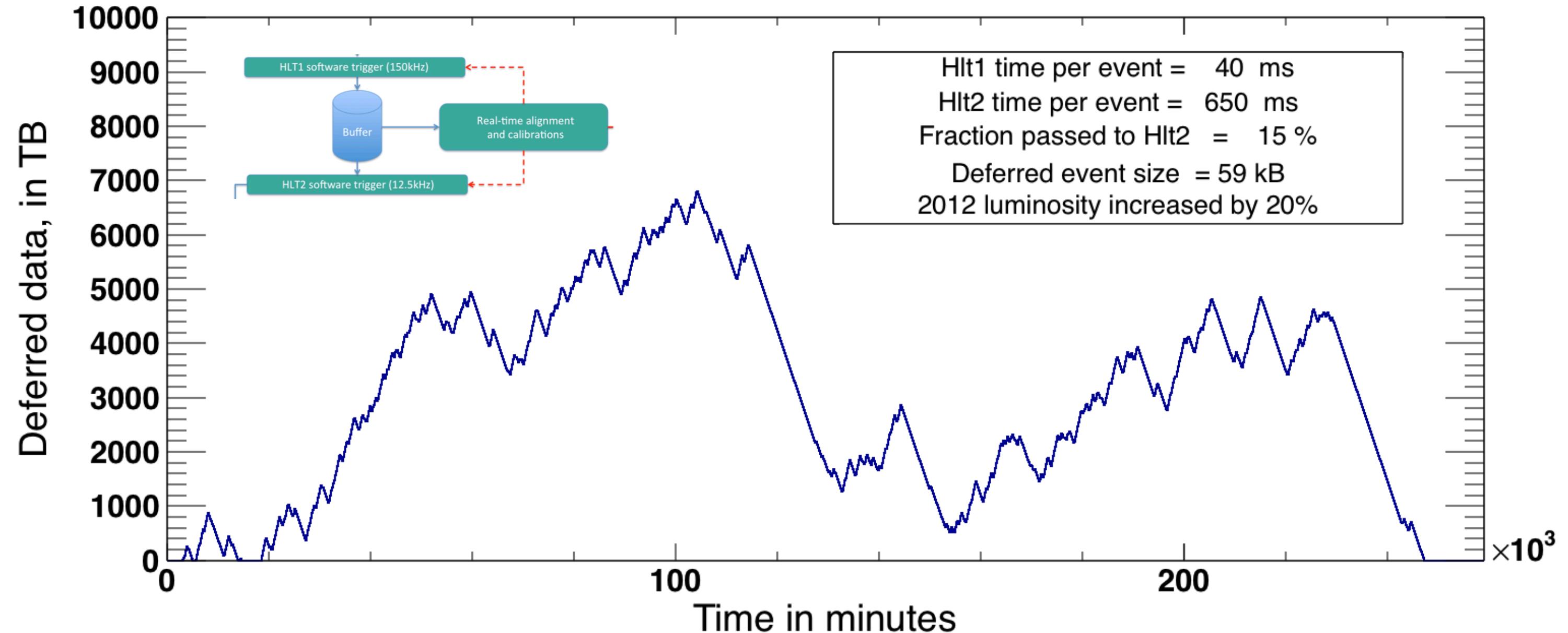
Use Run I LHC fill structure to simulate disk buffer usage

Optimization of the Run 2 LHCb cascade buffer



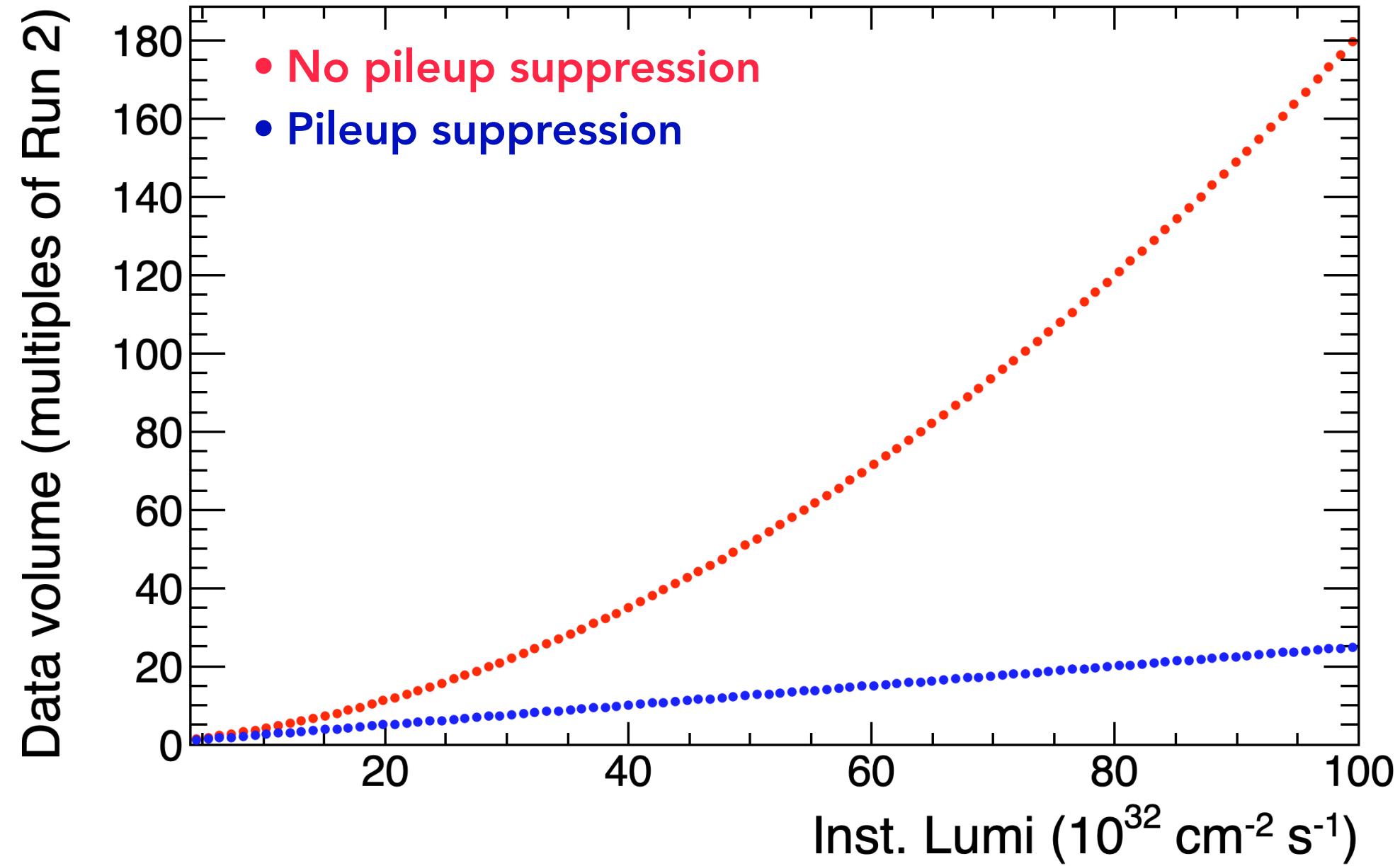
Use simulation to ensure robustness if timing estimates wrong

Optimization of the Run 2 LHCb cascade buffer



Use simulation to ensure robustness if LHC overperformed

And what about data volumes?



**Data volume increases quadratically even with 0 background.
Select pp collisions, not bunch crossings, in real time!**