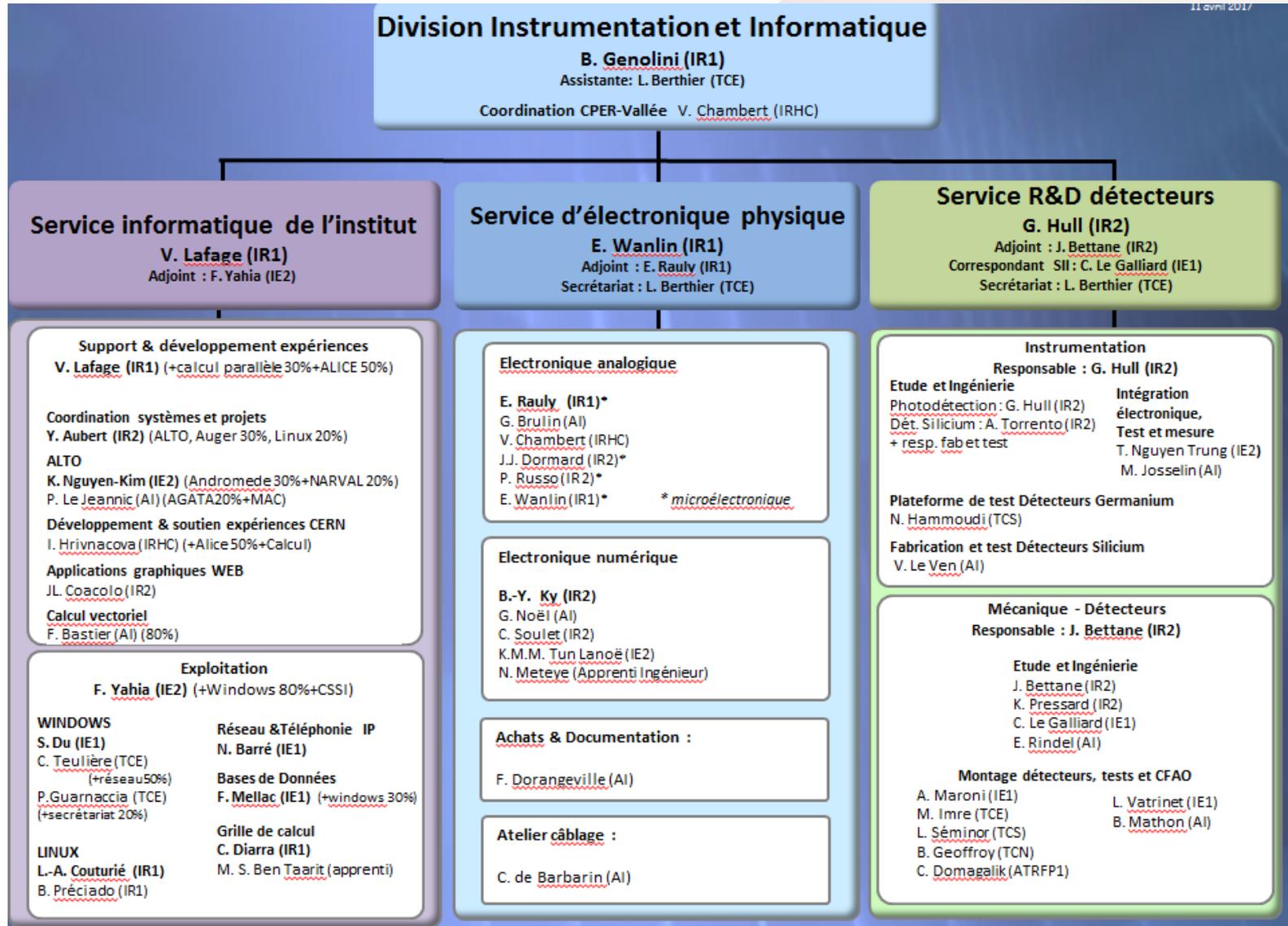


IPN / D2I / SERVICE SEP

- **ORGANISATION, STRUCTURE, MOYENS HUMAINS**
- **MOYENS TECHNIQUES / COMPETENCES**
- **PROJETS**
- **FORCES / FAIBLESSES**



SERVICE ELECTRONIQUE / D2I

18 personnes en 2012, 13 en 2017

Plus petit service D2I

Moyenne d'âge 40,7 ans

5 postes au concours externe depuis 2011, rien en 2017

3 départs en retraite 2013-2014-2015

5 départs NOEMI / FSEP (2011: 1), (2014: 2), (2015: 1), (2016: 1)

1 départ en FSEP été 2017

8 ingénieurs, 4 assistants-ingénieur, 1 apprenti ingénieur

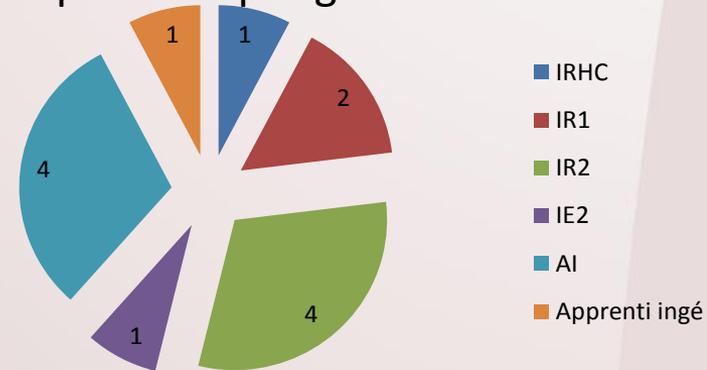
Taille critique atteinte / projets, recours CDD

4 groupes:

ANALOGIQUE (6), NUMERIQUE (5), ATELIER de CABLAGE (1), ACHATS (1)

Organisation projets transverse aux 4 groupes du service

Répartition par grade



- 1 atelier de câblage CMS / filaire / intégration mécanique
Prototype, petite série
Machine de report de pâte à braser, machine pose de composants semi-auto, four infra-rouge, 2 étuves, stations inductives avec binoculaires et aspiration de fumée, perceuse, fraiseuse...
- Outils CADENCE / IN2P3 PCBs / ASICs, outils XILINX
- Base de données ACCESS pour nomenclatures / gestion des stocks
- 2 salles de tests, instruments de mesure divers
- WIKI: Procédures qualité, notes techniques logiciels...
- Supports atelier mécanique, service informatique

**Analogique
frontend
discrète**

Electronique frontale analogique discrète bas bruit (3)

Expertise en PACs, PACIs, mise en forme, det crête, DFC, modélisation (Laplace, z)

**Numérique,
FPGA,
Processeurs**

Electronique numérique (5)

Architectures de cartes complexes

Programmation VHDL et architectures FPGA (IPs) (4)

Bus rapides (PCIe, LVDS, Sata, GbE...), processeurs, drivers sous windows/linux

Filtrage numérique hors/en ligne (1)

**Filtrage
numérique
embarqué en
FPGA**

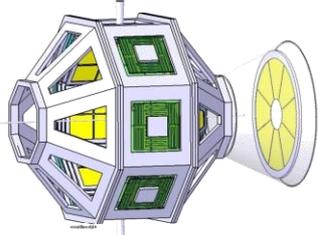
**ASIC
analogique**

Circuits intégrés analogiques (2)

Intégration de systèmes électroniques complets et CEM

Atelier de fabrication , dépannage frontend pour labo. Germanium(1)

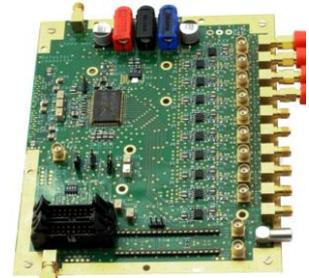
Routage circuits imprimés, formations normes IPC (4)



GASPARD / MUGAST

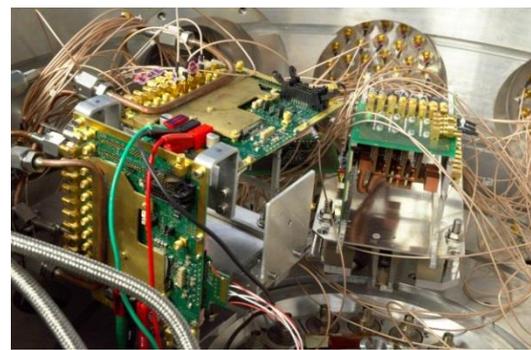


Gamma Spectroscopy and PARTicle Detection
IPN, P2IO, LPC, INFN Milan, Univ^{té} Valence
 50 k€ / an **RDD/S2I**
 ~2 ETP / an



ASiC iPACI V1 testboard

- Efficiency and solid angle coverage better than MUST2-TIARA-EXOGAM
- Si and Si DSSSD, 15 kchannels
- PSD R&D: Simulations and tests (charge sharing due to inter-strip effects)
- ASiC iPACI V1 9 channels, charge and current outputs
- ASiC V2 16 channels design in progress



Testbench @ Tandem-Alto with trapezoidal detector



Compact Compton Telescope

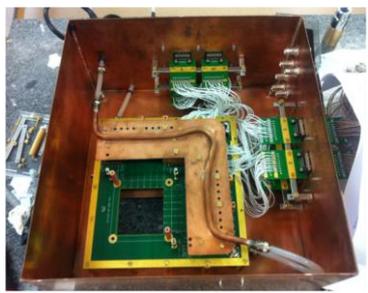


P2IO, IPN, CSNSM, LAL, APC
 ~0,5 ETP / an **RDD/S2I**

- Astronomy in the MeV gamma-ray band (0.1 – 10 MeV)
- IPN responsible for Si tracker frontend electronics
- Frontend board with two commercial ASiCs for P and N sides

Compton CAM

IPNO CSNSM SYSTEL THEORIS RDD
 Démantèlement installations nucléaires
 Financement ANDRA 4 ans
 IPN 485 k€, Total 1,77 M €
 ~0,3 ETP / an + CDD 3 ans



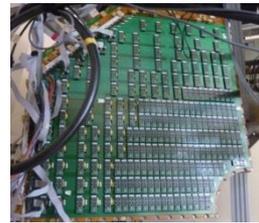
Frontend board with discrete analog electronics



Frontend board with ASiCs



ALICE Upgrade, CERN



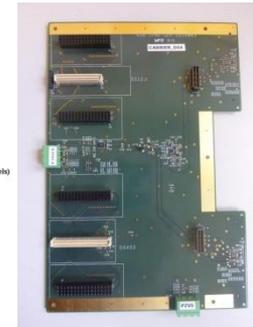
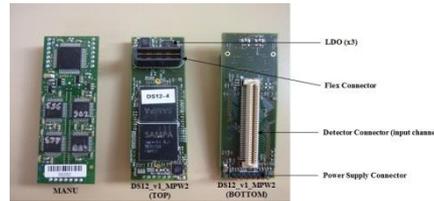
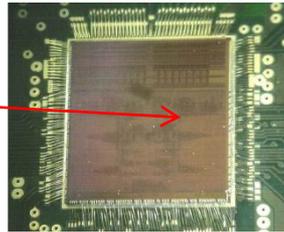
- ✓ Design / Production of 20k Dual SAMPA Boards for all 5 Stations (1 Million channels)
- ✓ Design / Production of the Large PCB Boards for Station 1
- ✓ Design / Production of MPW2 SAMPA Tests boards

IPN, 20^{aine} pays, RDD/S2I
 ~20 k€ / an, 700k€ prod
 ~2,8 ETP / an

Testbench of SAMPA ASIC MPW2



SAMPA ASIC bonded on PCB

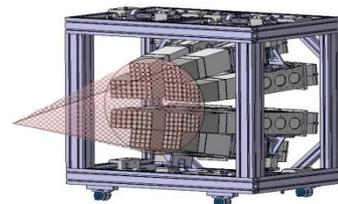



FAZIA

IPN, LPC GANIL, INFNs, RDD
 ~20k€ / an
 ~1,8 ETP / an

- ✓ Frontend electronics responsibility
- ✓ 1 board processing 2 telescopes, 29 W in vacuum chamber

Frontend board



Block of 8 boards, 16 telescopes

FAZIETTO demonstrator @ GANIL 2017: 100 boards, 192 telescopes



DALTON

DIGITIZATION FROM ALTO TO NARVAL

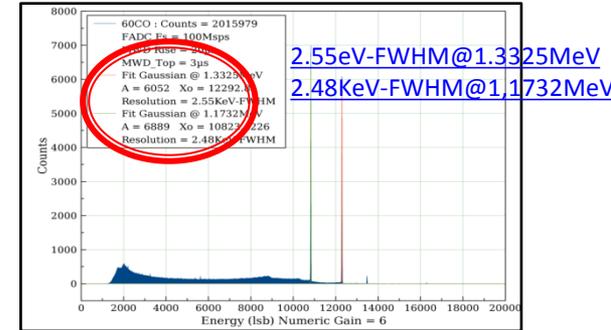
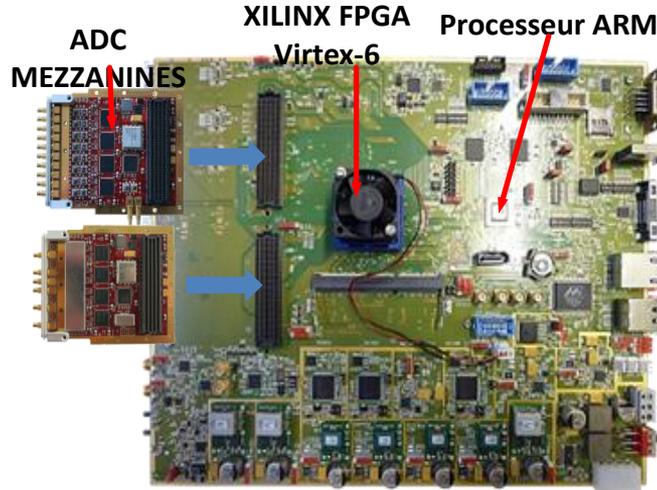
Electronique de lecture/acquisition pour détecteurs Ge et Si.

IPN, RDD, S2I, Div Accél

~15 k€

~0,8 ETP/ an

- 8/12 voies ADC 250Mps
- Linux / NARVAL embarqués
- Filtrage numérique, R&D
- Mutualisé avec DA (MYRRHA, MYRTE)
- V2 en cours



Tests au laboratoire Germanium, source double pic Co⁶⁰

EXO GAM 2

IPN, GANIL, RDD

1 ETP / an

BAO

IPN, DA Tandem

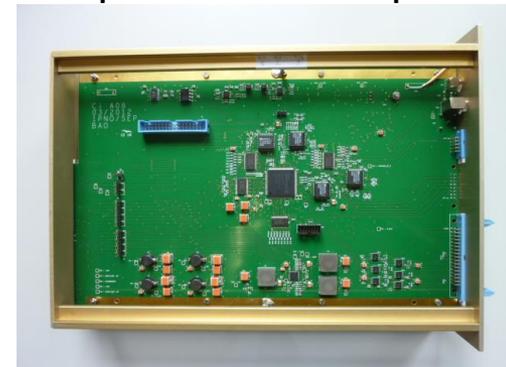
0,7 ETP / an

Carte GTS-NIM-CARRIER

Noeud de l'électronique de déclenchement en arbre de l'expérience

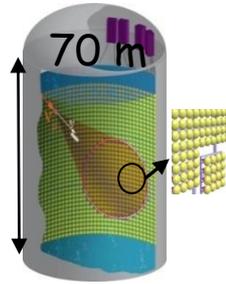
12 cartes pour EXOGAM2, NEDA, S3 et PARIS

Carte Camac pour le contrôle de la pulsation du faisceau



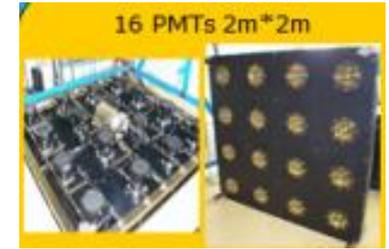
■ ■ ■ PMM2

IPN, LAL OMEGA, LAPP, ULB, RDD
 ANR 3,5 ans
 ~1,8 ETP / an



R&D architecture low cost d'acquisition triggerless de matrices immergées de PMs pour expériences de neutrinos
 Electronique 'sous-marine'
 Bloc TDC double rampe intégré dans l' Asic PARISROC2

Démonstrateur 16 PMs 8-inches donné à APC pour collaboration LAGUNA / HARPO



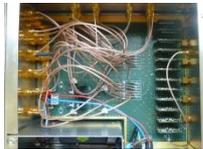
Sumarine board into watertight box

IPN, RDD
 ANDROMEDE
 ~0,2 ETP / an



■ AGAT

Carte mère, 12 PACIs



Productions analogiques

IPN, RDD, DA, Tandem/ALTO, enseignement

JLAB USA, SOFIA@GSI, CAE, CNES, CERN, APC, INFN Genova
 CELIA Talence, LPS, Universités Huelva, Colorado
 Beijing High Energy New Technology (HENT) Chine

BACCHUS, AUGER, NTOF, CLAS12, HPS, GASPARD,
 SOFIA, ANDROMEDE, AGAT...

Préamp
 tension



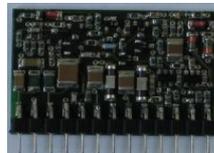
Détecteurs de crête



Calorimètres DVCS-IC, HPS, FT-CLAS12



PACs



PACIs



PARCs

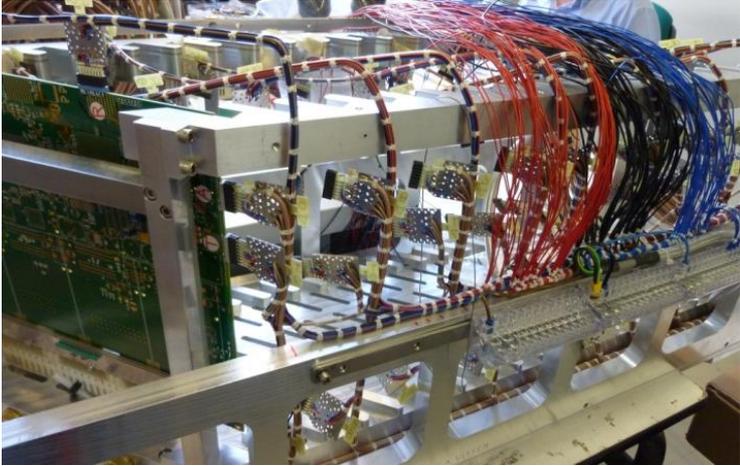


DFCs

ATELIER de CABLAGE

IPN toutes divisions, Labos externes

CMS, FILAIRE, HARNAIS, Intégration mécanique...



FORCES / FAIBLESSES

Expertises reconnues Analogique discrète, FPGA en externe
Atelier de câblage, Achat composants
Microélectronique analogique
Routage, formation de personnes
Traitement numérique du signal

Forte synergie entre les 3 services de la D2I

Microélectronique numérique/analogique, collaborations insuffisantes
Perte d'un microélectronicien
Tests
Taille critique en fonction des projets
NOEMI...
Recours aux CDDs difficile
Expertises reposant sur une personne
Perte d'expertise: Simulation d'intégrité du signal
Valorisation