

Objectif : PANORAMA des DEVELOPPEMENTS TDC dans les LABORATOIRES

Format proposé :

- * Type(s) de TDC(s) réalisé(s)
 - * Type d'intégration: ASIC ou FPGA
 - * ASIC dédié TDC ou TDC intégré dans ASIC frontend
 - * Nombre de voie(s)
 - * Technologie (pour les ASICs)
 - * Gamme dynamique en temps
 - * Résolution temporelle - Pas de quantification: simulés et mesurés
 - * Taux de comptage / temps mort individuel
 - * Consommation par voie
 - * Type de discriminateur utilisé, (selon) jitter, walk
- * points forts/faibles et difficultés rencontrées sur les TDCs, réalisation(s) TDC(s) à venir, ...

6 présentations de 10' max :

Laboratoire/Pôle	Intervenant
Omega	D. Thienpont
Michrau	E. Bechetoille
LPC Caen	L. Leterrier
LAL	P. Vallerand
IRFU	O. Gevin
IPN (Nice)	T. Lunghi

BASE de DISCUSSION

Comment échanger/partager ? (cf table ronde jeudi)

- conseils pour choix d'architecture
- savoir-faire
- blocs existants
- équipements de tests/mesures
- intégration sur carte

Propositions :

- Groupe de travail sur la thématique TDC
à rapprocher de la Coordination Nationale (4 fédérations ; cf prés DAT C.Olivetto)?
- autres ??