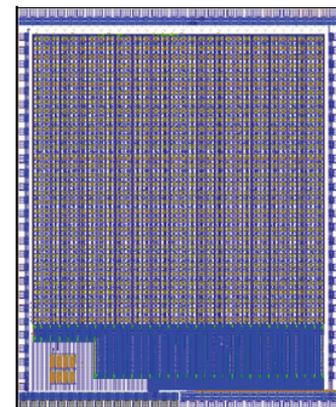
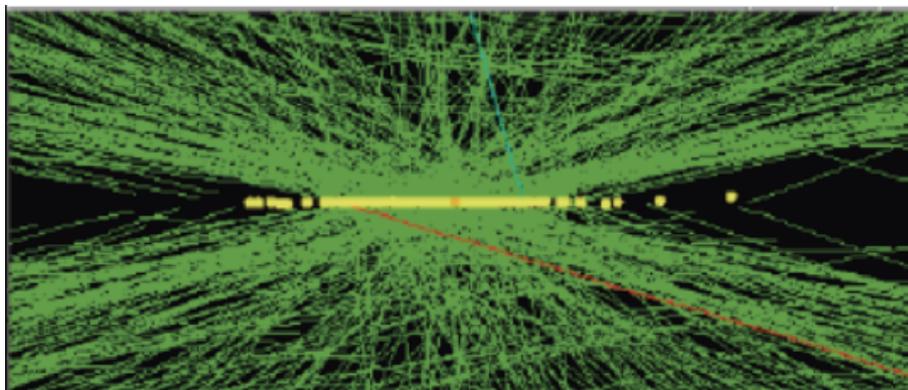
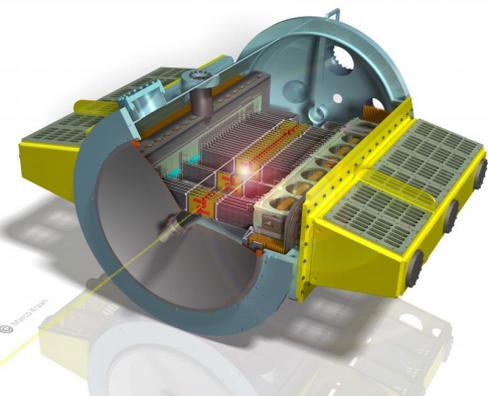
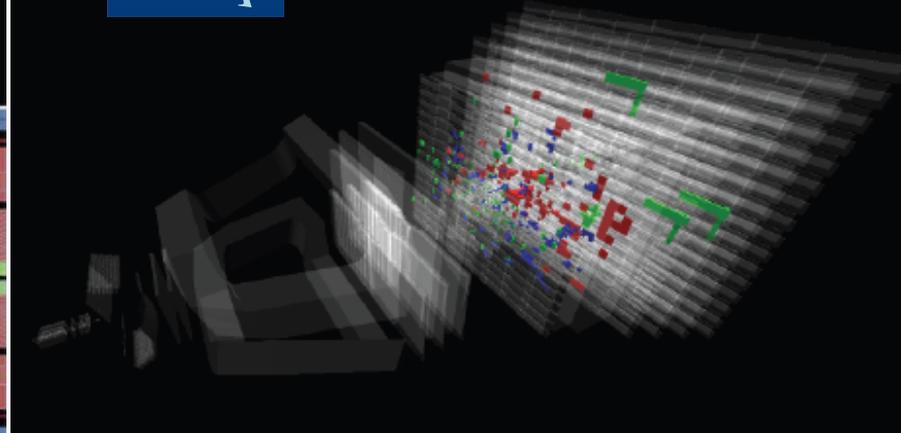
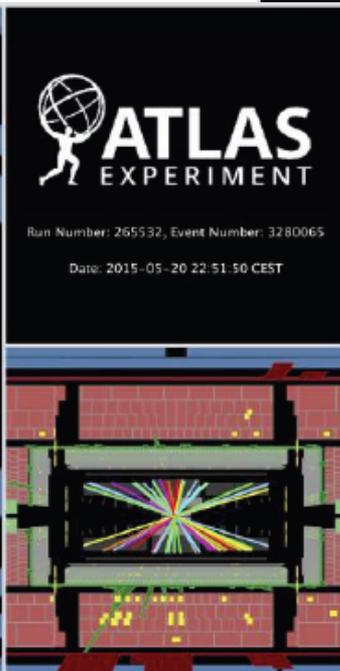
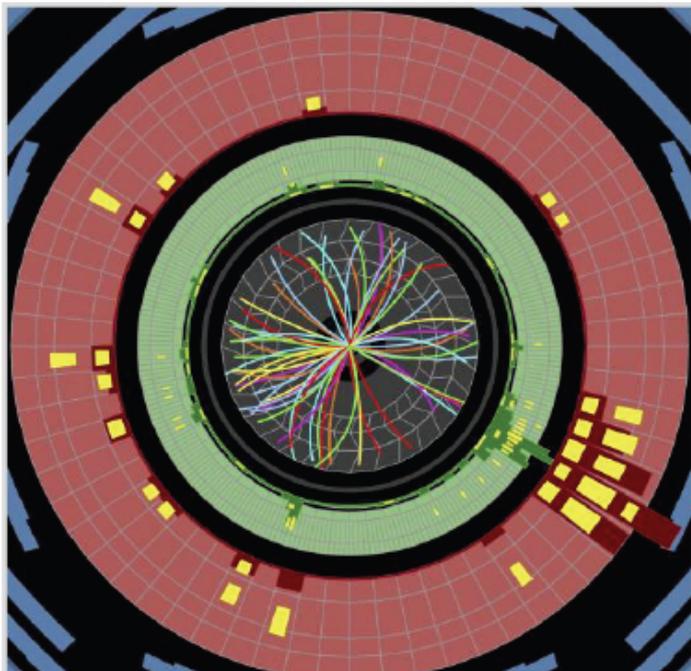
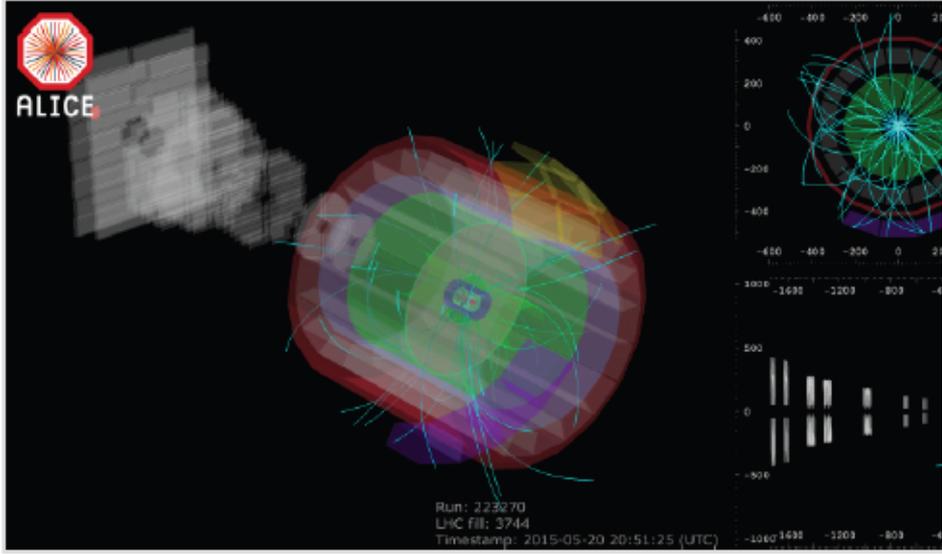


PIXELS dans déclenchement-Niveau 1 au LHC- Haute Luminosité: *Pourquoi? Comment?*



Aurore Savoy-Navarro, CNRS/IN2P3 et INFN-PISA

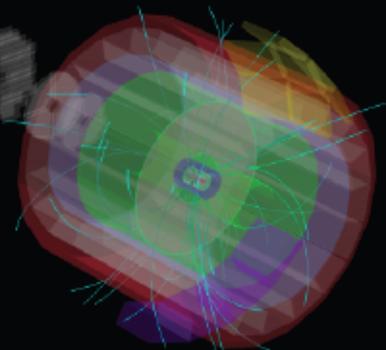
Séminaire à l'IPHC, 27 Mai 2016



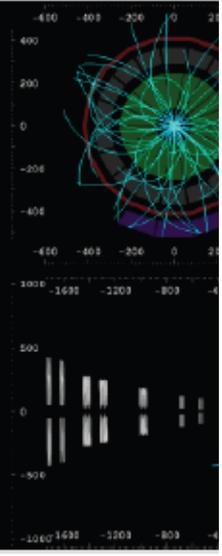
FIRST COLLISIONS at 13 TeV, MAY 2016



ALICE



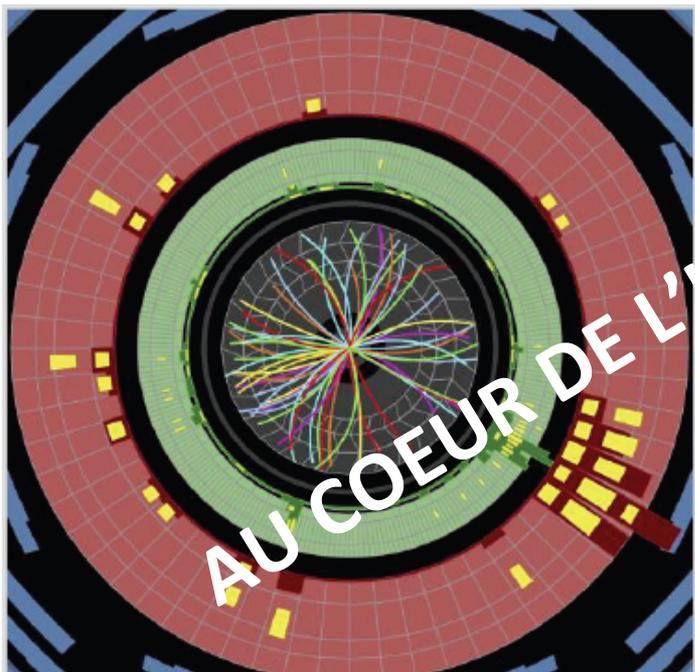
Run: 223270
LHC fill: 3744
Timestamp: 2015-05-20 20:51:25 (UTC)



CMS Experiment at LHC, CERN
Data recorded: Wed May 20 22:51:10 2015 CEST
Run/Event: 245155 / 123300843
Lumi section: 363
Orbit/Crossing: 94976371 / 208



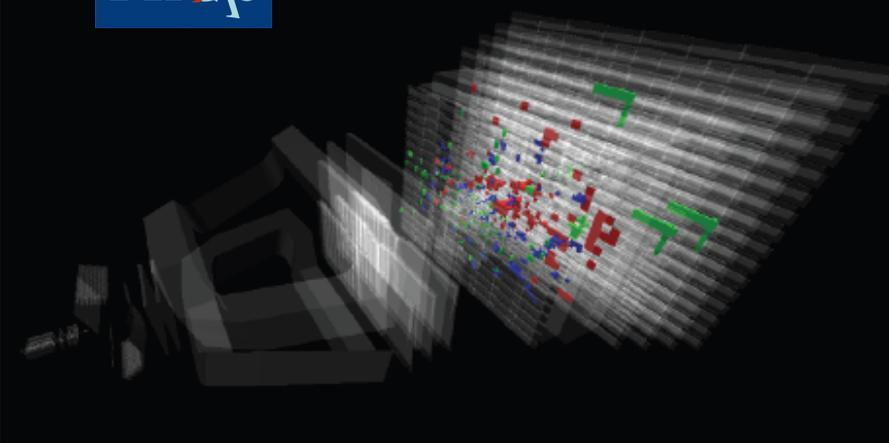
LE DETECTEUR A PIXELS



AU COEUR DE L'INSTRUMENT



Run Number: 245155, Event Number: 3280065
Date: 2015-05-20 22:51:50 CEST



PREMIERES COLLISIONS à 13 TeV, MAI 2016

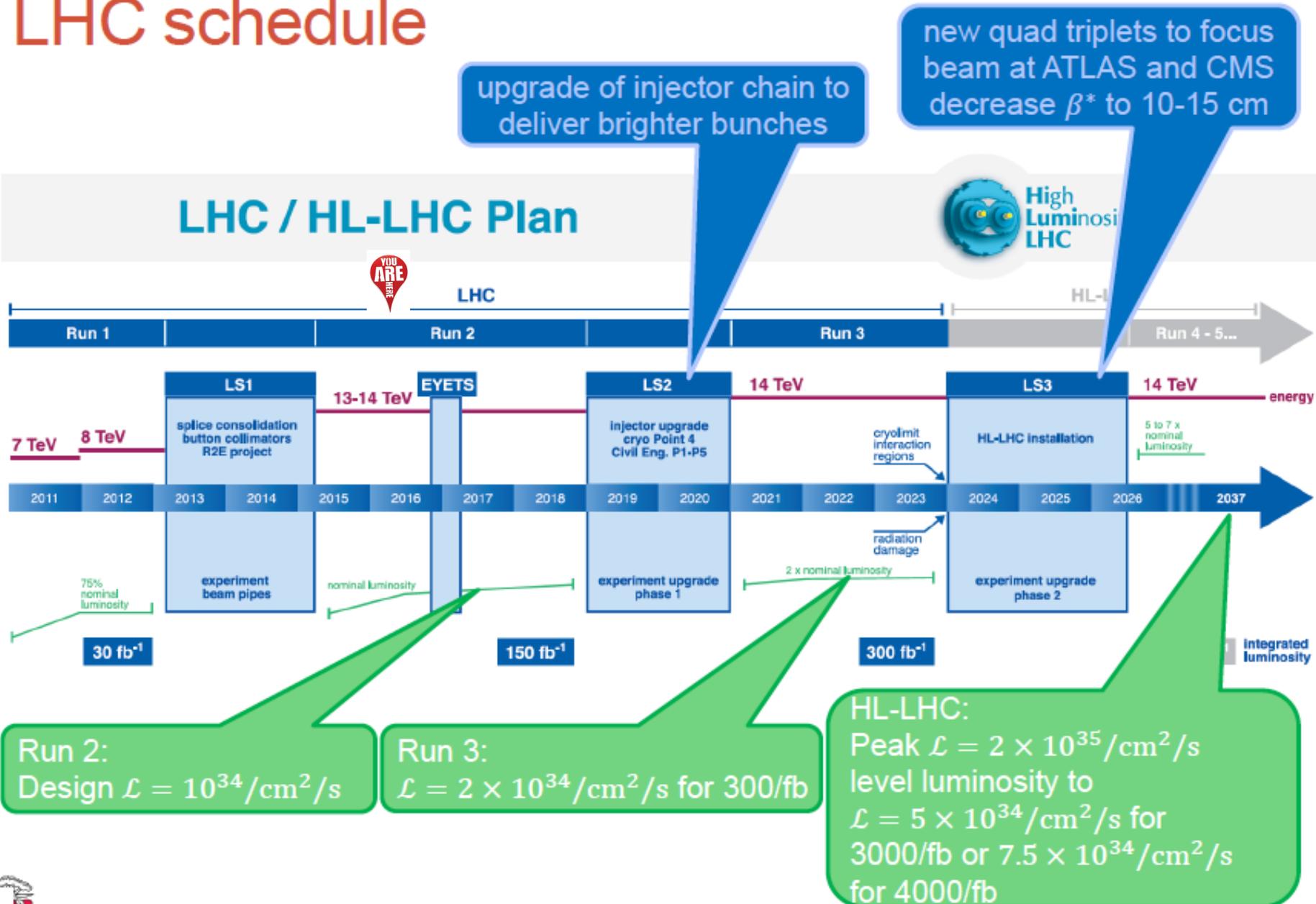
Plan du séminaire

- Bref rappel de l'upgrade de la trajectométrie au LHC-HL (**ATLAS, CMS** et LHCb)
- Intégration des trajectomètres dans le 1^{er} niveau du déclenchement (L1)
- Pourquoi inclure les pixels dans déclenchement temps réel?
 - Quelques motivations de Physique pour le LHC-HL
 - Etudes en faisabilité
- Comment?
 - Principaux obstacles à vaincre: latence et largeur de bande (taux de données) au L1.
 - Enjeux technologiques sur l'électronique sur détecteur
 - Et système de Lecture associé
 - Développement de plateformes de tests de nouveaux processeurs et algorithmes en temps réel
 - Intégration graduelle proposée pour CMS, comme exemple.
- Conclusions et perspectives

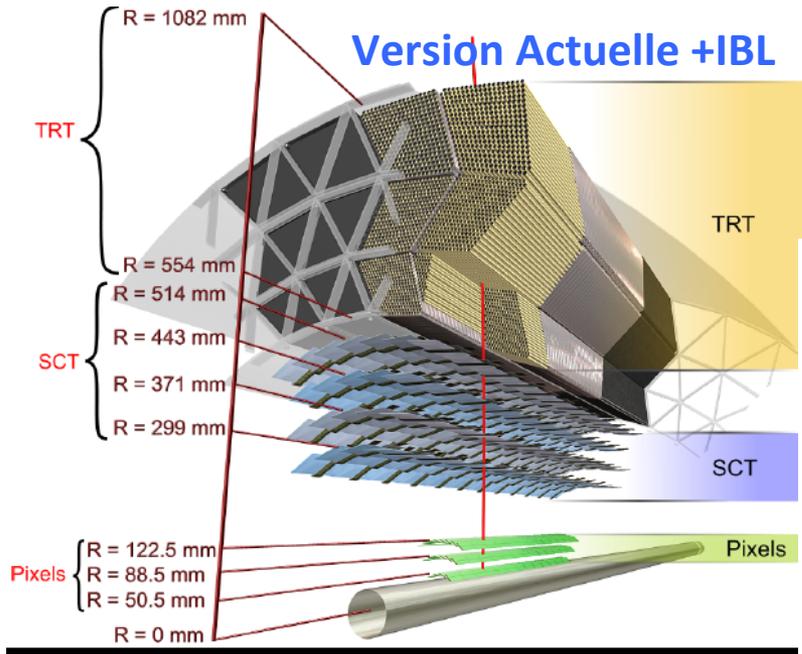
*N.B. Cet exposé est principalement centré sur les cas de CMS et ATLAS
Caveat: une grande partie est "still work in progress"*

UPGRADE DES TRAJECTOMETRES pour le LHC-HL: bref rappel H2025

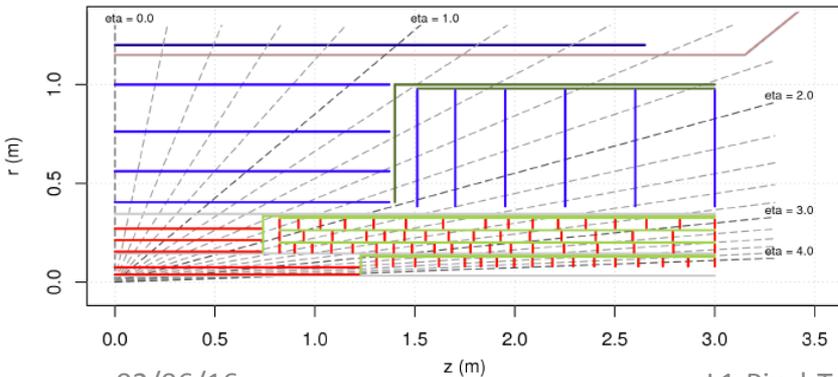
LHC schedule



Trajectométrie ATLAS

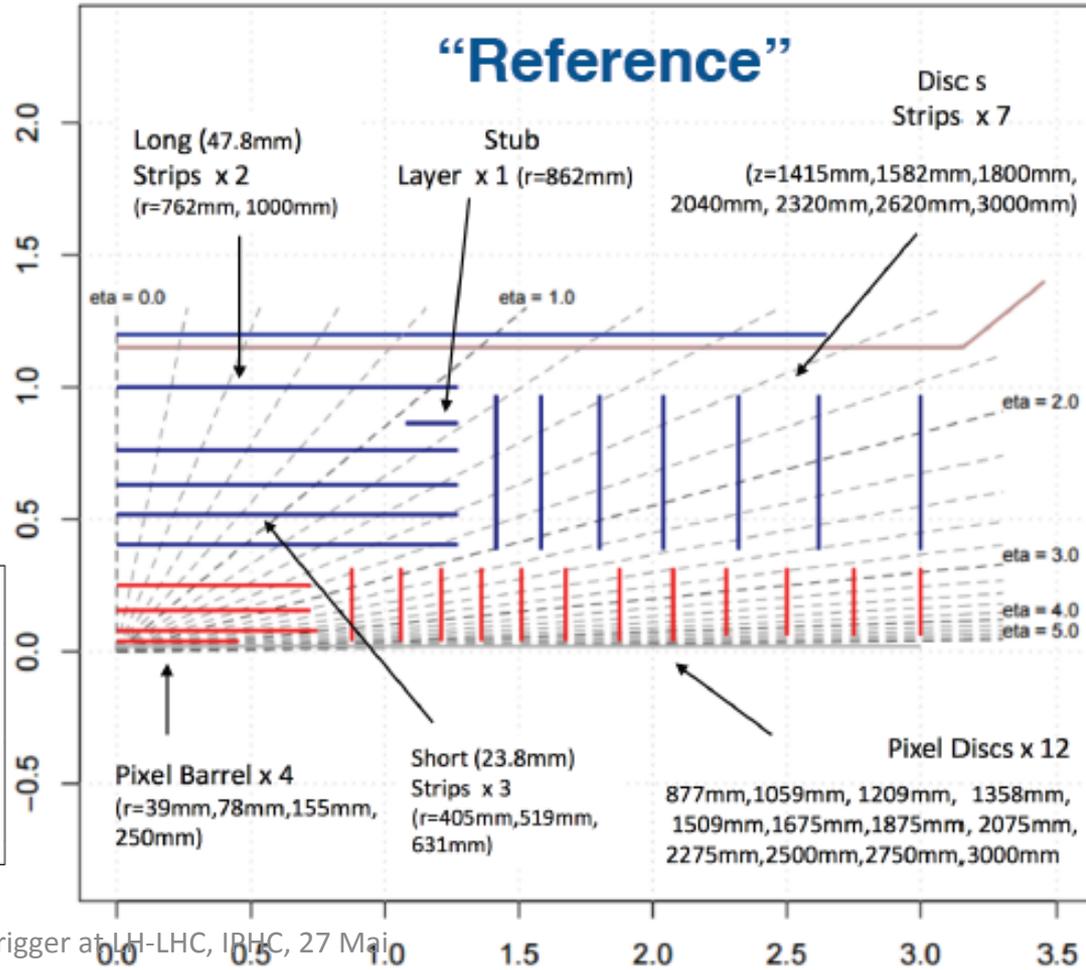


Version(s) pour LHC-HL: TOUT Si



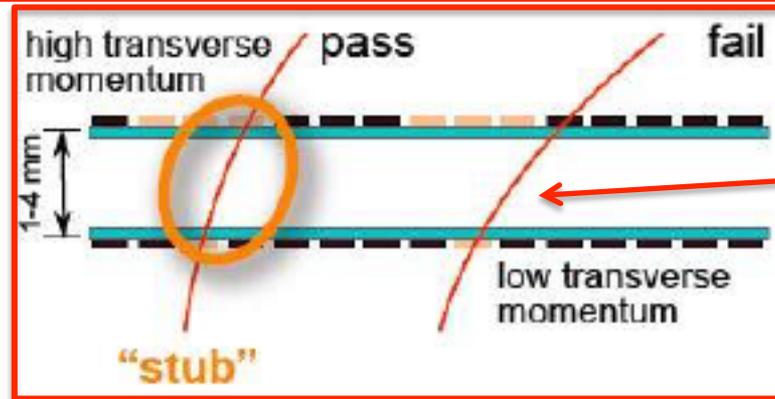
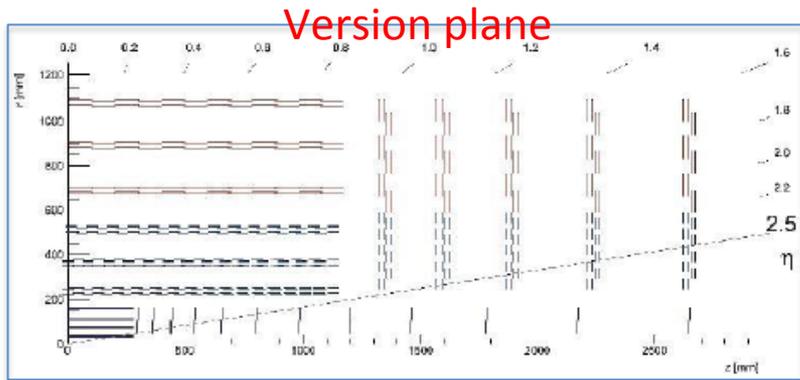
| | Reference | Middle | Low |
|--|-----------|--------|-----|
| ITk strips - changes w.r.t. Lol layout | | | |
| Remove Barrel layer 3 | | | X |
| Remove 1 Disc set | | X | X |
| Remove 2 stereo layers | | | X |
| Remove stub | | X | X |
| ITk η -coverage | 4.0 | 3.2 | 2.7 |

Autres variantes (Middle/Low) considérées



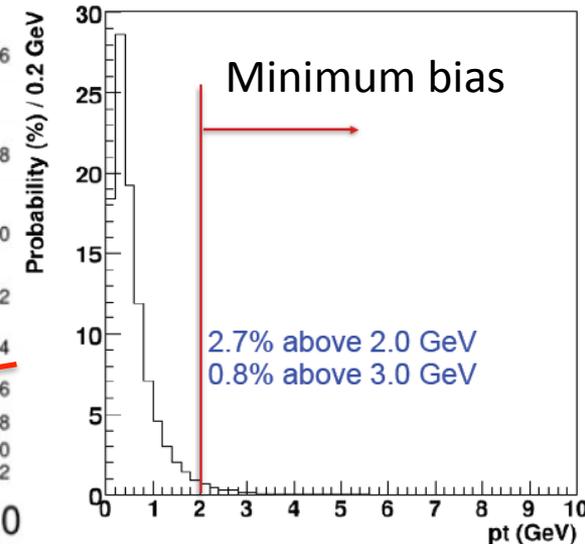
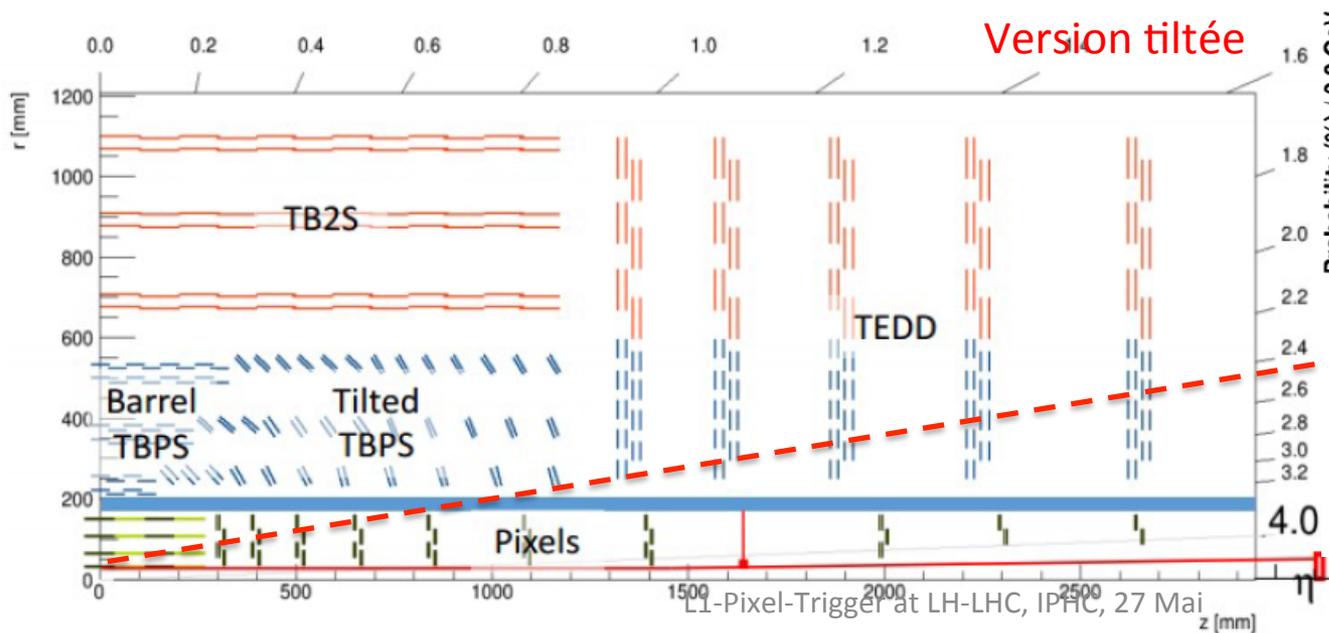
Trajectométrie CMS pour HL-LHC

D'une trajectométrie Silicium désormais traditionnelle, dont CMS est le pionnier, CMS passe à une trajectométrie Silicium, adaptée au déclenchement L1 (**nouveauté!**)



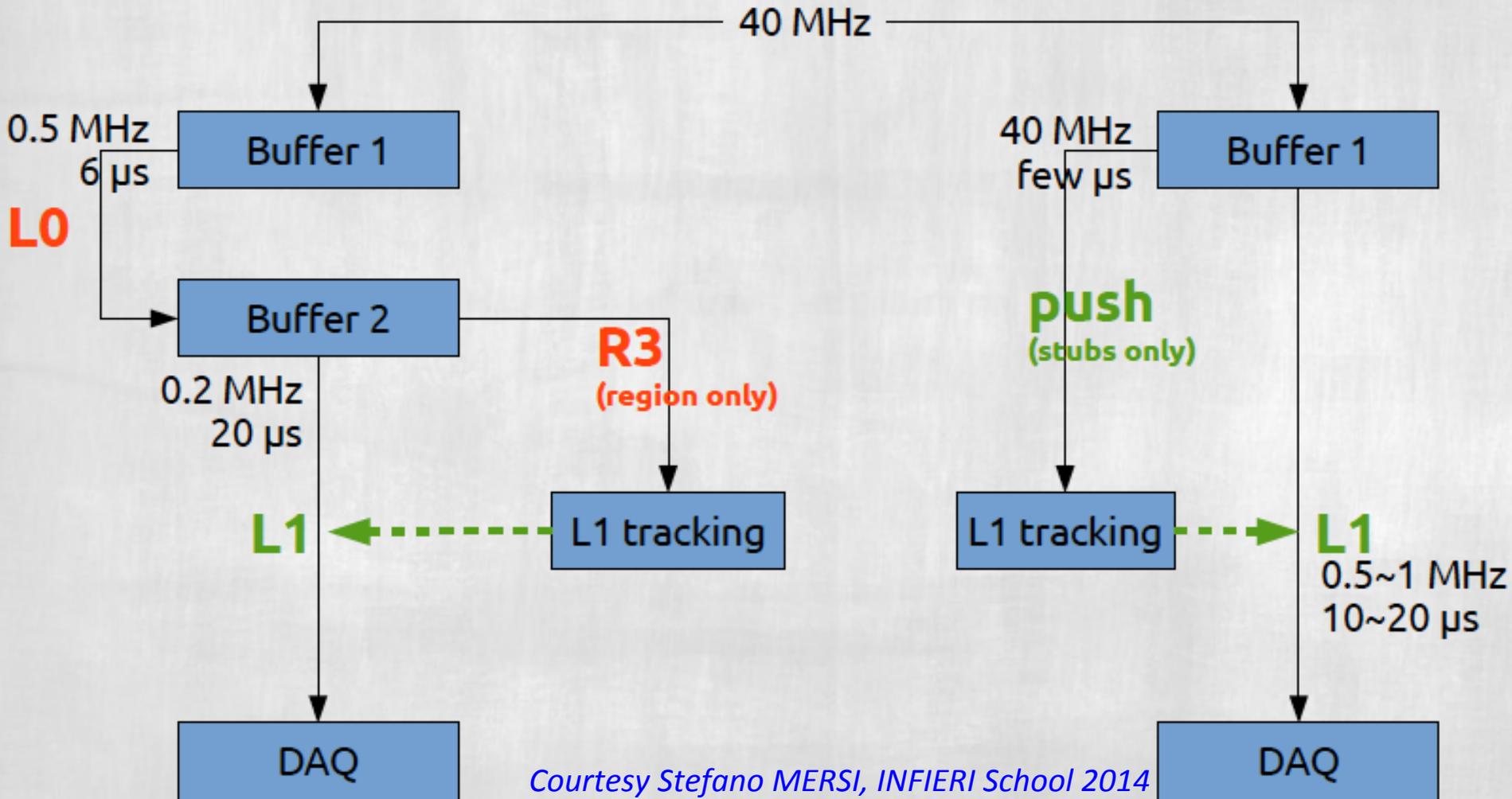
! Grâce aux 3,8 Tesla !

=> facteur de réduction de 10 sur détecteur



Trajectomètre dans déclenchement L1

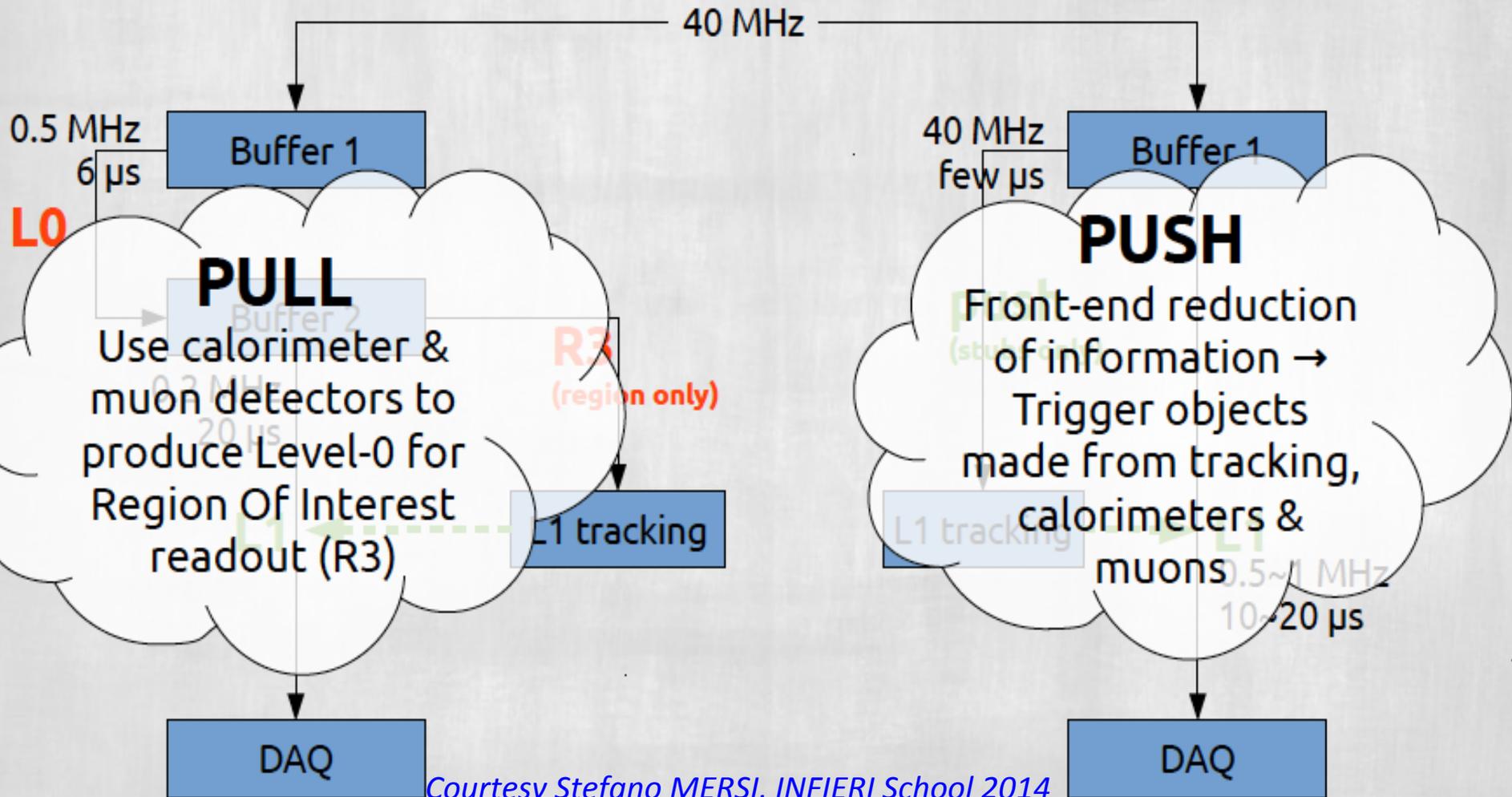
ATLAS ← *L1? QU'APPELLE T'ON L1?* → **CMS**
DEUX CONCEPTS



Courtesy Stefano MERISI, INFIERI School 2014

Trajectomètre dans déclenchement L1

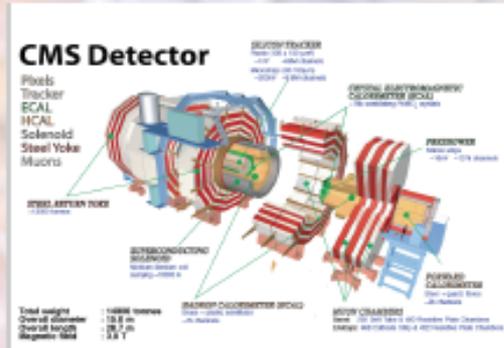
ATLAS ← *L1? QU'APPELLE T'ON L1?* → **CMS**
DEUX CONCEPTS



Courtesy Stefano MERSI, INFIERI School 2014

SITUATION ACTUELLE, i.e. in 2016

Detector information



Level 1 Trigger -
Electronics
processing
boards (FPGAs/
ASICs etc)



Computing
farm - 100s
of CPUs



**Bunch crossing
Input : 40 MHz**



L1 Trigger 100kHz



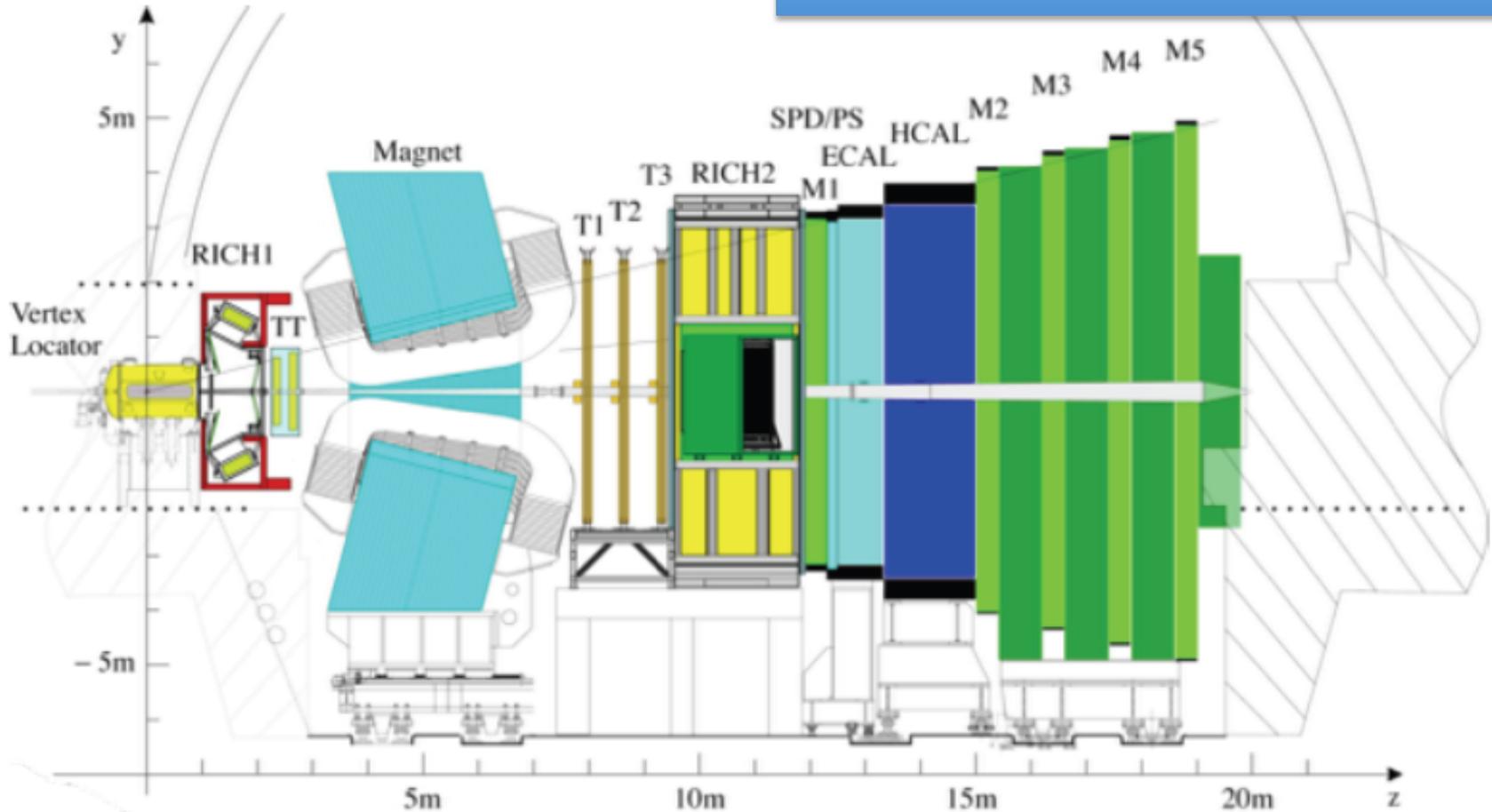
**High Level Trigger
Output: 300Hz**

Upgrade overview

(Courtesy Paula Collins (CERN))

Current detector

Cas particulier LHCb:
sa strategie novatrice et ses
audacieux defis technologiques
pour affronter le LHC-HL

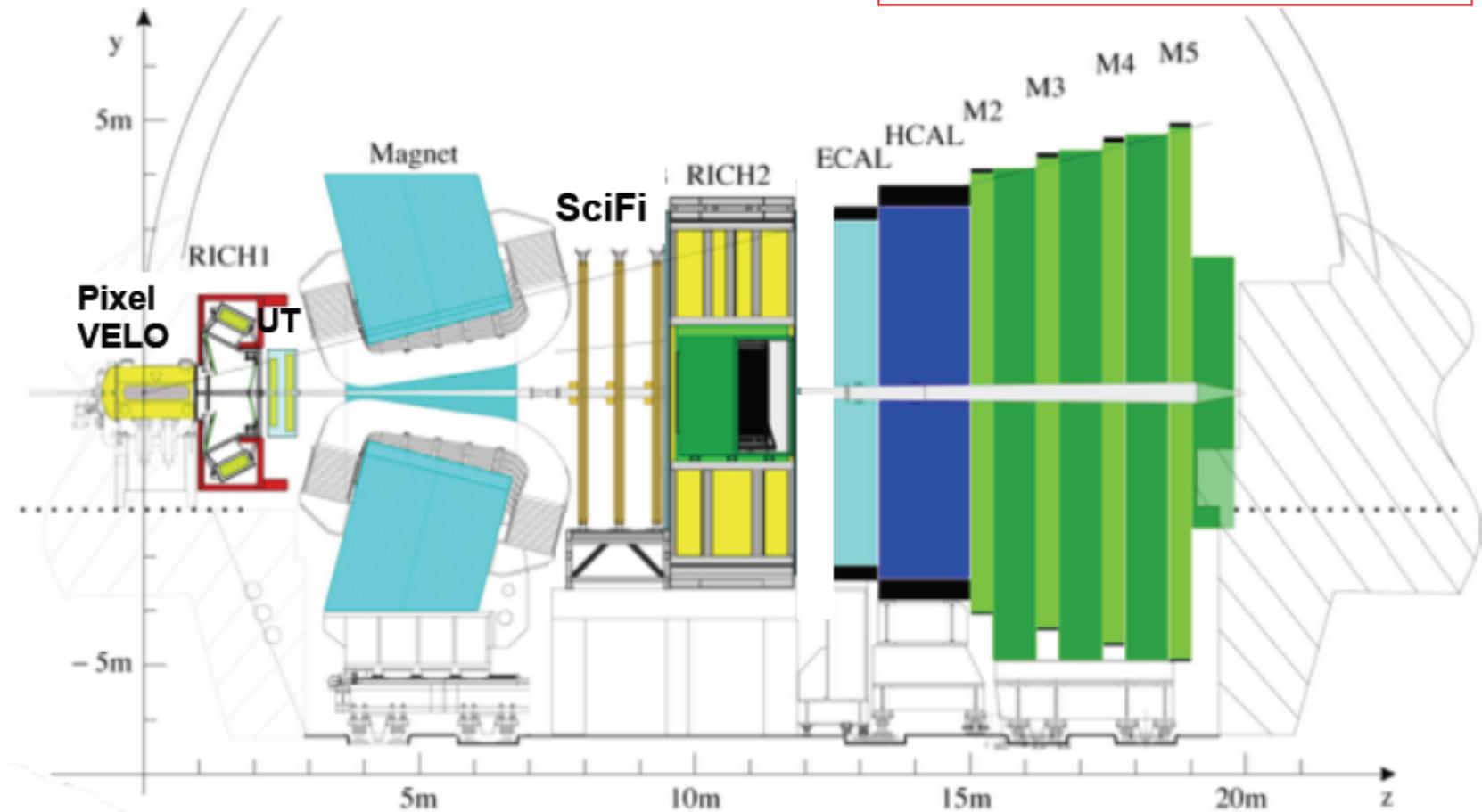


Upgrade overview

(Courtesy Paula Collins (CERN))

Current detector → upgraded detector

All sub-detectors read out at 40 MHz for software trigger

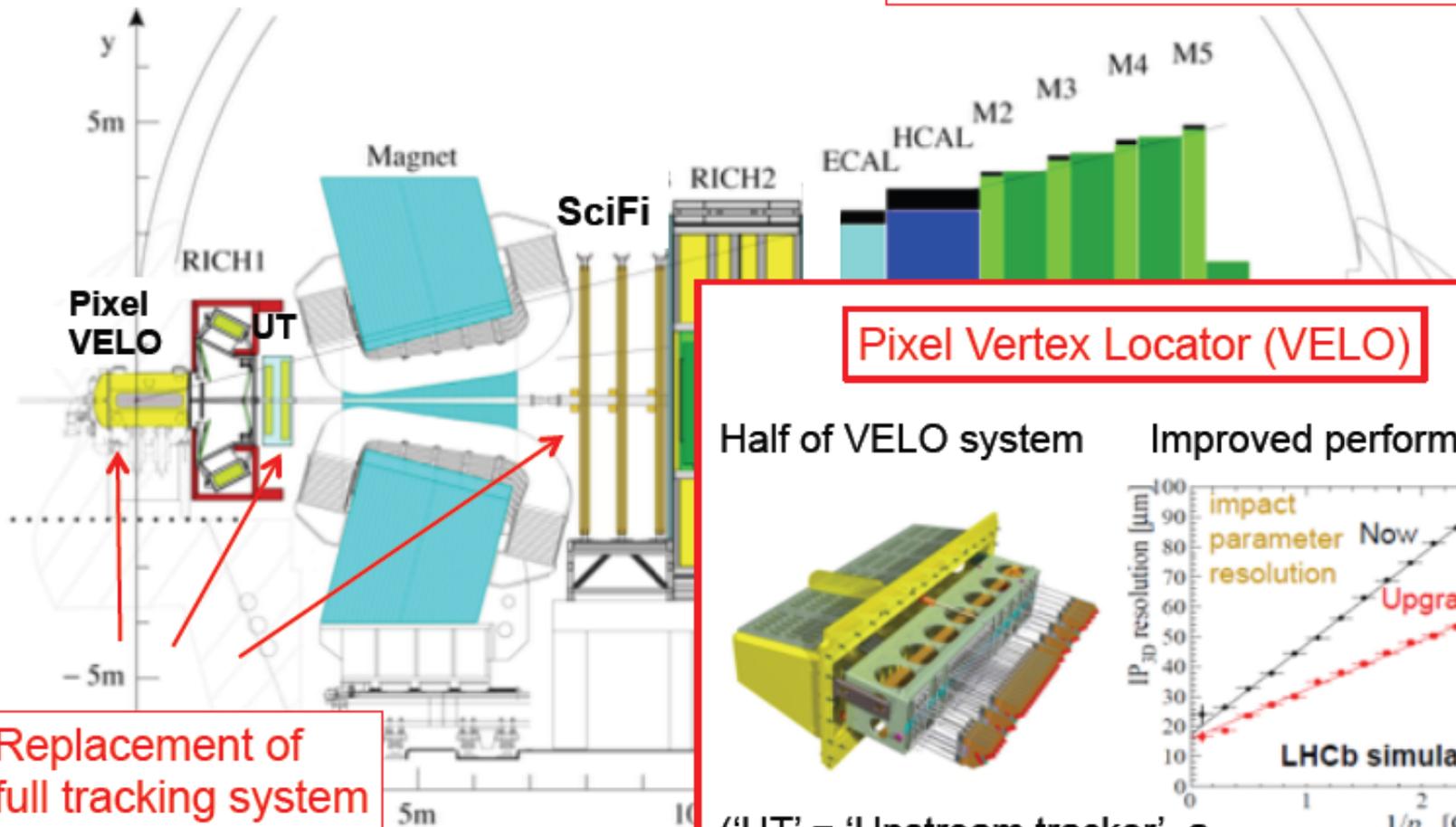


Upgrade overview

(Courtesy Paula Collins (CERN))

Current detector → upgraded detector

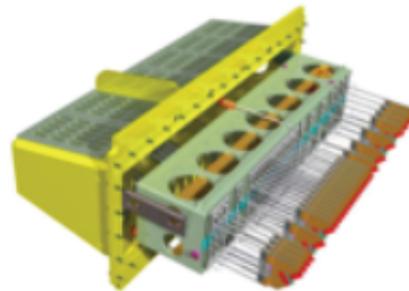
All sub-detectors read out at 40 MHz for software trigger



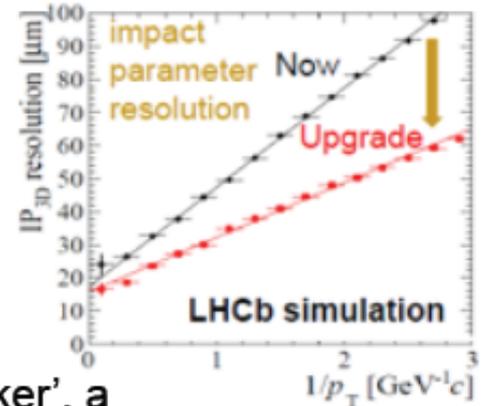
Pixel Vertex Locator (VELO)

Replacement of full tracking system

Half of VELO system



Improved performance



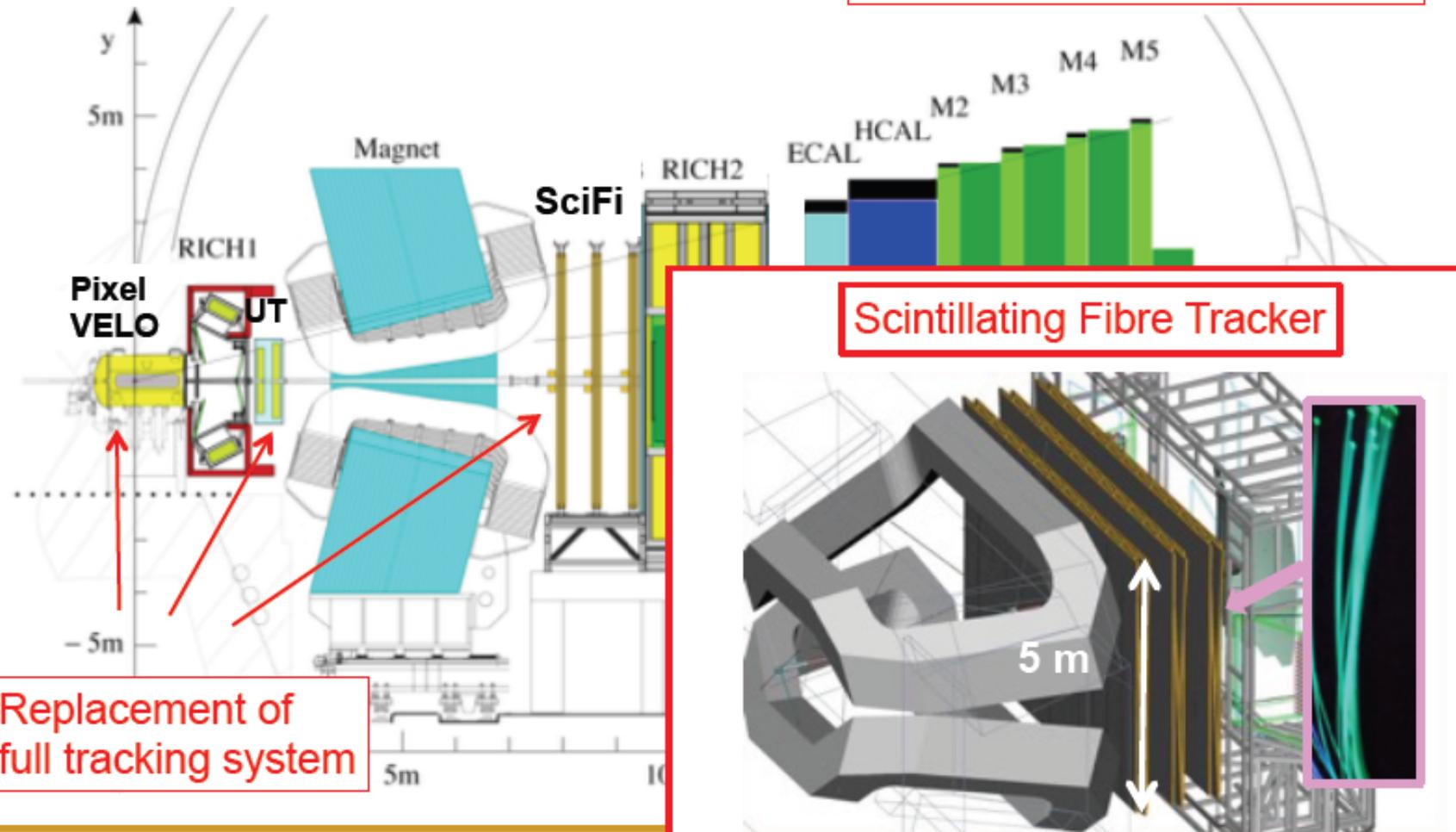
(‘UT’ = ‘Upstream tracker’, a high performance Si strip detector)

Upgrade overview

(Courtesy Paula Collins (CERN))

Current detector → upgraded detector

All sub-detectors read out at 40 MHz for software trigger



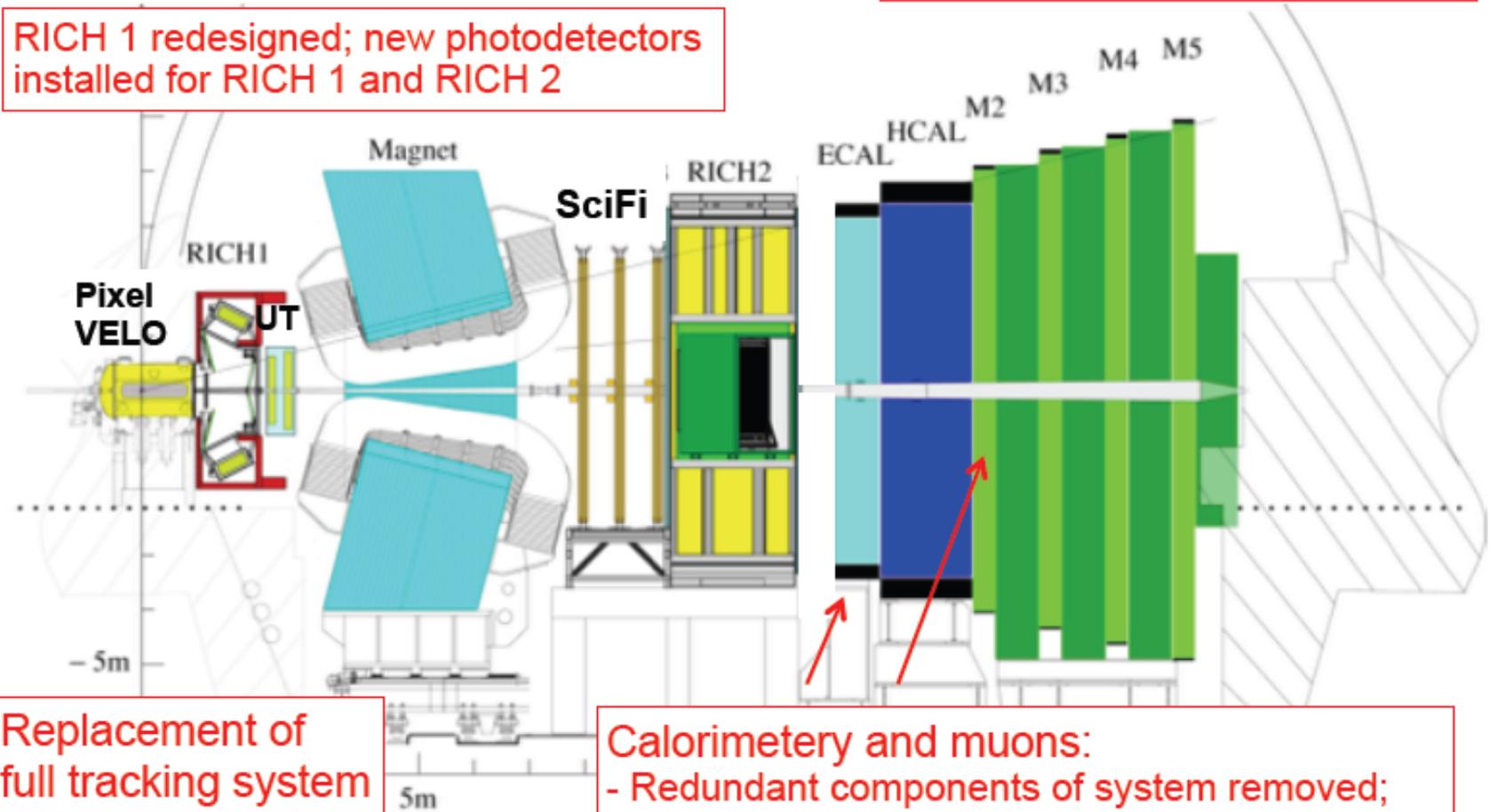
Upgrade overview

(Courtesy Paula Collins (CERN))

Current detector → upgraded detector

RICH 1 redesigned; new photodetectors installed for RICH 1 and RICH 2

All sub-detectors read out at 40 MHz for software trigger



Replacement of full tracking system

Calorimetry and muons:
- Redundant components of system removed;
new electronics added; more shielding included

Trajectométrie LHCb pour l'ère HL-LHC

| | | | HL-LHC era | |
|--------------------|--------------------|---------------------|---------------------|----------------------|
| Run 1 (2010-12) | Run 2 (2015-18) | Run 3 (2021-23) | Run 4 (2025-28) | Run 5+ (2030+) |
| 3 fb ⁻¹ | 8 fb ⁻¹ | 23 fb ⁻¹ | 46 fb ⁻¹ | 100 fb ⁻¹ |



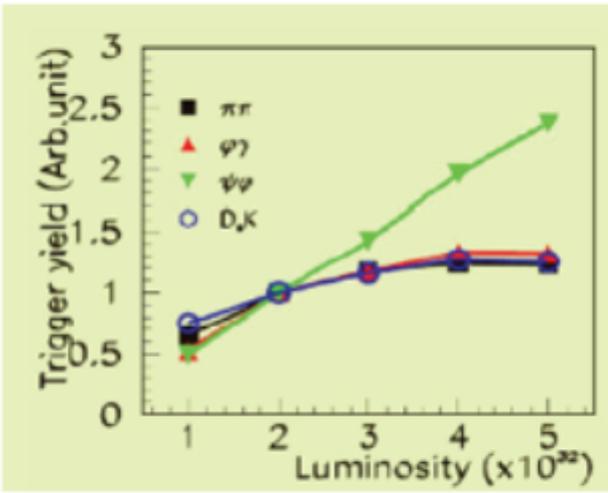
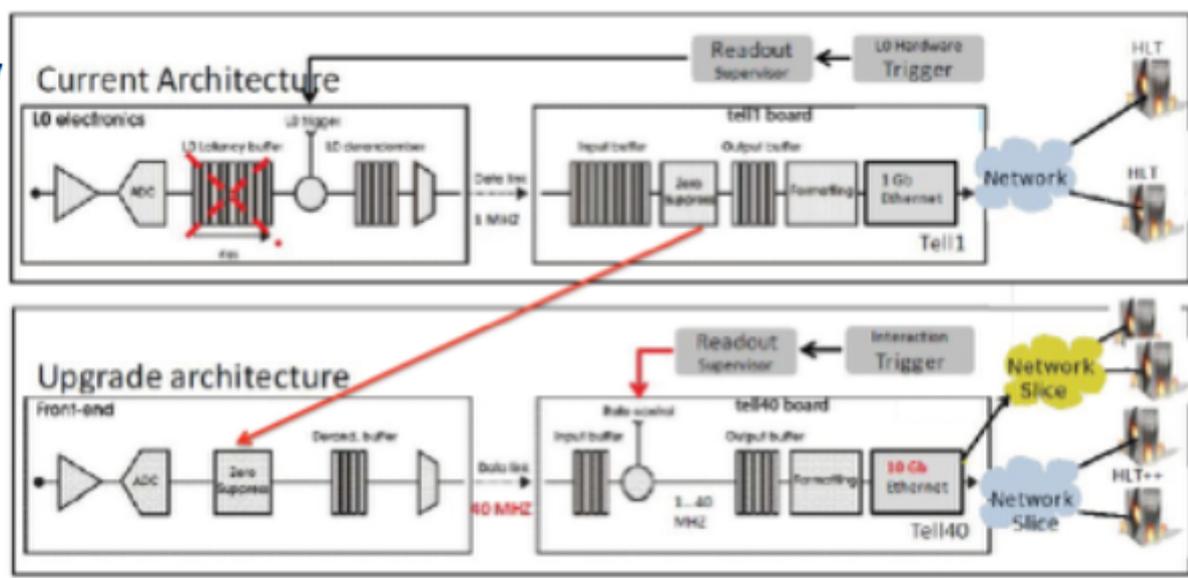
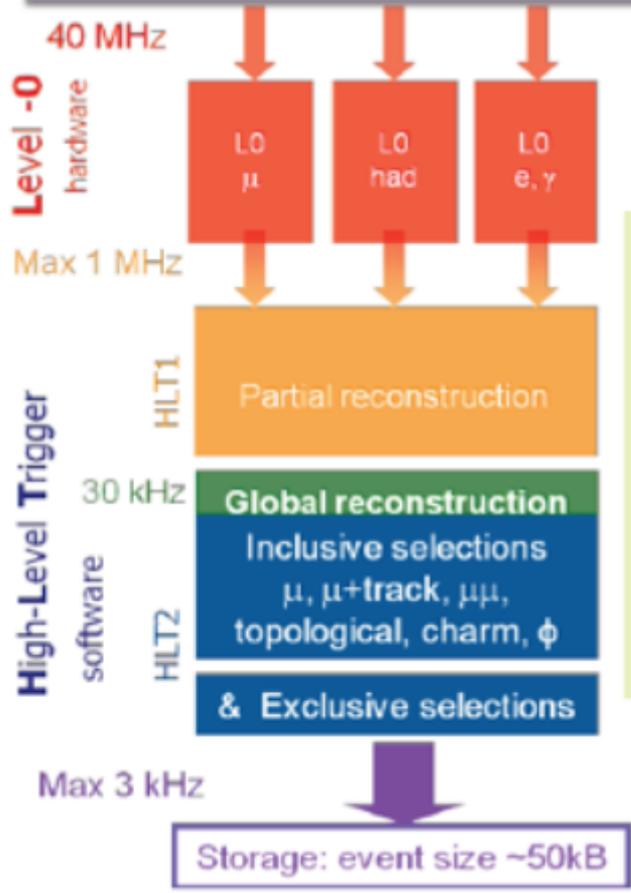
DECLENCHEMENT & RECONSTRUCTION DES TRACES

Principal défi:

La reconstruction des événements à 40 MHz avec la même sophistication et qualité que la reconstruction off-line

Data Acquisition strategy

2011 First Trigger Level:
Hardware Muon/ECAL/HCAL
1.1 MHz readout



The hadronic channel yields saturate at high luminosity

LHCb Trigger Evolution (Courtesy M. Arturo)

LHCb 2015 Trigger Diagram

40 MHz bunch crossing rate

L0 Hardware Trigger : 1 MHz readout, high E_T/P_T signatures

450 kHz
 h^\pm

400 kHz
 $\mu/\mu\mu$

150 kHz
 e/γ

Software High Level Trigger

Partial event reconstruction, select displaced tracks/vertices and dimuons

Buffer events to disk, perform online detector calibration and alignment

Full offline-like event selection, mixture of inclusive and exclusive triggers

12.5 kHz (0.6 GB/s) to storage

LHCb Upgrade Trigger Diagram

30 MHz inelastic event rate
(full rate event building)

Software High Level Trigger

Full event reconstruction, inclusive and exclusive kinematic/geometric selections

Run-by-run detector calibration

Add offline precision particle identification and track quality information to selections

2-5 GB/s rate to storage

LHCb H \geq 2020

?? Pourquoi inclure les pixels dans le déclenchement de Niveau 1 ??

Remarques:

- 1) A partir d'ici on se concentrera dans les cas d'ATLAS et CMS*
- 2) On notera que par construction les pixels font partie du déclenchement à traces dans ATLAS et LHCb (voir précédent Chapitre)*
- 3) Donc on détaillera plus particulièrement le cas de CMS et*
- 4) CAVEAT: Tous les resultats sur faisabilite et performances des Pixels pour un L1 dans CMS sont PRELIMINAIRES et TRAVAUX/ETUDES EN COURS*

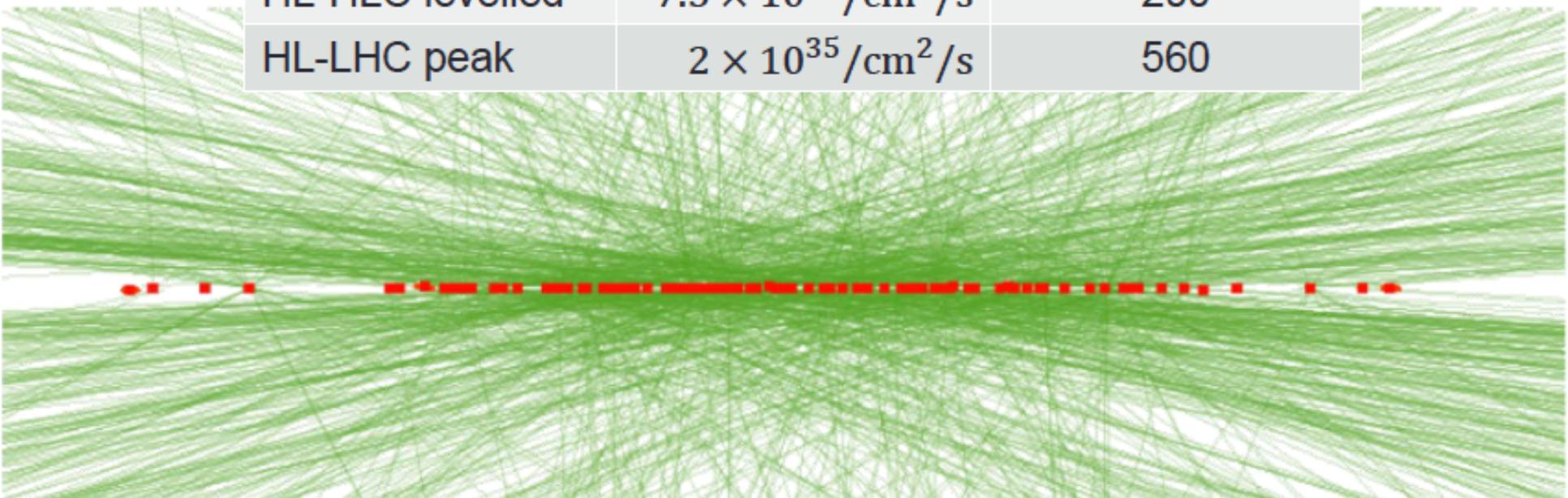
Motivation: la PHYSIQUE

Nous sommes entrés au LHC dans l'ère des:

- ✓ Mesures de Haute précision dans secteur du Higgs
- ✓ Exploration de l'INCONNU c'est à dire la PHYSIQUE au-delà du Modèle Standard avec la recherche de processus ou de désintégrations rares.

MONTEE EN PUISSANCE DE LA LUMINOSITE DONC DES EMPILEMENTS

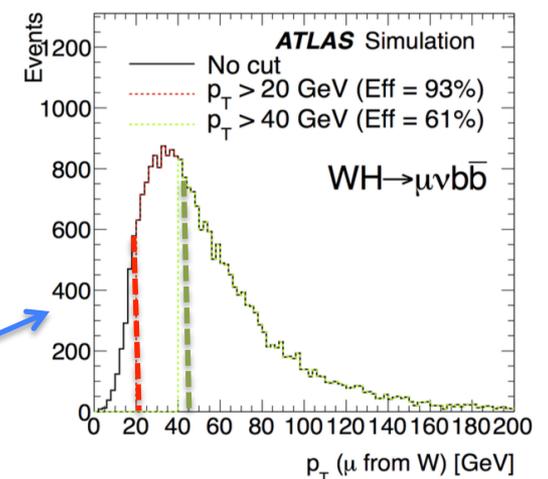
| period | \mathcal{L} | $\langle n \rangle$ |
|-----------------|---|---------------------|
| Design/Run 2 | $10^{34} / \text{cm}^2 / \text{s}$ | 25 |
| Run 3 | $2 \times 10^{34} / \text{cm}^2 / \text{s}$ | 50 |
| HL-HLC levelled | $5 \times 10^{34} / \text{cm}^2 / \text{s}$ | 140 |
| HL-HLC levelled | $7.5 \times 10^{34} / \text{cm}^2 / \text{s}$ | 200 |
| HL-LHC peak | $2 \times 10^{35} / \text{cm}^2 / \text{s}$ | 560 |



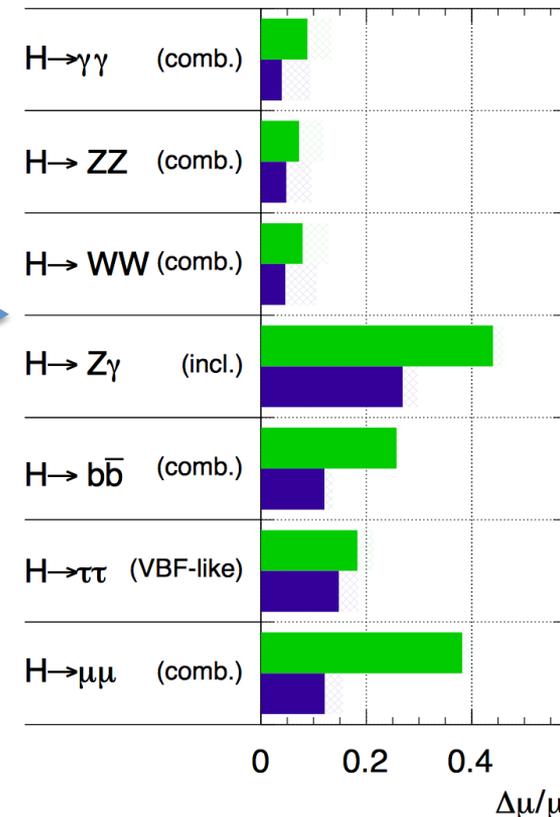
Evènement simulé à 14 TeV avec 140 empilements

Requêtes sur le détecteur

- S'affranchir au mieux des empilements
=> Resolution en z du vertex
- Préserver des seuils de déclenchements bas
- Reconstruire tous les objets de Physique Standard, avec haute precision, bas taux de "fakes", grande résolution, couverture en η étendue ($\eta \approx 4$)
- $H \rightarrow \gamma\gamma, ZZ, WW, \mu\mu$
- $H \rightarrow bb \Rightarrow$ b-tagging (reconstruction précise du vertex primaire et vertex secondaires
- $H \rightarrow \tau\tau \Rightarrow$ tracking des hadrons chargés, Mesure E_t (e.m) et ID précise des e's et μ 's
- Vector Boson Fusion (VBF) \Rightarrow grands η
- $tt+H \Rightarrow$ b-tagging, jet reconstruction et leptons



ATLAS Simulation Preliminary
 $\sqrt{s} = 14$ TeV: $\int L dt = 300 \text{ fb}^{-1}$; $\int L dt = 3000 \text{ fb}^{-1}$



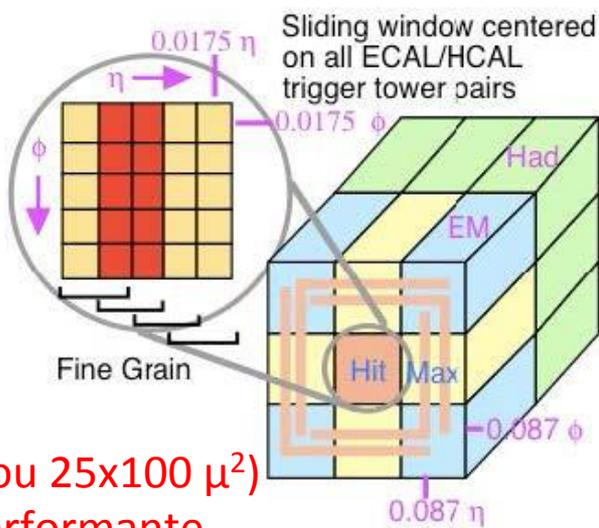
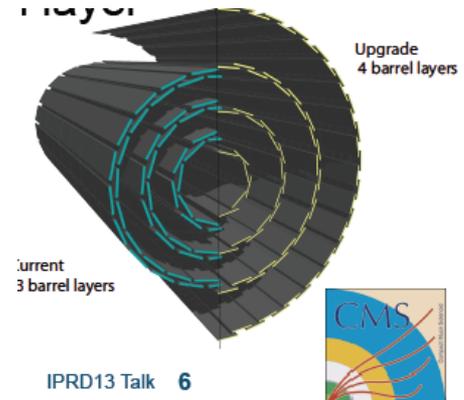
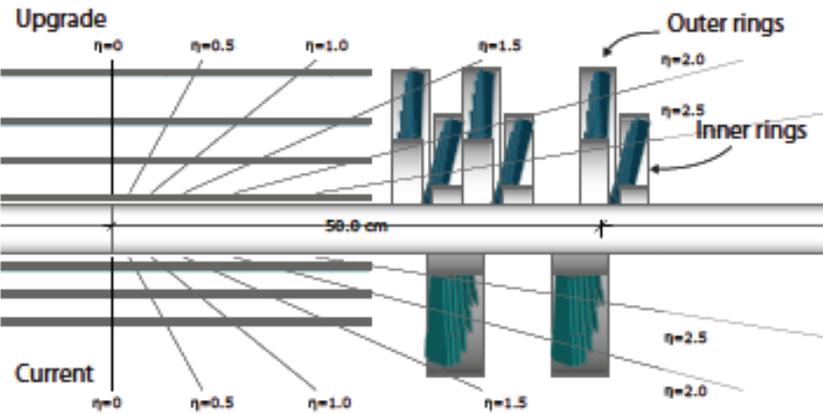
Qu'apportent de plus les pixels?

CMS sépare en deux parties le trajectomètre:

(1) "trajectomètre externe" (OT) (tout sauf les pixels) et (2) les pixels

⇒ Permet de mettre en évidence/étudier l'apport essentiel des pixels/ au reste du trajectometre (OT) dans un L1.

Z!! Etudes en performances avec simulation de CMS à disposition ces 3-4 dernières années: géométrie OT plane, pixels, calo, muon type Phase 1.



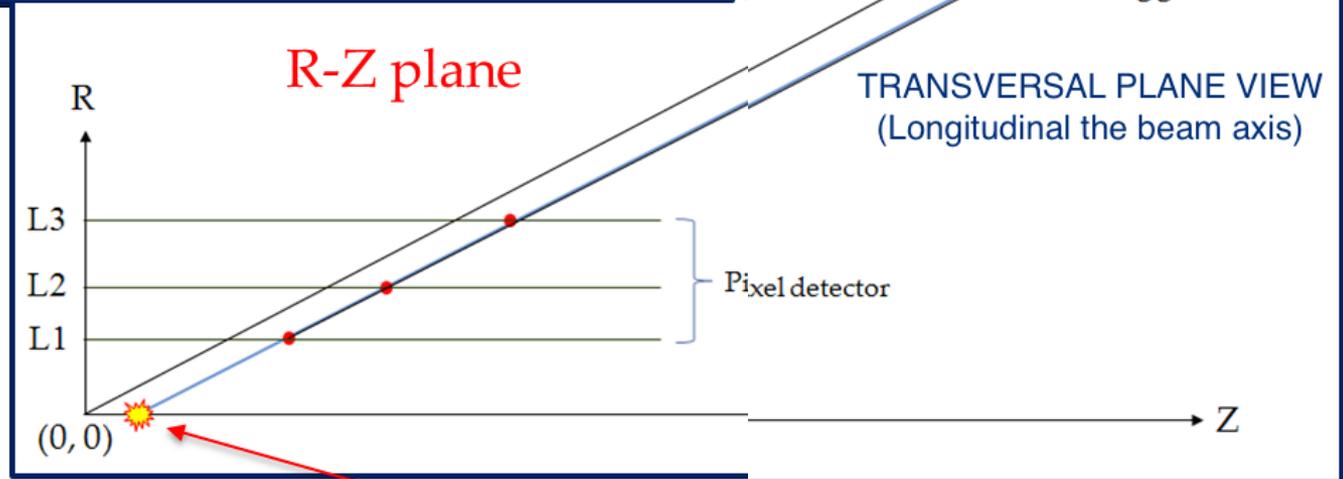
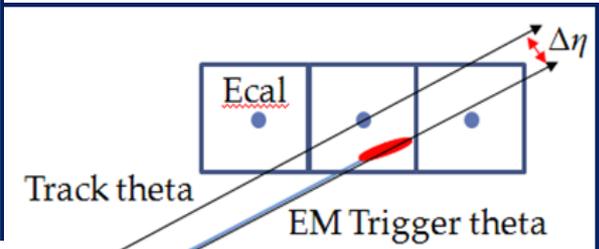
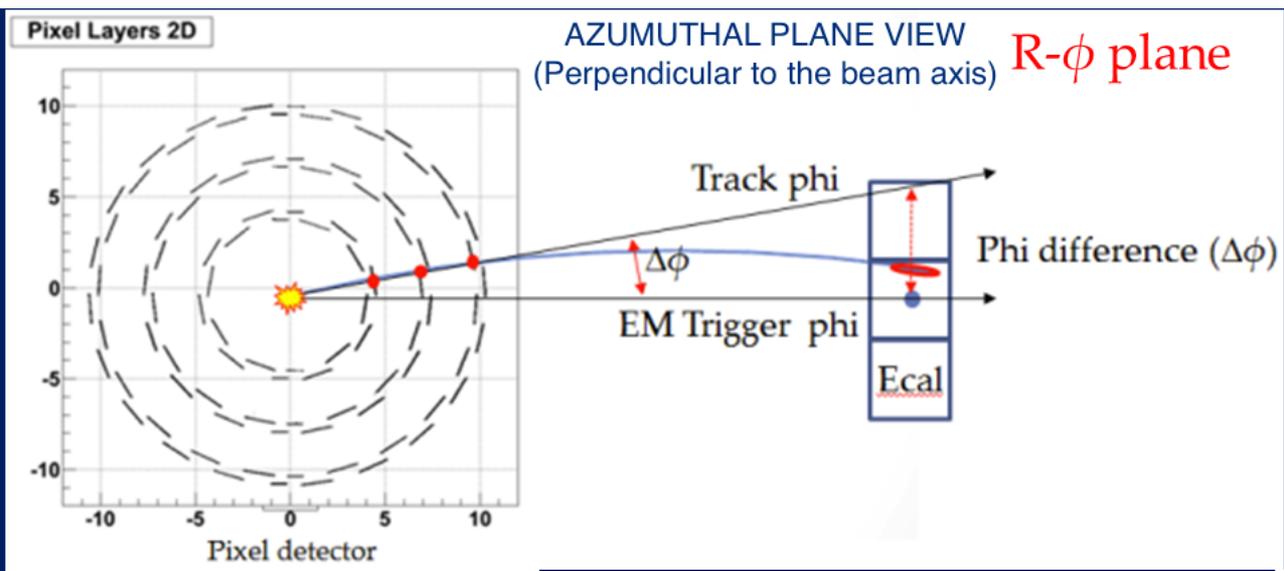
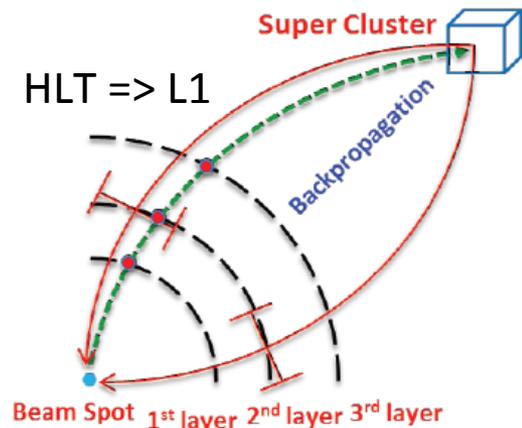
Barrel: 3 couches => 4 couches plus proche faisceau

Endcaps: 2 disques => 3 disques

Nb Pixels: 48M+18M => 79M+45M de 100x150 μ² (LHC-HL: 50x50 ou 25x100 μ²)

CONVERSION A/D dans ASIC FE sur DETECTEUR!! Et lecture plus performante

1) L1 sur les e's avec les pixels

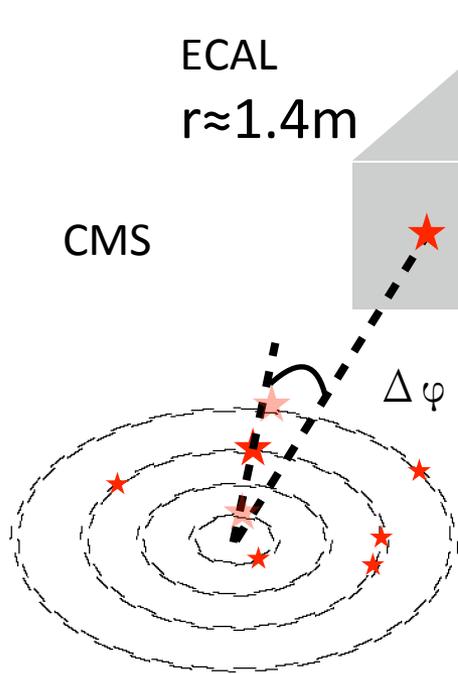


PiXTRK: Trace basée sur les clusters de pixels qui correspondent à la zone dans plan (R, ϕ) à l'intérieur de fenêtre $\Delta\phi$ Et zone dans plan (R-z) à l'intérieur de fenêtre ΔR

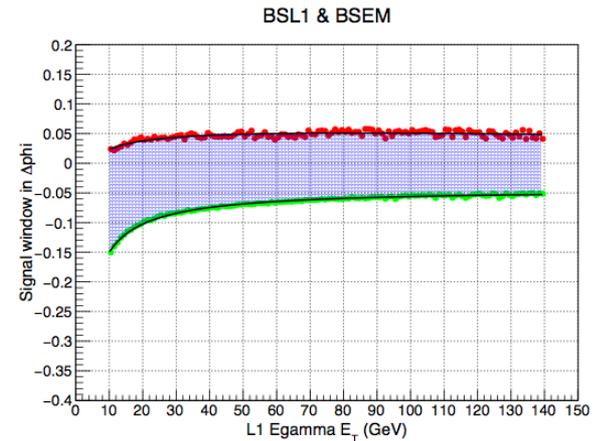
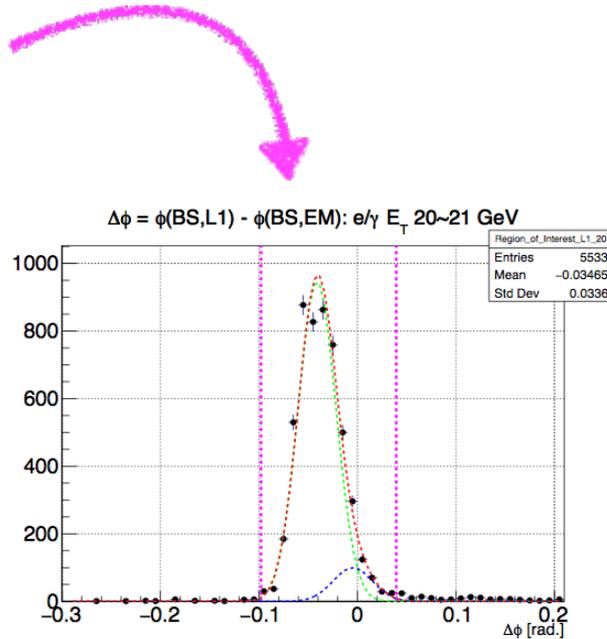
C.S. Moon et ASN, JINST 10 (2015)

PiXTRK: algorithme L1-electron basée sur l'information des pixels

Et concept de RoI

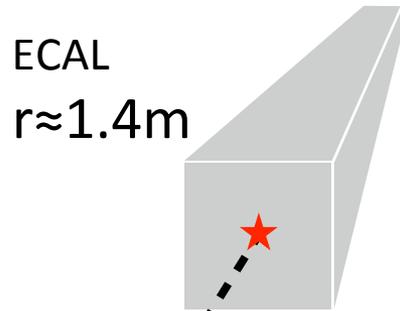


- Utilise le cluster L1e/ γ comme initiateur (seed)
- Utilise les clusters de hits non pas les hits
- Requier au moins 3 couches sur 4 (en comptant les disques avec des clusters qui correspondent au cluster L1e/ γ à l'intérieur de fenêtre $\Delta\phi$)



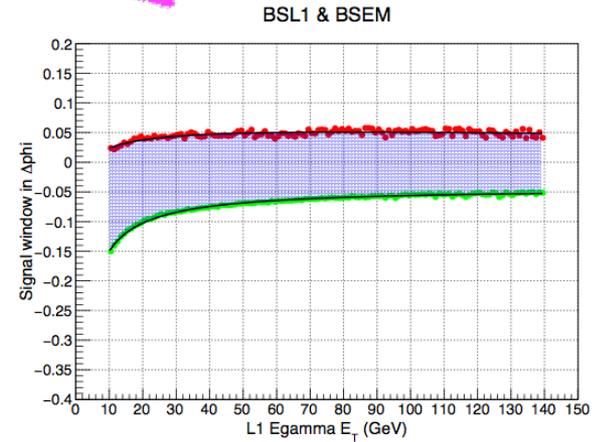
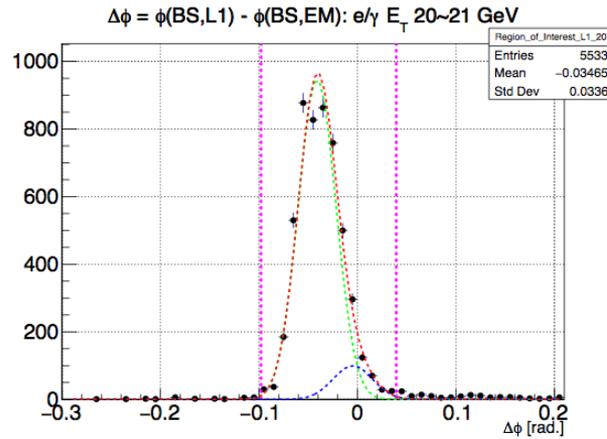
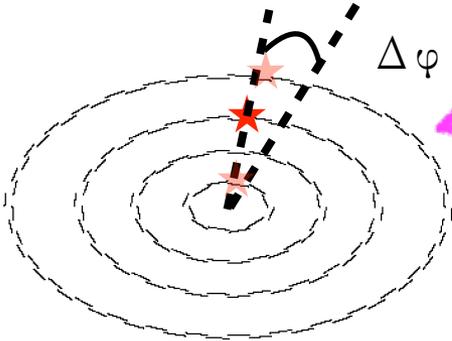
PiXTRK: algorithme L1-electron basée sur l'information des pixels

Et concept de RoI

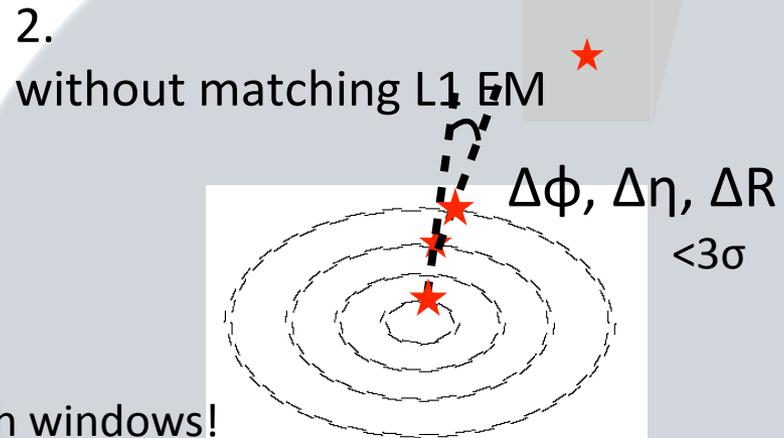
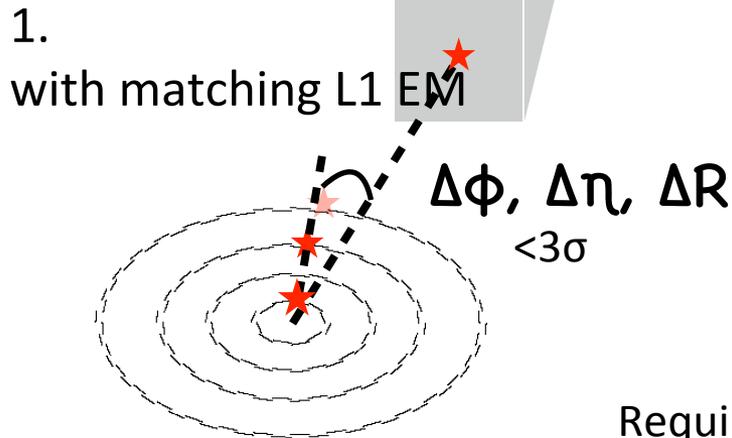


- Utilise le cluster L1e/ γ comme initiateur (seed)
- Utilise les clusters de hits non pas les hits
- Requier au moins 3 couches sur 4 (en comptant les disques avec des clusters qui correspondent au cluster L1e/ γ à l'intérieur de fenêtre $\Delta\phi$)

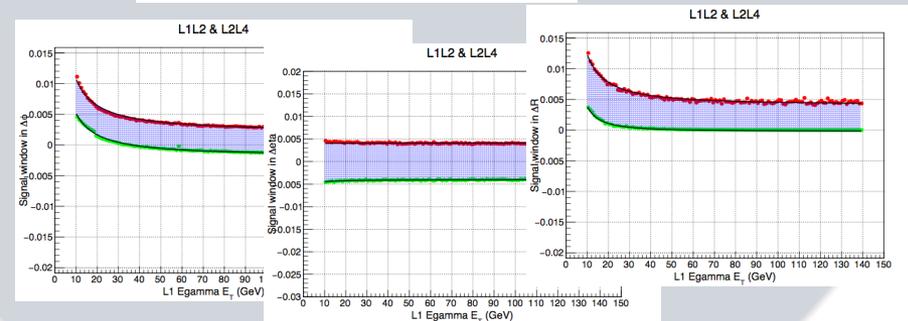
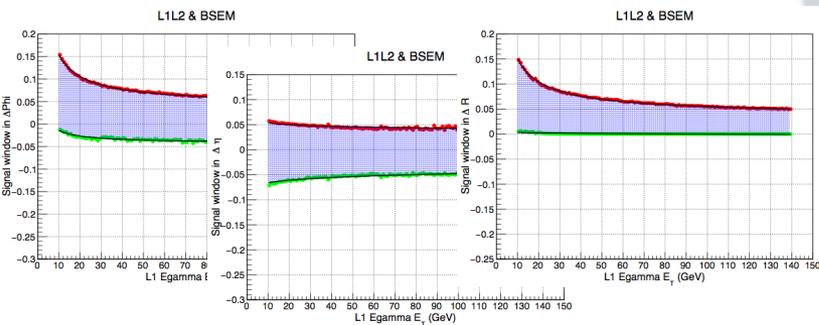
$$\Delta\Phi = \Phi(\text{BS,L1}) - \Phi(\text{BS,EM}) < 0.1$$



PiXTRK: algorithme L1-electron basée sur l'information des pixels; Deux types de fenêtrage-signal



Require both windows!



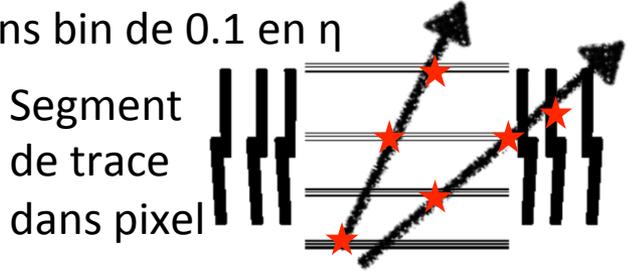
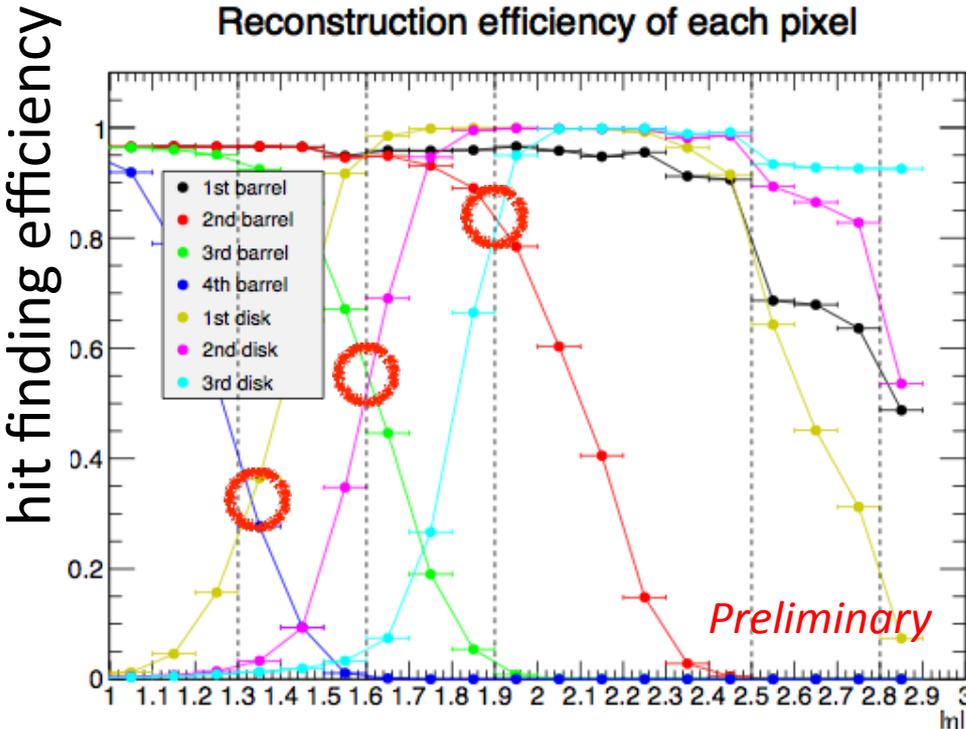
Extension à couverture en η commune vs trajectomètre externe: ~ 2.5



- L'efficacité pour trouver les Pixel hits dépend fortement de la géométrie => $f(\eta)$
- On divise en différentes régions en η
 - ✓ On utilise PiXTRK
 - ✓ Chaque point de "croisement" dans courbe en efficacité de hits = $f(\eta)$ pour délimiter les différentes régions

L'efficacité est définie par:

Nb d'évènements dans ROI/Nb d'évènements dans bin de 0.1 en η



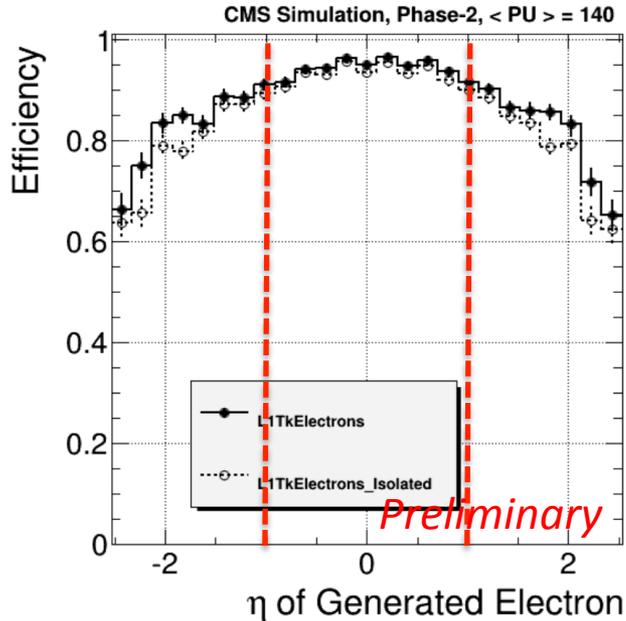
Efficacité de reconstruction avec PiXTRK en requérant 3 couches sur 4

| | $ \eta $ range | efficiency | pixel combination |
|---------|----------------|------------|-------------------|
| Region1 | 0~1.3 | 98.0% | L1234 |
| Region2 | 1.3~1.6 | 94.7% | L123D1 |
| Region3 | 1.6~1.9 | 98.8% | L12D12 |
| Region4 | 1.9~2.5 | 98.5% | L1D123 |

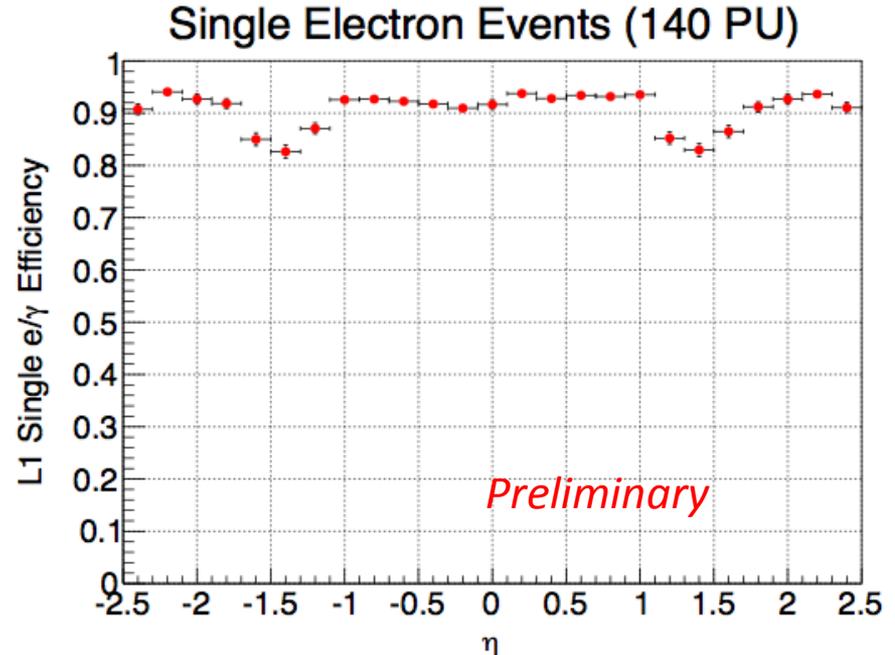
Efficacité de déclenchement L1-électron avec Pixels: L1 PiXTRK

Comparaison avec celle donnée par le trajectomètre externe L1: L1-Track Trigger

L1 Track Trigger



L1 PixTRK

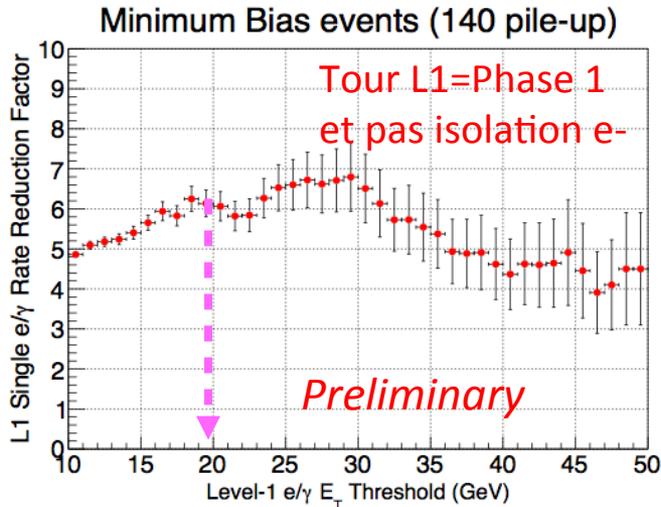


- ✓ L1 Track Trigger subit chute d'efficacité significative à $\eta > 1 \Rightarrow \sim 60\%$ à $\eta \sim \pm 2.5$
- ✓ PiXTRK \Rightarrow une efficacité L1 electron constante $\sim 91\%$ jusqu'à $\eta \sim \pm 2.5$, excepté dans région de transition $1.3 < \eta < 1.6$ (pb qui peut etre fixé)

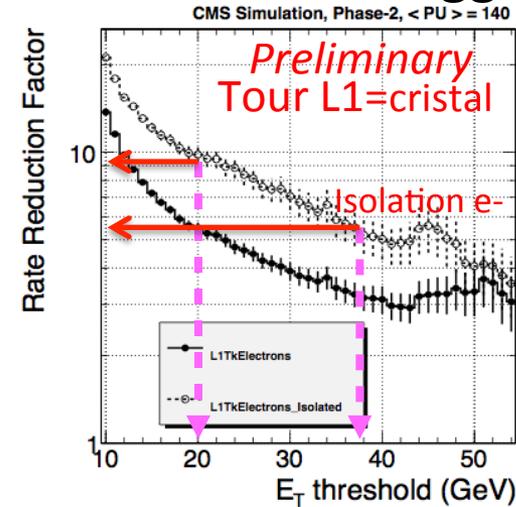
Facteur de réduction du taux de L1-électron avec Pixels: L1 PiXTRK

Comparaison avec celui donné par le trajectomètre externe L1: L1-Track Trigger

L1 PixTRK



L1 Track Trigger

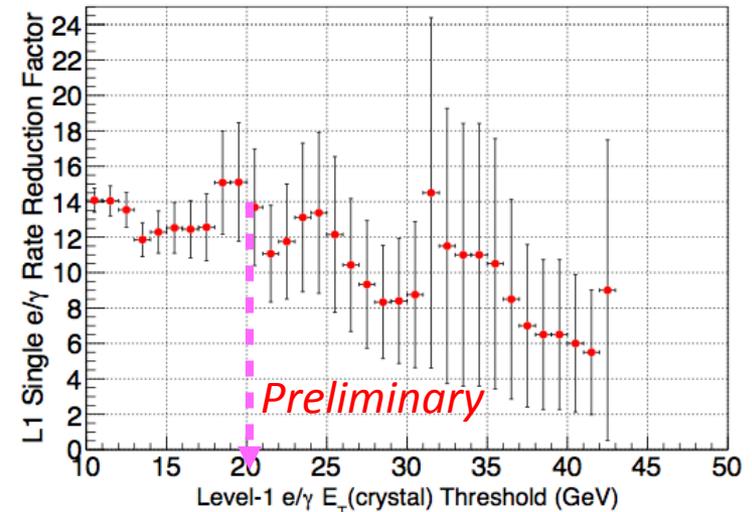


Si Tour L1 = Phase1, le facteur de réduction du taux de L1 électron avec PiXTRK = 6, comparable avec L1 track Trigger (pour L1 tour= cristal) et avec une meilleure efficacité de L1-électron

=> L1 PiXTRK PLUS PERFORMANT/ L1 TRACK TRIGGER

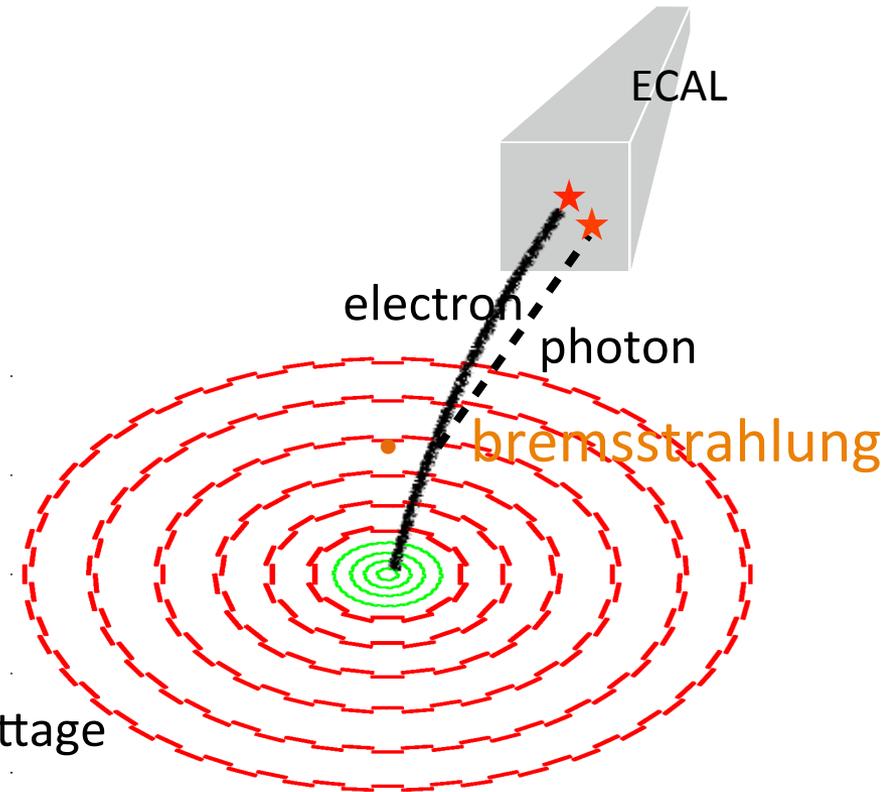
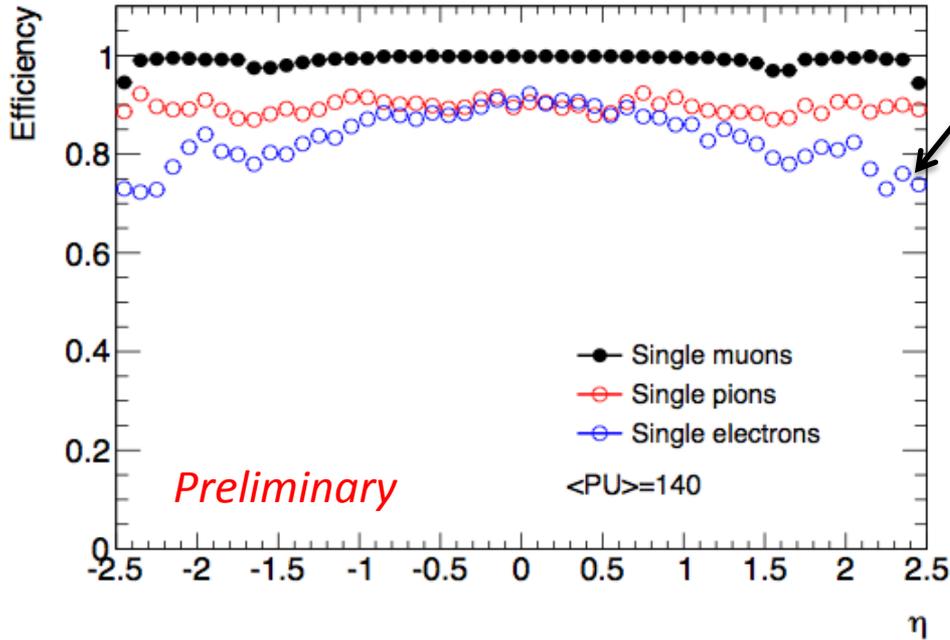
Si Tour L1 = 1 cristal (LHC-HL)
Facteur de réduction à 20 GeV= 14
(sans utiliser l'isolation e^-)

Minimum Bias events (140 pile-up)



ETIQUETTAGE/FILTRAGE des ELECTRON avec BREMSTRAHLUNG au NIVEAU 1

A cause du matériel un electron irradie des photons dans le trajectomètre externe et même davantage à plus grand η (pour $\eta > 1$)

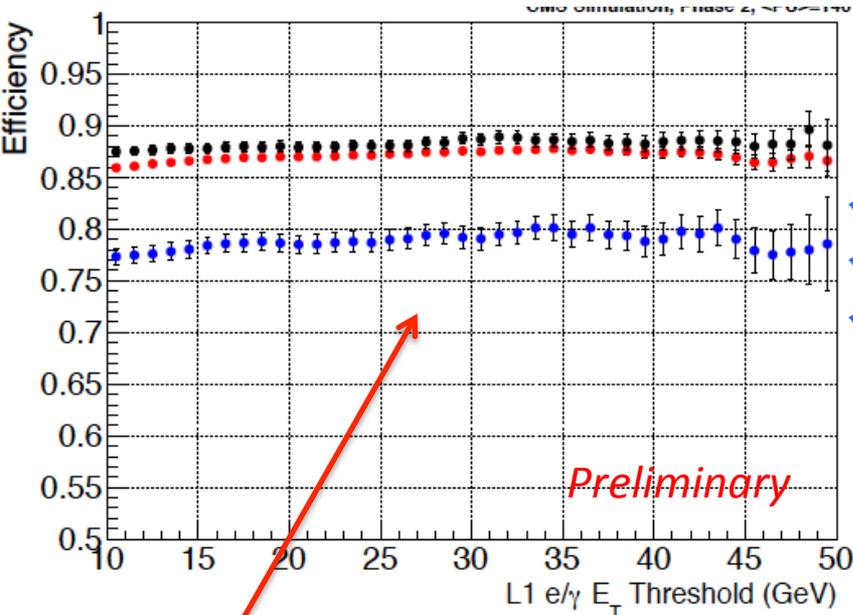


Par contre ce n'est pas le cas pour les pixels
 \Rightarrow On étudie comment L1 PiXTRK peut récupérer les e-bremstrahlung manqués par L1 Track Trigger et permettre ainsi l'étiquetage au L1 de ces électrons



L1-Pixels et étiquetage des e's bremstrahlung

$$\text{energy loss} = 1 - \frac{\text{energy of } e^- \text{ after the last bremsstrahlung}}{\text{initial energy of } e^-}$$



Perte en énergie des e's par brem par GEANT 4.

Echantillon e's avec E_T : 10 à 50 GeV, PU=140, $\eta \leq 2.5$

- ✓ Ensemble de l'échantillon e's: courbe en rouge
 - ✓ Les e's avec Brem < 10% de leur E_T : courbe noire
 - ✓ Les e's avec Brem > 80% de leur E_T : courbe bleue
- PiXTRK 3-4 associe les segments de traces pixels avec le cluster L1 e.m. correspondant.

➤ Résultats sur efficacité eBrem du L1 Pixel:

1% de perte en efficacité electron si $E_{brem} < 10\%$

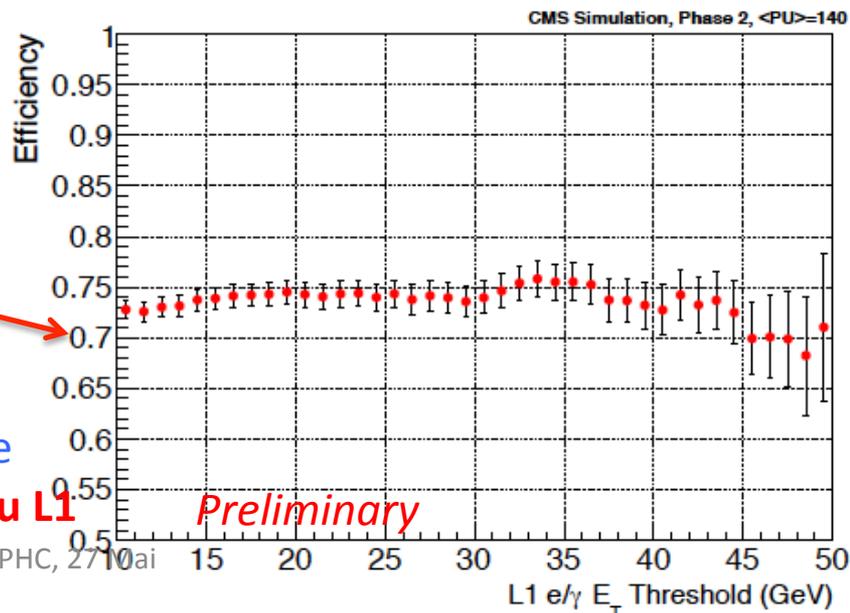
$\leq 10\%$ de perte en efficacité electron si $E_{brem} > 80\%$

➤ Récupération des e's brem non identifiés par OT:

On considère les électrons avec Brem > 10% non reconstruits par L1 track (OT):

PiXTRK 3-4 associe les segments de traces et récupère

70% de ces électrons => étiquetage ebrem au niveau L1

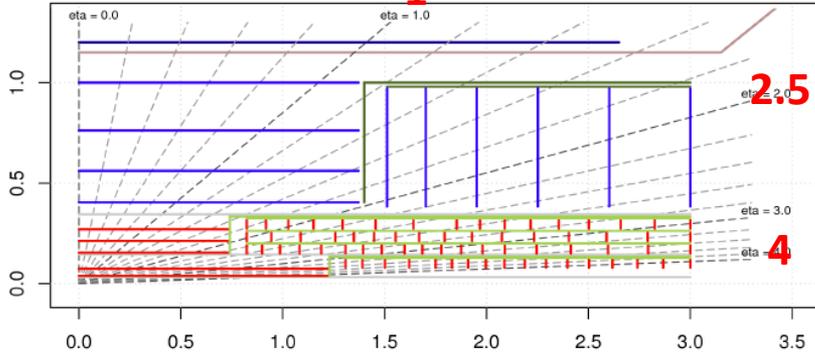


L1 pixel et l'extension à très grands angles

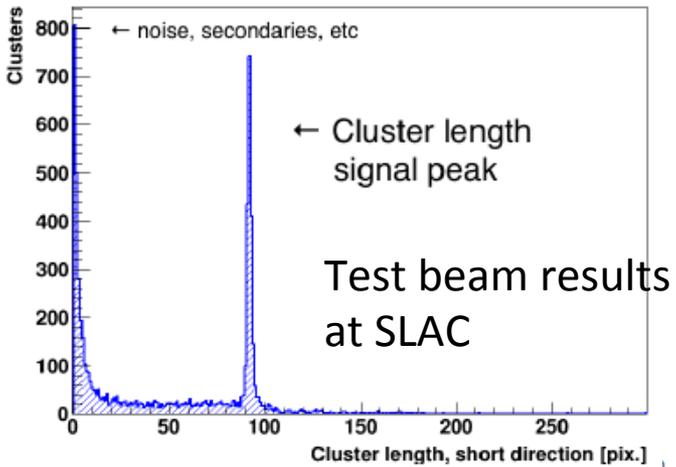
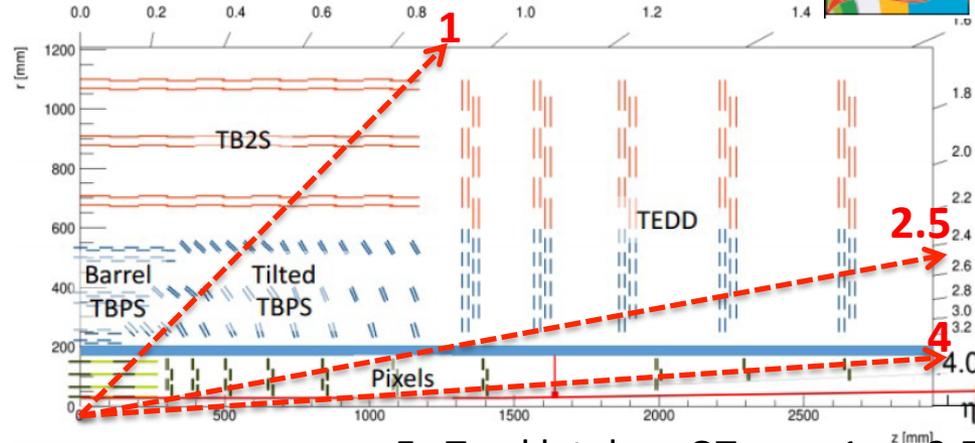
De nombreuses motivations de Physique pour étendre les pixels jusqu'à $\eta \leq 4$ pour LHC-HL.
 => Une reconstruction spécifique de traces à ces angles. Travail en cours dans ATLAS & CMS:

ATLAS

1

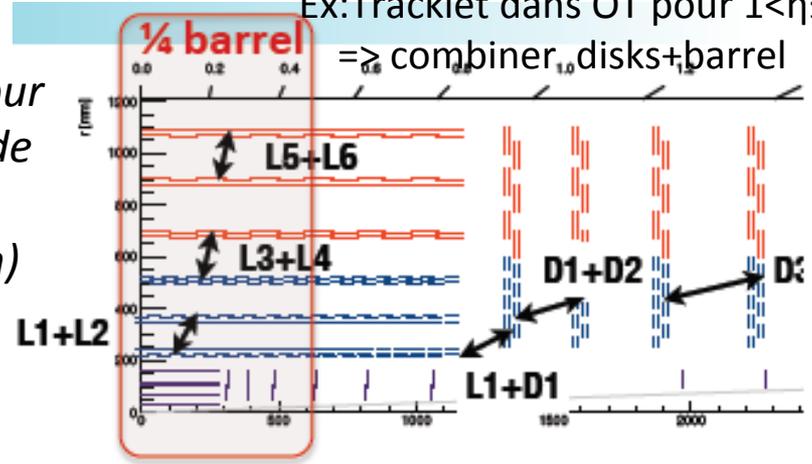


CMS

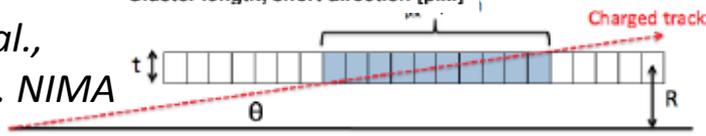


Important pour certains cas de Physique (voir plus loin)

Ex: Tracklet dans OT pour $1 < \eta \leq 2.5$
 => combiner disks+barrel



S. Viel et al.,
 to be pub. NIMA



Courtesy B. Winer

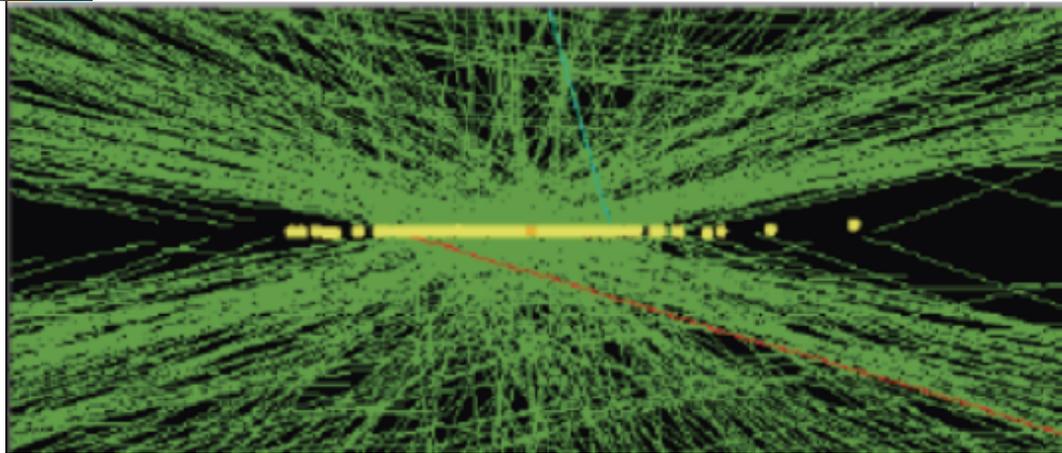
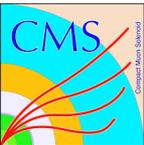
L1 Pixels et détermination des vertex

Deux fonctions essentielles des pixels: possible au niveau 1?

- Vertex primaire de l'évènement => s'affranchir des empilements
- Vertex secondaires => étiquetage des b's

N.B. Pour le moment ces études initient la recherche sur le segment de traces dans les pixels en partant de la trace déterminée par le niveau dans le trajectomètre externe de CMS (L1 track).

Les pixels sont essentiels pour déterminer avec très haute précision le vertex primaire => résoudre le pb avec les empilements (PU)

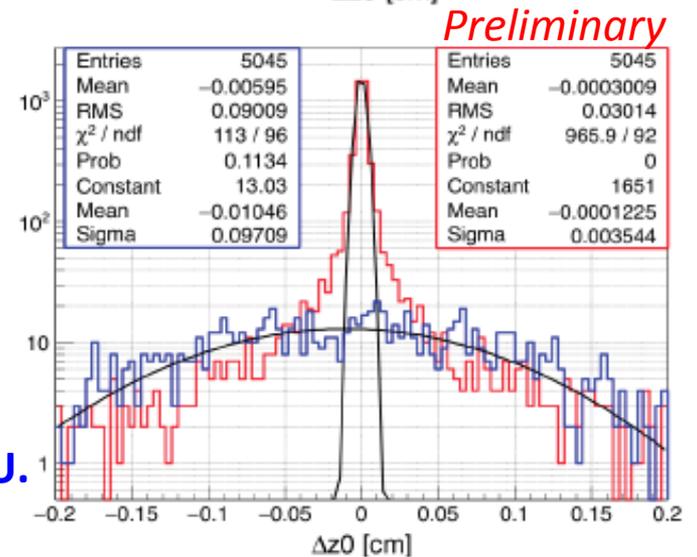
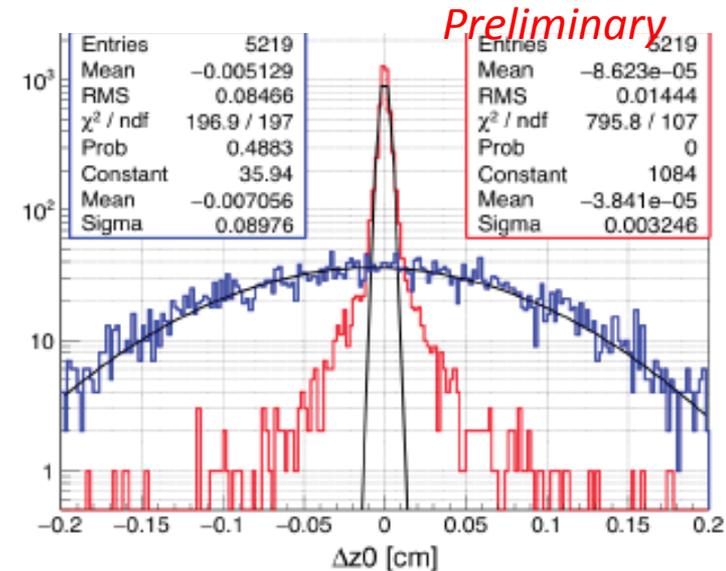


Résolution de la position du vertex primaire, Δz_0 , le long de l'axe du faisceau (axe z)

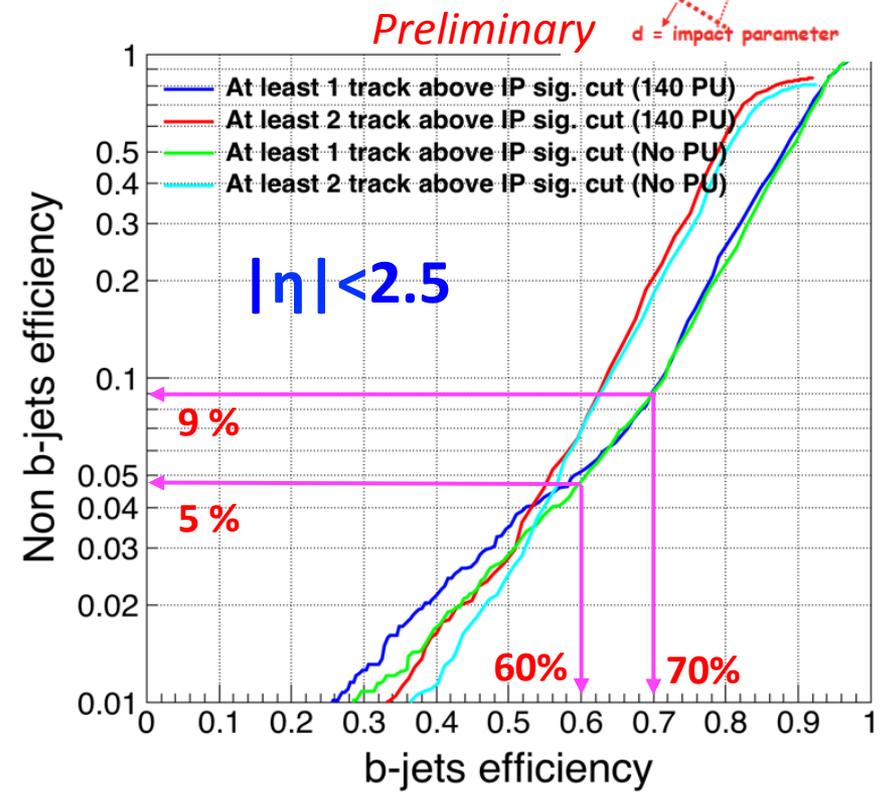
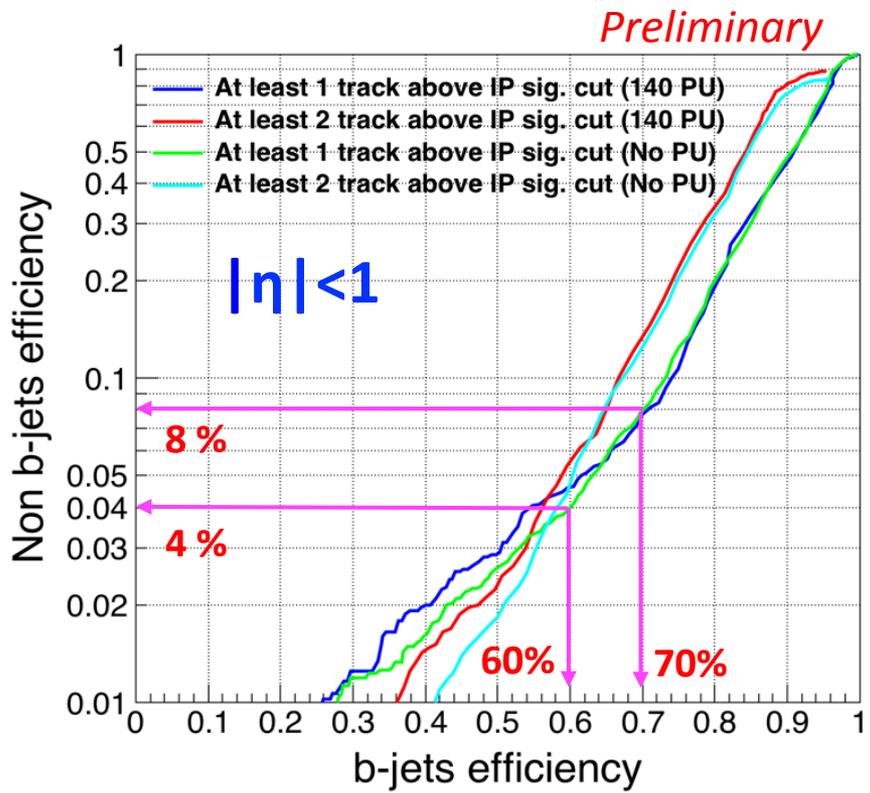
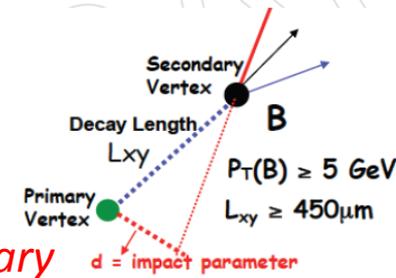
- ✓ sans pixels (courbe en bleu)
 - ✓ $682 \mu\text{m}$, si PAS d'empilements (haut)
 - ✓ 1mm si 140 empilements (bas)
- ✓ avec pixels (courbe en rouge)
 - ✓ $32 \mu\text{m}$, si PAS d'empilements (haut)
 - ✓ $35 \mu\text{m}$, si 140 empilements (bas)

PIXELS => Grande amélioration de résolution en z du vertex primaire qui de plus reste stable même avec PU.

Pas besoin de détecteurs 4D....



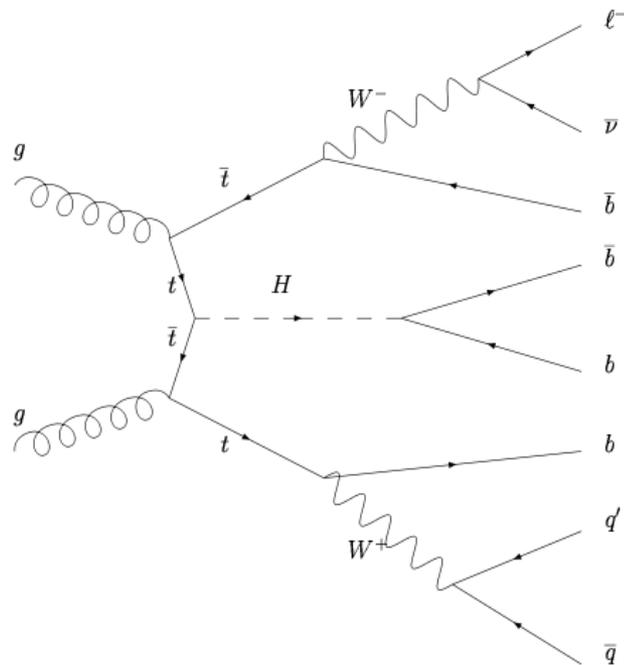
Etiquettage des b's avec L1 pixels



- $|\eta| < 1$: (Signal eff., Mistag) \approx (60%, 4%) or (70%, 8%)
- $|\eta| < 2.5$: (Signal eff., Mistag) \approx (60%, 5%) or (70%, 9%)

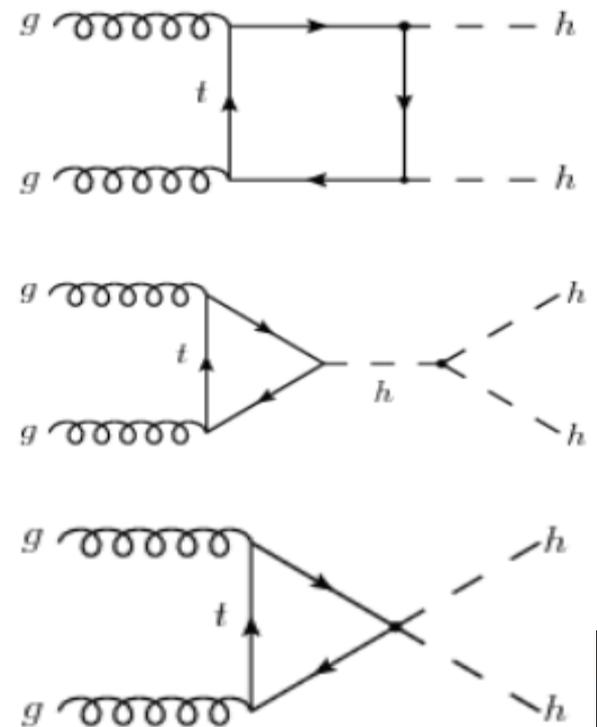
Etiquettage des b's => Parmi les nombreux intérêts de Physique

Etude du couplage Yukawa du Top



*Etiquettage des b
particulièrement
intéressant quand
4 b's...voir suite*

Production de paires de Higgs

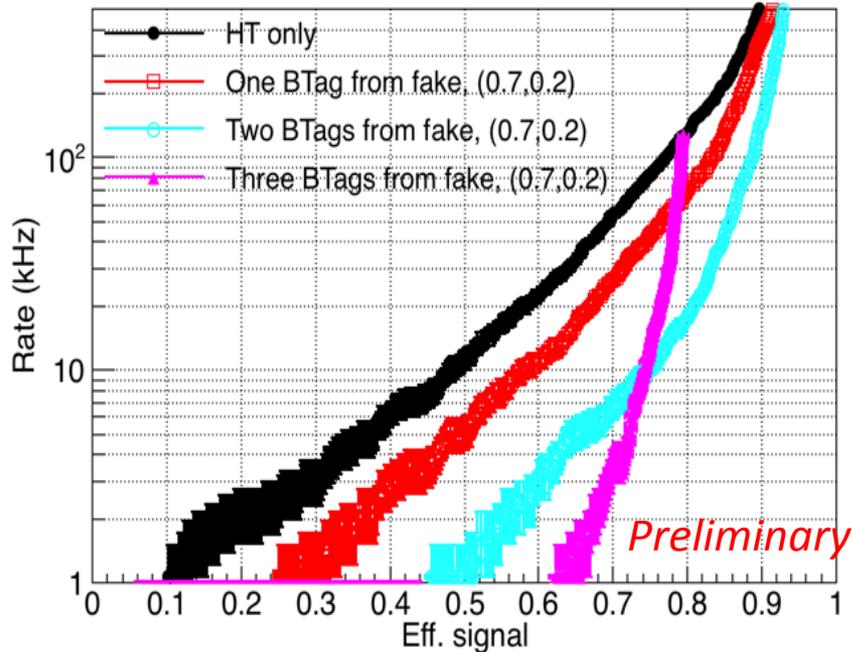


| Final state | Run1 | Run2 | HL-LHC,TP |
|-------------|------|------|-----------|
| bbbb | ✓ | ✓ | ✗ |
| bbττ | ✓, ✓ | ✓, ✓ | ✓ |
| bbγγ | ✓, ✓ | ✗ | ✓ |
| bbWW | ✗ | ✓ | ✓ |

Taux de déclenchement vs. Efficacité de sélection des Di-Higgs

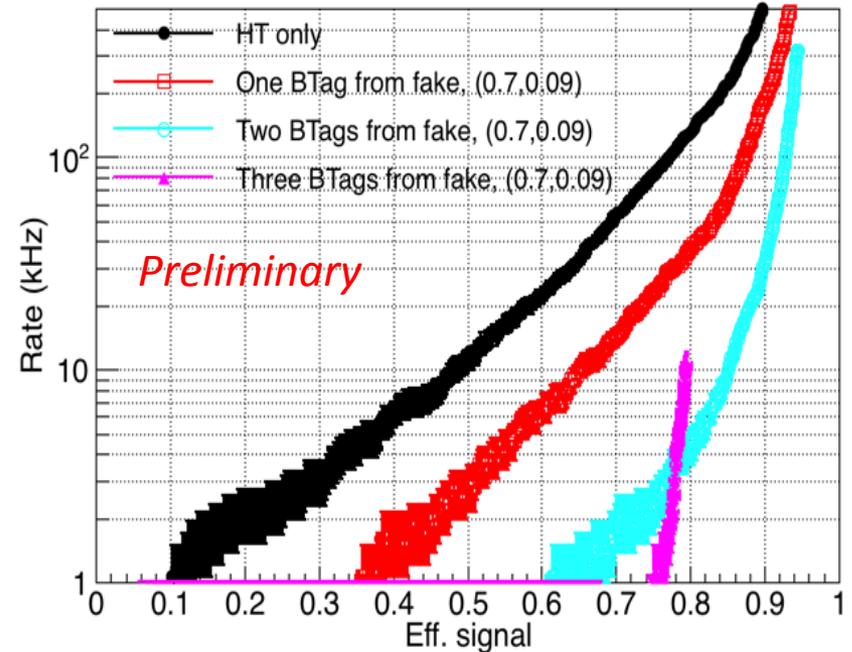
(Sig Eff, Mistag) = (0.7, 0.2)

HH to 4b, ggF, < PU > = 140



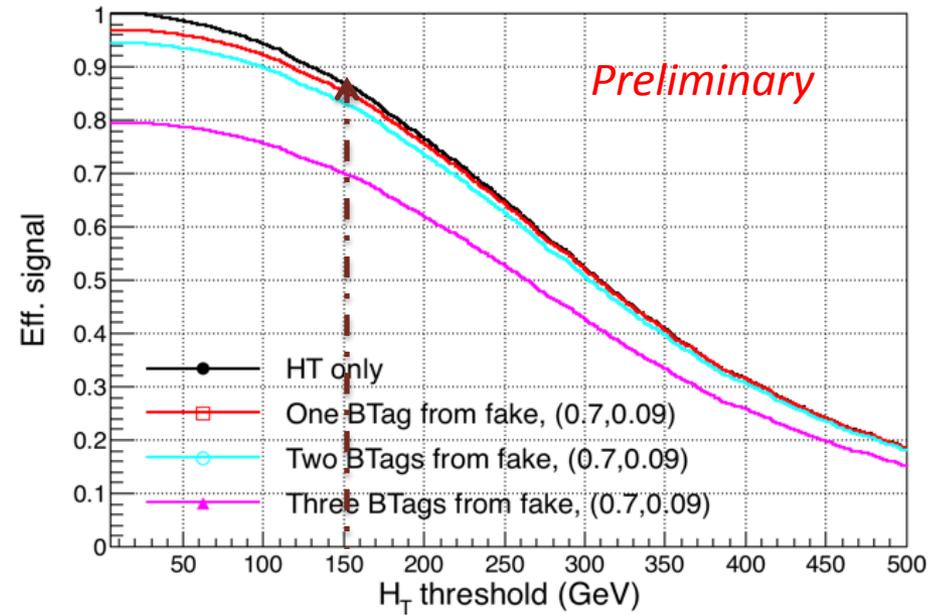
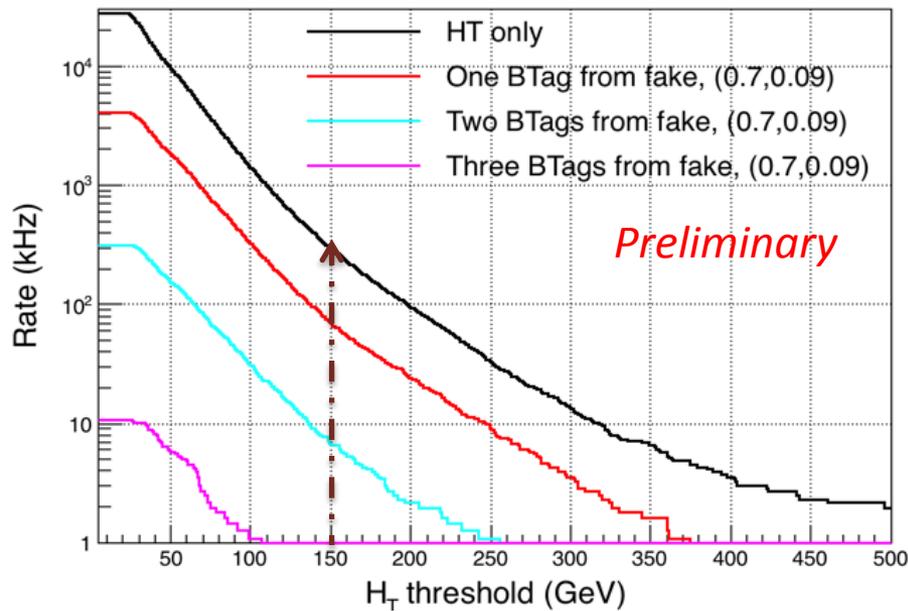
(Sig Eff, Mistag) = (0.7, 0.09)

HH to 4b, ggF, < PU > = 140



- Amélioration significative avec étiquetage de 2 or 3 b pour sélectionner les événements double Higgs au L1, tout en gardant le fond jets QCD à un niveau raisonnable.
- Amélioration additionnelle en réduisant le taux des Mistag de 20% à 9%.

Déclenchement (taux, Eff.) vs. seuil en H_T



- Pour seuil en $H_T = 150$ GeV
 - Efficacités du signal avec 1 et 2 b-tags $\sim 85\%$
 - Taux de déclenchement de niveau 1 :
 - ❑ HT only : 300 kHz
 - ❑ 1 b-tag : 70 kHz
 - ❑ 2 b-tags : 7 kHz



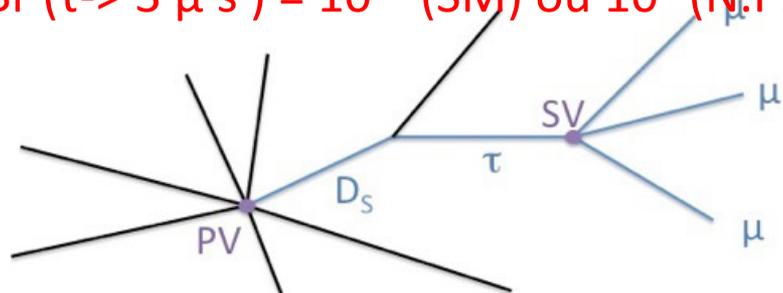
Physique au LHC-HL: de l'importance des pixels

(suite)

Les désintégrations rares: possible indications de N.P. ($3000 \text{ fb}^{-1} > \text{LHCb}$)

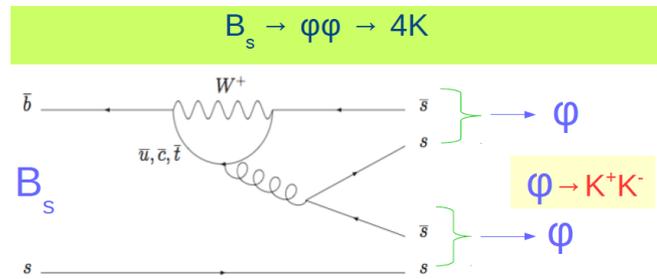
1) LFV: $\tau \rightarrow 3 \mu$'s

$\text{Br}(\tau \rightarrow 3 \mu) = 10^{40} \text{ (SM)} \text{ ou } 10^8 \text{ (N.P.)}$



Limites actuelles: BELLE $\sim 2.1 \times 10^8$ (90%CL)
LHCb $\sim 4.6 \times 10^8$

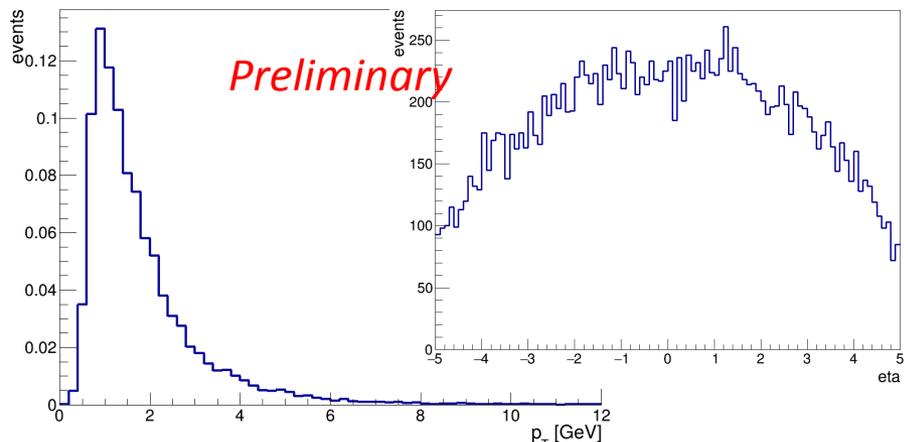
2) $B_s \rightarrow \phi\phi \rightarrow 4 K$



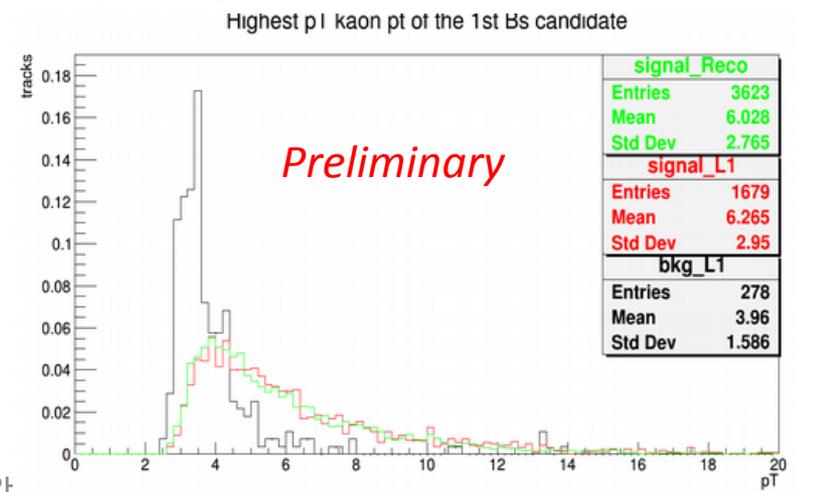
Defis: $B_s \rightarrow \phi\phi \approx 1.9 \times 10^{-5}$

Traces K de bas Pt

Determination Vertex secondaire au L1
(etiquettage du B) taux de L1 raisonnable



Defis: Muons de tres bas Pt et tres a l'avant



| | |
|-------------|-------|
| signal_Reco | |
| Entries | 3623 |
| Mean | 6.028 |
| Std Dev | 2.765 |
| signal_L1 | |
| Entries | 1679 |
| Mean | 6.265 |
| Std Dev | 2.95 |
| bkg_L1 | |
| Entries | 278 |
| Mean | 3.96 |
| Std Dev | 1.586 |

Les Pixels dans le déclenchement L1: COMMENT?

N.B. ici on considère plus particulièrement le cas de CMS

Obstacles majeurs

- Les paramètres de Fonctionnement:
 - LA LARGEUR de BANDE (bandwidth)
 - LA LATENCE du L1
- les complications du LHC-HL / LHC en particulier:
 - Augmentation par un facteur 10 de la granularité en pixels (100M -> 1G)
 - Luminosité augmente => Empilements x 5 a 10 fois l'actuel; devrait atteindre 200 PU => requête plus forte sur le FEE pour compresser les données
- Point positif: l'upgrade évolutif du design du détecteur à pixels et de son traitement de signal associé depuis sa 1ère version, jusqu'à la version HL, en passant notamment par la version Phase 1 en cours.

Déclenchement L1 pixels: la largeur de bande

Deux stratégies sont considérées pour le moment.

Toutes deux basées sur une recherche de traces dans les Pixels initiée par autre détecteur qui définit la région d'intérêt (RoI) où se cantonne le travail de reconnaissance de pattern (PR) et de reconstruction de la trace (fit); **DONC l'initiateur considéré est:**

- 1) Soit la trace L1 du trajectomètre externe (OT).
- 2) Soit la région définie par les objets L1 fournis par les calorimètres ou les détecteurs de muons:

Ex: cluster e.m. ou candidats Muons

1) Si l'initiateur est la trace L1 définie par le trajectomètre externe:

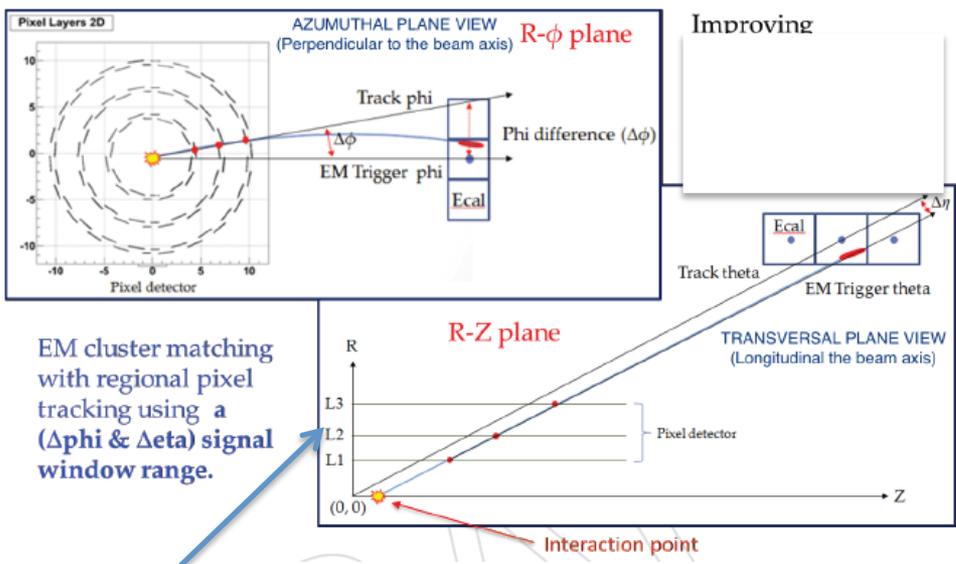
La largeur de bande sur les pixels est très réduite vue la granularité très fine du trajectomètre.

Donc négligeable/Largeur de bande totale.

N.B. idem avec traces donnés par le trigger muons.

2) Si l'initiateur est le cluster EM défini au L1 par une granularité plus grande (un cristal) qu'une trace L1, on estime la largeur de B.P. comme suit:

Basé sur la stratégie PiXTRK pour L1, PiXTRK utilise une zone en ϕ : $\Delta\phi = \pm 0.1$ rad. Il faut considérer 2 régions en ϕ car le cluster EM ne donne pas la charge.



EM cluster matching with regional pixel tracking using a ($\Delta\phi$ & $\Delta\eta$) signal window range.

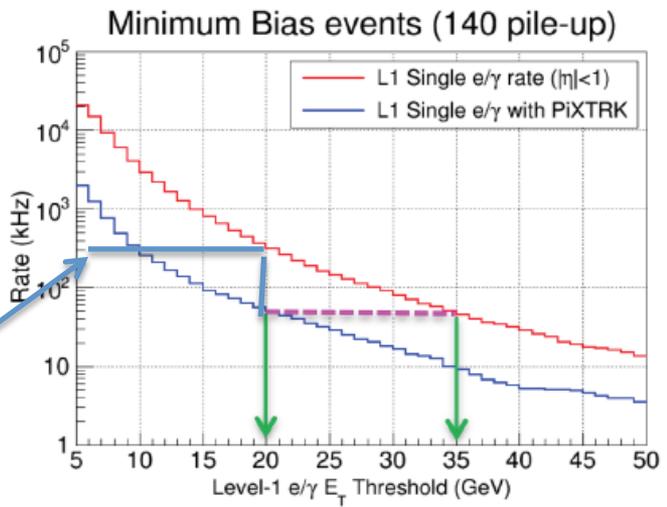
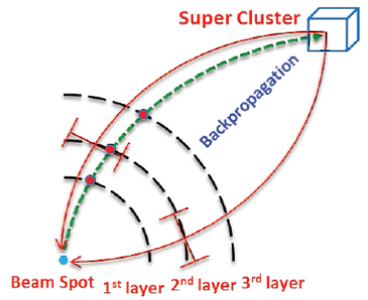


Figure 28: L1 single e/γ trigger rates with the pixel tracking algorithm for 140 pile-up. It achieved single e/γ L1 trigger rates at 20 GeV with pixel based tracking algorithm instead of 35 GeV (without PiXTRK).

Sans utiliser la contrainte en η de PiXTRK: La taille de ROI = $2 \times 0.2 / 2\pi = 6.4\%$ de la surface à lire sur chaque couche de pixel.

Taux de clusters EM avec $E_t > 20$ GeV ~ 300 kHz

⇒ La largeur de BP correspondante :

$$6.4\% \times 300 \text{ KHz} = 19 \text{ kHz}$$

⇒ 2.5% de la largeur de bande L1 totale: 750 kHz =>

⇒ **Bien <10%, BP impartie aux électrons et assez bas pour ne pas nécessiter la contrainte en η .**

2) Si l'initiateur est le cluster EM defini au L1 par une granularite plus grande (un crystal) qu'une trace L1, on estime la largeur de B.P. comme suit:

Base sur la strategie PiXTRK pour L1, PiXTRK utilise une zone en ϕ : $\Delta\phi = \pm 0.1$ rad. Il faut considerer 2 regions en ϕ car le cluster EM ne donne pas la charge.

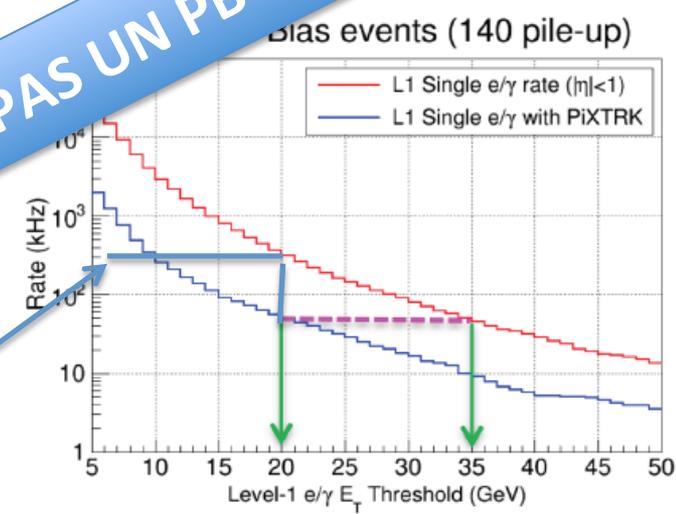
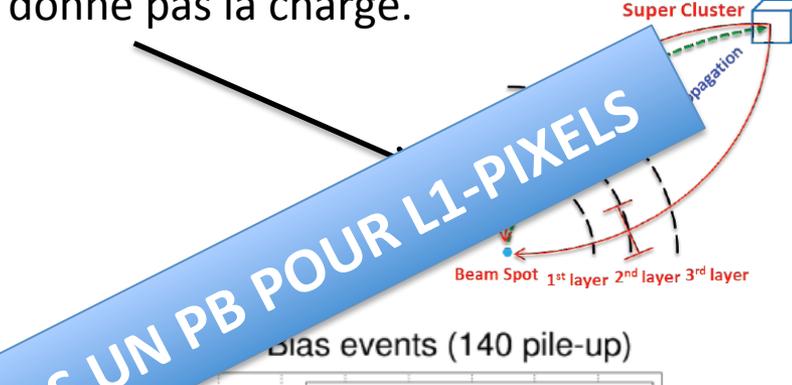
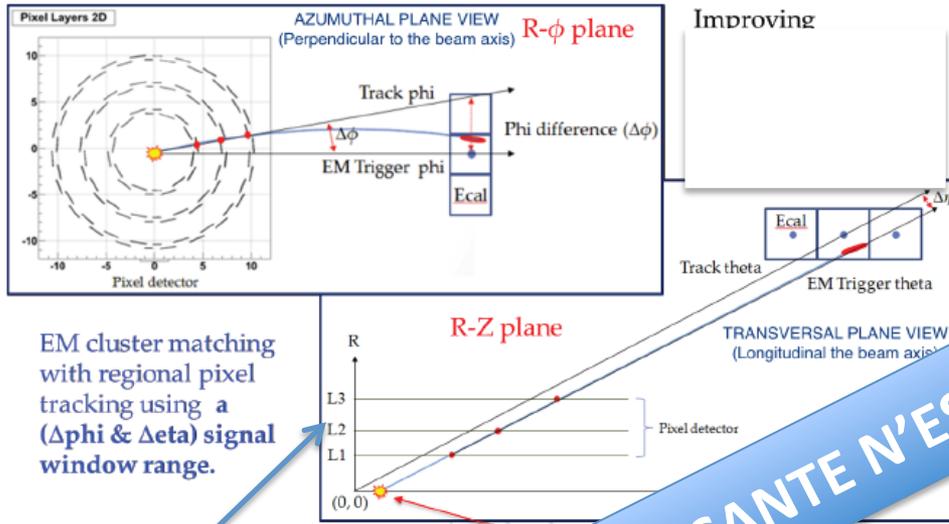


Figure 28: L1 single e/γ trigger rates with the pixel tracking algorithm for 140 pile-up. It achieved single e/γ L1 trigger rates at 20 GeV with pixel based tracking algorithm instead of 35 GeV (without PiXTRK).

Sans utiliser la contrainte de PiXTRK:
 La taille de ROI = 2.5% de la surface
 a lire sur chaque pixel.
 Taux de trigger avec $E_T > 20$ GeV ~ 300 kHz

\Rightarrow largeur de BP correspondante :

$6.4 \times 300 \text{ KHz} = 19 \text{ kHz}$

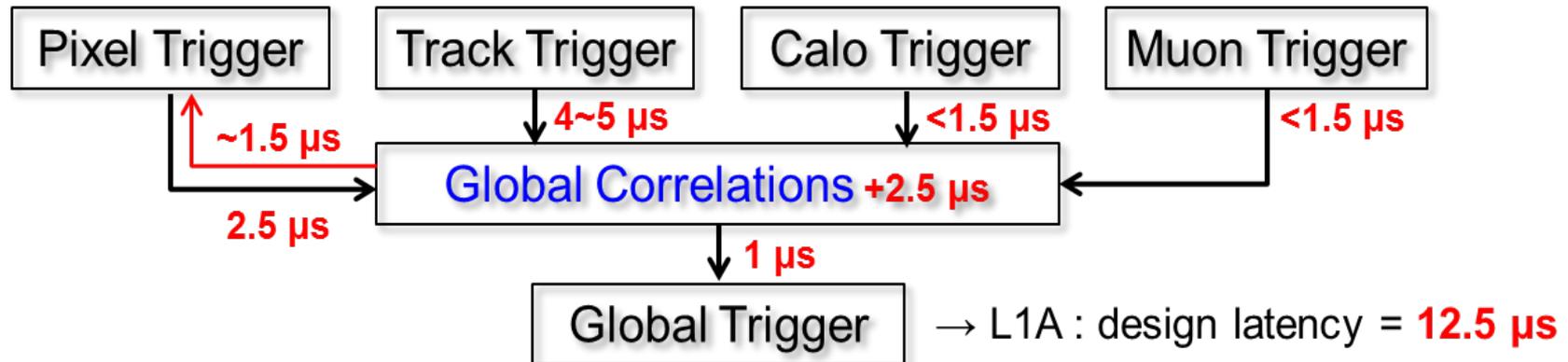
$\Rightarrow 2.5\%$ de la largeur de bande L1 totale: 750 kHz \Rightarrow

Donc bien $< 10\%$ et probablement assez bas pour ne pas necessiter la contrainte en η .

LATENCE DU DECLENCHEMENT L1

Level-1 LATENCY (buffering events while a pixel trigger decision is being made)

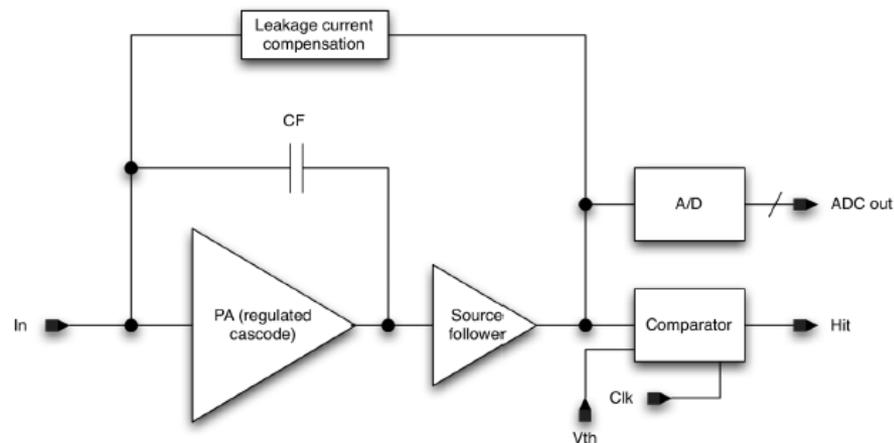
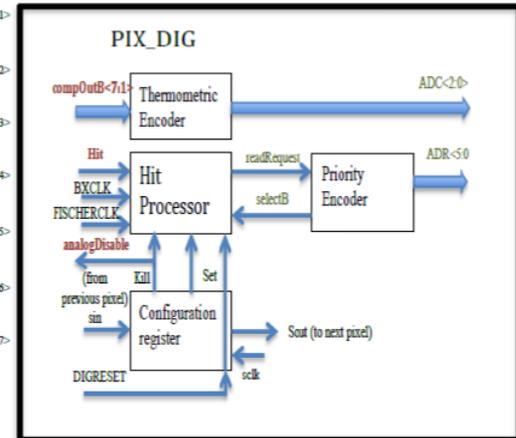
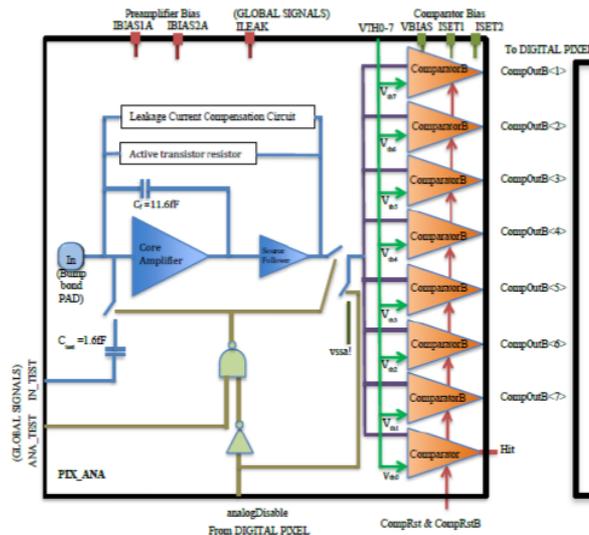
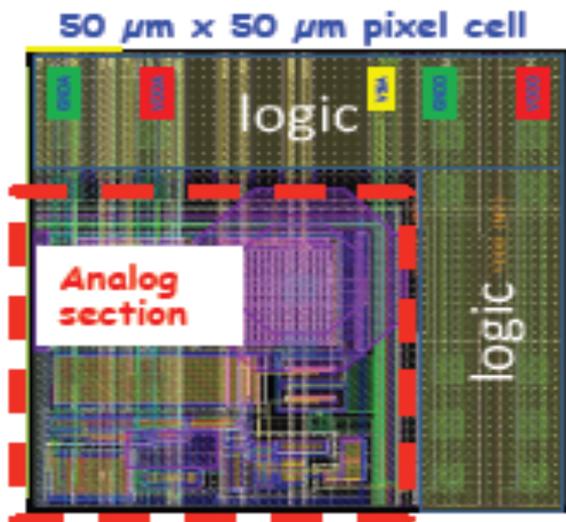
- Object identification at L1 combines calo / muon / tracker and pixel information



⇒ Enjeux technologiques sur traitement du signal: FEE ET LECTURE AVEC TRAITEMENT TEMPS REEL DES DONNEES

⇒ LES PLATEFORMES DE TEST VONT DONNES LA REponse SUR LES PERFORMANCES REALISTIQUement ATTEIGNABLES EN LATENCE

RD53: R&D pour pixels ASIC pour LHC-HL (inter-experiences) Cluster-dans la partie Analogique du FEE?

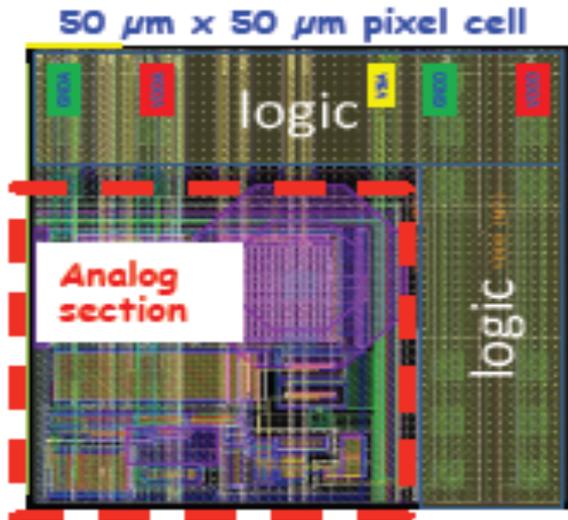


| Specifications | |
|--------------------------|--------------------|
| Detector cap | Up to 100 fF |
| Detector leakage current | Up to 5 nA |
| Dynamic range | 1000 e- to 30000e- |
| Noise | <100 e-rms |

- FEE synchrone
- Préamp (cascode régulée) featuring a leakage current compensation circuit
- Conversion numérique immédiatement après préampli

RD53: réduction des données en FEE

Analogue/Digital processing



Principal défi: **reduction des donnees dès le FE**

Compactification se ferait en incluant dans design de l' ASIC

1) **Sparcification** (suppression de zeros)

2) **Clusterisation**: "étiquettage" des clusters de hits dûs au passage de particule dans le détecteur (FEI4)

Pour cela il faut s'affranchir des contraintes suivantes:

⇒ Temps pour traiter un cluster

⇒ Ne pas rajouter de dissipation de puissance

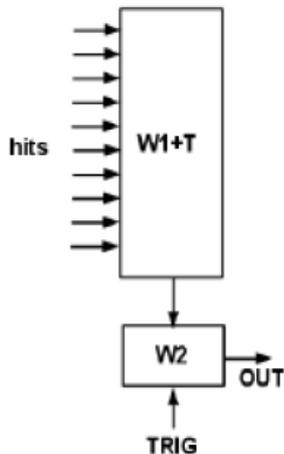
⇒ Ne pas compliquer le layout

Une idee nouvelle: organiser the flux de données dans le DAQ

pour optimiser de façon astucieuse

(M. Sciveres, LBL)

TWW* = Transfer While you Wait



- It gives the freedom to divide the hit memory between array and periphery
- It does not need high bandwidth connections from regions to the periphery, despite transferring all hits to the periphery.

* By Maurice Sciveres

Plateformes de tests pour reconnaissance et reconstruction de traces en temps réel (L1)

C'est un domaine d'activité intense, relié au calcul massivement parallèle et à haute performance (MPC & HPC) pour:

- Recherche fondamentale ou appliquée => ici: introduction de la reconstruction de traces en temps réels (déclenchement L1) au LHC a la fois du point de vue hardware (FEE et processors) et software (algorithms en temps réel)
- Pour l'industrie reliée à MPC et HPC.

Dans le cas du L1 Pixels elles sont ou vont être basées sur:

- ✓ Les 3 alternatives pour construire le L1 OT track trigger
- ✓ ou une nouvelle voie, par exemple basée sur l'Automata Processor développé par MICRON (USA)

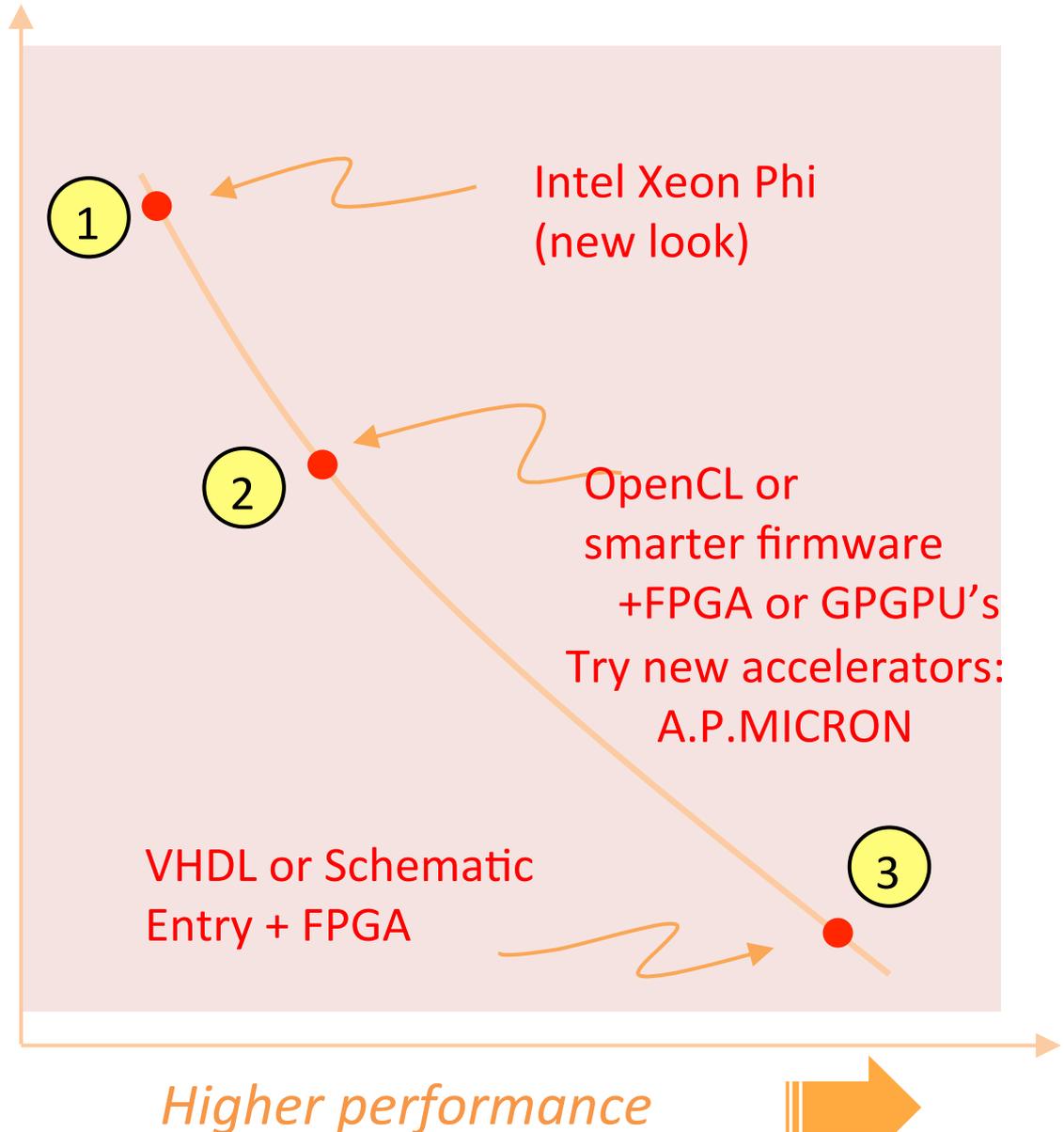
Approach to processing hardware evaluation

Start with something easy to use like an Intel Xeon Phi (version 6)



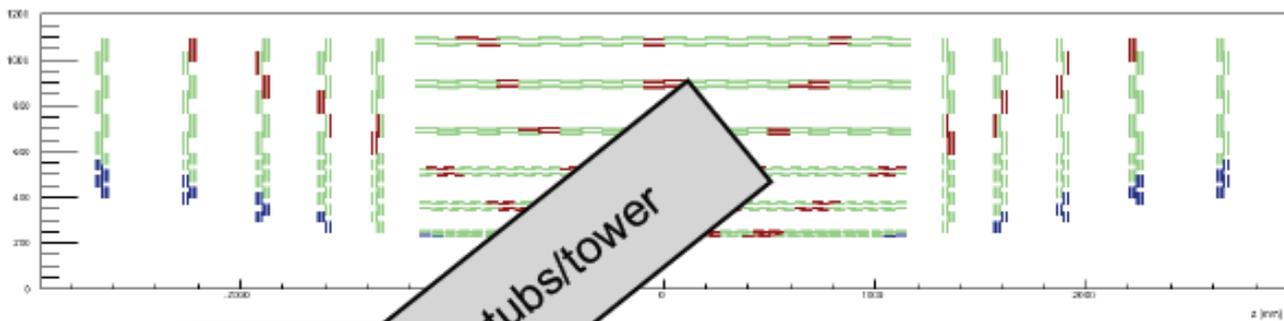
Descend down path to gain performance but possibly sacrifice ease-of-use along the way.

Higher "ease-of-use" factor



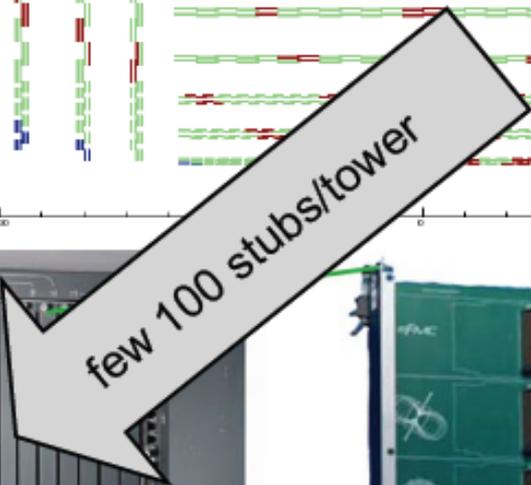


THE ASSOCIATIVE MEMORY APPROACH FOR L1 TRACK FINDER: CONCEPT

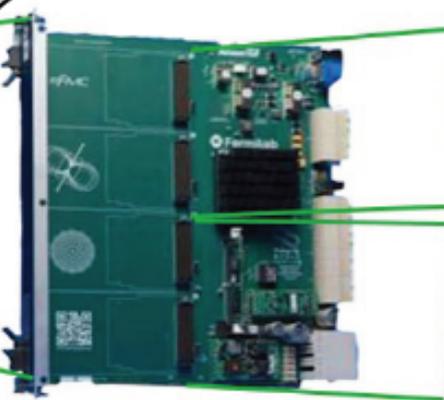


6 (η) x 8 (ϕ) sectors
~1 - 1.5 M patterns/sector
x20 time multiplexed
(eventually 10)

Total of ~1 Billion patterns



ATCA



Pulsar11b

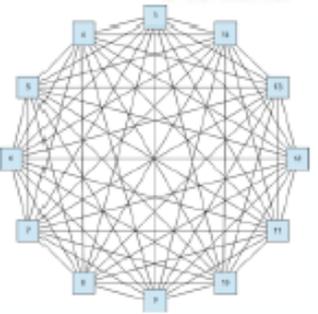


PRM



AM Chip

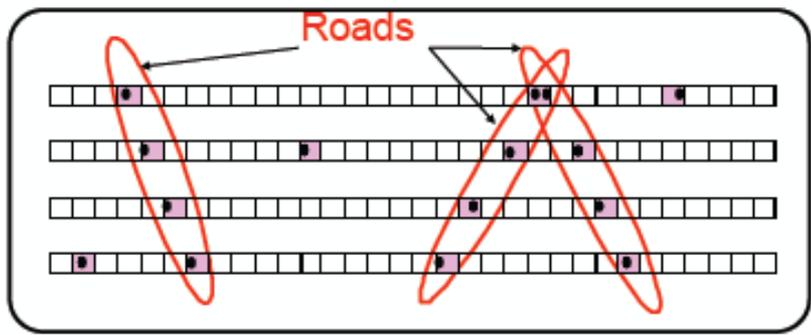
Courtesy of F. Palla (INFN)



- Send data to Pattern Recognition Mezzanine in each ATCA blade
 - Data distributed to Pulsar boards in time multiplexed mode in round robin
 - Perform pattern recognition using several AM chips
 - Track fit with FPGA inside the Mezzanine (~1 ns/fit)
 - Latency < 4 μ s (out of 12.5 μ s)

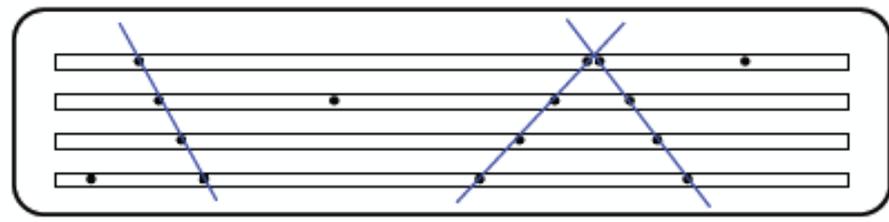
A.M. + FPGA: Two step approach

1. Find low resolution track candidates called "roads". Solve most of the pattern recognition



AM chip

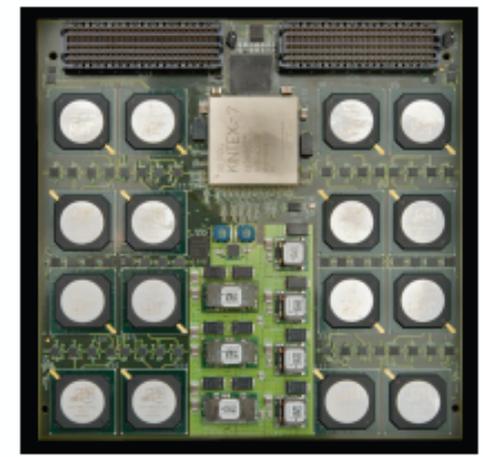
2. Then fit tracks inside roads.
Thanks to 1st step it is much easier



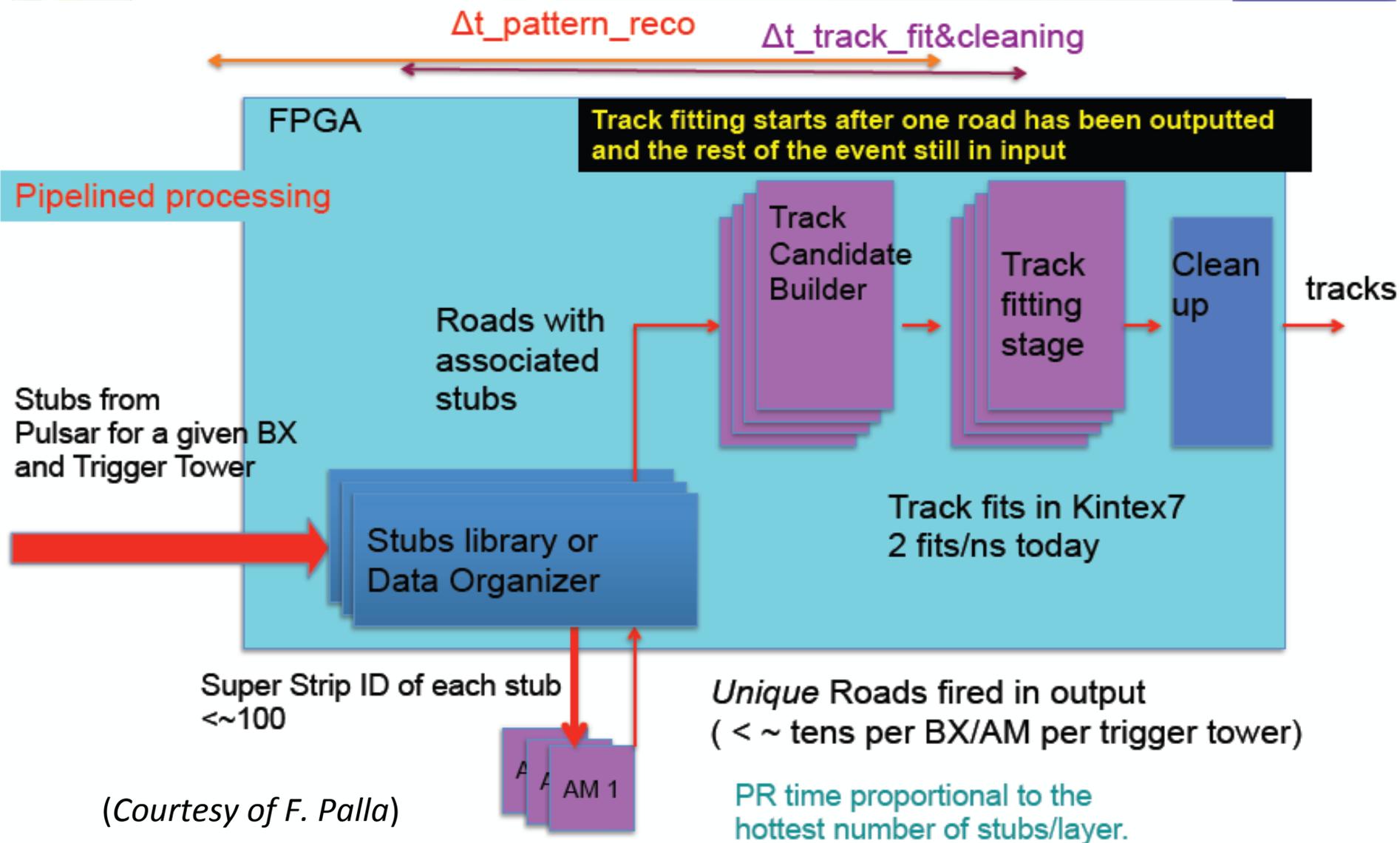
FPGA



AM chip + FPGA



Courtesy of F. Palla (INFN)



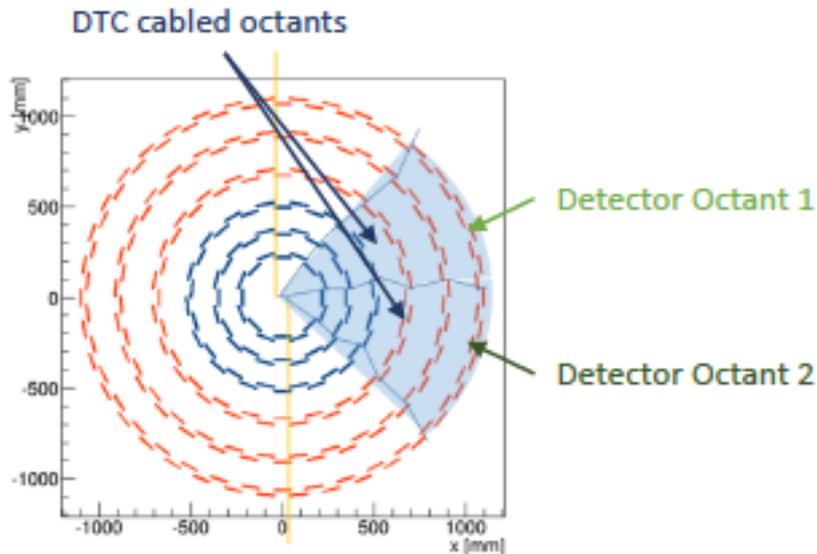
Recherche et Reconstruction de Traces au L1 basées sur approche: TMTT-Tout FPGA



G. Hall et al., A TMTT for CMS, JINST Volume 9, October 2014

Le système complet comprend les pièces suivantes:

- ✓ La source des données (découpé en 8 octants, chaque octant découpé en 36 secteurs (ϕ, η))
- ✓ Le processeur géographique (GP) assigne les stubs dans secteurs $\eta-\phi$
- ✓ La transformée de Hough fait la reconnaissance de trace dans plan $R-\phi$



Courtesy M. Pesaresi (Imperial College)

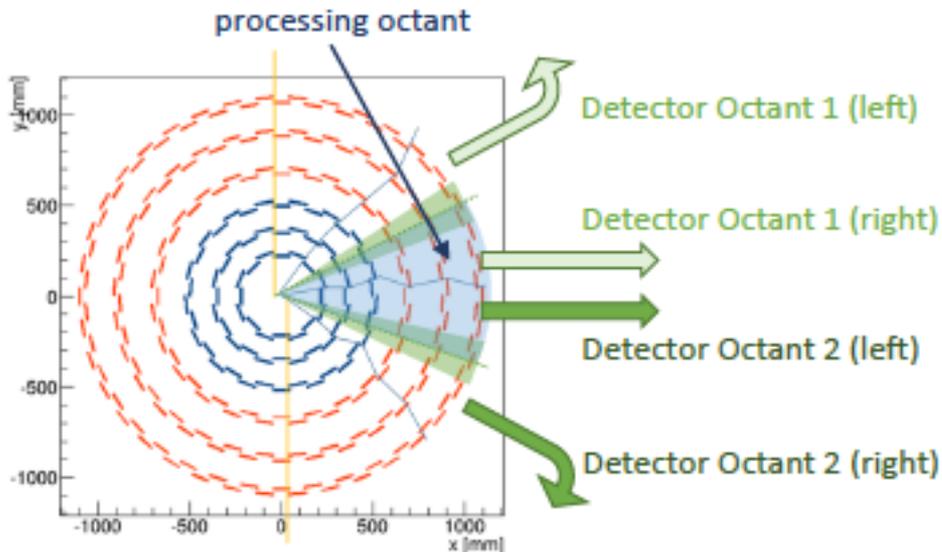
Recherche et Reconstruction de Traces au L1 basees sur approche: TMTT-Tout FPGA



G. Hall et al., A TMTT for CMS, JINST Volume 9, October 2014

Le système complet comprend les pièces suivantes:

- ✓ La source des données (découpé en 8 octants, chaque octant découpé en 36 secteurs (ϕ, η))
- ✓ Le processeur géographique (GP) assigne les stubs dans secteurs η - ϕ
- ✓ La transformée de Hough fait la reconnaissance de trace dans plan R - ϕ



Courtesy M. Pesaresi (Imperial College)

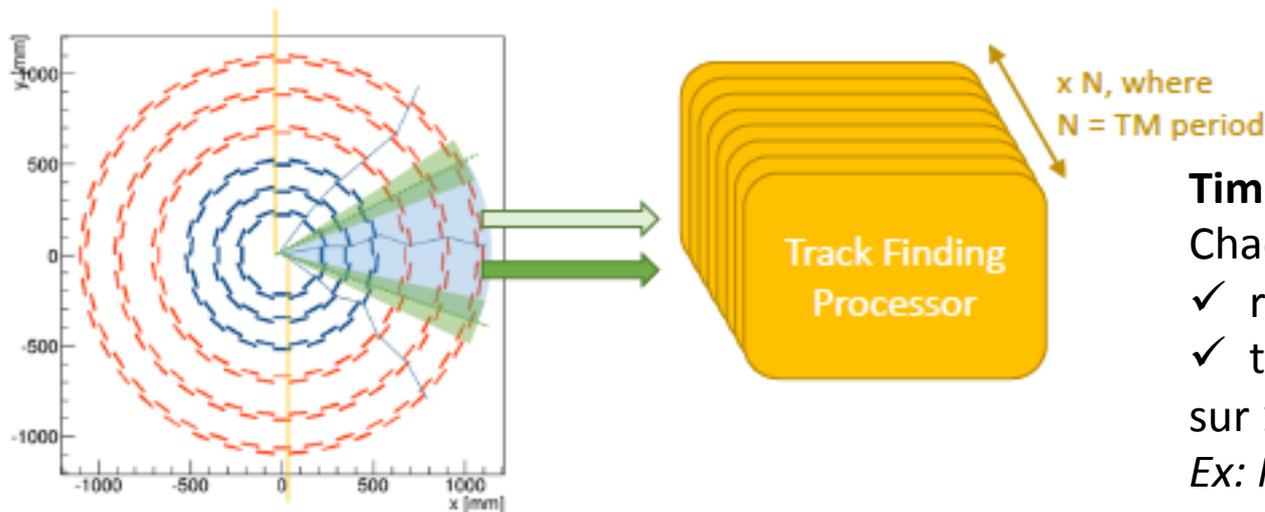
Recherche et Reconstruction de Traces au L1 basees sur approche: TMTT-Tout FPGA



G. Hall et al., A TMTT for CMS, JINST Volume 9, October 2014

Le système complet comprend les pièces suivantes:

- ✓ La source des données (découpé en 8 octants, chaque octant découpé en 36 secteurs (ϕ, η))
- ✓ Le processeur géographique (GP) assigne les stubs dans secteurs η - ϕ
- ✓ La transformée de Hough fait la reconnaissance de trace dans plan R- ϕ



Time Multiplexing Track finding:

Chaque TFP:

- ✓ reçoit les données de 64 DTC et
 - ✓ traite UN chaque N événement sur 1/8 de l'angle solide et tout η .
- Ex: $N=36BX$ pour démonstrateur*

Courtesy M. Pesaresi (Imperial College)

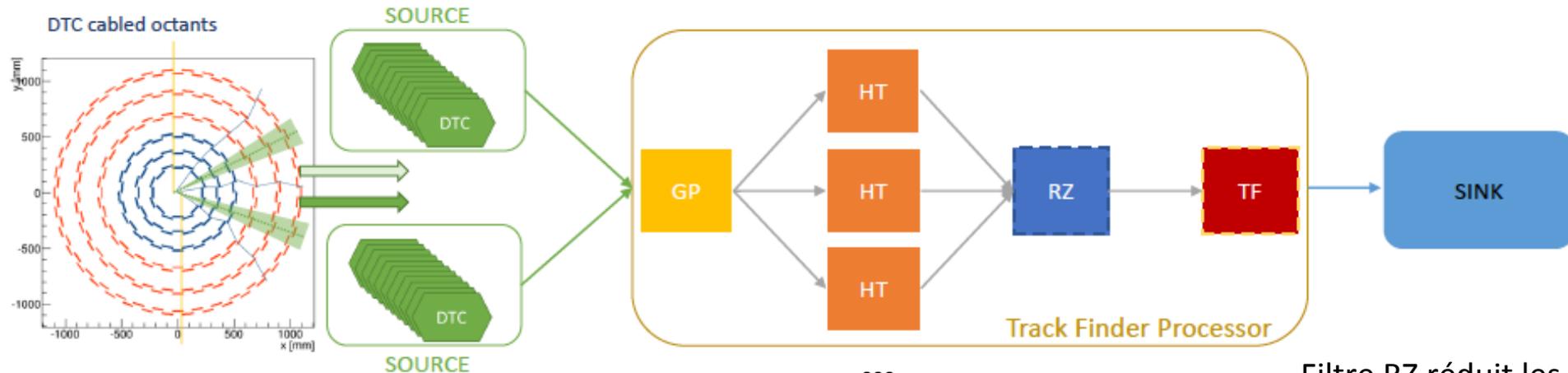
Recherche et Reconstruction de Traces au L1 basees sur approche: TMTT-Tout FPGA



G. Hall et al., A TMTT for CMS, JINST Volume 9, October 2014

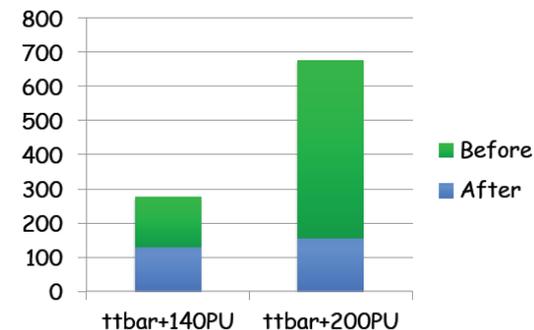
Le système complet comprend les pièces suivantes:

- ✓ La source des données (découpé en 8 octants, chaque octant découpé en 36 secteurs (ϕ, η))
- ✓ Le processeur géographique (GP) assigne les stubs dans secteurs $\eta-\phi$
- ✓ La transformée de Hough fait la reconnaissance de trace dans plan R- ϕ



- ✓ Filtrage R-Z: vérifie que les traces trouvées sont consistentes avec une droite dans ce plan
- ✓ Elimination des doublons
- ✓ Fit de la trace (FT)

(Courtesy I. Tomalin (RAL))

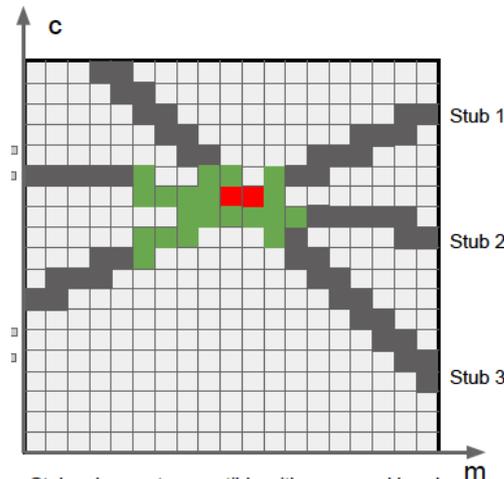
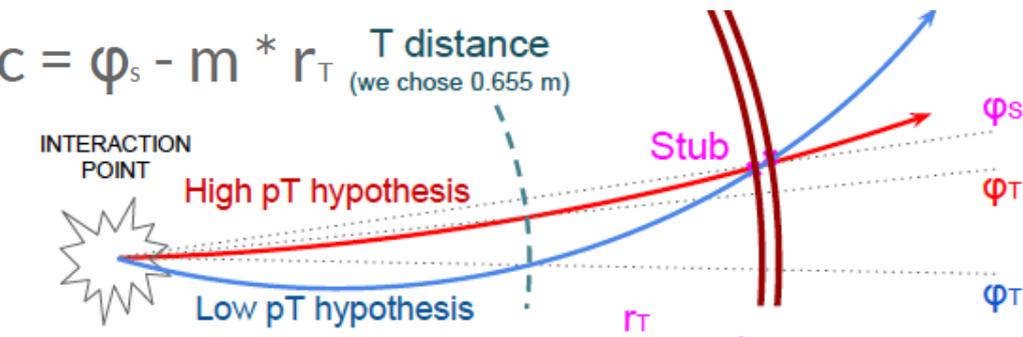


Filtre RZ réduit les fakes à 15%
Et d'un facteur 3 la proba des traces retenues d'inclure des hits incorrects

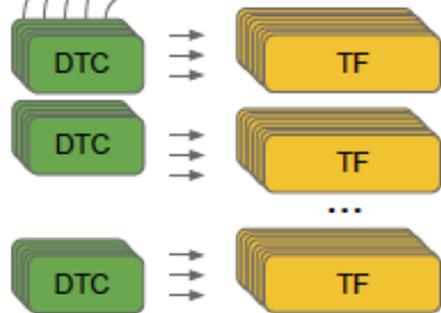
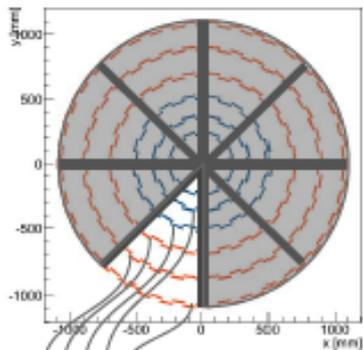


Approche TMTT-Tout FPGA: principe de mesure

(Courtesy L. Calligaris (RAL), D. Cieri (RAL))

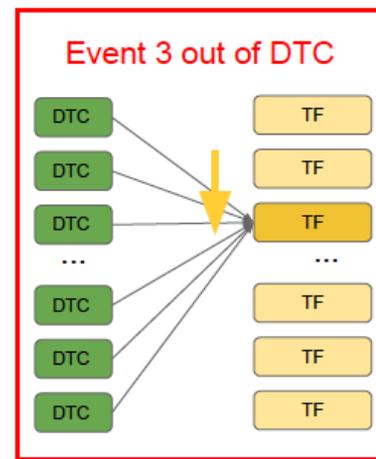
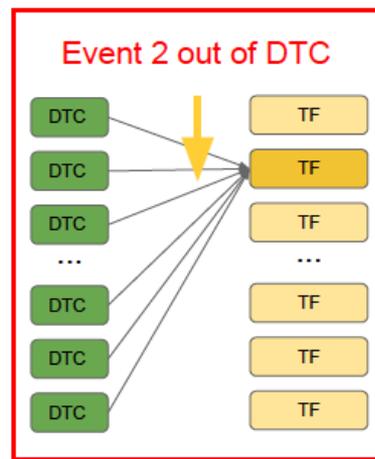
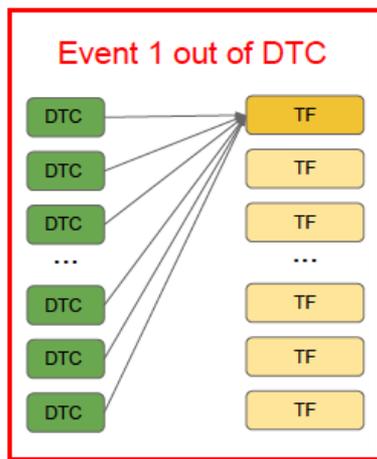


Approximate octants



(DAQ and Timing Card)
36 DTC / 1 octant
Total 8x36 = 288 DTCs

(Track Finder)
12 TF / octant

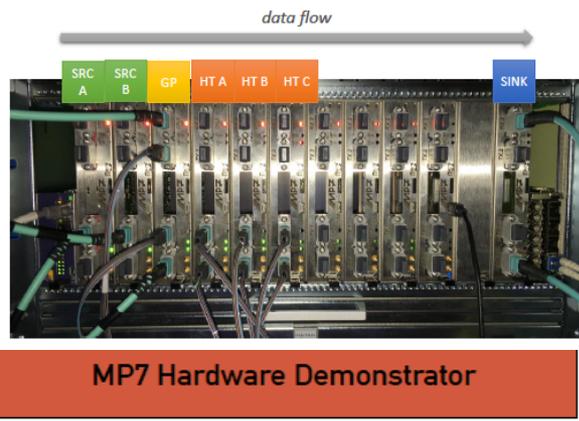
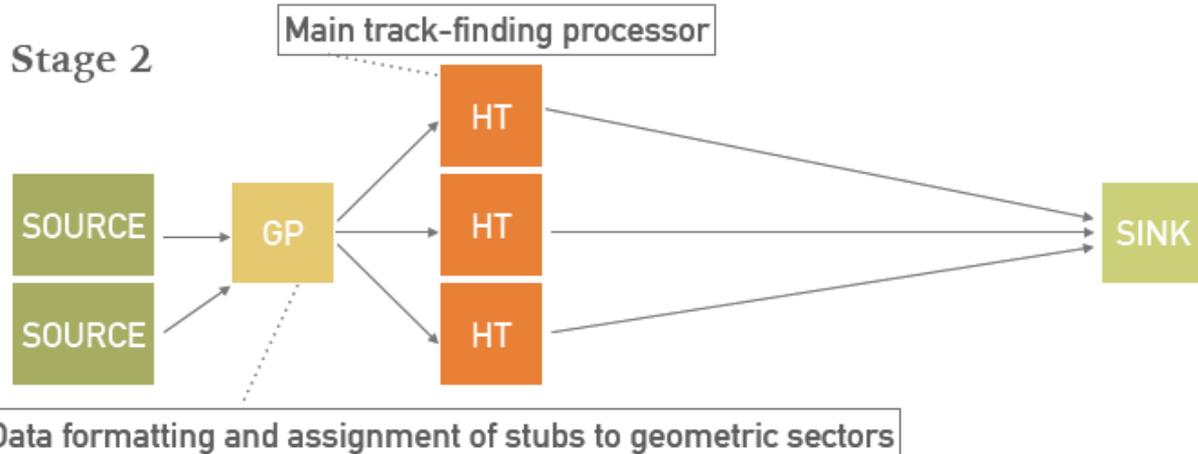
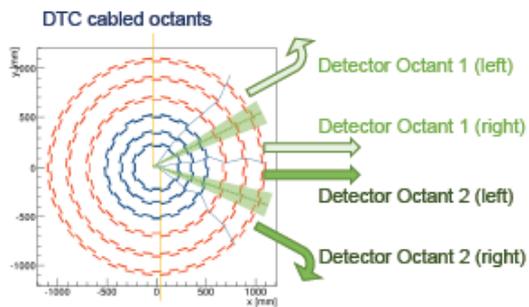


Etc..

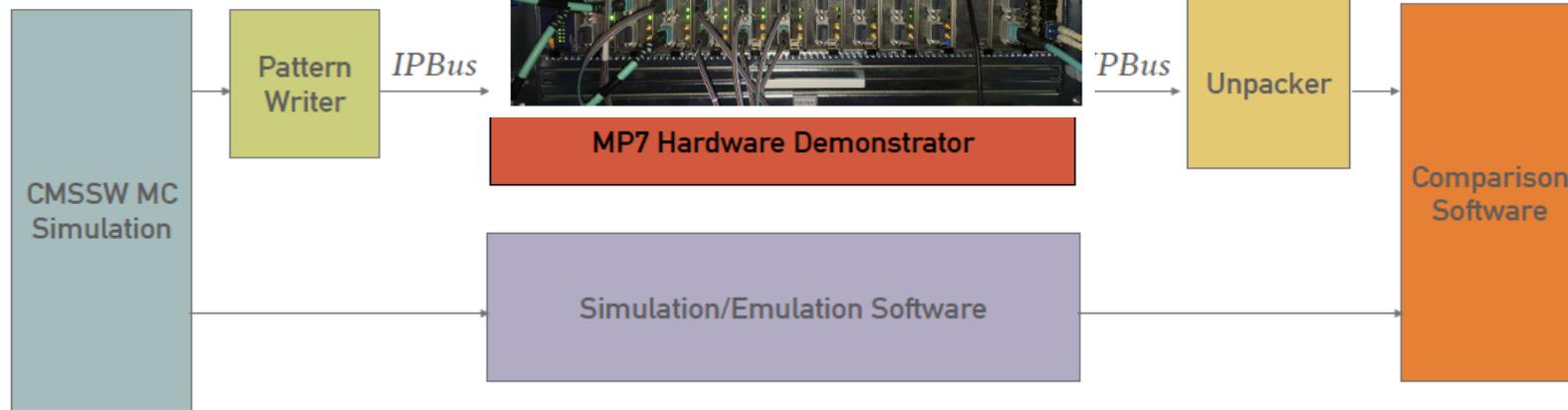
Multiplexage en temps: N => donne temps = N x BX
pour effectuer les opérations (employé maintenant par tous)



Approche TMTT-Tout FPGA: plateforme de test

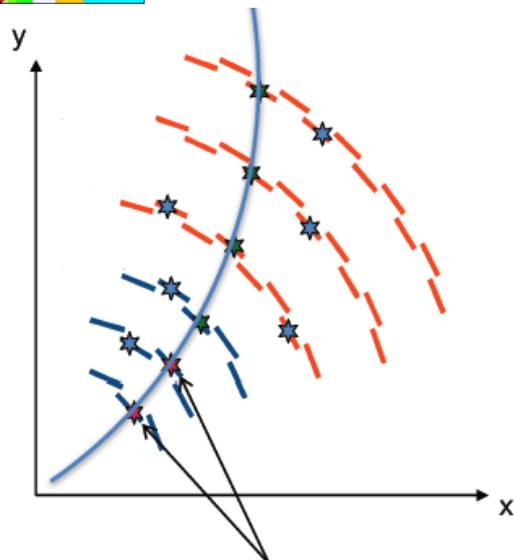


Installée au CERN et à RAL

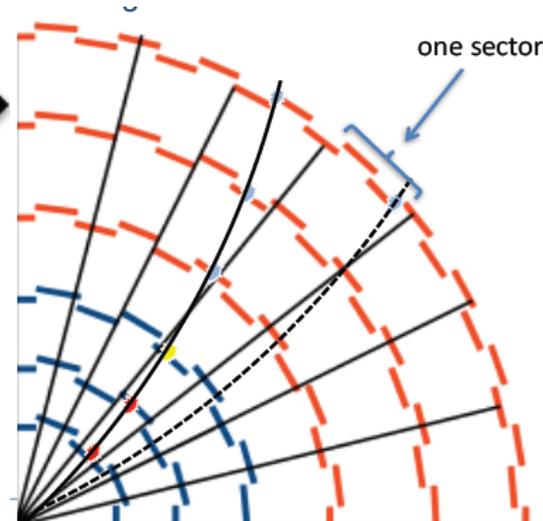
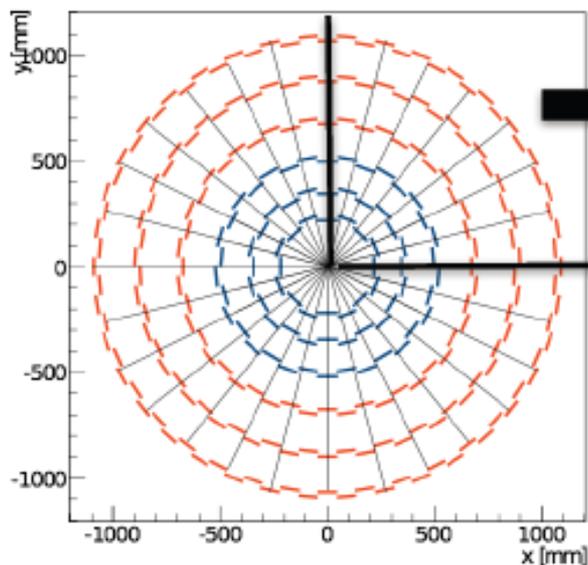


(Courtesy T. James (Imperial College))

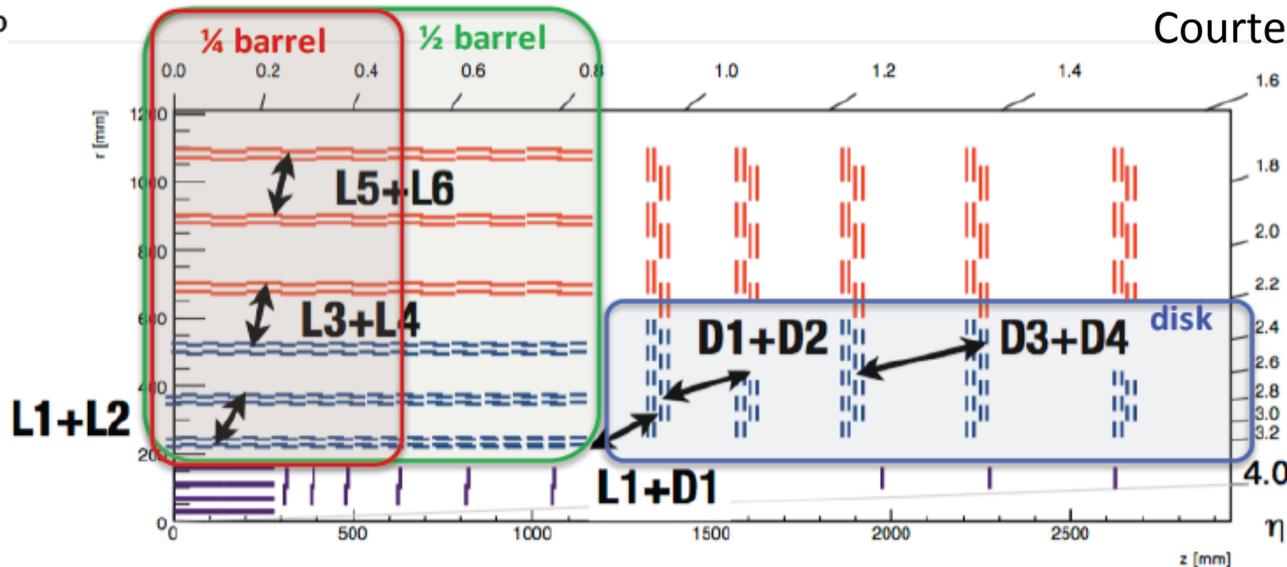
Tout-FPGA avec tracklets



Each star is a "stub": two hits (coo



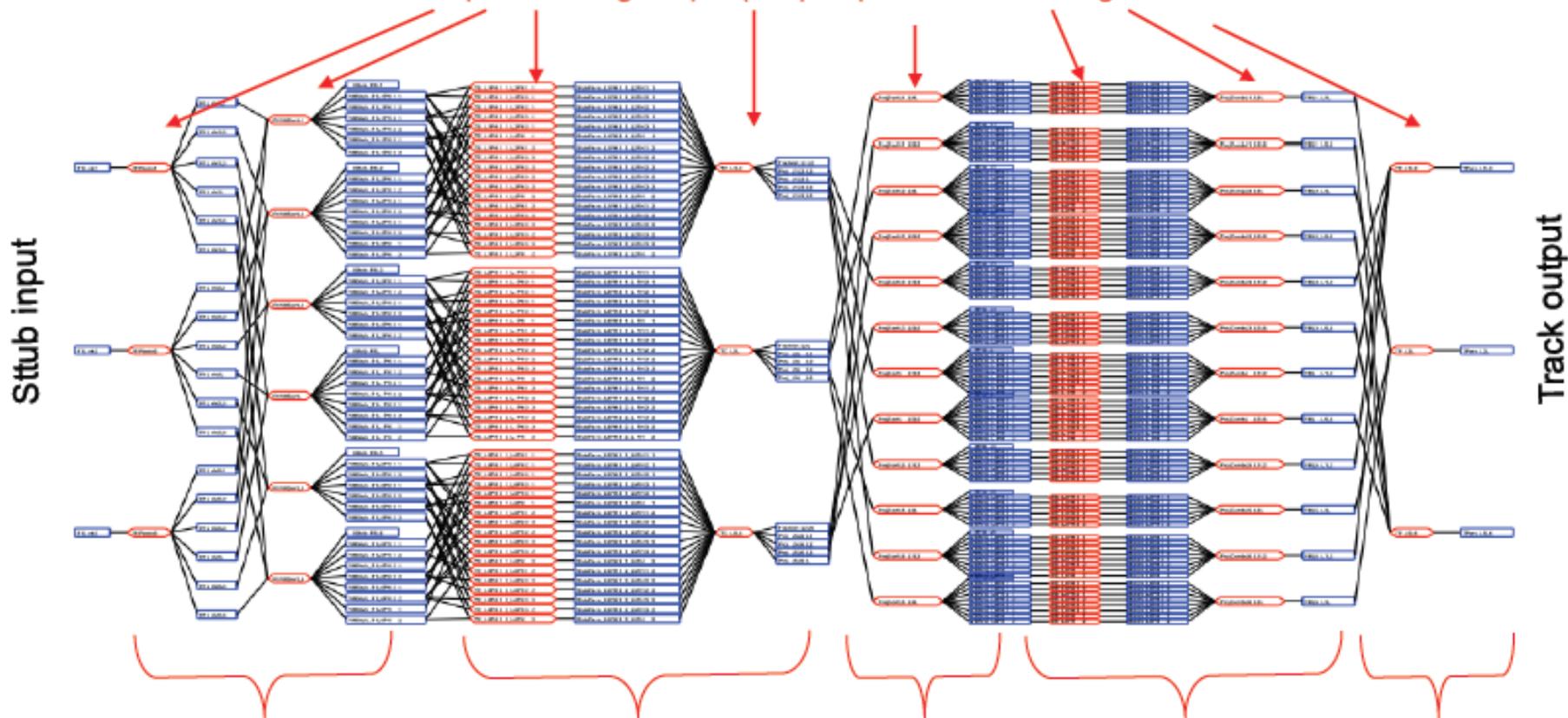
Courtesy, Brian Winer (OSU)



(L. Skinnari on behalf of CMS at Vienna Conf, Feb 2016)

Bloc-diagramme de 1/4 du barrel

Each rectangle in this diagram is either memory (blue) or processing (red)
 processing steps (red) implements the algorithm



PROCESSING STEPS:

- Stub organization
- Forming tracklets
- Organize tracklet projections
- Match tracklet projections to stubs
- Track fit

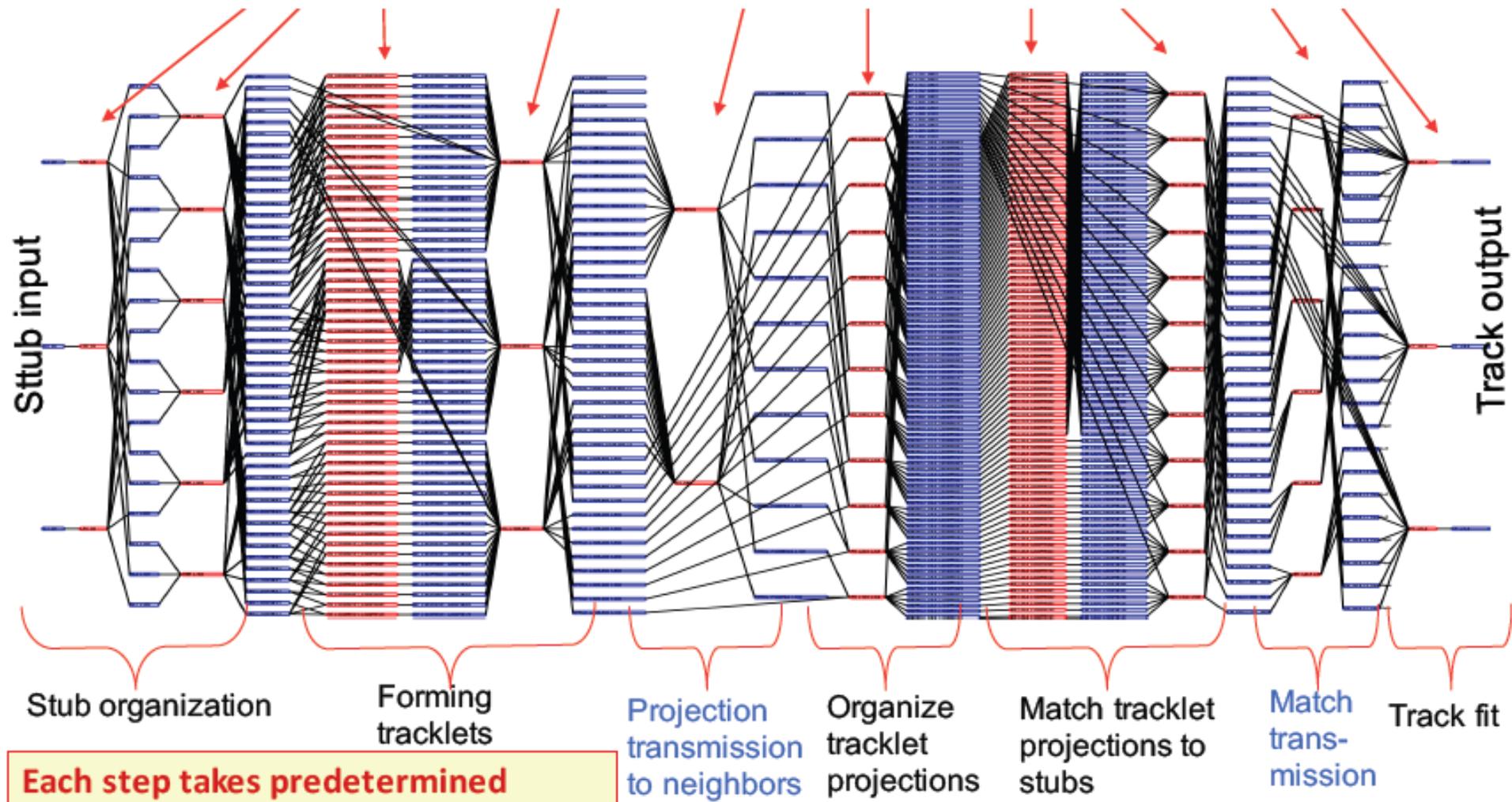
Duplicate removal is the next step

Python code generates Verilog code, emulator configuration, and this picture

Courtesy, Brian Winer (OSU)

Bloc-diagramme ¼ du barrel incluant toutes les liaisons

processing steps (red) implements the algorithm



Each step takes predetermined amount of time – fixed latency

Le résultat est pour le moment: latence = 3996 ns

Courtesy, Eva Halkiadakis (Rutgers) **Peut être encore amélioré!**

Fast Track Pattern Recognition in High Energy Physics Experiments with the Automata Processor

Michael Wang^{a,*}, Gustavo Cancelo^a, Christopher Green^a, Deyuan Guo^b, Ke Wang^b, Ted Zmuda^a

^a*Fermi National Accelerator Laboratory, Batavia, IL 60510, USA*

^b*University of Virginia, Charlottesville, VA 22904, USA*

Abstract

We explore the Micron Automata Processor as a suitable commodity technology that can address the growing computational needs of track pattern recognition in High Energy Physics experiments. A toy detector model is developed for which a track trigger based on the Micron AP is used to demonstrate a proof-of-principle. Although primarily meant for high speed text-based searches, we demonstrate that the Micron AP is ideally suited to track finding applications.

Keywords: Pattern Recognition, Tracking, Trigger, Finite Automata

MICRON AUTOMATA PROCESSOR AS A SUITABLE COMMODITY TECHNOLOGY THAT CAN ADDRESS THE GROWING COMPUTATIONAL NEEDS OF TRACK PATTERN RECOGNITION in HEP

M. Wang et al., (FNAL & U. Virginia) submitted to NIMA (see next slide)
Supported by LDRD DOE Grant and MICRON

The MICRON AP is based on a new and radical non von Neumann architecture.

It is derived from conventional SDRAM technology and its hardware architecture (see Fig1) is conveniently understood in terms of a two-dimensional memory array.

Next step: Built the demonstrator for test benchmarking platform (CNRS/FNAL/INFIERI)

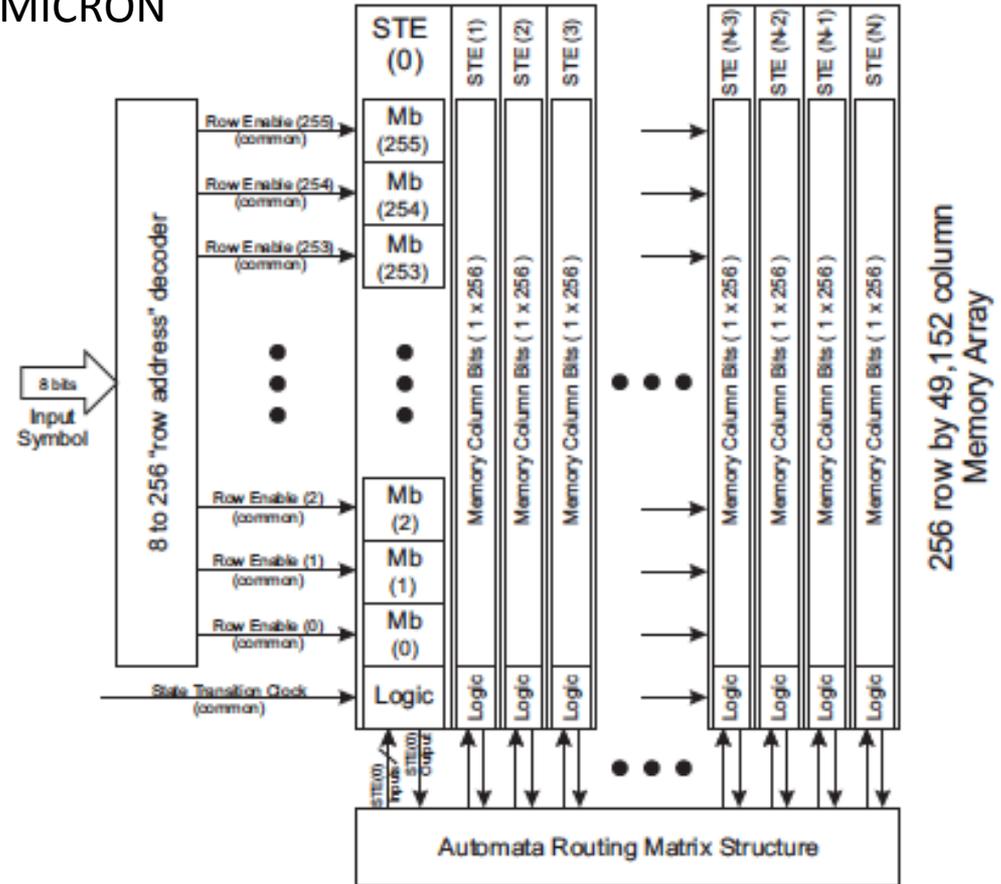
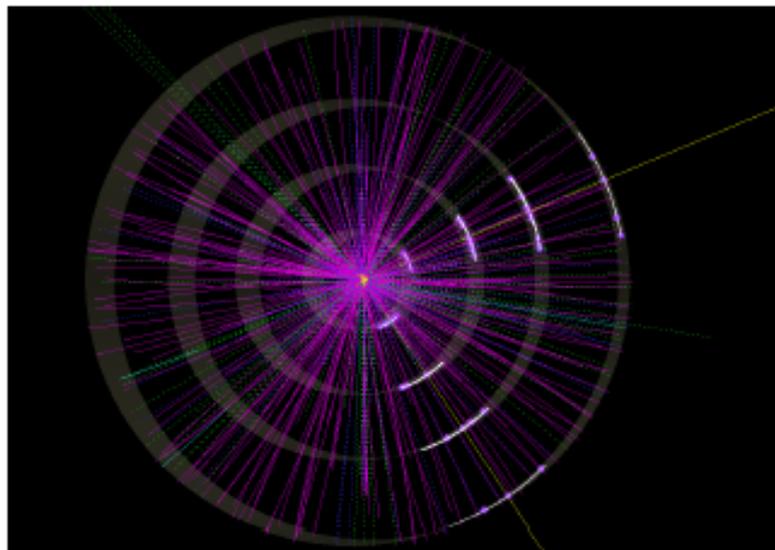
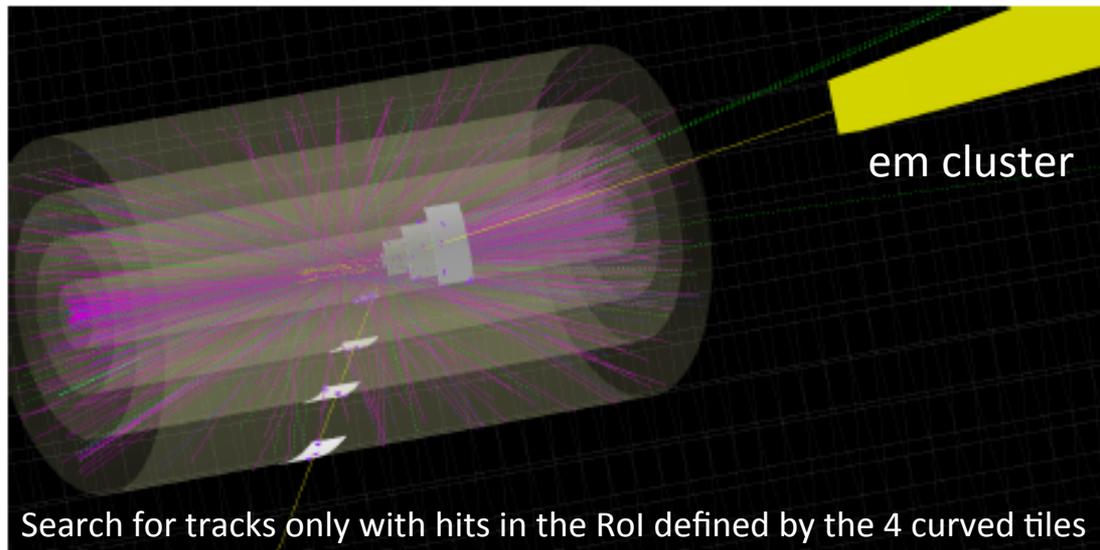


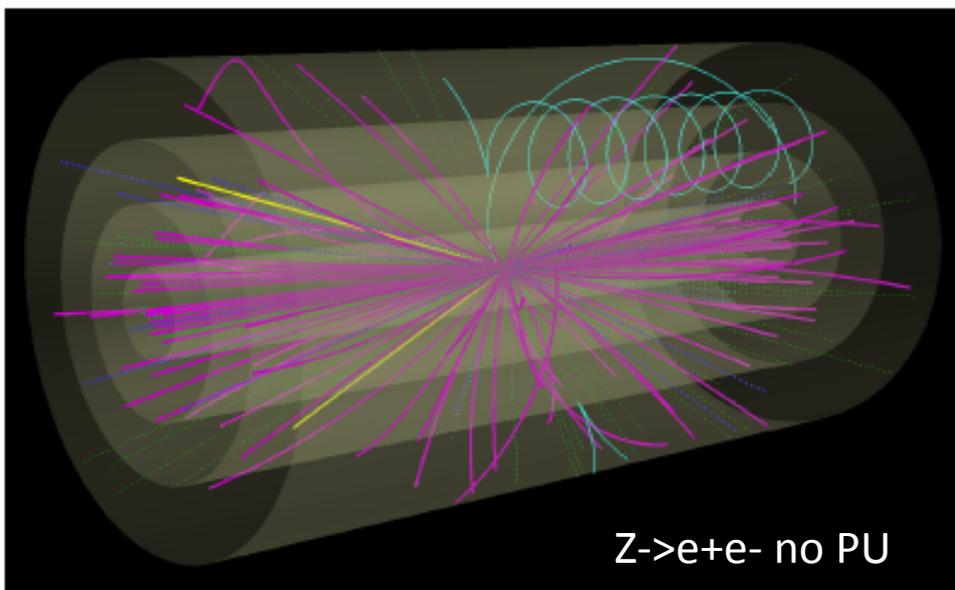
Figure 1: The 2D memory array architecture of the Micron Automata Processor adapted from conventional SDRAM technology.



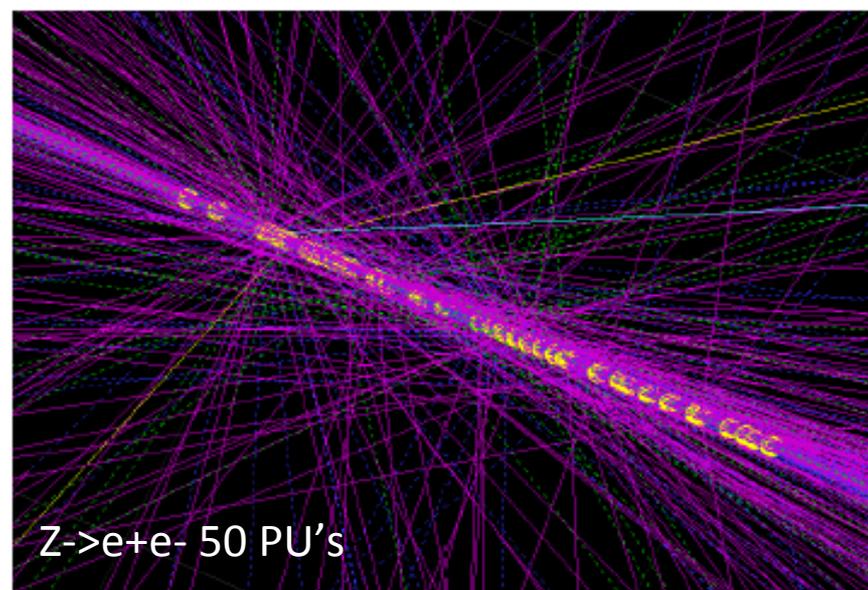
(a)



(b)



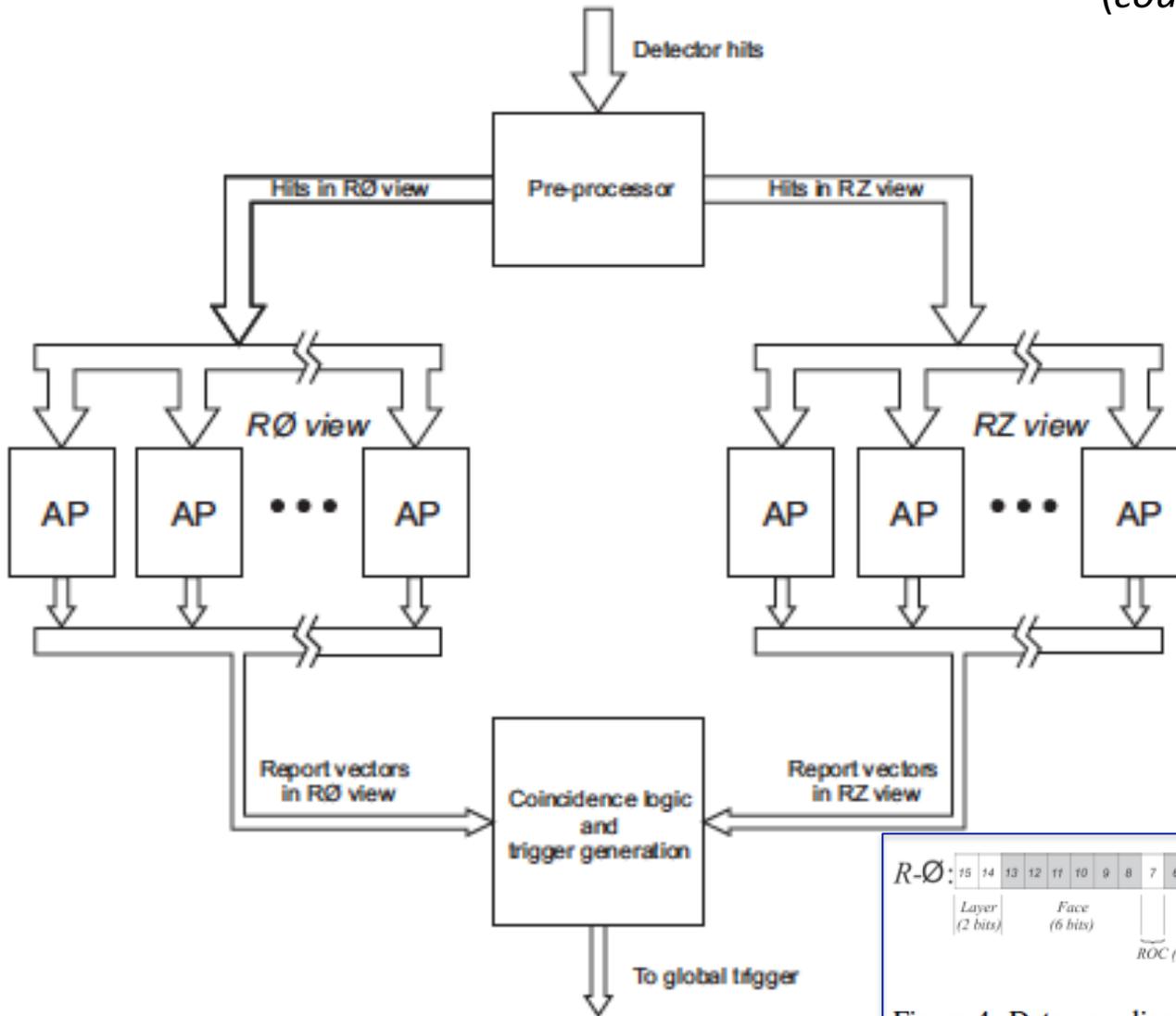
(a)



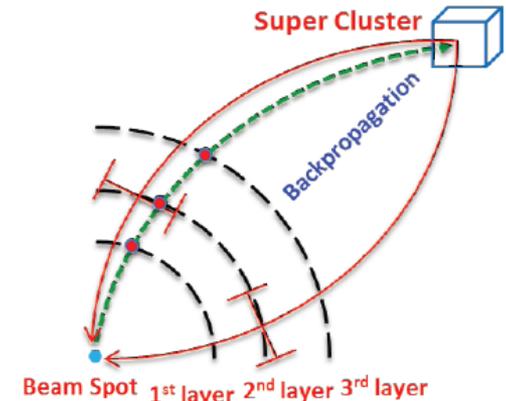
(b)

Block diagram of A.P. based track trigger hardware

(courtesy M. Wang)



Translate in hardware the PiXTRK algorithm we developed in software



C.S. Moon and ASN
2015 *JINST* **10** C10001

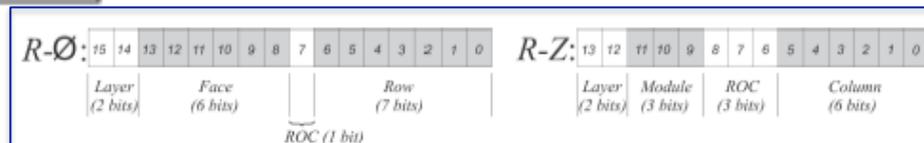


Figure 4: Data encoding scheme for pixel addresses in the $R - \phi$ and $R - z$ views.

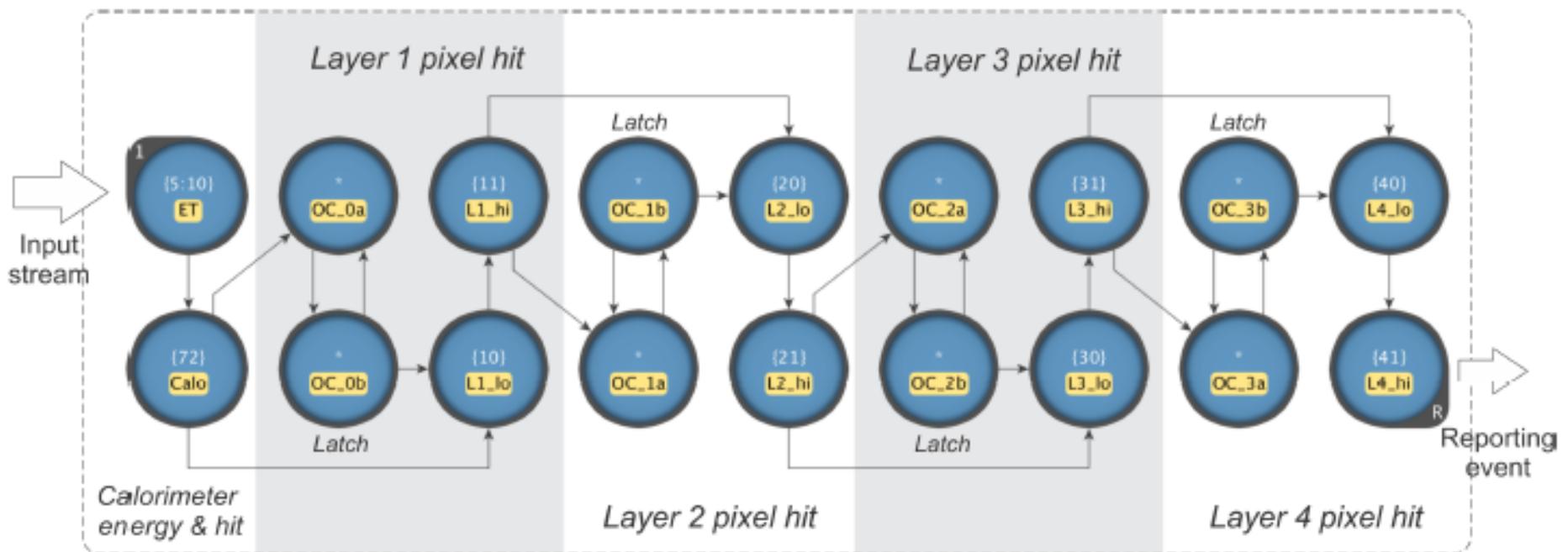


Figure 8: An automata network programmed to generate a report on matching a specific sequence of exactly 4 pixel hit addresses.

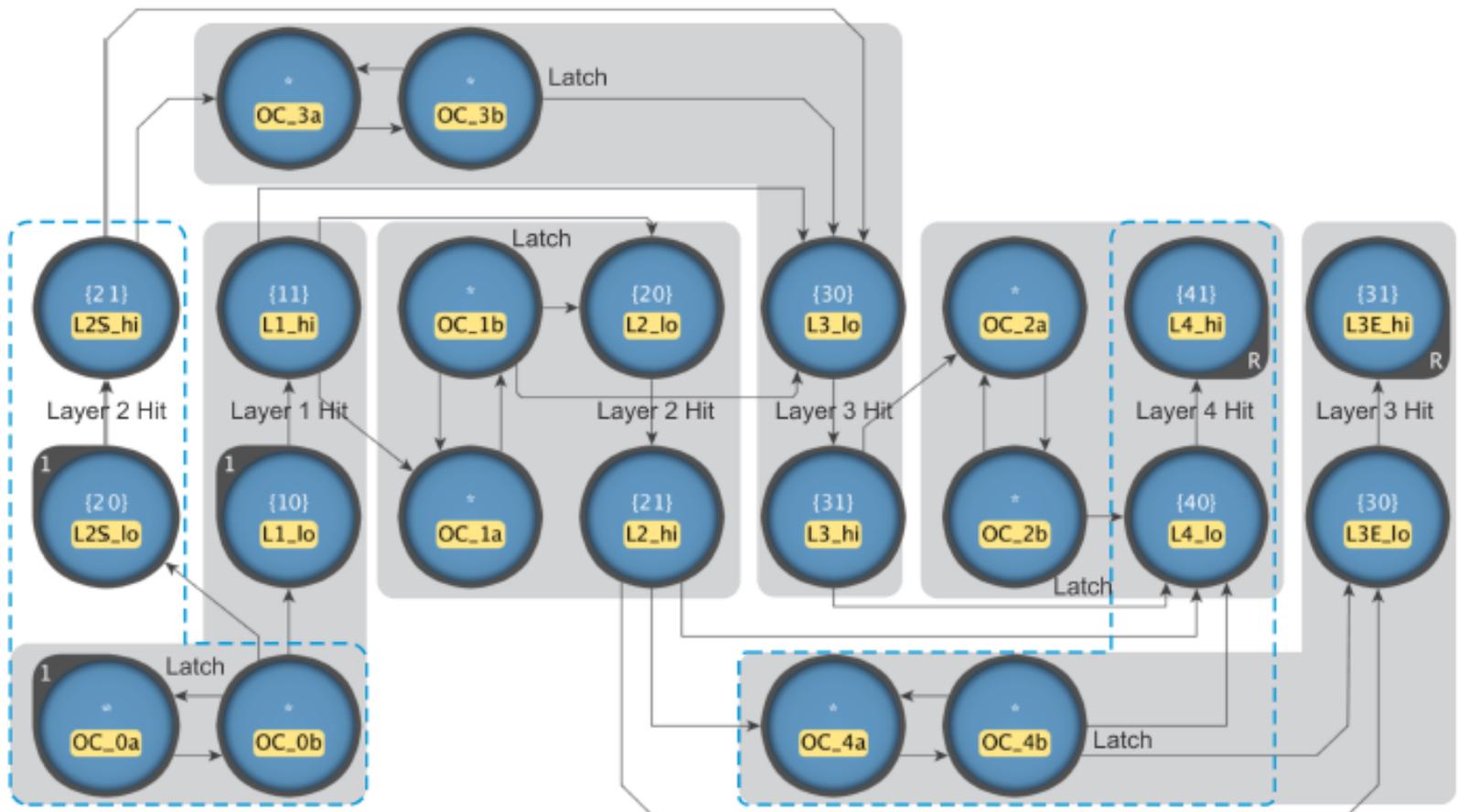
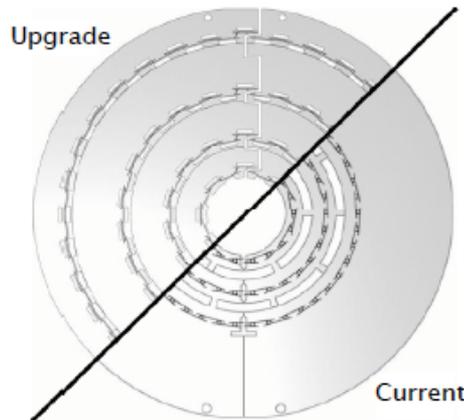


Figure 10: An automata network programmed to generate a report on matching a sequence of 4 pixel hit addresses allowing up to one missing hit.

Intégration graduelle proposée pour CMS Phase 1

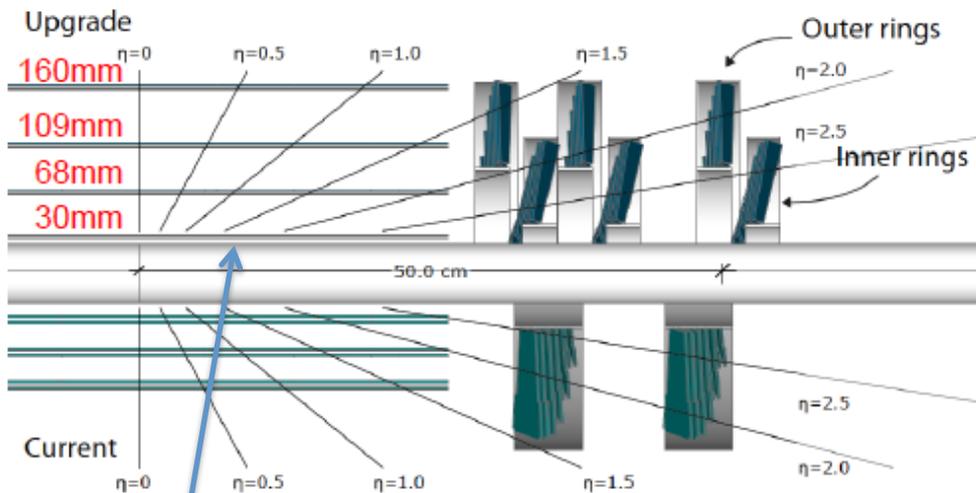


Pour LHC-HL, le trajectomètre externe de CMS sera construit de manière totalement différente à l'actuel. PAR CONTRE le détecteur à pixels va être reconstruit avec des pixels différents mais suivant le design actuel:

- => 4 couches au centre
- => disques à l'avant/arriere mais couverture plus grande: $\eta \leq 4$

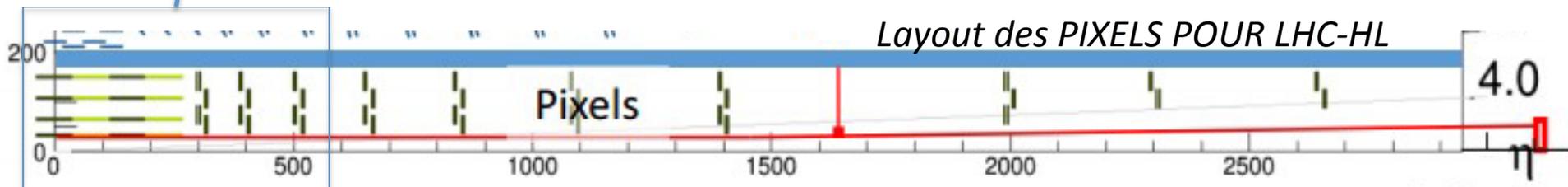
Pixels Phase 1
(2018)

Pixels Phase 1 \approx 1ère étape vers Pixels pour LHC-HL



=> STRATEGIE EVOLUTIVE pour L1 PIXELS avec déclenchement L1.5 PIXELS (page suivante)

Layout des PIXELS POUR LHC-HL

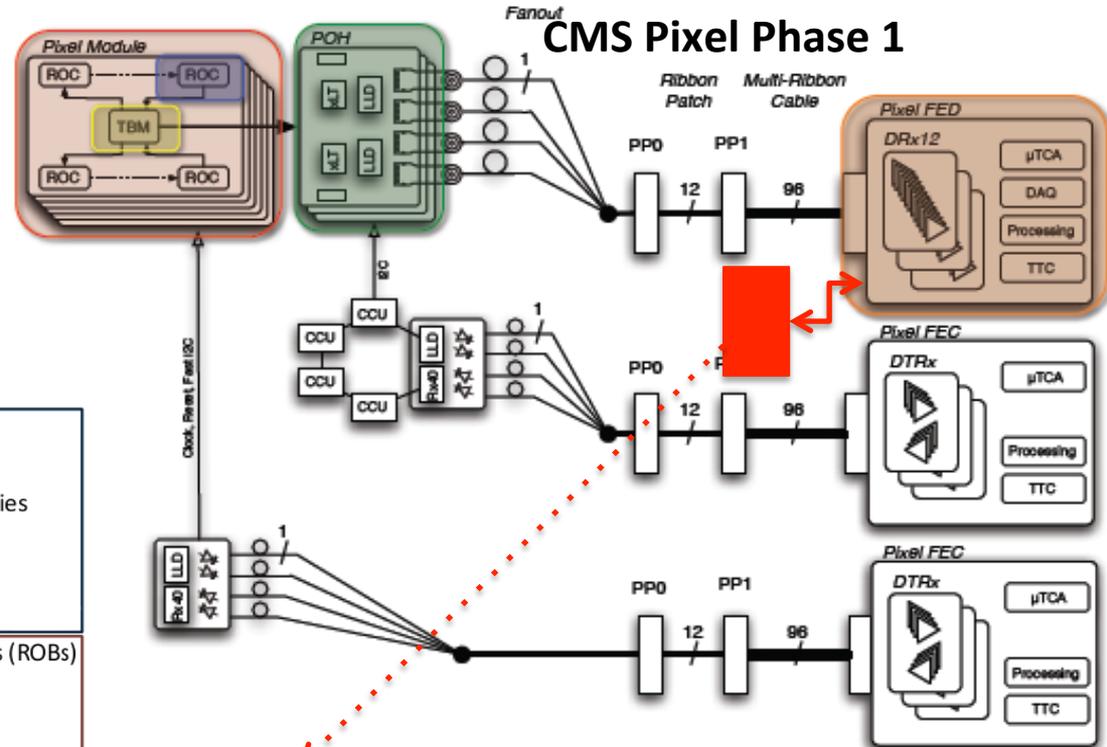
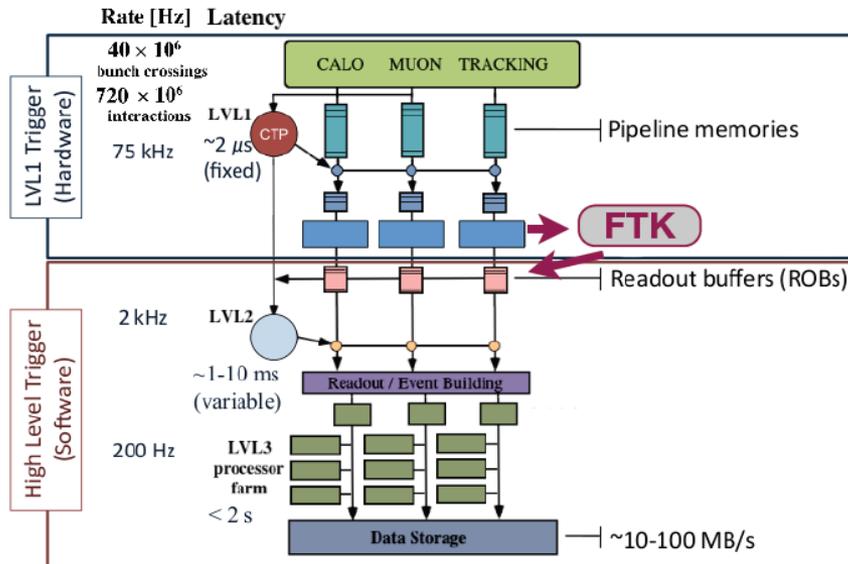


Intégration graduelle durant Phase 1

CMS: proposition d'intégrer déclenchement intermédiaire entre L1 et HLT: Niveau L1.5

ATLAS prêt a déjà installer (2015++)

FTK => reconstruction des traces de la trajectométrie Si actuelle dans ATLAS en environ 100 μ s:



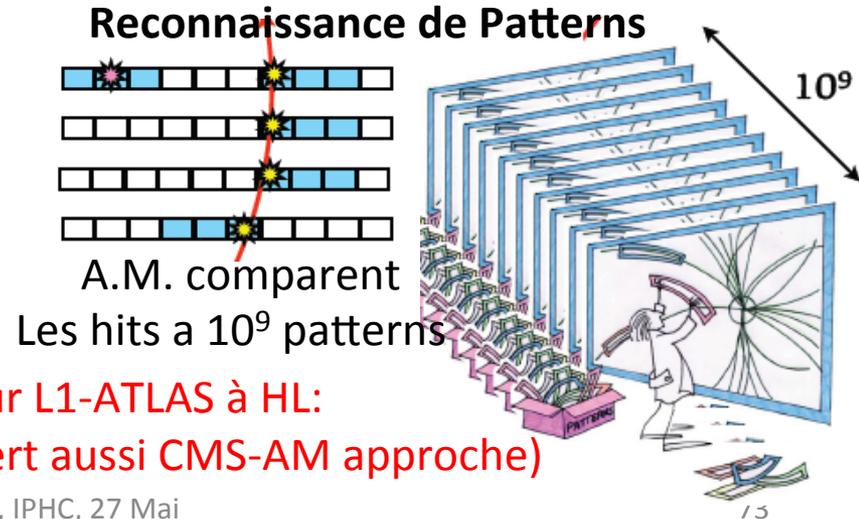
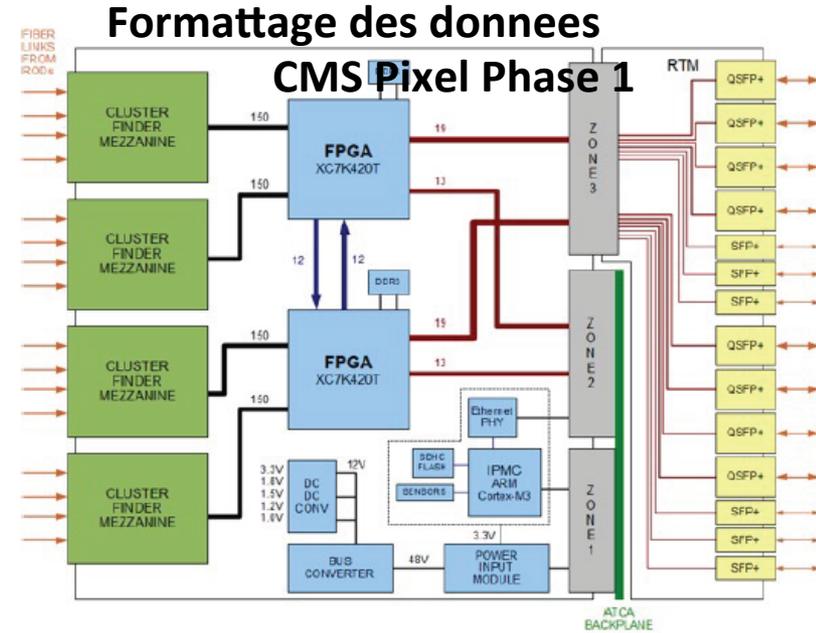
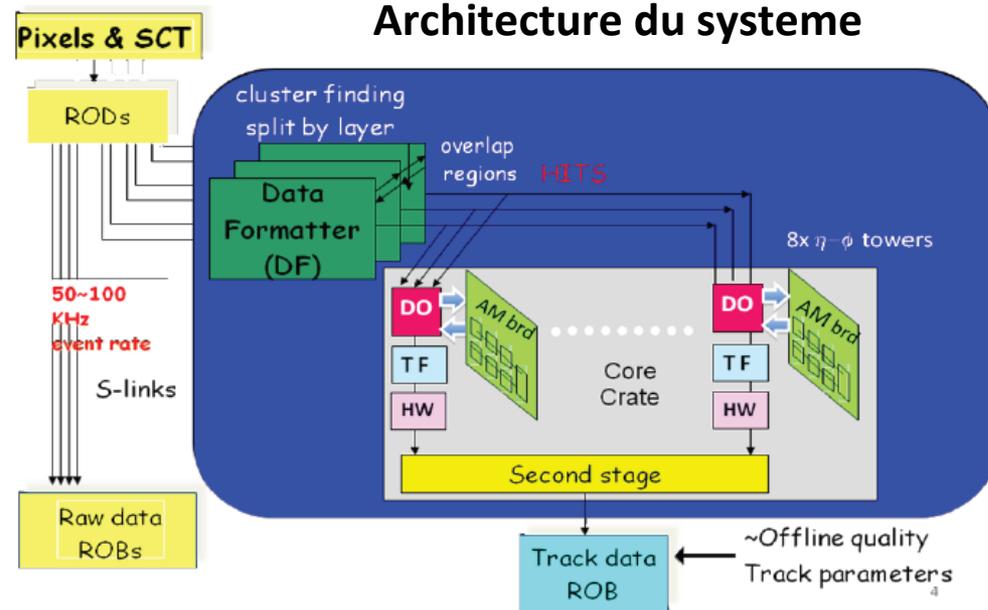
Dupliquer sortie du FPGA-FED pour tester P.R. & Fit de segment de traces pixels dans le secteur correspondant.
 Offre plateforme de test en temps réel pour développer les algos temps réel et tester divers processeurs pour L1.5 et en vue de L1.

Intégration graduelle durant Phase 1

CMS: proposition d'intégrer déclenchement intermédiaire entre L1 et HLT: Niveau L1.5

ATLAS prêt a déjà installer (2015++)

FTK => reconstruction des traces de la trajectométrie Si actuelle dans ATLAS en environ 100 μ s:



- Important atout pour Physique d'ici LHC-HL
 - Plateforme de test et développement unique pour L1-ATLAS à HL:
- L1: 20 et 30 μ s après L0 (calos/muons): 5 a 6 μ s. (Sert aussi CMS-AM approche)

Conclusions

- L'implémentation des trajectomètres dans les déclenchements L1 (temps réel) est activement poursuivie dans les collaborations LHC pour HL.
- Motivée par la Physique à explorer dès la Phase 1 et en Phase 2.
- Est essentielle pour un filtrage efficace dès le 1er niveau
- Les pixels y jouent un rôle crucial pour améliorer encore la précision sur les traces chargées des objets de physique, la position des vertex primaire (PU) et secondaires (étiquetage des b)
- Se fait avec nombre de collaborations intra-expériences (y inclus delà du LHC): RD53, A.M. , R&D sur les technos détecteurs, HPC, etc..
- S'appuie sur nombre de progrès dans l'industrie high tech.
- Est évidemment intéressant pour les machines et expériences au delà du LHC-HL (LC, FCC etc..)