



IN2P3

Institut national de **physique nucléaire**
et de **physique des particules**

Bibliothèques de composants PCB sous ADW / Cadence

- **Rappel sur les bibliothèques Cadence PCB In2p3**
- **Le travail préparatoire pour passer à ADW**
- **L'outil ADW**
- **L'informatique dédiée**
- **Devenir bibliothécaire**
- **Conclusion**

Christian ILLINGER : illinger@in2p3.fr

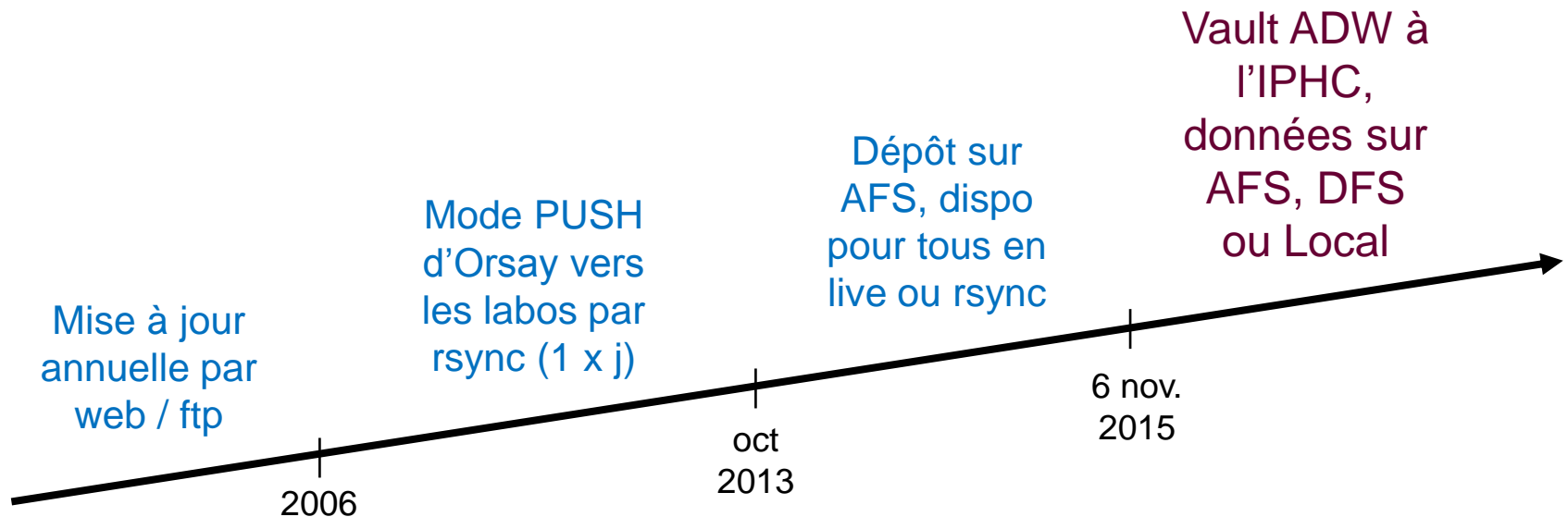
Journées IAO/CAO/MSI/FPGA à Strasbourg / 31 Mai 2016

Bibliothèques de composants PCB sous ADW / Cadence

- **Rappel sur les bibliothèques Cadence PCB In2p3**
- **Le travail préparatoire pour passer à ADW**
- **L'outil ADW**
- **L'informatique dédiée**
- **Devenir bibliothécaire**
- **Conclusion**

Les bibliothèques synchronisées

✓ Un petit historique...



Les bibliothèques synchronisées

Les bibliothèques Cadence PCB sont stockées au CC à Lyon :

- /afs/in2p3.fr/throng/cadence/libs/... : AFS - ouvert aux plages IP IN2P3
- \\in2p3\dfs\Cadence\libs\... : DFS - ouvert au domaine IN2P3
- script de synchro (en copie locale) : rsync - en moins de 2-3 mn

Aujourd'hui : 16 labos IN2P3 (sur 19) bénéficient de la synchronisation automatique pour les symboles schématiques, les parttables et les empreintes PCB.

Et 2 labos ont encore prévus de s'y abonner en 2016 !

Les bibliothèques synchronisées

- **Production distribuée des composants et gestion ouverte :**
 - Les composants sont développés par les différents laboratoires volontaires
 - Chaque bibliothécaire les intègre dans la bibliothèque de la communauté sur AFS (via l'outil ADW).
 - Chacun est garant de ses composants !
 - La création de doublons est évitée
 - Mise en œuvre rapide
 - **Formation à ADW obligatoire (via Cadence)**

Bibliothèques de composants PCB sous ADW / Cadence

- **Rappel sur les bibliothèques Cadence PCB In2p3**
- **Le travail préparatoire pour passer à ADW**
- **L'outil ADW**
- **L'informatique dédiée**
- **Devenir bibliothécaire**
- **Conclusion**

Nettoyage des « FrontEnd librairies » : Oct 2014 → Mai 2015

Scripts : 20 % des éléments prennent 80 % du temps

- 50 libs schéma (in... + libs historiques)
- vlsi, gaas, pld retirées car obsolètes
- standard, instandard et inpower
restent **en dehors** d'ADW (seront intégrées en SPB 17.2)

BackEnd (Allegro) bibliothèques nettoyées en Mai 2015

Les bibliothèques de BackEnd , en résumé :

- 273 padcms
- 602 padtacks (dans 4 libs : padstack3-4-5-6...)
ajout récent de ./padstack
- 81 bsm
- 166 osm
- 21 ssm
- 1252 psm (./exp + ./psm)
- 0 fsm

Ajustement des Parttables en mai 2015 :

- Génération automatique des PART_NUMBER
- Standardisation des STATUS (X, E, V)

```
device.pft
1 FILE_TYPE = MULTI_PHYS_TABLE;
2
3 PART '74LVTOO'
4 CLASS = IC
5 PHYS_DES_PREFIX = M
6
7 :PACK_TYPE | SUBTYPE = JEDEC_TYPE | STATUS | PART_NUMBER | PACKAGE | MANUFACTURER | REFERENCE | DESCRIPTION | DA
8 'SOIC' | '74LVTOOD' (~74LVTOOD) = 'SO14Z39_1270' | 'E' | '74LVTOOD' | 'JEDEC/MS-012AB' | 'PHILIPS' | '74LVTOOD'
9 'SOIC' | '74LVTOODB' (~74LVTOODB) = 'SSO14Z53_0650' | 'E' | '74LVTOODB' | 'JEDEC/MO-150AB' | 'PHILIPS' | '74LVT
10 'SOIC' | '74LVTOOPW' (~74LVTOOPW) = 'TSSO14Z44_0650' | 'E' | '74LVTOOPW' | 'JEDEC/MO-153AB1' | 'PHILIPS' | '74L
11
12 END_PART
13 END.
14
```

Le chantier des « catégories », démarré en juin 2015 :

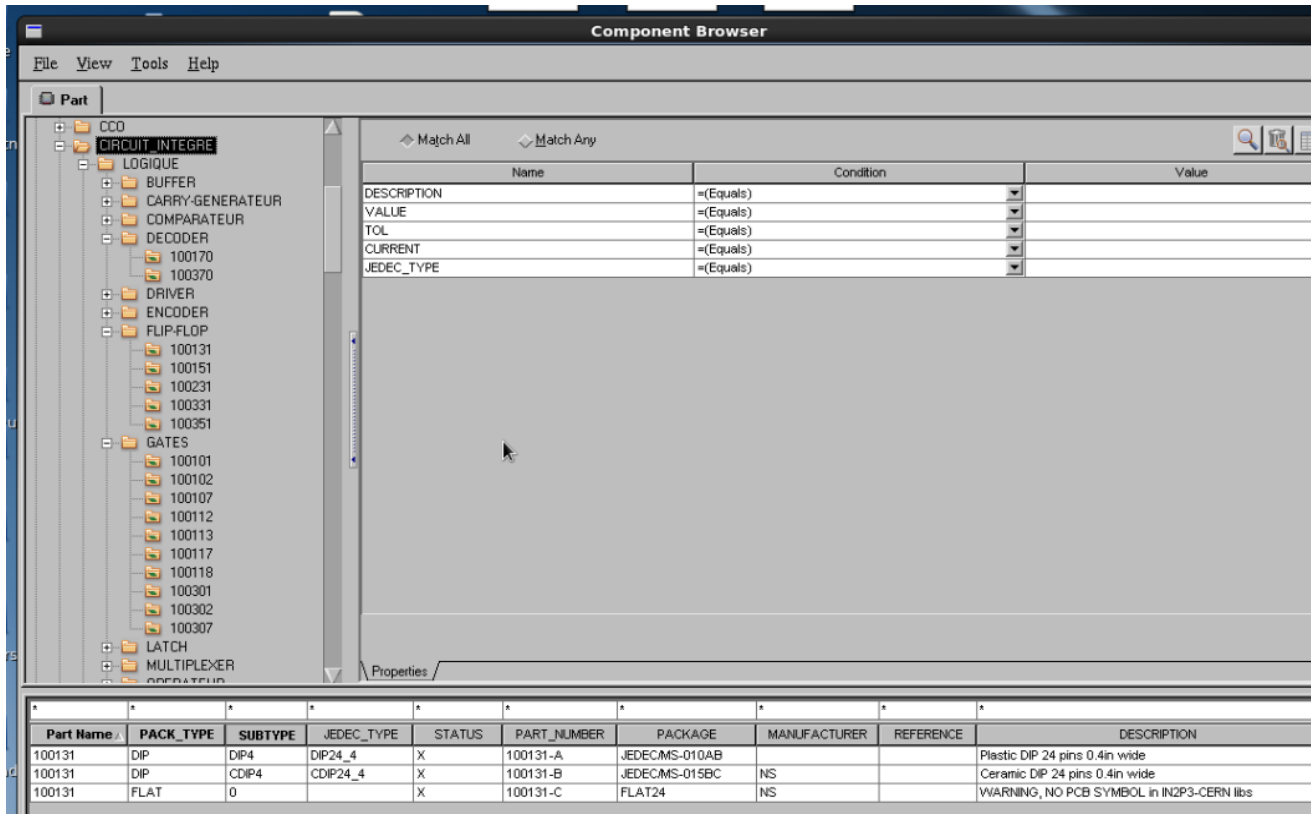
Dans ADW le format de la parttable est déterminé par la catégorie.

- Chaque composant a été « catégorisé » : 4643 en tout !
- Un site internet et une base SQL provisoire : travail à plusieurs facilité !

=> Terminé fin juillet 2015

Cadence		Préférences			
cadence					
Id	Composant	Librairie	Description1	Description2	Categorie
3165	ad9238	inspecial	adc. 12 bits.2/package	2 ADC 12 bits	Circuit_integre.Convertisseur.Adc-12-bits
3166	ad9240	inspecial	adc. 14 bits	ADC 14bits	Circuit_integre.Convertisseur.Adc-14-bits
1851	ad9246	in2p3	-nc-	ADC flash 14 Bits	Circuit_integre.Convertisseur.Adc-14-bits
3167	ad9500	inspecial	obsolete	-nc-	Circuit_integre.Logique.Delay
3168	ad9501	inspecial	other devices.digitally	DIGITALLY PROGRA	Circuit_integre.Logique.Delay
1852	ad9524	in2p3	-nc-	Jitter cleaner and	Circuit_integre.Logique.Clock
1853	ad9613	in2p3	-nc-	Dual ADC 12 bits 1.	Circuit_integre.Convertisseur.Adc-12-bits
3169	ad9617	inspecial	opamp. 1/package	PRECISION OPAMP	Circuit_integre.Amplifier.Aop
3170	ad96685	inspecial	comp. 1/package	ULTRAFAST COMPA	Circuit_integre.Logique.Comparateur
3171	ad96687	inspecial	comp. 2/package	-nc-	Circuit_integre.Logique.Comparateur
3172	ad9696	inspecial	comp. 1/package	-nc-	Circuit_integre.Logique.Comparateur
3173	ad9767	inspecial	-nc-	-nc-	Circuit_integre.Convertisseur.Dac-14-bits
3174	ad9901	inspecial	other devices.phase f	-nc-	Circuit_integre.Logique.Phase-Freq-Discri
1854	ada4096_4	in2p3	-nc-	4 Rail-to-rail I/O Ai	Circuit_integre.Amplifier.Aop
2540	ada4899	inlinear	-nc-	AOP high Speed	Circuit_integre.Amplifier.Aop
1855	ada4927_2	in2p3	-nc-	Differential ADC dr	Circuit_integre.Amplifier.Diff
1856	ada4938_2	in2p3	-nc-	Differential ADC dr	Circuit_integre.Amplifier.Diff
2433	adaprs232	ininterface	line-driver-receiver.rs	-nc-	Circuit_integre.Line-Driver
2434	adaprs233	ininterface	line-driver-receiver.rs	-nc-	Circuit_integre.Line-Driver

Aperçu des « catégories » dans ConceptHDL :



The screenshot shows the 'Component Browser' window in ConceptHDL. The left pane displays a tree structure under 'CIRCUIT INTEGRE' with categories like LOGIQUE, BUFFER, CARRY-GENERATEUR, etc. The right pane shows a table of properties for selected components.

Name	Condition	Value
DESCRIPTION	=(Equals)	
VALUE	=(Equals)	
TOL	=(Equals)	
CURRENT	=(Equals)	
JEDEC_TYPE	=(Equals)	

Part Name	PACK_TYPE	SUBTYPE	JEDEC_TYPE	STATUS	PART_NUMBER	PACKAGE	MANUFACTURER	REFERENCE	DESCRIPTION
100131	DIP	DIP4	DIP24_4	X	100131-A	JEDECMS-010AB			Plastic DIP 24 pins 0.4in wide
100131	DIP	CDIP4	CDIP24_4	X	100131-B	JEDECMS-015BC	NS		Ceramic DIP 24 pins 0.4in wide
100131	FLAT	0		X	100131-C	FLAT24	NS		WARNING, NO PCB SYMBOL in IN2P3-CERN libs

Serveur ADW démarré officiellement le 6 nov. 2015 !!!

- Import de l'ensemble des libs retouchées.
- Libs distribuées sur « reflib » et synchronisées vers AFS toutes les mn
→ `/afs/in2p3.fr/throng/cadence/libs/reflib`

Cela a été un travail d'équipe :

LPSC : JL. Bouly, N. Ponchant

LAL : C. Mendy

OMEGA : P. Dinaucourt

CSNSM : V. Alaphilippe

IPHC : O. Clause

Avec un soutien conséquent de Henk Von Harren de chez Cadence

Bibliothèques de composants PCB sous ADW / Cadence

- Rappel sur les bibliothèques Cadence PCB In2p3
- Le travail préparatoire pour passer à ADW
- **L'outil ADW**
- L'informatique dédiée
- Devenir bibliothécaire
- Conclusion

ADW

Marché CADENCE 2014 : ADW : Allegro Design WorkBench

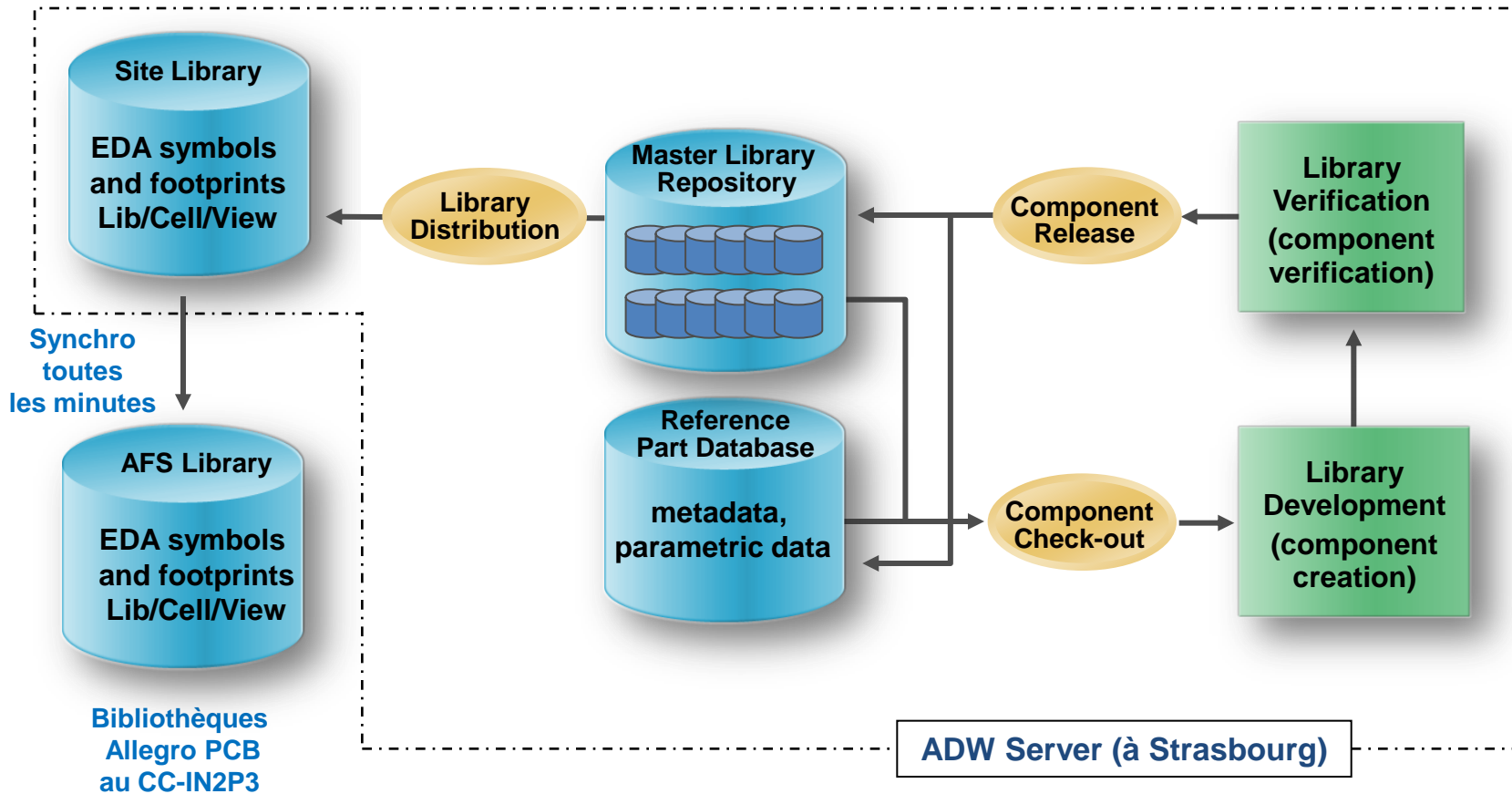
→ Outils Cadence standard :

- PCB Library WorkBench
- PCB Design WorkBench
- Team Design (en connexion avec SharePoint ou autre)
- Design and IP reuse (avec SharePoint ou autre)

ADW – Library WorkBench

PCB Library WorkBench :

- ✓ Environnement intégré de développement et de gestion pour « libraires »
 - Création et suivi des composants
 - Test et Validation des composants
 - Distribution des composants
 - ✓ Utilise les outils classiques Cadence : concepthdl, allegro, partdev, etc
 - ✓ Assure et maintient la cohérence des informations (sch, ptf, psm, pdf)
- ➔ En utilisant ce système unifié on réduit le temps de développement des composants pour Cadence PCB.

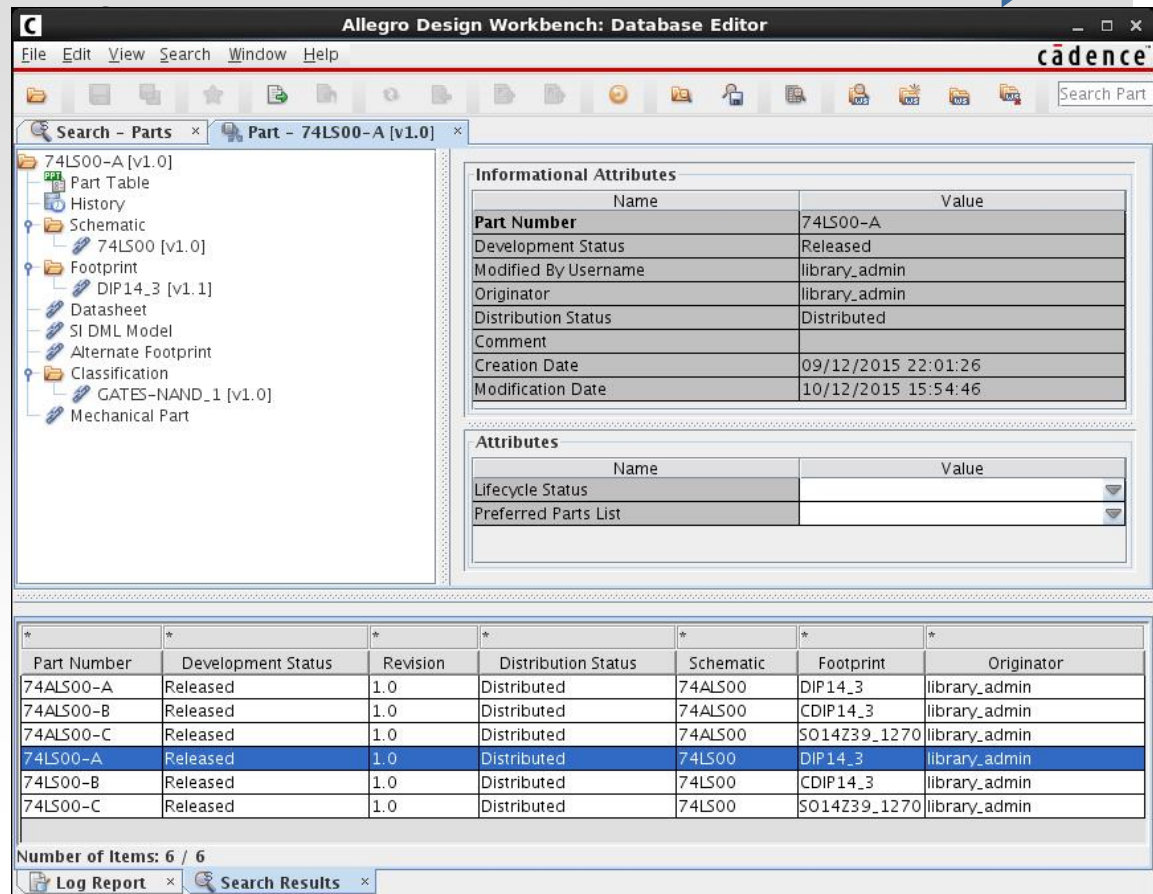


Define Parametric Data

Build Logical Symbol

Build Physical Footprint

- Component metadata
- Classification
- Features
- Symbol and Footprint metadata
- Part table data
- Manufacturer Reference
- Mechanical accessory



The screenshot shows the Allegro Design Workbench Database Editor interface. The left pane displays a tree view of the part structure for '74LS00-A [v1.0]', including Schematic, Footprint, and Classification. The right pane shows the 'Informational Attributes' table for the selected part.

Name	Value
Part Number	74LS00-A
Development Status	Released
Modified By Username	library_admin
Originator	library_admin
Distribution Status	Distributed
Comment	
Creation Date	09/12/2015 22:01:26
Modification Date	10/12/2015 15:54:46

Name	Value
Lifecycle Status	
Preferred Parts List	

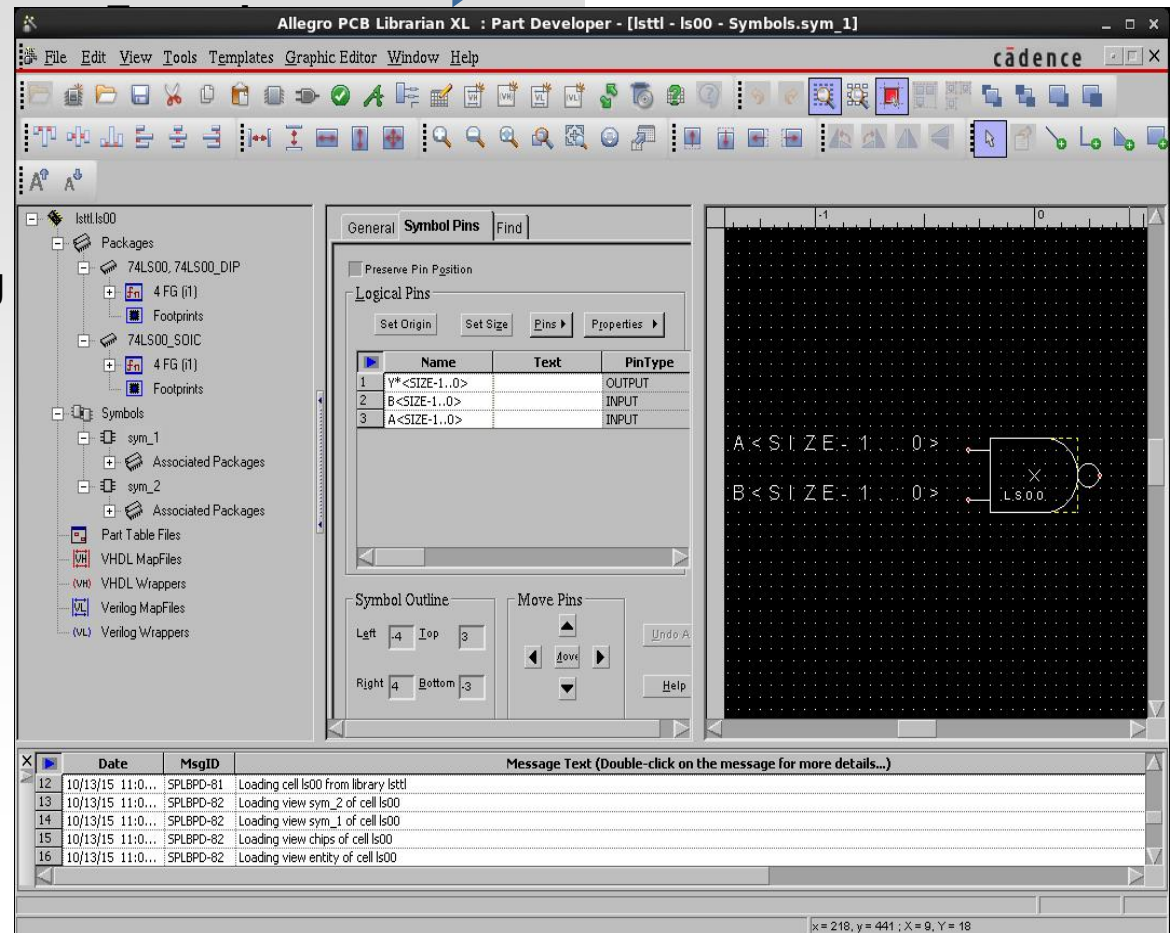
Part Number	Development Status	Revision	Distribution Status	Schematic	Footprint	Originator
74ALS00-A	Released	1.0	Distributed	74ALS00	DIP14_3	library_admin
74ALS00-B	Released	1.0	Distributed	74ALS00	CDIP14_3	library_admin
74ALS00-C	Released	1.0	Distributed	74ALS00	SO14Z39_1270	library_admin
74LS00-A	Released	1.0	Distributed	74LS00	DIP14_3	library_admin
74LS00-B	Released	1.0	Distributed	74LS00	CDIP14_3	library_admin
74LS00-C	Released	1.0	Distributed	74LS00	SO14Z39_1270	library_admin

Number of Items: 6 / 6

Build Logical Symbol

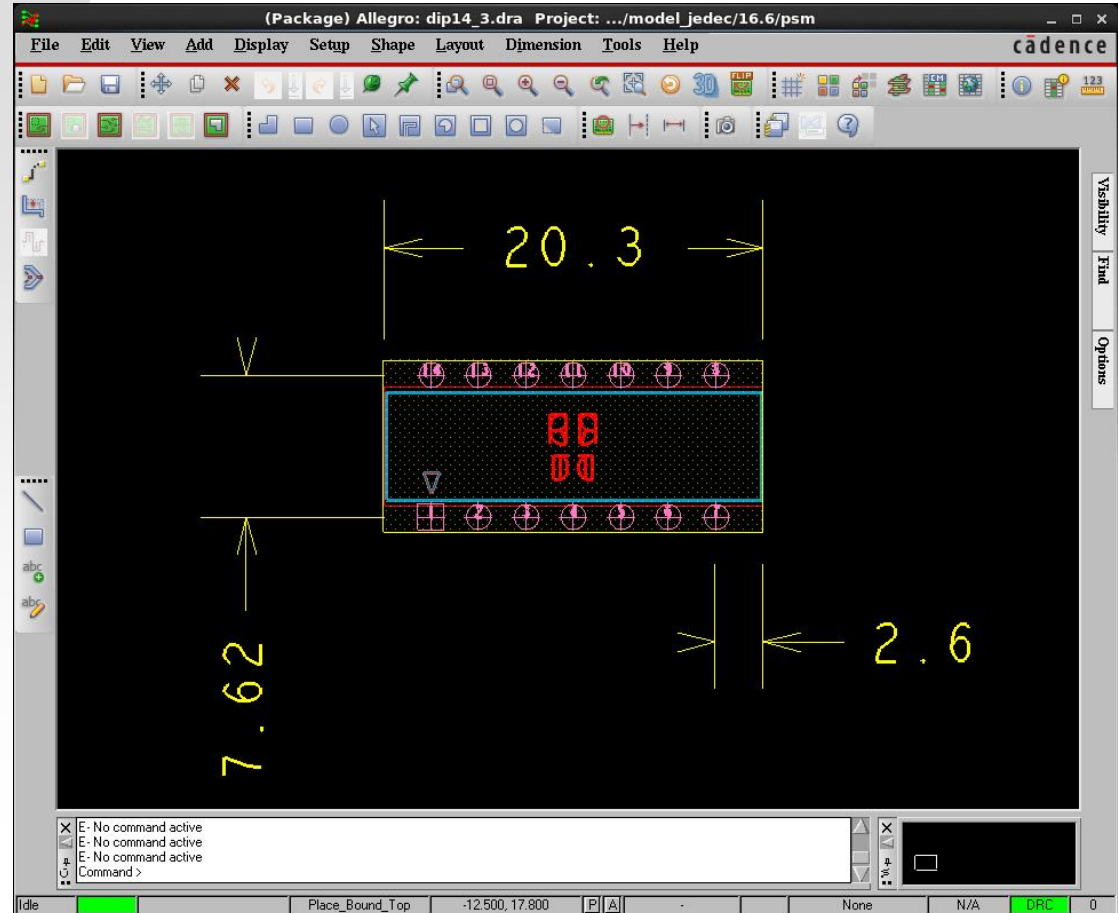
- Symbol setup
- Symbol creation or modification
- Package data
- Simulation mapping

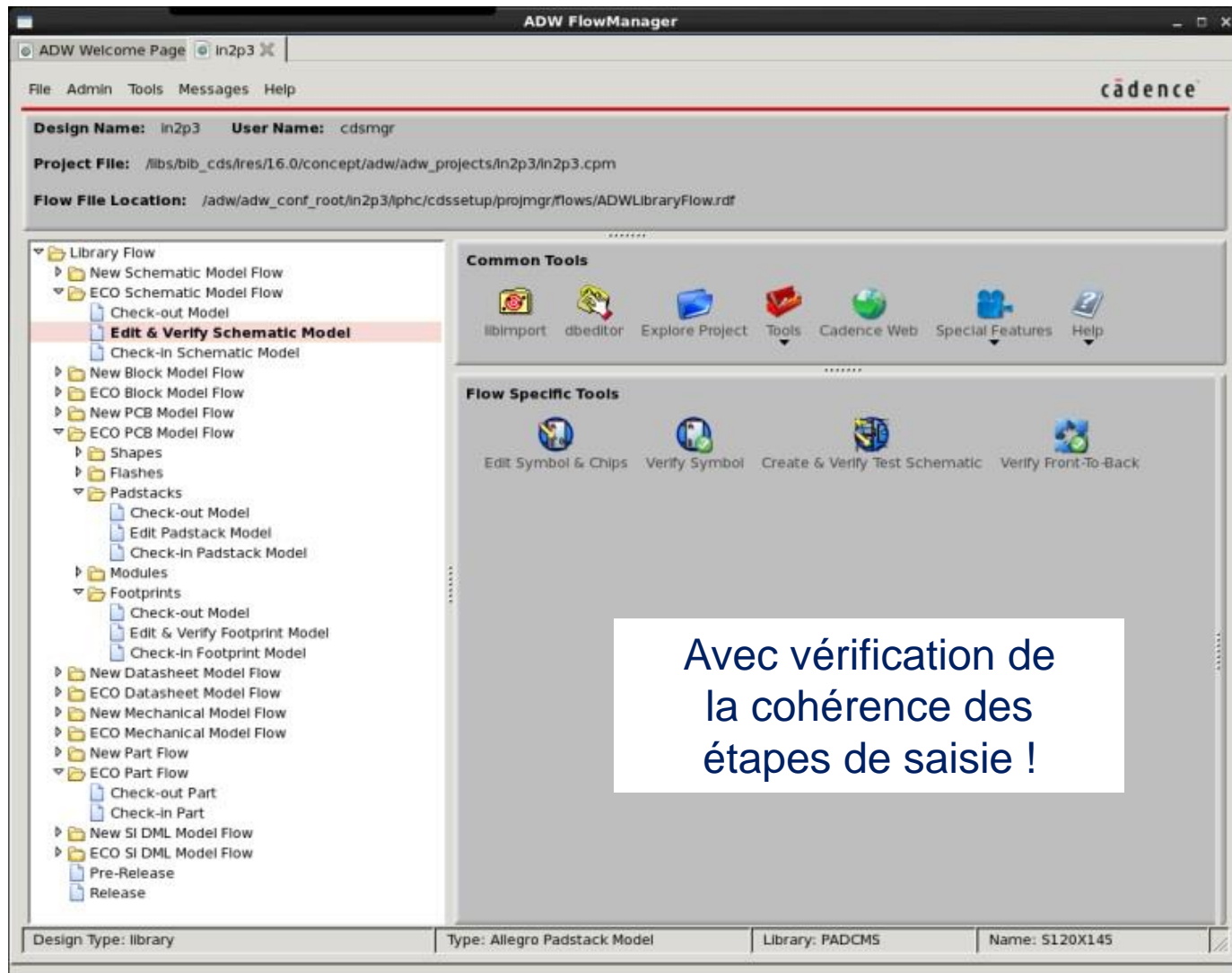
Build Physical Footprint



Build Physical Footprint

- Footprint setup
- Package symbol
- Mechanical symbol
- Drafting symbol
- Padstack
- Pad shape
- Pad flash

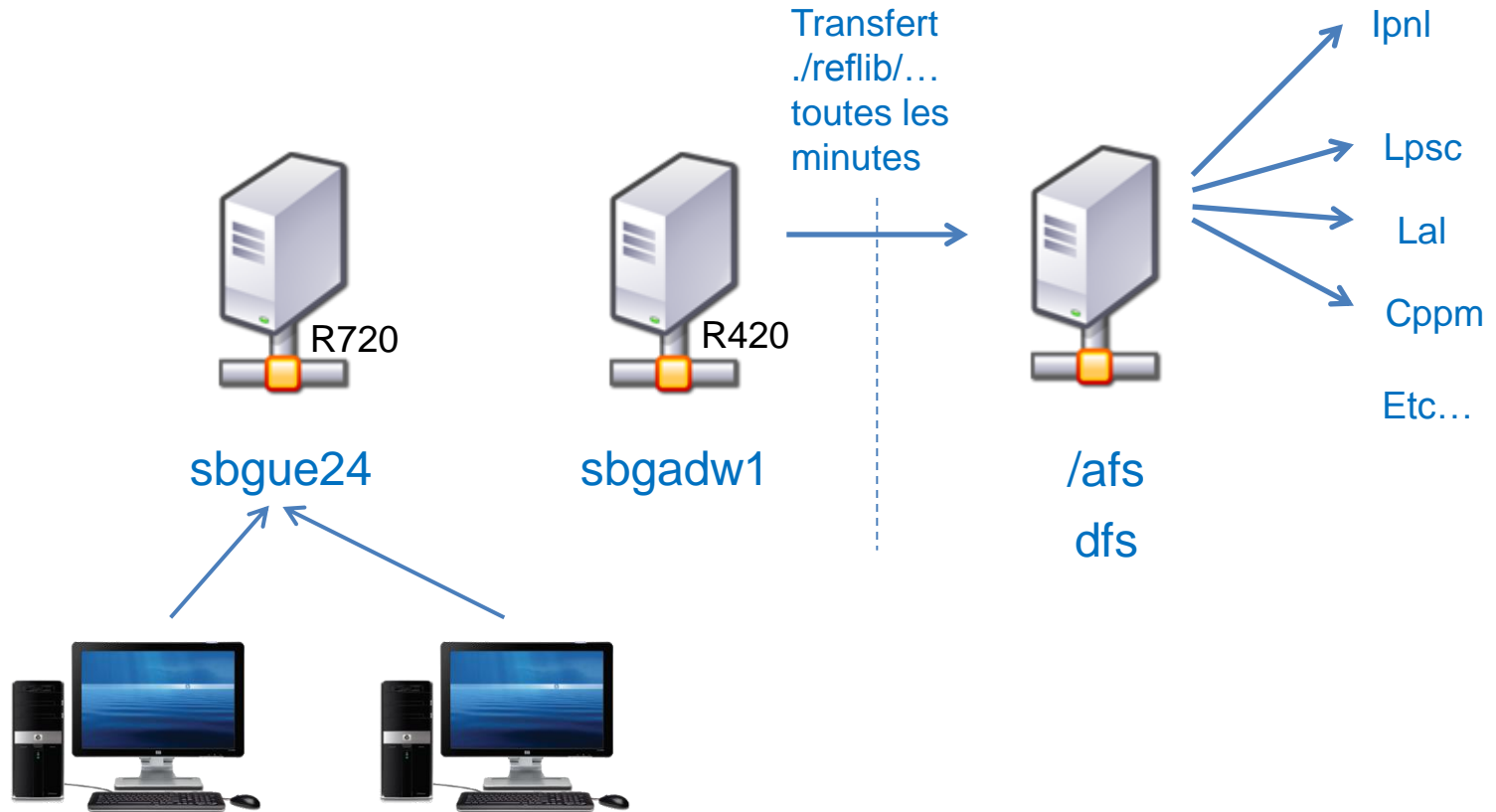




Bibliothèques de composants PCB sous ADW / Cadence

- Rappel sur les bibliothèques Cadence PCB In2p3
- Le travail préparatoire pour passer à ADW
- L'outil ADW
- **L'informatique dédiée**
- Devenir bibliothécaire
- Conclusion

L'informatique dédiée :



Libraires : Travail en remote via ssh ou x2go

Les paths pour les utilisateurs

(à partir de la replib)

Gérés par ADW

- cds.lib → ../model_sym/cds.lib
- ptf → ../model_sym/parttable.ptf
- psm → ../model_jedec/16.6/exp .../model_jedec/16.6/psm
- pads → ../model_padstack/16.6/padstack [3 ...6]
- ssm → ../model_shape/16.6/ssm
- bsm → ../model_mech/16.6/bsm
- osm → ../model_fmt/16.6/osm
- fsm → ../model_flash/16.6/fsm

- pdf → /afs/in2p3.fr/throng/cadence/libs/doctech

Bibliothèques de composants PCB sous ADW / Cadence

- Rappel sur les bibliothèques Cadence PCB In2p3
- Le travail préparatoire pour passer à ADW
- L'outil ADW
- L'informatique dédiée
- **Devenir bibliothécaire**
- Conclusion

Devenir bibliothécaire ...

- Suivre la formation Cadence spécifique :

2 sessions ont eu lieu en 2015 et 2016
16 stagiaires formés

Un réseau est constitué :

➔ Il ne fonctionne qu'avec l'implication de tous

Réseau des bibliothécaires		
LABO	NOM	Prénom
IPHC	ILLINGER	Christian
CPPM	LABRETTE	Colin
CPPM	KEVIN	Arnaud
CSNSM	ALAPHILIPPE	Vincent
GANIL	BLAIZOT	Maria
IPHC	CLAUSSE	Olivier
IPHC	LE	Thé Duc
IPNO_Acc	ESCALDA	Alexandre
IPNO_Inst	BRULIN	Gwenaël
IPNO_Inst	NOEL	Guillaume
LAL	MENDY	Charles
LAPP	PETIT	Sylvain
LLR	LOUZIR	Marc
LPHNE	ERIC	Pierre
LPSC	BOULY	Jean-Luc
OMEGA	DINEAUCOURT	Pierrick
12	16	

Devenir bibliothécaire ...

Quelques règles simples à respecter :

- Connaitre / utiliser les librairies IN2P3 dans son labo
- Respecter les « standards » (nommage + procédures)
- S'inspirer / copier / améliorer les éléments existants
- Toujours faire au mieux pour le « concepteur »

Quelques procédures dans /afs/in2p3.fr/home/throng/cadence/common :
Origine LAL/JPM , à actualiser :

- procedure_saisieosm.pdf
- procédure_saisiepad.pdf
- procédure_saisipsm.pdf

Guide sur les parttables (à actualiser) :

<http://electronique.in2p3.fr/intranet/pcb/guides/parttables.html>

Bibliothèques de composants PCB sous ADW / Cadence

- Rappel sur les bibliothèques Cadence PCB In2p3
- Le travail préparatoire pour passer à ADW
- L'outil ADW
- L'informatique dédiée
- Devenir bibliothécaire
- **Conclusion**

Conclusion :

- Annoncé en juin 2014 aux J VLSI
- Formation
- Préparation de nos bibliothèques
- Import
- Démarrage / en production fin 2015
- C'est compatible à 99,9% avec les bibliothèques d'avant ADW

- Maintenant il faut le faire vivre

Projets 2016 - 2017 → table « bibliothécaires » ce soir

- Intégrer les datasheets ?
- Documenter les procédures
- Un wiki ?
- Réintégrer les Freins-Thermiques ?
- Supprimer les doublons dans les pastillages
- Fractionner RGEN et CAPA suivant les technos (0603, 0402, etc) ?
- Passage à ADW Designer pour les utilisateurs ?
- D'autres idées ?

Merci de votre attention