

PLATO: Détecteur de rayons X pixélisé à bas seuil d'énergie dédié au diagnostic de plasma

Amr Habib, Mohsine Menouni, Patrick Pangaud, Christian Morel

2/6/2016

Plan

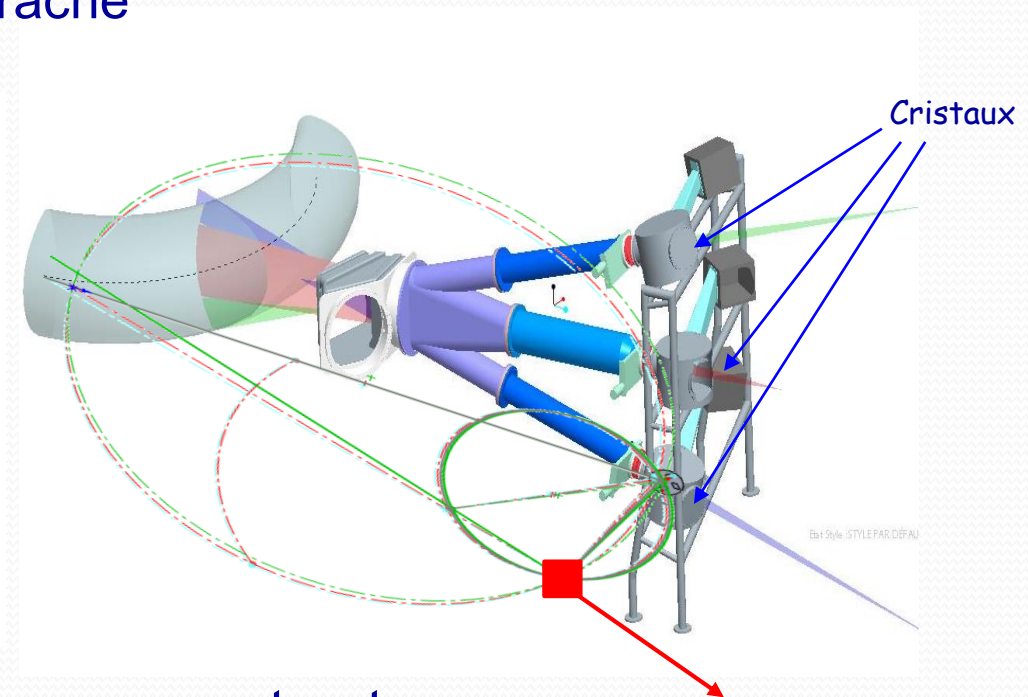
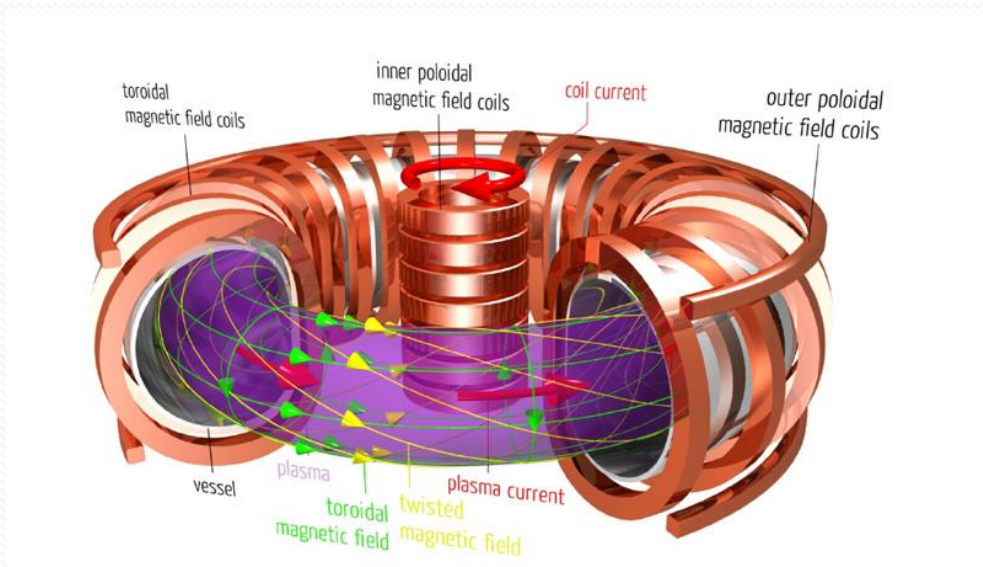
- ❑ Contexte du projet DEMON
- ❑ Architecture générale du pixel PLATO
- ❑ Résultats de simulation / défis de conception
- ❑ Etat d'avancement du chip

Plan

- ❑ Contexte du projet DEMON
- ❑ Architecture générale du pixel PLATO
- ❑ Résultats de simulation / défis de conception
- ❑ Etat d'avancement du chip

Contexte du projet DEMON

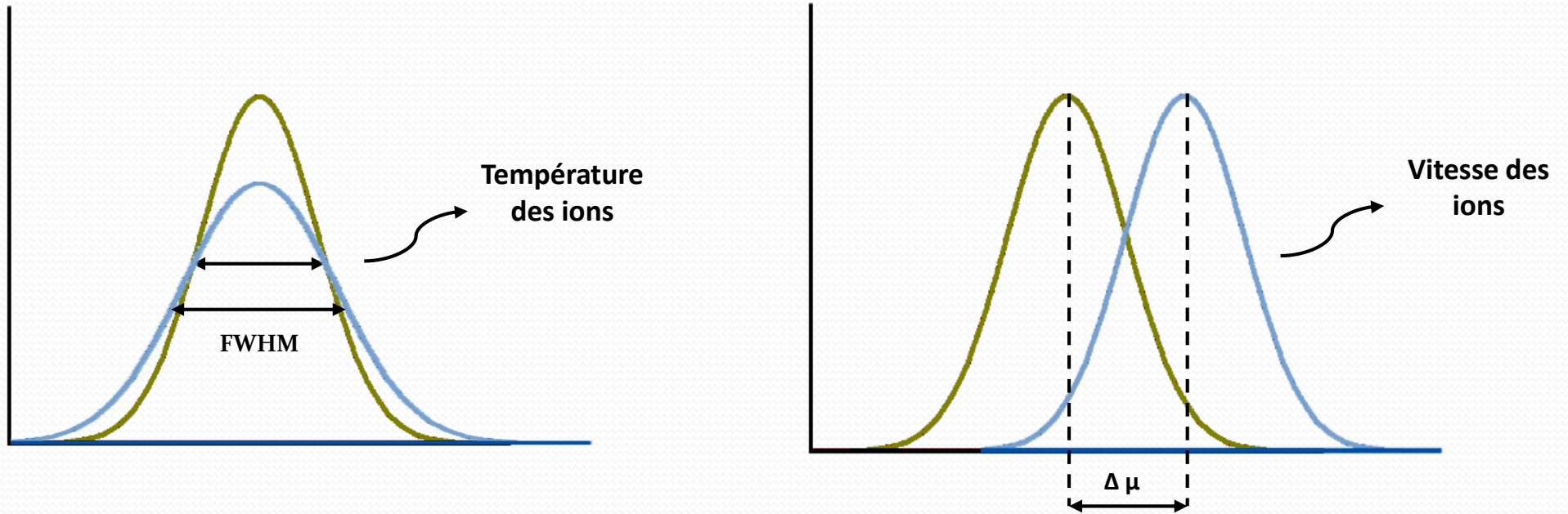
- ❑ DEMON : Diagnostics pour les études de transport dans un plasma de fusion
- ❑ Partenaires: CPPM, PIIM, CEA Cadarache



- ❑ Développement du Tokamak actuel vers une structure semblable à celle d'ITER
- ❑ Détecteur de rayons X à comptage de photons permettant la caractérisation du plasma de fusion
 - Détecter la raie K d'émission de l'argon à 3 keV

**Détecteur de rayons X
pris en charge par le
CPPM**

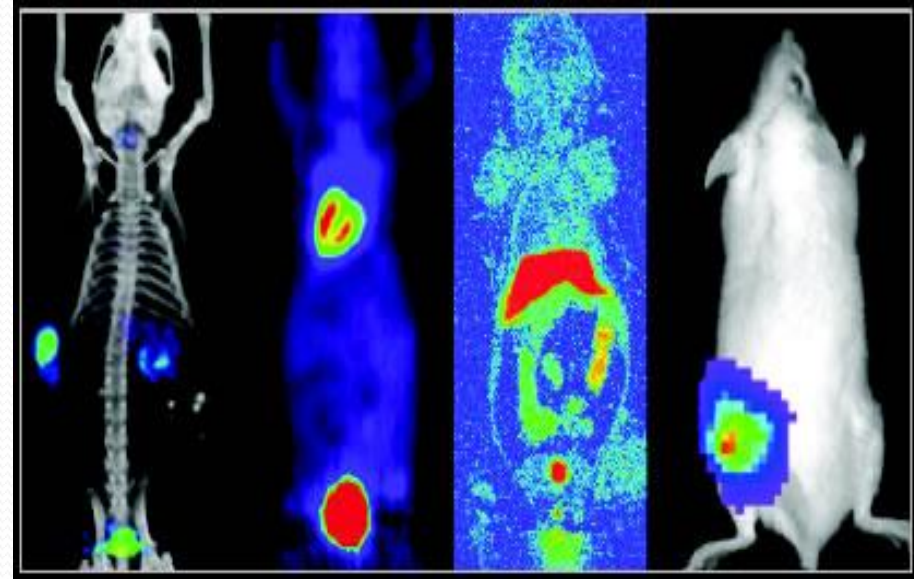
Mesures des caractéristiques du plasma



- La raie K d'émission de l'Argon, à 3 keV, permet de calculer:
 - La température des ions; donnée par la largeur à mi-hauteur (FWHM)
 - La vitesse toroïdal des ions; est donnée par le décalage Doppler de la raie d'émission ($\Delta\mu$)

Intérêt pour les applications médicales

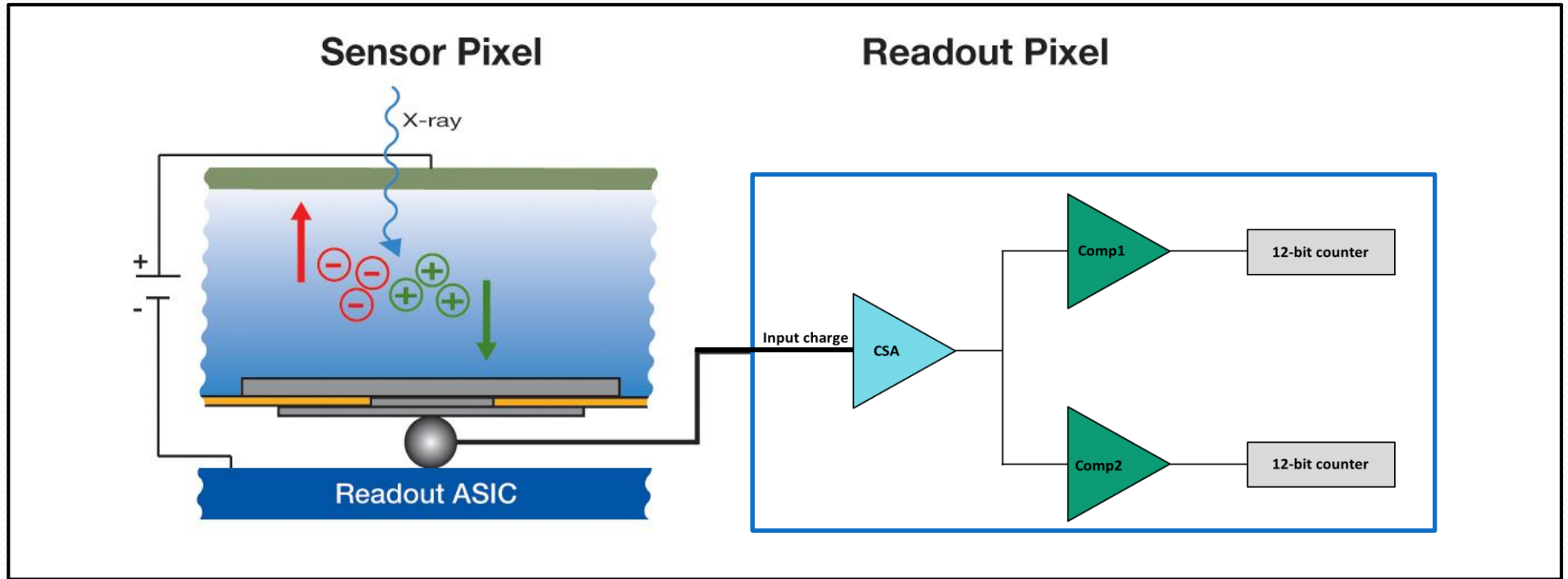
- ❑ 2 seuils d'énergie
- ❑ Haute sensibilité (faible bruit)
- ❑ Petit pixel ($70 \mu\text{m}$)
 - Bonne résolution spatiale
 - Taux de comptage élevé



Plan

- Contexte du projet DEMON
- Architecture générale du pixel PLATO
- Résultats de simulation / défis de conception
- Etat d'avancement du chip

Détecteur hybride de rayons X



- ❑ Chaque photon X absorbé dans le semi-conducteur crée une quantité de charges proportionnelle à son énergie
- ❑ Les électrons et les trous sont séparés sous l'effet d'un champ électrique appliqué
- ❑ Chaque pixel est équipé d'une électronique qui amplifie le signal, le filtre et le compare à un seuil d'énergie, et finalement stocke l'information dans le pixel.

PLATO

(**P**hoton counting, **L**ow threshold **A**ASIC for **T**okamak Application)

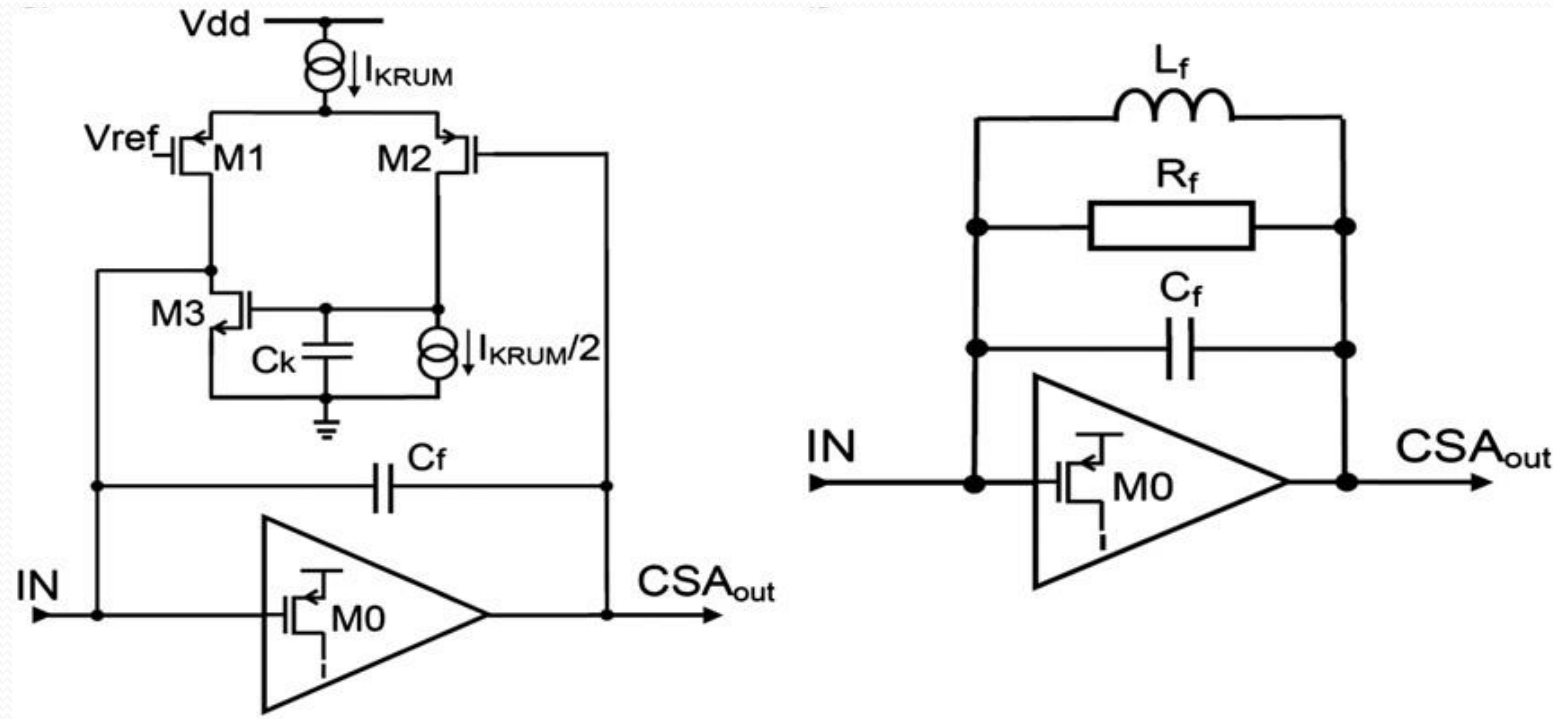
☐ Cahier de charges

	Spécification
Technologie	TSMC CMOS 0,13 μm
Gamme d'énergie	3 – 10 keV
Nombre de seuil d'énergie	2
Taux de comptage maximum	$3,4 \times 10^7$ ph/mm ² /s
Consommation	< 20 μW /pixel
Bruit du pixel (ENC)	< 50 e-rms
Dispersion de seuils	\leq 50 e-rms
Courant de fuite compensé	50 pA to 10 nA/pixel
Taille du pixel	70 μm
Dimension du prototype	16 x 16 pixels
Tenue aux irradiations	10^6 neutrons/cm ² /s (pour WEST)

☐ Cahier de charges

	Spécification
Technologie	TSMC CMOS 0,13 μm
Gamme d'énergie	3 – 10 keV
Nombre de seuil d'énergie	2
Taux de comptage maximum	$3,4 \times 10^7$ ph/ mm^2/s
Consommation	< 20 $\mu\text{W}/\text{pixel}$
Bruit du pixel (ENC)	< 50 e-rms
Dispersion de seuils	\leq 50 e-rms
Courant de fuite compensé	50 pA to 10 nA/pixel
Taille du pixel	70 μm
Dimension du prototype	16 x 16 pixels
Tenue aux irradiations	10^6 neutrons/ cm^2/s (pour WEST)

Amplificateur



□ Amplificateur : architecture de Krummenacher

- C: intégration de charges
- RC: constante de temps de décharge
- L: compenser le courant DC en entrée sans variation du niveau DC en sortie

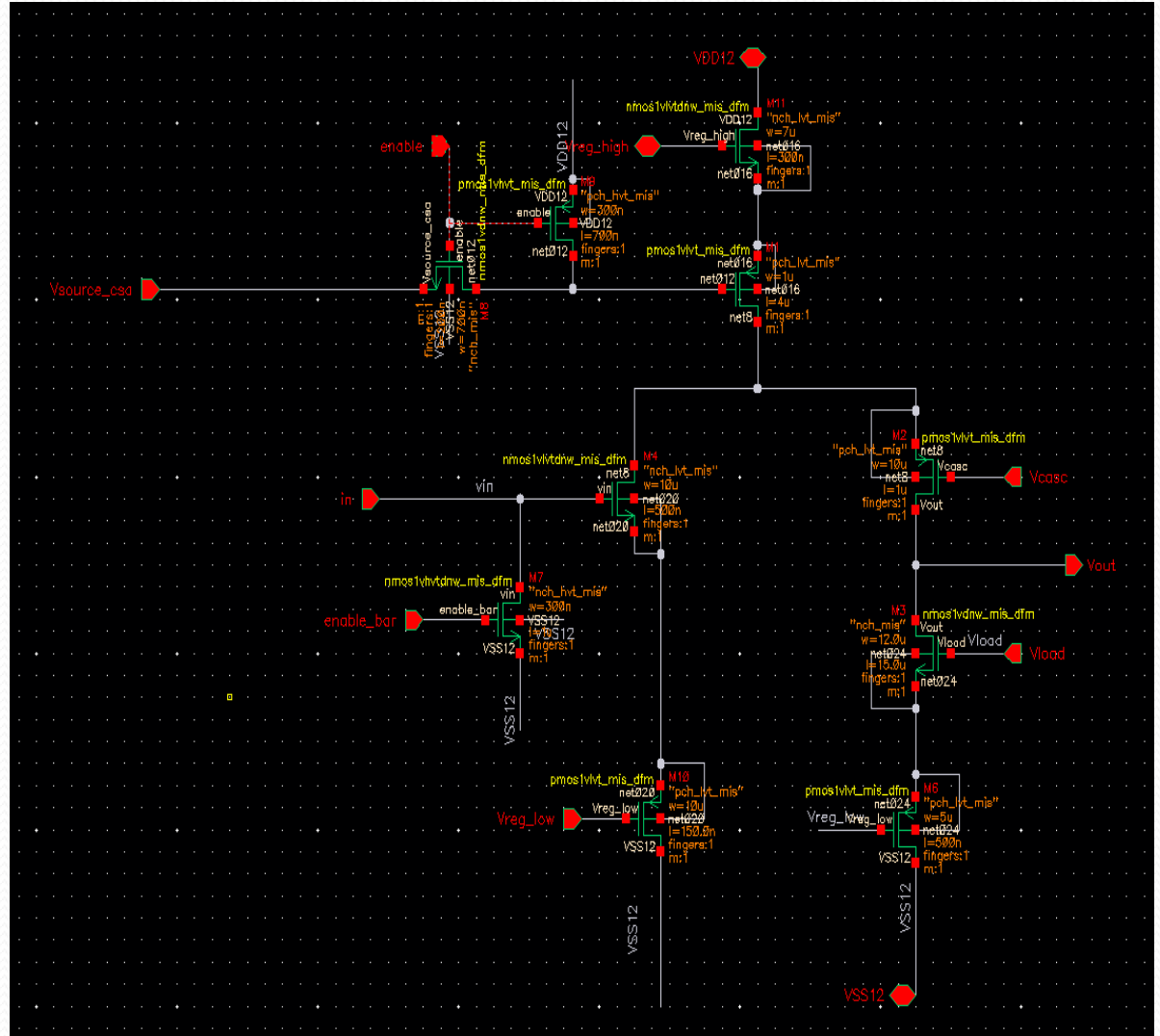
Plan

- Contexte du projet DEMON
- Architecture générale du pixel PLATO
- Résultats de simulation / défis de conception**
- Etat d'avancement du chip

Amplificateur

□ Cascode replié

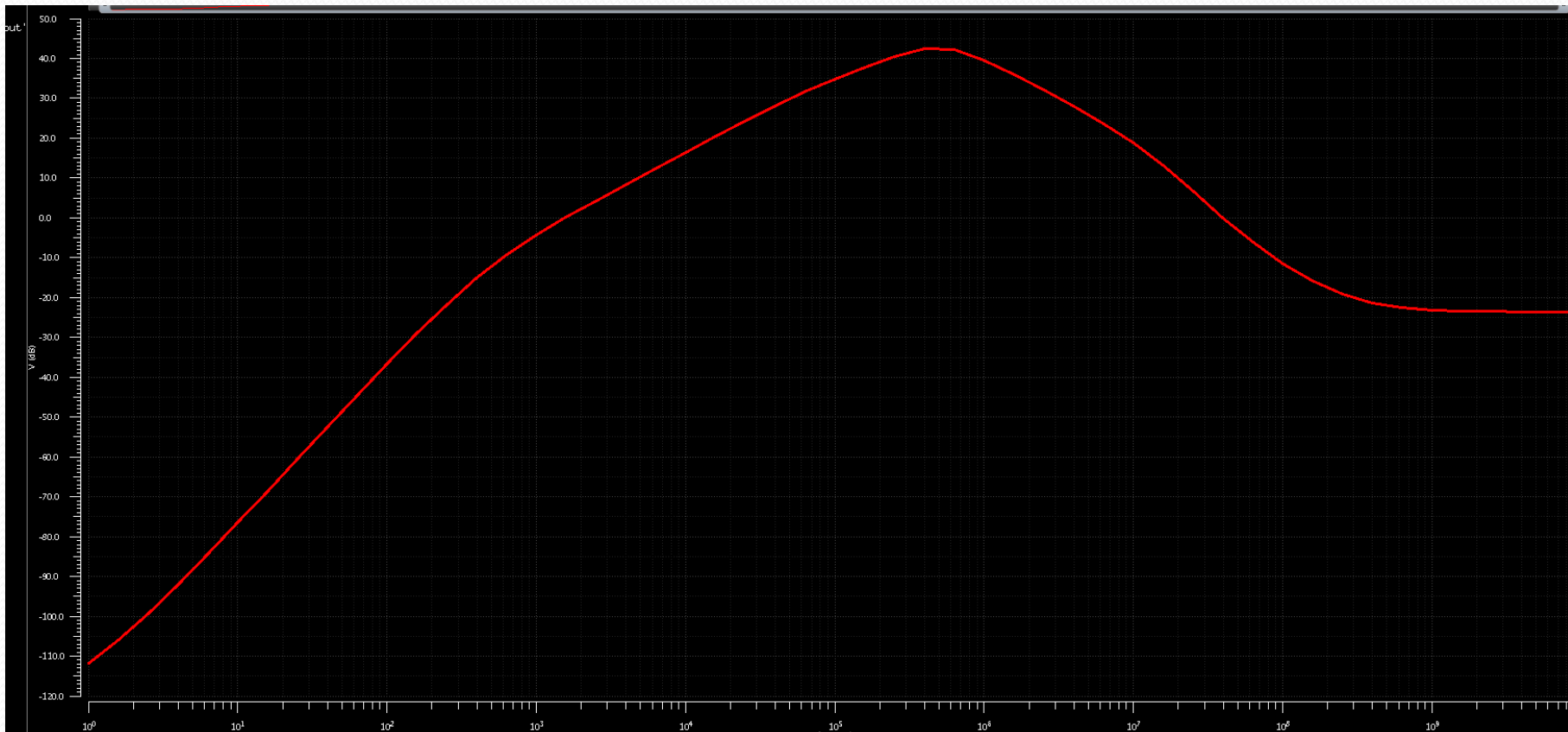
- $I_{ss} = 2,5 \mu\text{A}$
- $V_{DD} = 1,2 \text{ V}$
- Coefficient d'inversion: 0.1
- Gain boucle ouverte= 67 dB
- $\text{GBW} = 45 \text{ MHz}$
- Marge de phase 40°



Réponse en fréquence boucle fermée

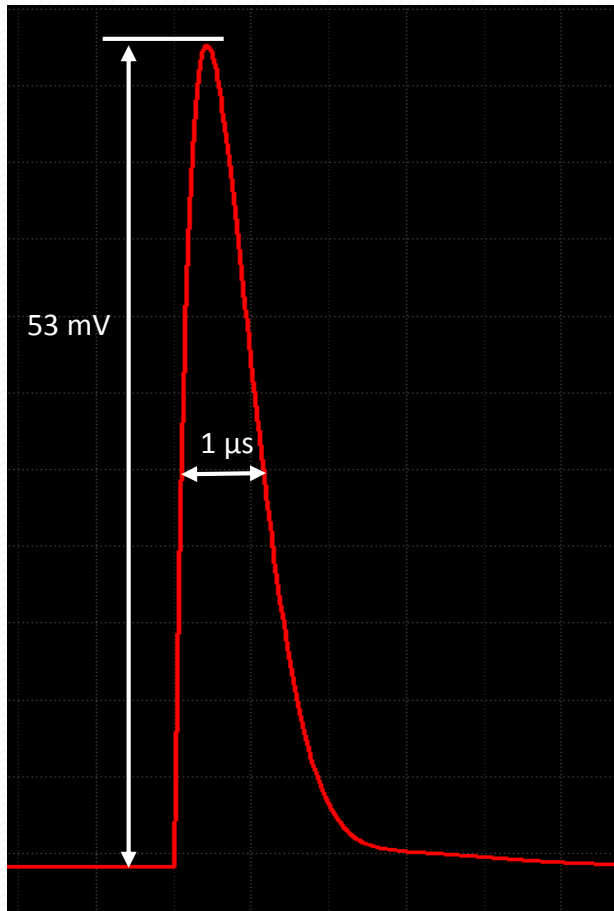
□ Le gain

- chute en basses fréquences à cause de l'inductance.
- chute en hautes fréquences à cause des pôles de sortie.
- atteint une valeur maximale de 42 dB à 500 kHz

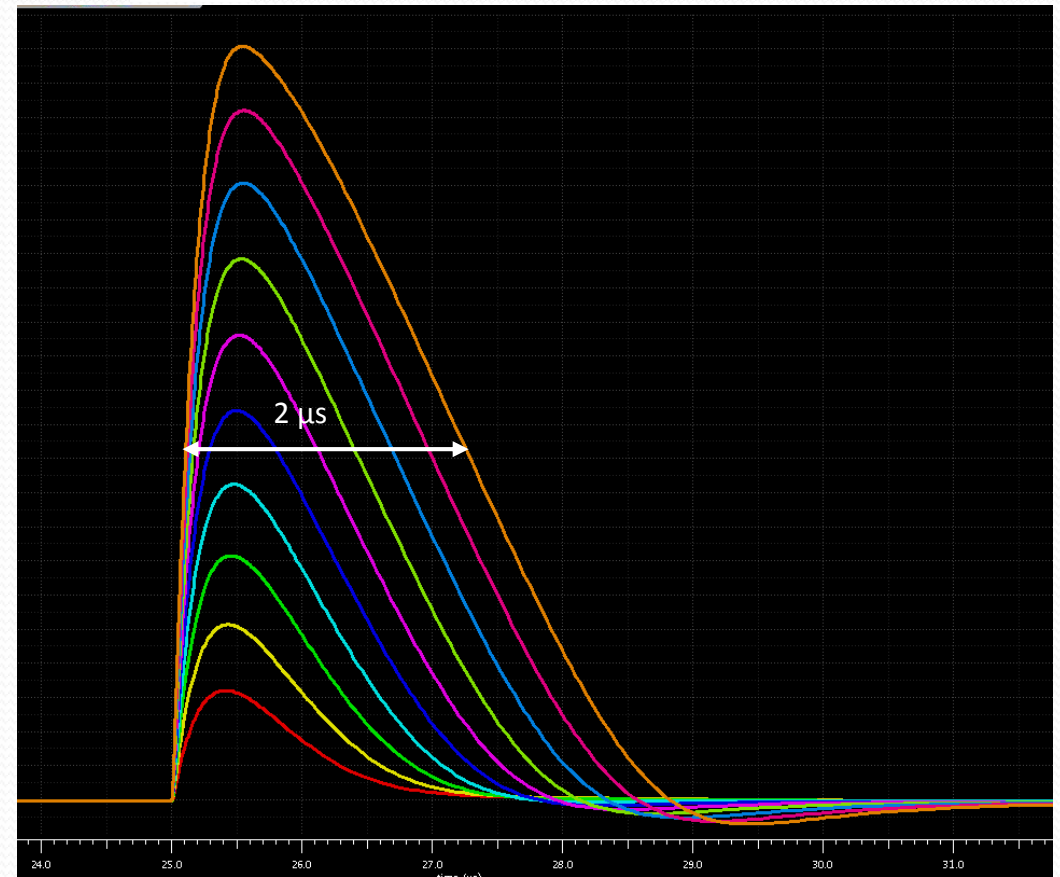


Résultats de simulation

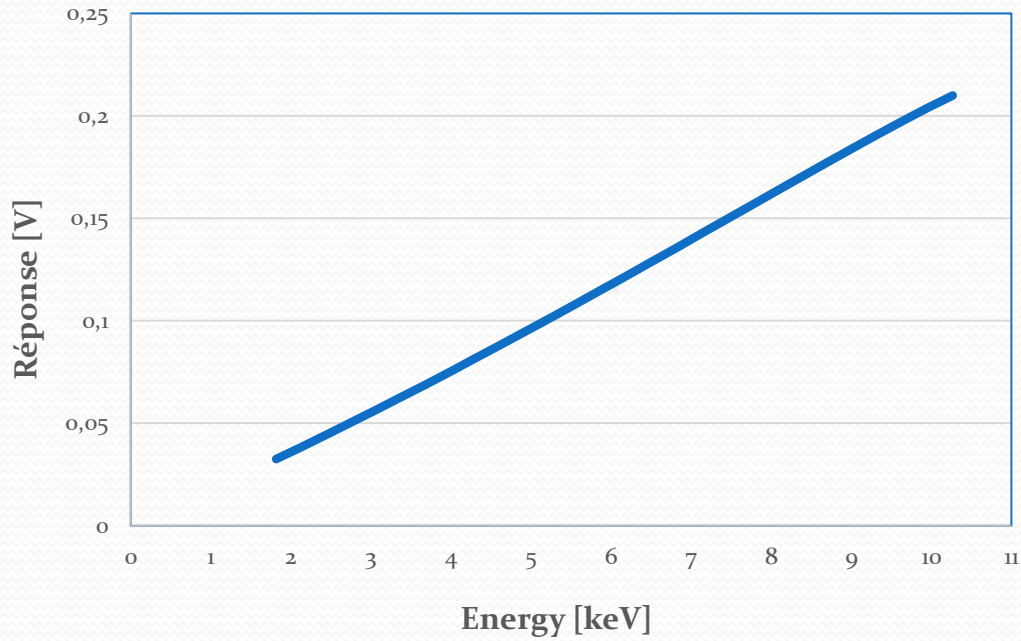
□ $Q_{in} = 800 \text{ e}^-$ (3 keV)



□ $Q_{in}: 500 - 3000 \text{ e}^-$ (2 à 10 keV)

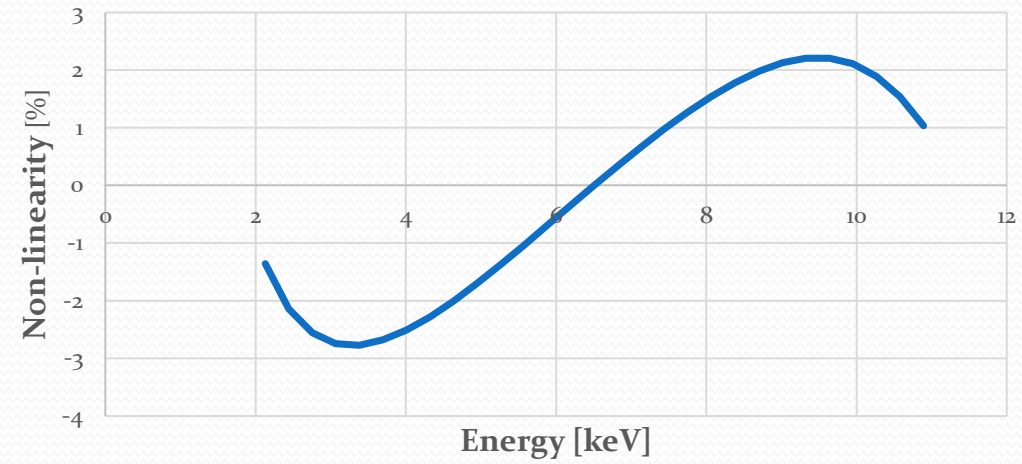


Linéarité



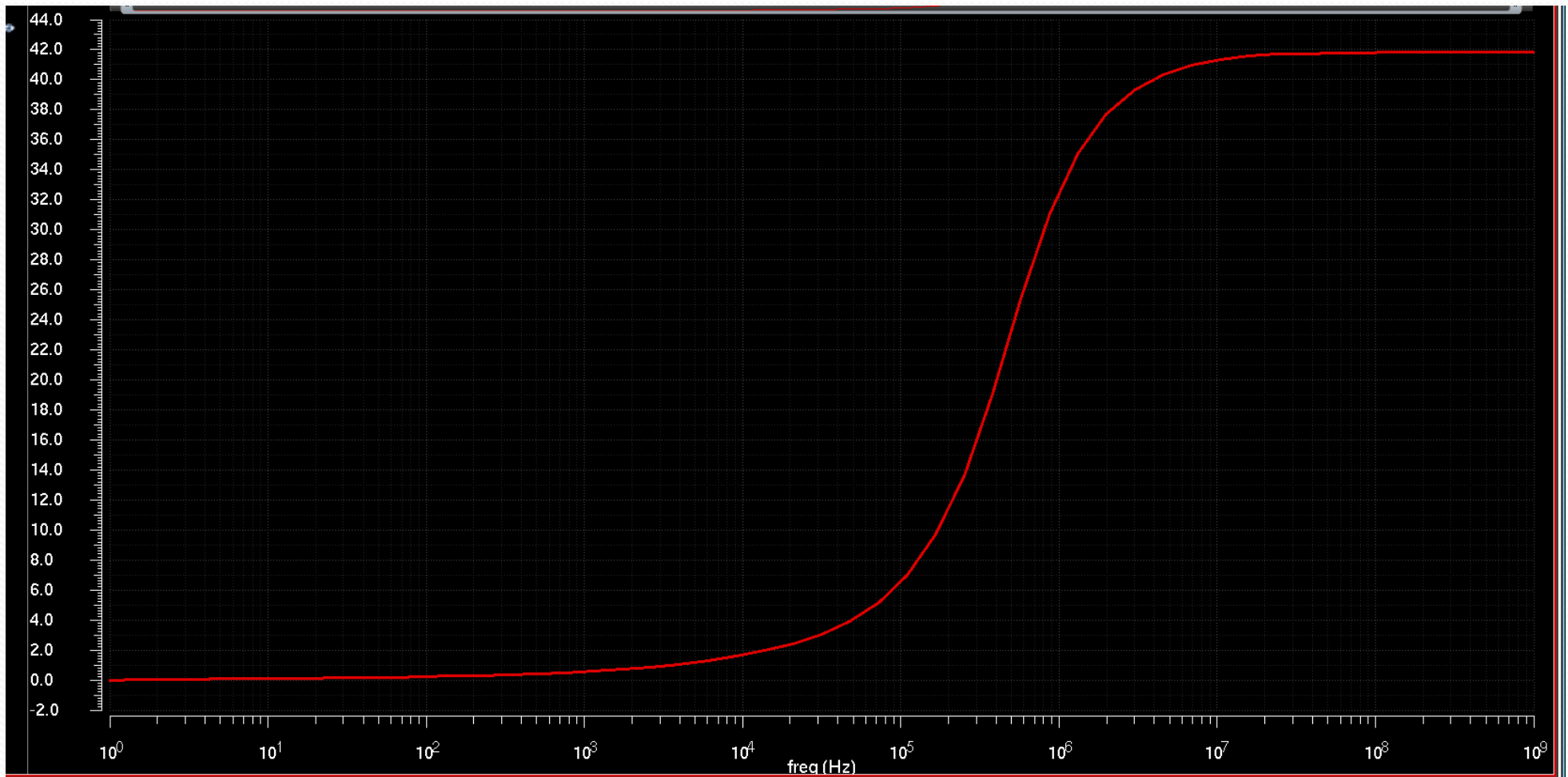
Gain = 80 mV/ke-

Non-linéarité < 3 %



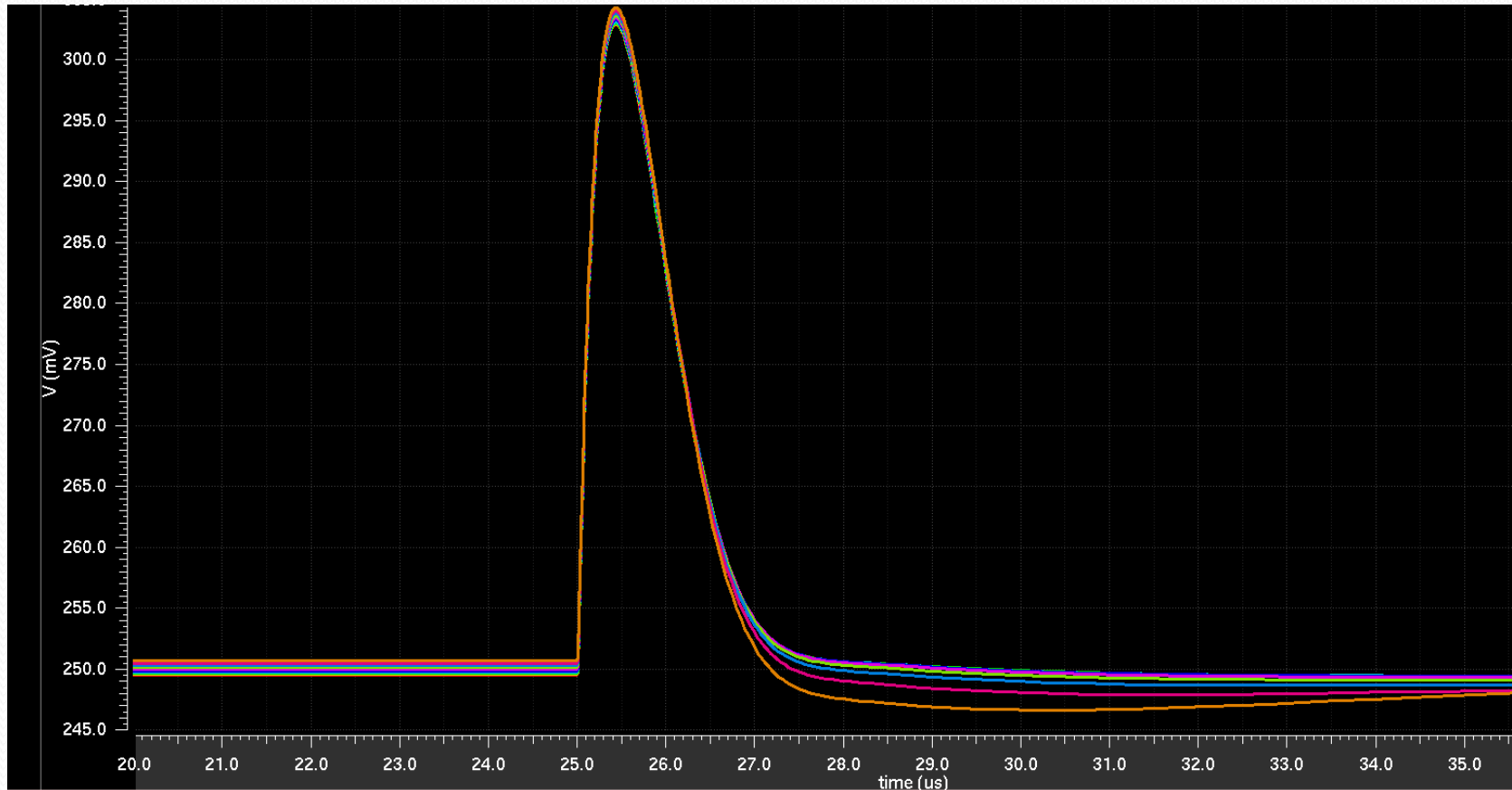
Bruit

□ ENC = 42 e-rms ($C_{\text{det}} = 250$ fF)

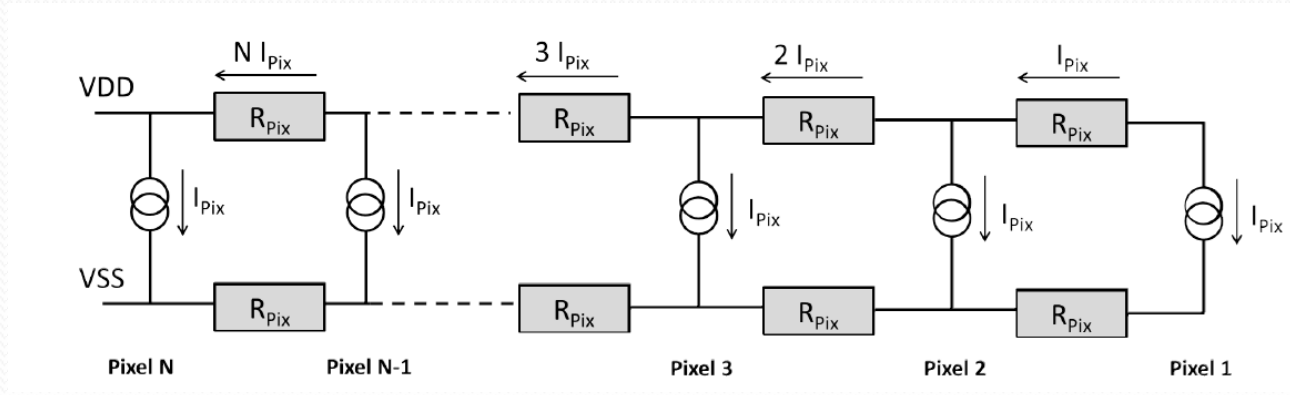


Courant de fuite

□ $Q_{in} = 800 e^-$ et I_{leak} de 50 pA à 10 nA

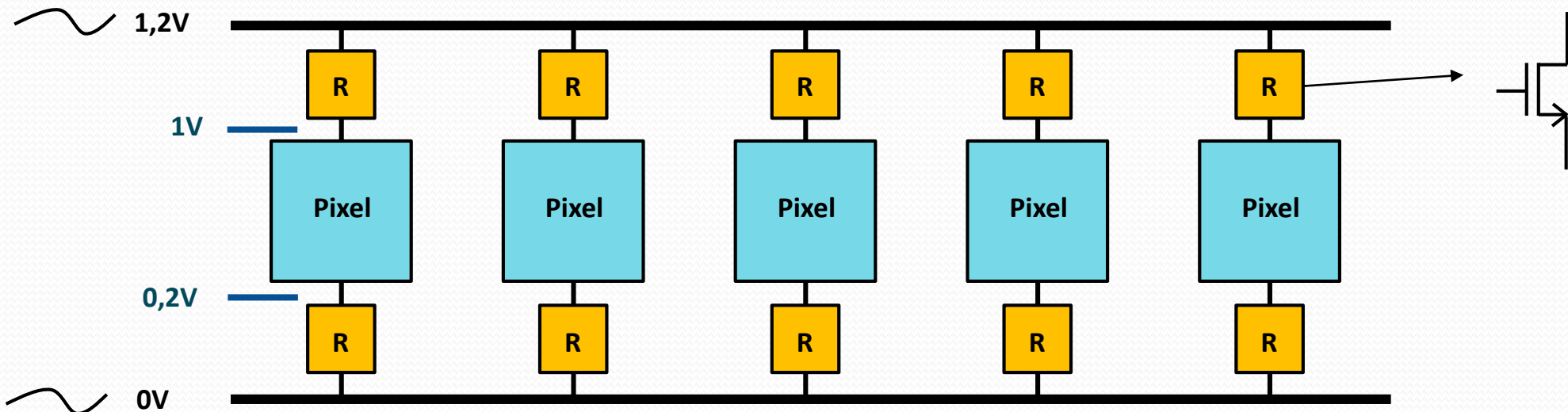


Rejection du bruit AC et DC des alimentations



- Si chaque pixel consommé I_{pix} et que la résistance métallique entre les pixels R_{pix} , alors la chute de potentiel sur N pixels est de:

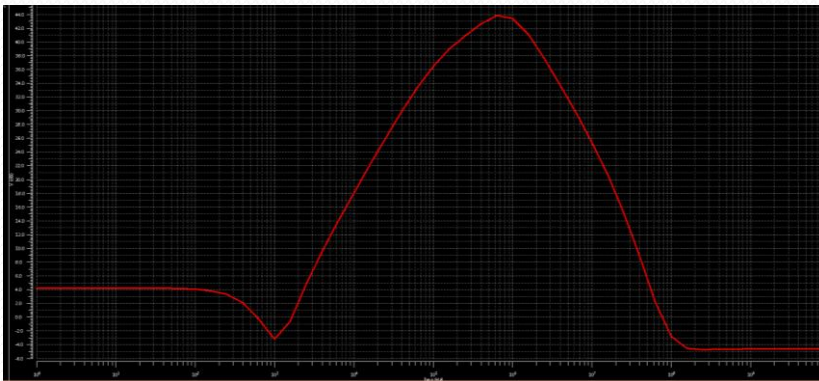
$$\Delta V = I_{pix} R_{pix} \frac{N \times (N + 1)}{2}$$



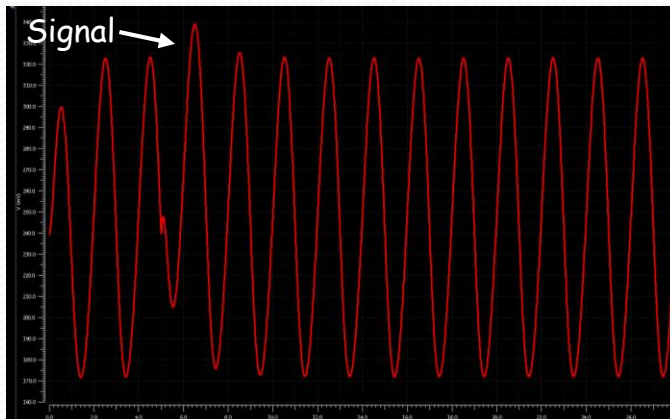
Réjection du bruit de V_{SS}

Sans régulateurs

$$\frac{V_{out}}{V_{SS}} < 44 \text{ dB}$$

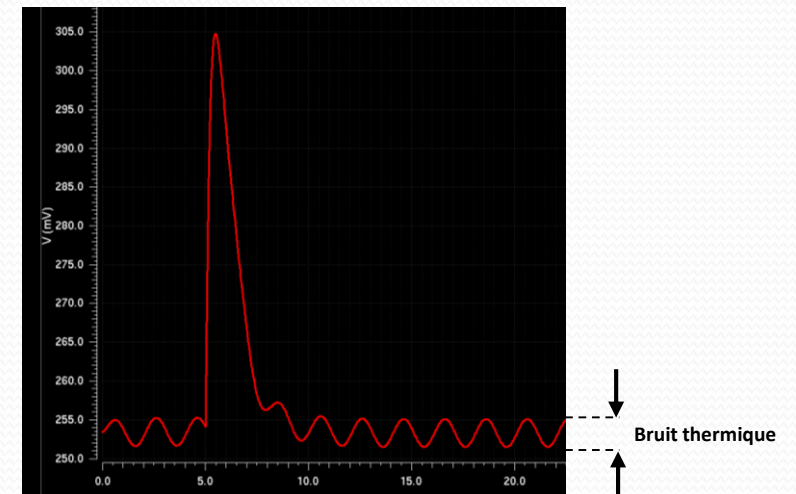
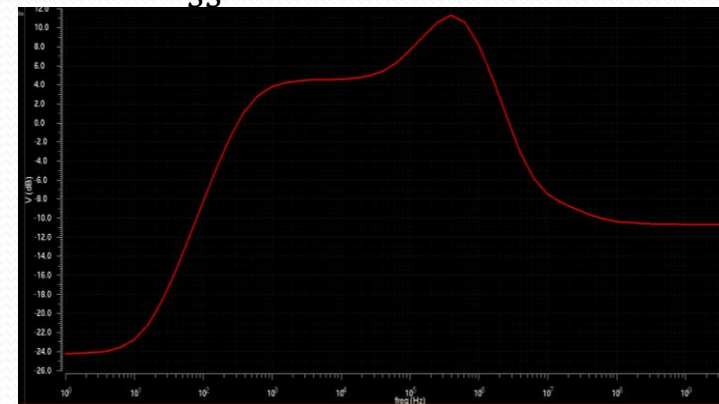


Q_{in} 800e-, signal V_{SS} de 1 mV



Avec régulateurs

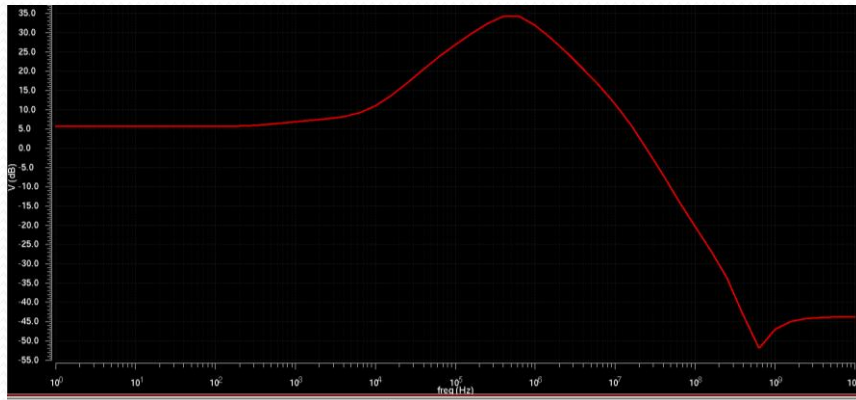
$$\frac{V_{out}}{V_{SS}} < 12 \text{ dB}$$



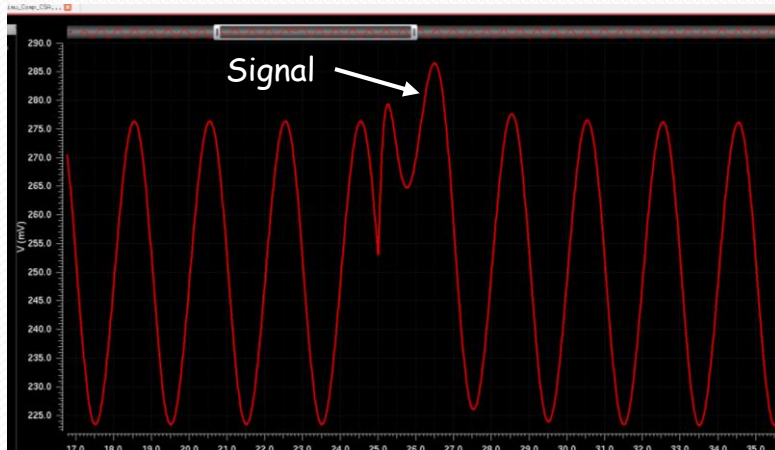
Réjection du bruit de V_{DD}

Sans régulateurs

$$\frac{V_{out}}{V_{DD}} < 34 \text{ dB}$$

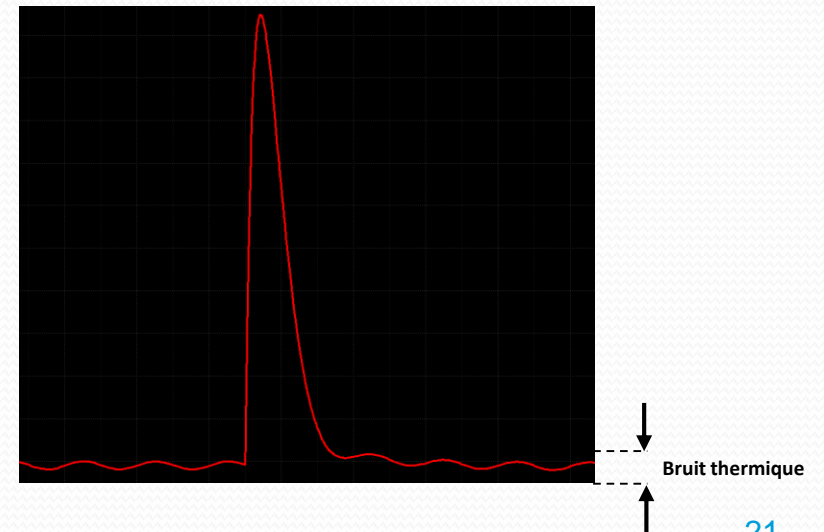
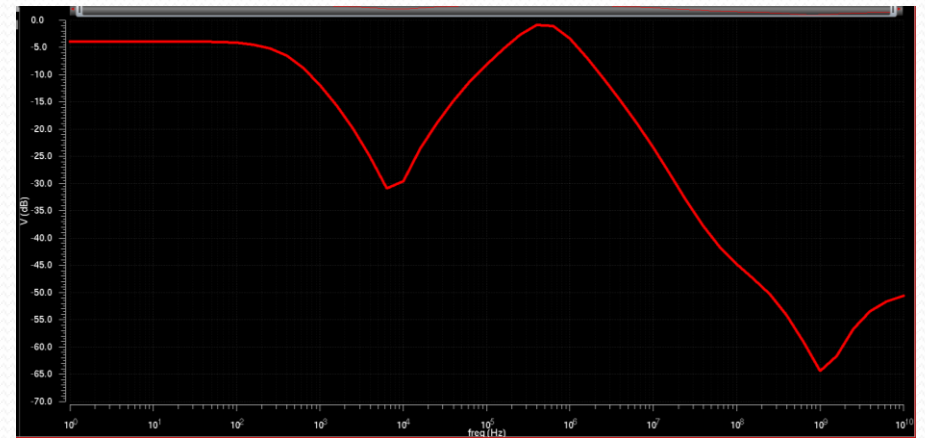


$Q_{in} 800e-$, signal V_{SS} de 1 mV



Avec régulateurs

$$\frac{V_{out}}{V_{DD}} < 0 \text{ dB}$$

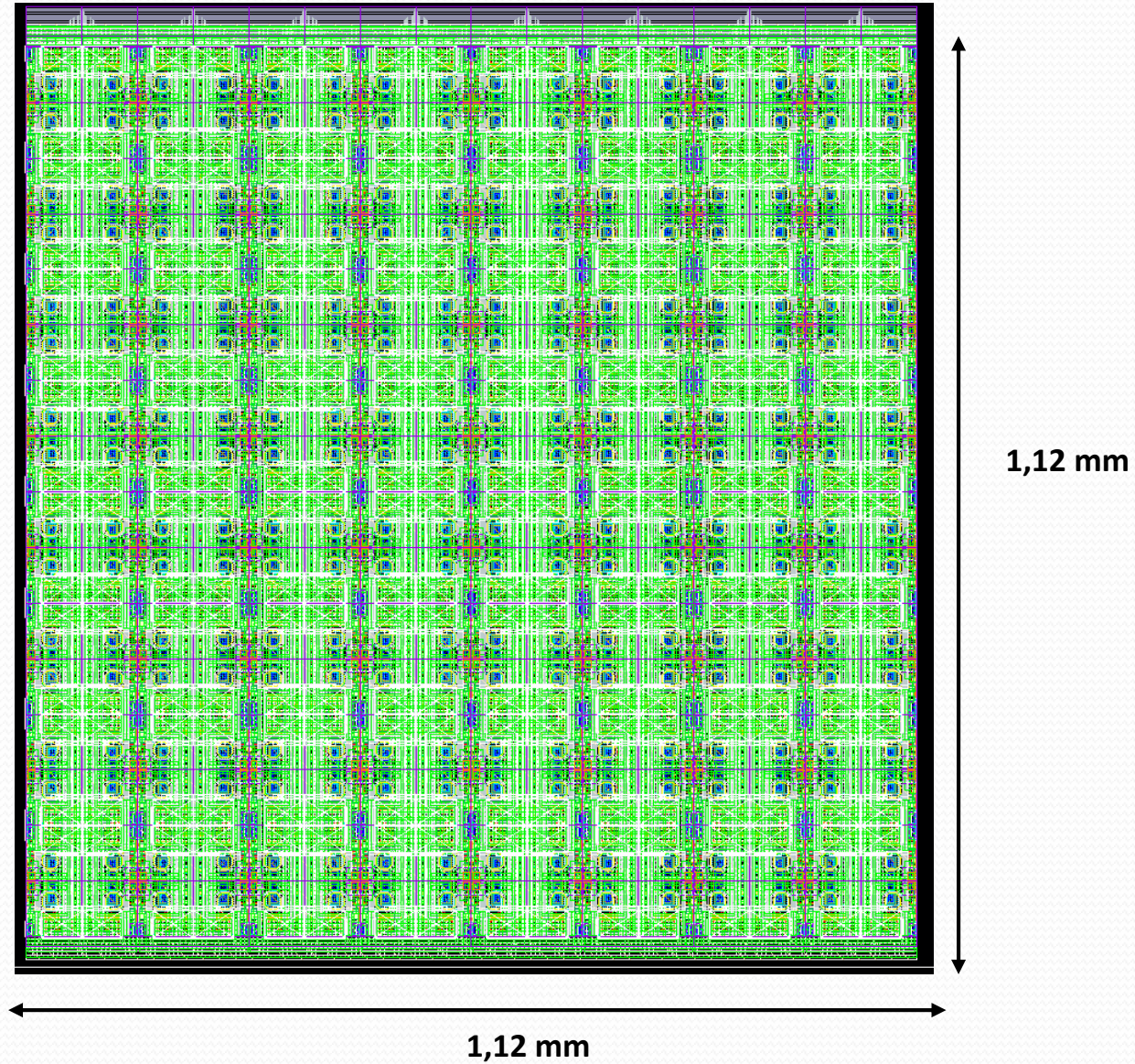


Plan

- Contexte du projet DEMON
- Architecture générale du pixel PLATO
- Résultats de simulation / défis de conception
- Etat d'avancement du chip

Matrice de pixel

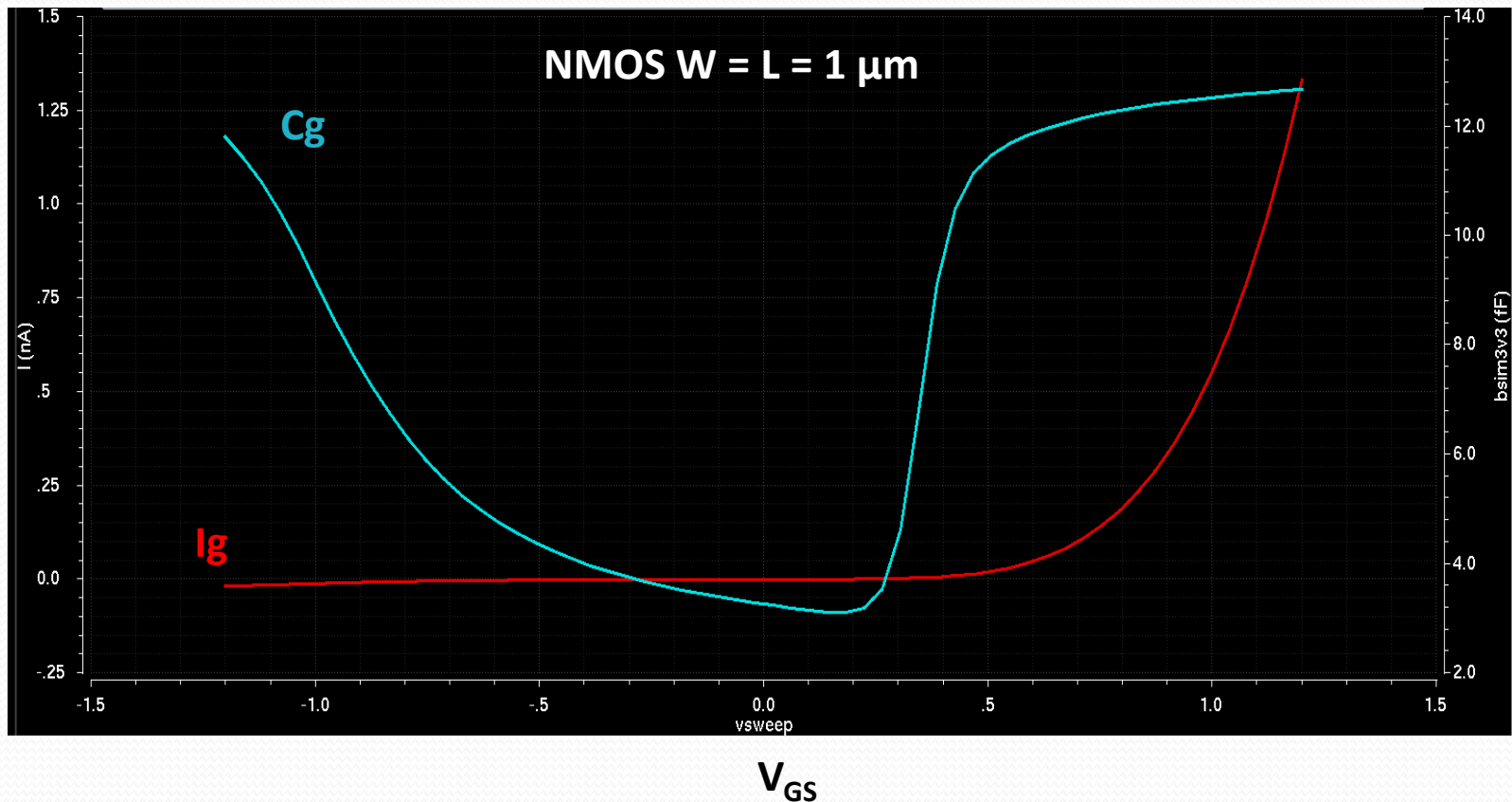
- ❑ Technologie: CMOS TSMC 0,13 μm
- ❑ 16 x 16 pixels
- ❑ Run : 15 juin 2016
- ❑ Hybridation prévue avec du Si



TSMC 130 nm

☐ Quelques problèmes rencontrés:

- Il faut faire appel à un modèle particulier pour simuler le courant de fuite ($1.3 \text{ nA}/\mu\text{m}^2$)
- Transistor uniquement modélisé en mode inversion: modèle invalide en mode accumulation en termes de capacité et courant de fuite.
- PAD LVS bugs



Spécification Vs Simulation

	Spécification	Simulation
Gamme d'énergie	3 – 10 keV	3 – 10 keV avec une non-linéarité < 3 % et un gain de 80 mV/ke-
Taux de comptage max.	$3,4 \times 10^7$ c/mm ² /s	12×10^7 c/mm ² /s (0,58 MHz/pixel)
Consommation	< 20 μ W/pixel	5,2 μ W
Bruit (ENC)	< 50 e-rms	42 e-rms
Bruit des alimentations	\leq 50 e-rms	\leq 50 e-rms for a 15 mm x 15 mm chip size
Compensation du courant de fuite	50 pA to 10 nA/pixel	50 pA to 10 nA/pixel avec un temps de rétablissement de 1 ms

Spécification Vs Simulation

	Spécification	Simulation
Gamme d'énergie	3 – 10 keV	3 – 10 keV avec une non-linéarité < 3 % et un gain de 80 mV/ke-
Taux de comptage max.	$3,4 \times 10^7$ c/mm ² /s	12×10^7 c/mm ² /s (0,58 MHz/pixel)
Consommation	< 20 μ W/pixel	5,2 μ W
Bruit (ENC)	< 50 e-rms	42 e-rms
Bruit des alimentations	\leq 50 e-rms	\leq 50 e-rms for a 15 mm x 15 mm chip size
Compensation du courant de fuite	50 pA to 10 nA/pixel	50 pA to 10 nA/pixel avec un temps de rétablissement de 1 ms

Merci de votre attention

Contact: habib@cppm.in2p3.fr