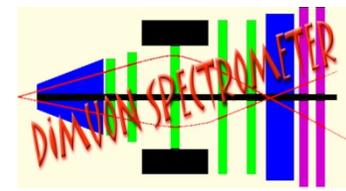




ALICE



# Projet FEERIC

(Front-End Electronics Rapid Integrated Circuit)

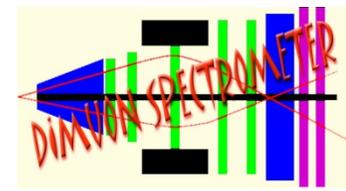
= > Electronique de Front-End (FEE)

pour détecteurs RPC

(Resistive Plate Chamber, simple gap, "triggering RPC")

du déclencheur Muon d'ALICE au LHC





## Spectromètre à muons d' ALICE au LHC

⇒ Etude des propriétés du Plasma de Quarks et Gluons produits dans les collisions d'ions lourds au LHC via l'étude de la production de muons

### Déclencheur du spectromètre à muons

⇒ Sélection des événements d'intérêt, contenant au moins un muon

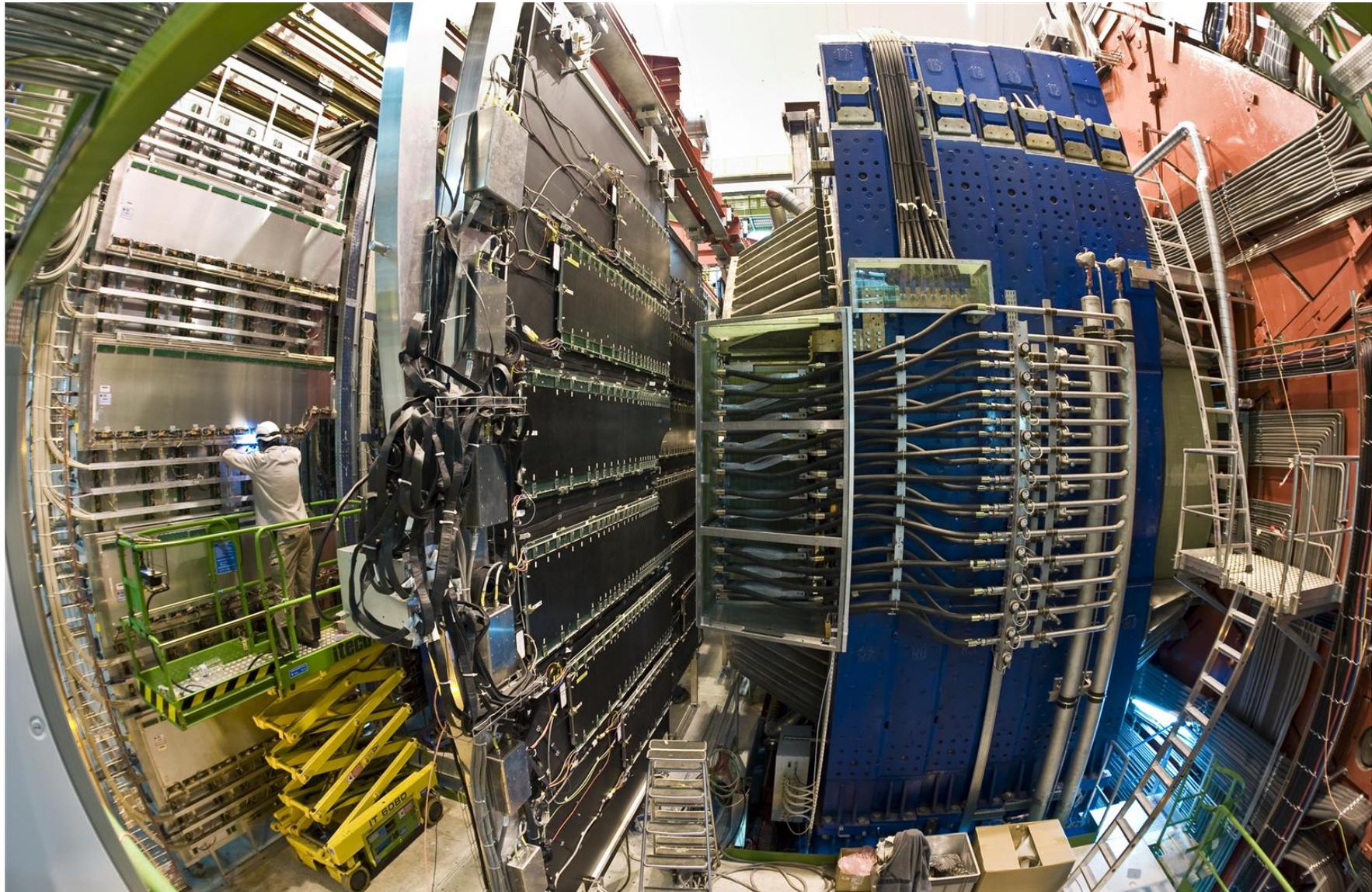
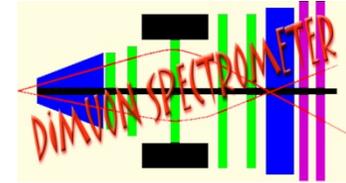
- Contexte du projet FEERIC
- Le détecteur RPC (Resistive Plate Chamber)
- ASIC et carte FEERIC
- Performances des cartes FEERIC
- Simulations
- Conclusions





ALICE

# Le déclencheur Muon d'ALICE

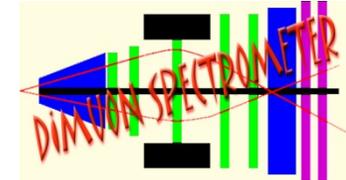




ALICE

# Contexte du projet

LOI = CERN-LHCC-2012-012; TDR = CERN-LHCC-2013-019



## ❑ Augmentation de la luminosité du LHC après le LS2 (2019-2020)

- 100 hit/s/cm<sup>2</sup> (↗ x4) sur la RPC la plus irradiée
- Baisser le gain (HV) des RPCs afin de limiter les effets de vieillissement (directement liés à Q<sub>tot</sub> produite dans le gas-gap)
- Compenser par de l'amplification dans le FEE

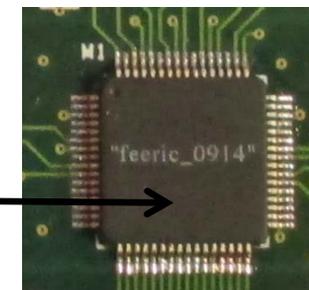
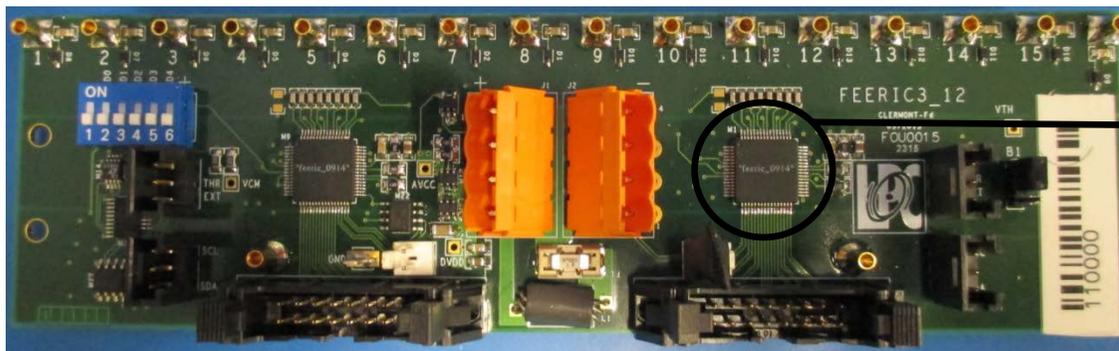
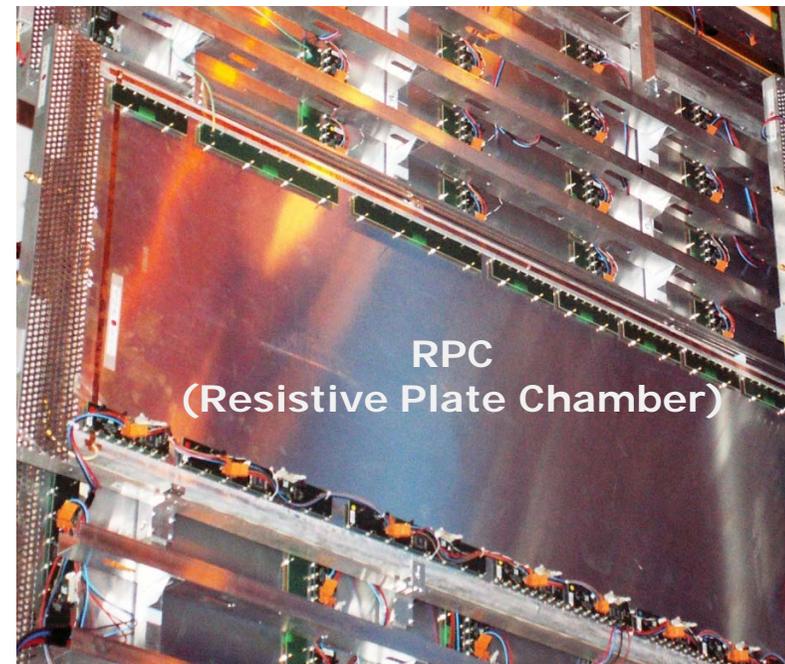
=> Remplacer l'électronique FE

## ❑ 4 plans de 18 RPCs chacun, total ~ 140 m<sup>2</sup>

## ❑ 20992 ch, 2384 cartes FEE, 6 formats

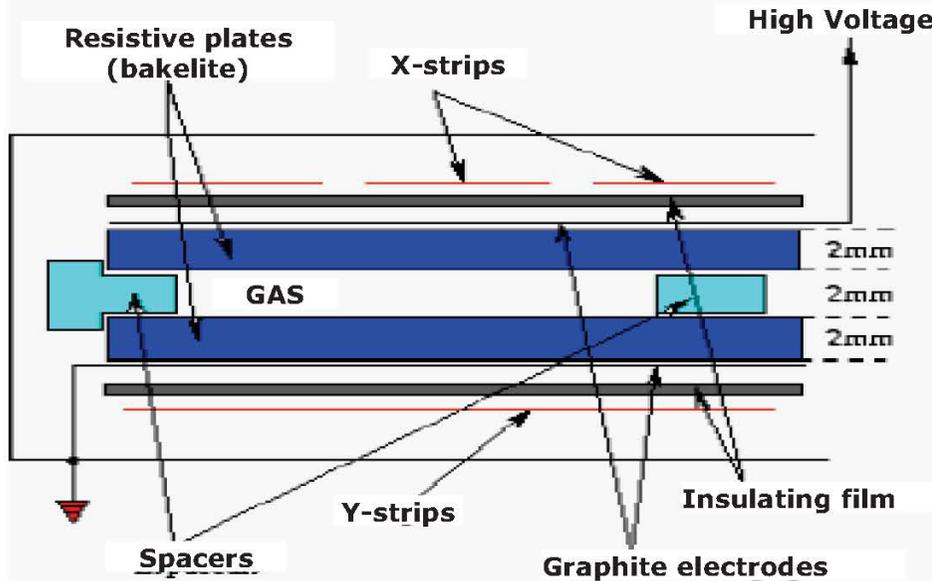
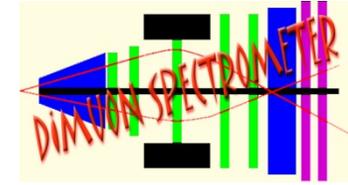
## ❑ Présent FEE (ADULT), sans amplification

## ❑ Futur FEE (**FEERIC**), avec amplification



# RPC simple gap

## Signal - Modes de fonctionnement



- Bakelite :  $\rho [10^9 - 10^{10}] \Omega \cdot \text{cm}$
- Graphite (sheet resistance) :  $R \sim 100 \text{ k}\Omega/\square$

### □ Différents modes de fonctionnement des RPCs+FEE

- HV >>>> => mode streamer,  $Q_{\text{tot}} \sim 300 \text{ pC}$ , FE sans amplification, seuil  $\sim 100 \text{ mV}/50\Omega$
- HV >>> => mode multi-avalanche saturée,  $Q_{\text{tot}} \sim 100 \text{ pC}$ , FE sans amplification, seuil  $\sim 10 \text{ mV}/50\Omega$ , mode de fonctionnement actuel des RPCs d'ALICE avec ADULT
- HV >> => mode multi-avalanche saturée,  $Q_{\text{tot}} \sim 30 \text{ pC}$ , FE avec amplification => **projet FEERIC**
- HV > => mode single-avalanche saturée,  $Q_{\text{tot}} \sim 1 \text{ pC}$ , FE avec très forte amplification (en projet dans ATLAS), seulement possible dans un environnement de très bas bruit ambiant

- NIM A414 (1998) p 317
- **Avalanche (top) : FWHM=4 ns**

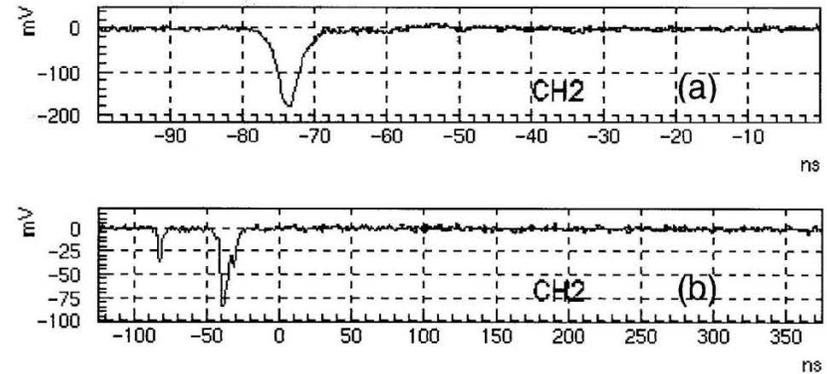
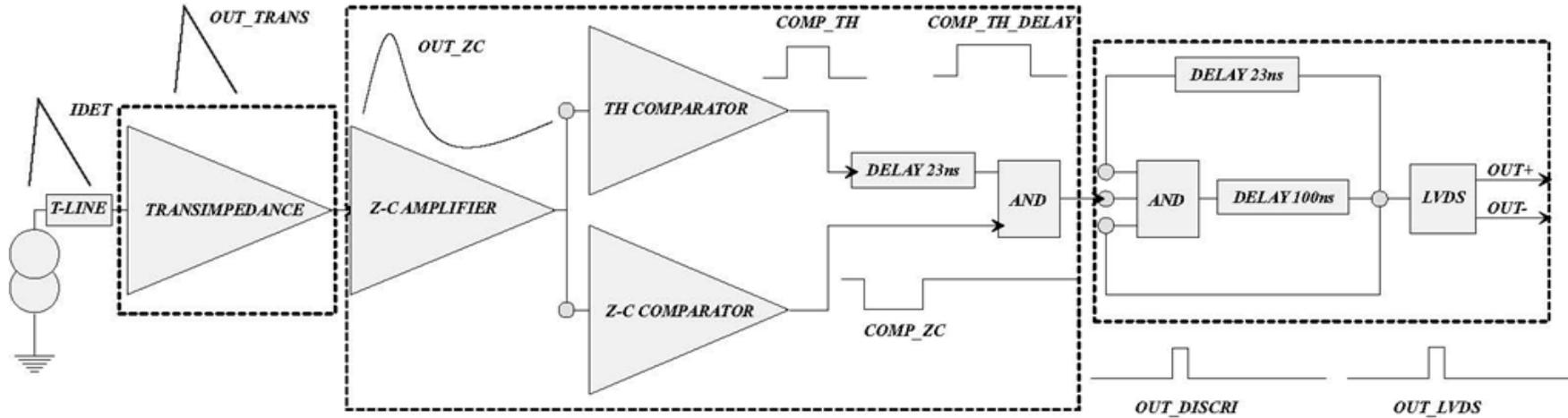
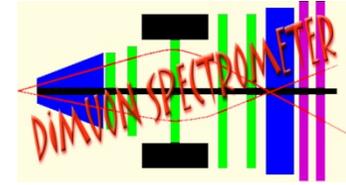


Fig. 3. Waveform samples: (a) avalanche signal at 9.50 kV observed with an amplifier gain of 25; (b) avalanche followed by afterpulses at 10.65 kV (no amplification). The  $\text{SF}_6$  concentration is 1%.



### □ 3 étages

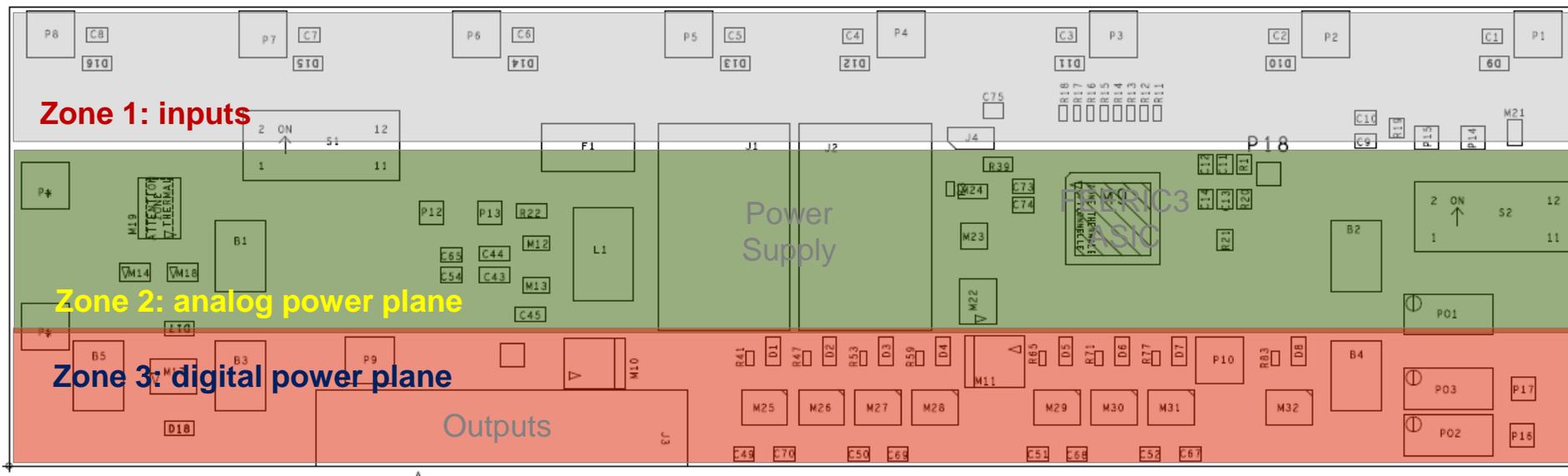
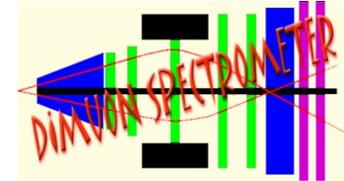
- Amplificateur trans-impedance
- Discriminateur zero-crossing
- One-shot et LVDS out ("digital")

ASIC technology	0.35 $\mu\text{m}$ CMOS
Number of ch.	8
Input polarity	$\pm$
Power supply	3 V
Power cons.	< 100 mW/ch
Gain	$\sim 1$ mV/fC
Dynamic range (linear gain)	$q < 1$ pC
Time jitter (rms)	< 1 ns for $q > 100$ fC
Time walk	< 2 ns for $q > 100$ fC
Output format	LVDS, $23 \pm 2$ ns
One-shot	100 ns

La charge induite sur le strip est quelques % de  $Q_{tot}$  produite dans le gas-gap



# Carte FEERIC de pré-série



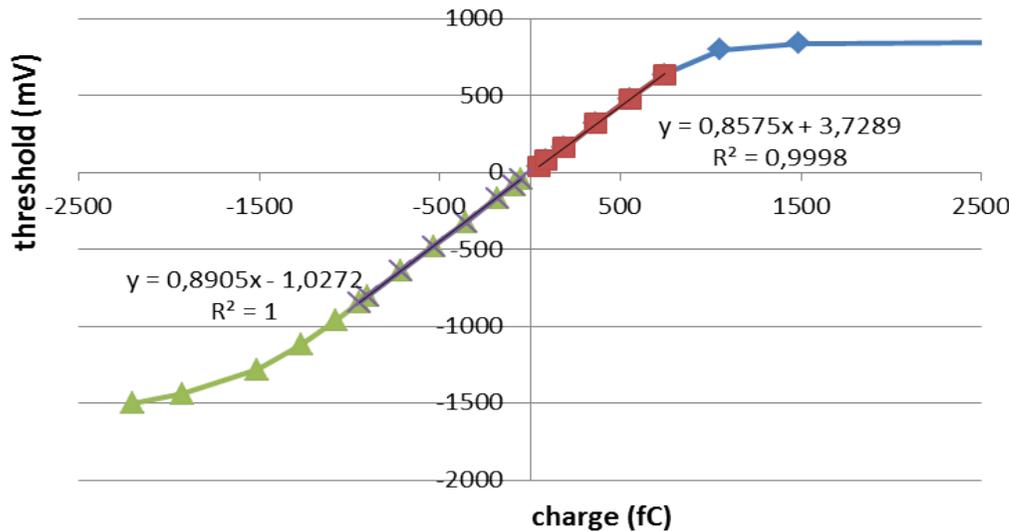
- ❑ Pré-série => 39 cartes pour équiper 1/72 RPC en caveine pendant le run2
  - PCB sans-halogène (CERN safety instruction IS41)
  - Strips au pas de 2 cm et 4 cm de largeur (et quelques dizaines de cm de long)
- ❑ Zone 1: inputs
  - Pas de plan d'alimentation dans cette zone pour ne pas induire de bruit sur les pistes signal
  - Pistes entre deux plans de masse pour limiter la sensibilité au bruit ambiant
  - Pistes de 2–10 (17) cm de longueur sur les cartes FE au pas de 2 (4) cm
- ❑ Zones 2 et 3 : les plans d'alimentation pour l'analogique et le digital sont distincts

# Gain de FEERIC pré-série: mesures en "injection directe")

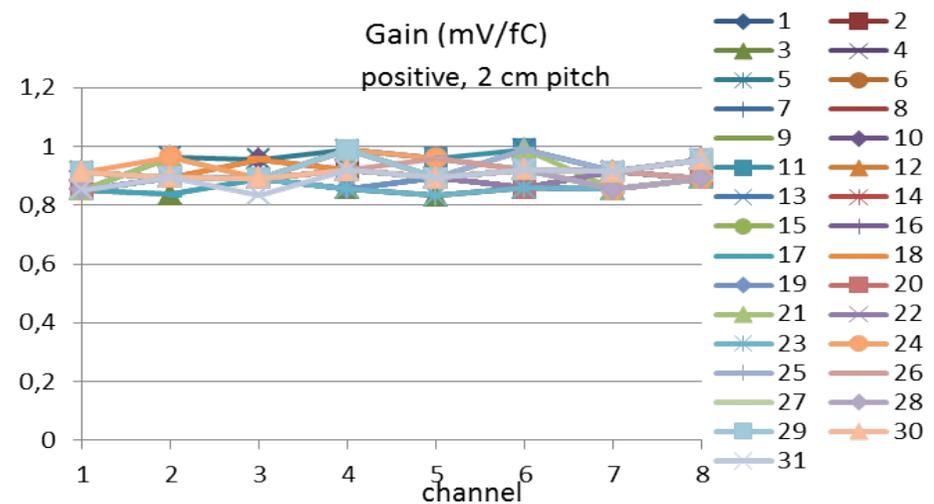


❑ Carte d'injection : créneau d'amplitude V différencié par une capacité C pour donner un signal de charge  $Q = C V$ , avec  $C=1$  pF

❑ Mesure du seuil de bruit, du gain et du temps de réponse

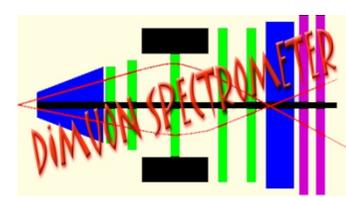


**Gain vs. charge**  
=> Gain de 0.85 mV/fC  
linéaire dans la gamme  $\pm 1$  pC

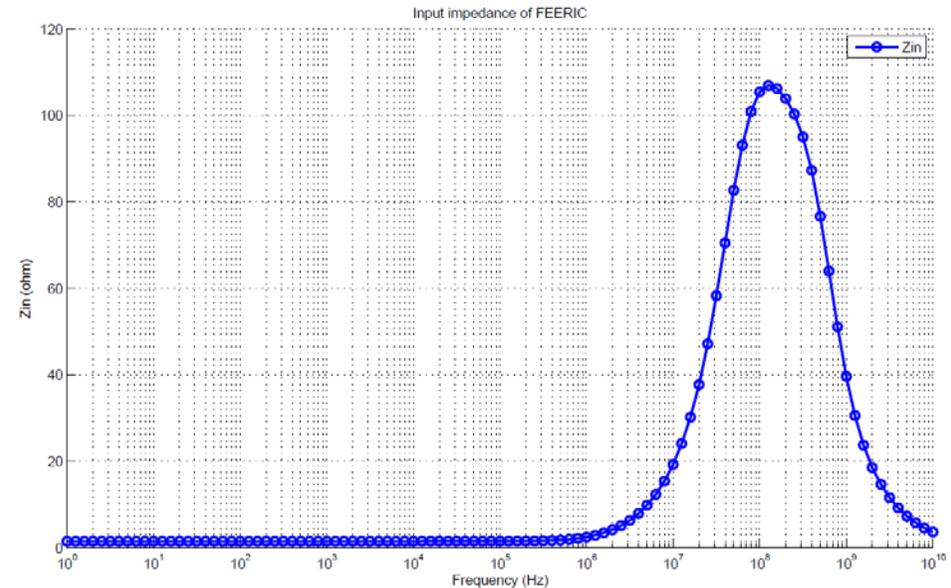


**Pré-série : 31 cartes, pas 2 cm, positive**  
**Gain (mV/fC) vs. no de canal**  
=> Faible dispersion

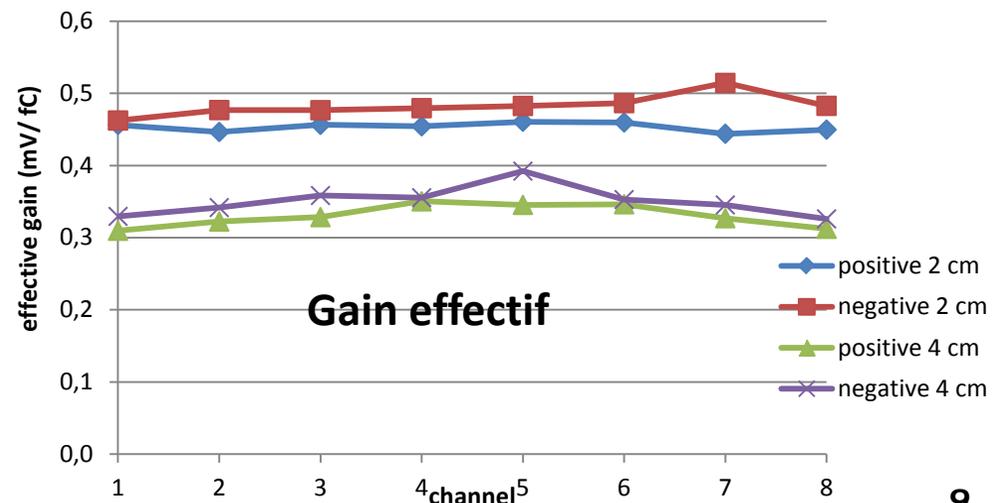
# Gain de FEERIC pré-série: couplage avec plan de strips



- Impédance caractéristique  $Z_c$  des strips
  - 33  $\Omega$  pour 2 cm et 21  $\Omega$  pour 4 cm
  - Matching avec  $Z_{in}$  FEERIC (fréquence dépendante) impossible (de plus, pistes PCB  $\sim 60 \Omega$ )
  - Transmission du signal strip  $\Rightarrow$  FEERIC imparfaite  $\Rightarrow$  gain « effectif »
  - Stratégie de garder  $Z_{in}$  FEERIC aussi faible que possible sur une bande large en fréquence



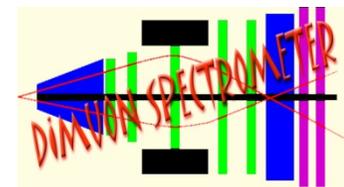
- Gain effectif
  - Injection du signal à l'extrémité du strip à l'opposé du FEE
  - 0.44-0.51 mV/fC avec strips de 2 cm
  - 0.31-0.39 mV/fC avec strips de 4 cm
  - Rappel: 0.85 mV/fC en injection directe
  - Meilleure transmission en courant pour  $Z_c$  strip proche de  $Z_{in}$  FEERIC



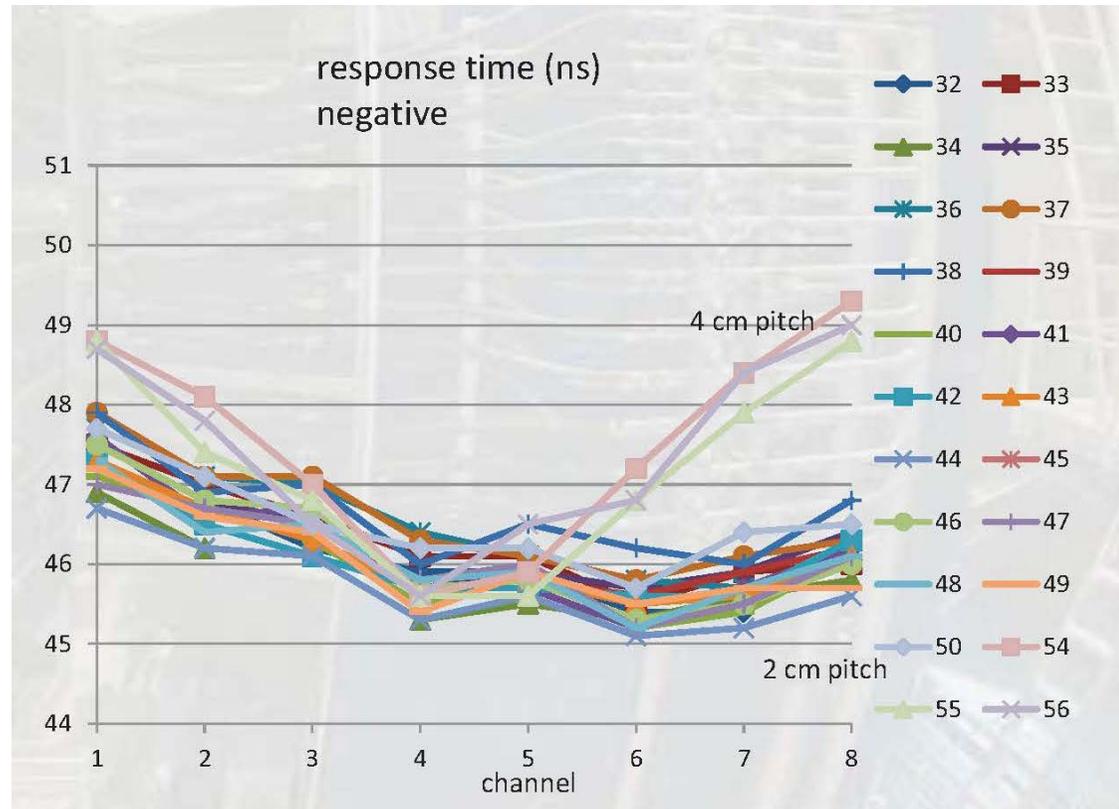


ALICE

# Performances temporelles FEERIC pré-série: mesures en "injection directe"



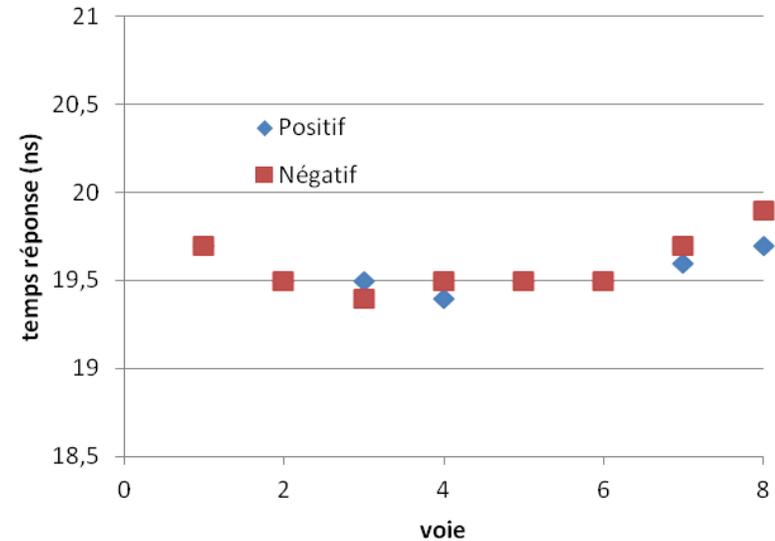
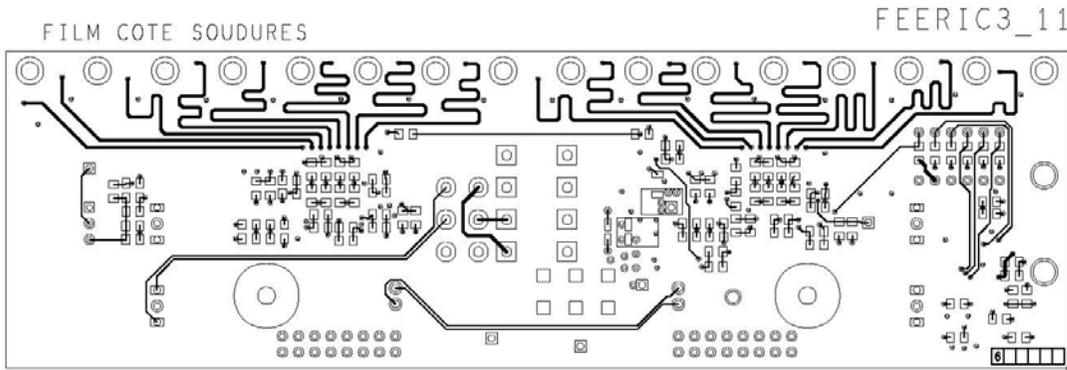
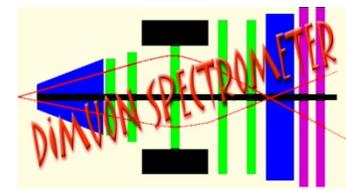
- ❑ Décalage systématique voie/voie de 2 ns max. pour les cartes au pas de 2 cm et 3.5 ns au pas de 4 cm
- ❑ Directement corrélé avec la longueur des pistes sur le PCB
- ❑ Piste sur le PCB
  - L ~ qqs nH/cm
  - C ~ 30 pF piste la plus longue
  - => déformation du signal
  - => effet sur réponse en temps



Pré-série : 19 cartes, pas 2 cm, négative et 3 cartes, pas de 4 cm, négative



# Cartes FEERIC prototype de "production"

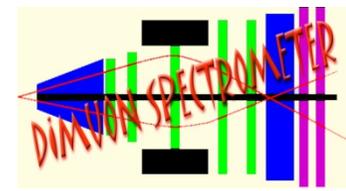


- Egalisation de la longueur des pistes sur le PCB
  - Décalage max. voie/voie < 500 ps
  - Peu d'influence sur le cross-talk ch/ch d'après mesures
- Les pistes sont sur le plan externe (un plan de masse d'un seul coté) de la carte pour limiter les L et C parasites
  - Peu d'influence sur la sensibilité au bruit ambiant d'après mesures
- Diodes de protection des entrées, de faible capacité (1 pF)
- Autres performances temporelles mesurées avec carte injectrice
  - Résolution temporelle < 250 ps pour  $q > 100$  fC, < 50 ps pour  $q = 1$  pC
  - Time walk < 1.2 ns pour  $100$  fC <  $q$  < 1 pC

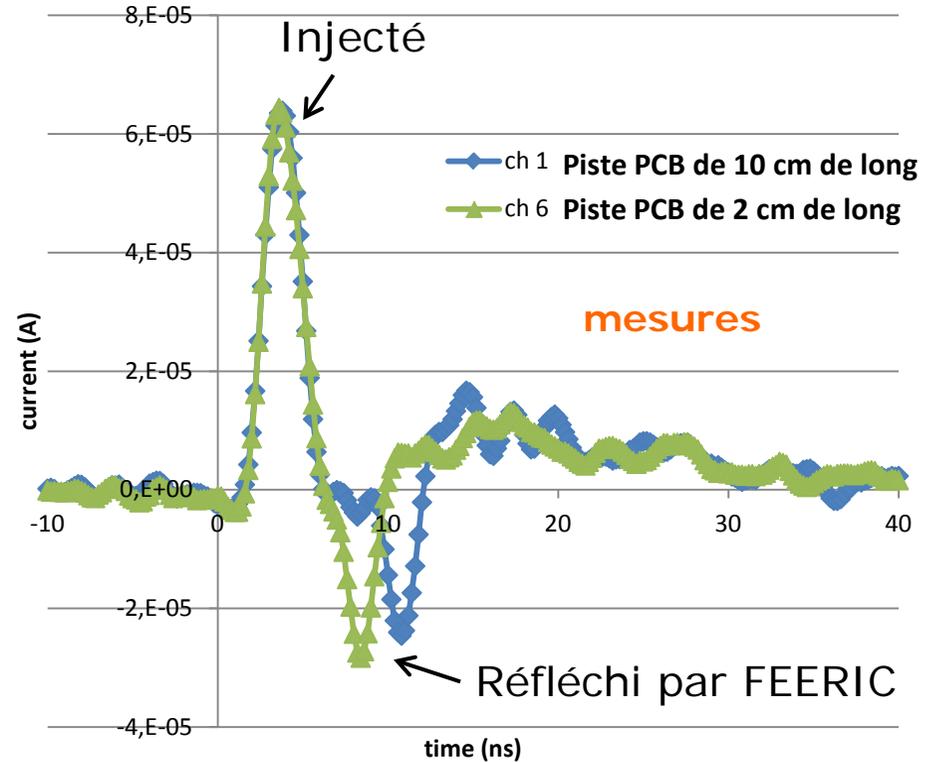
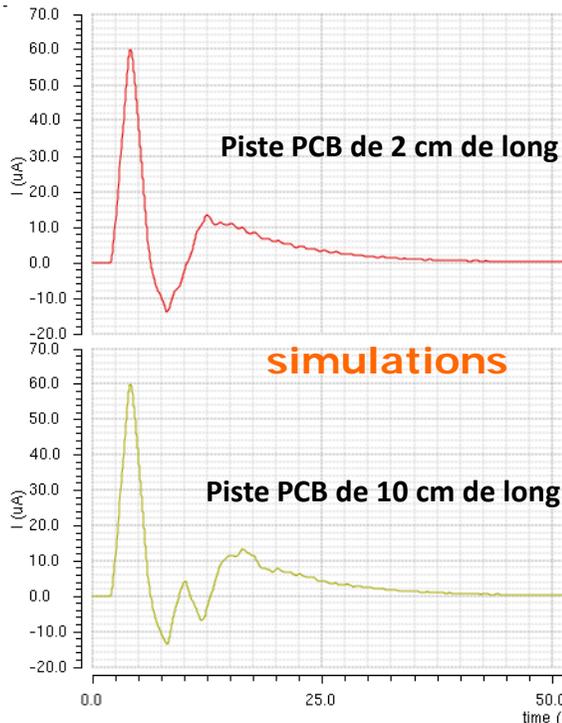
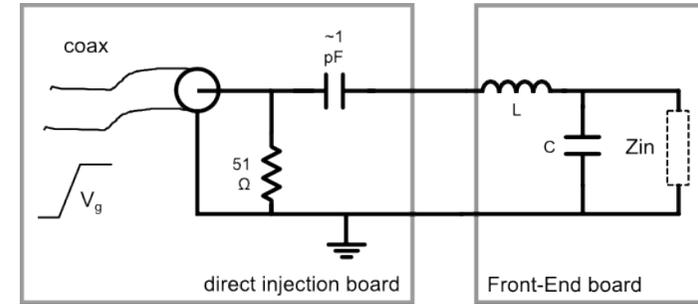


ALICE

# Simulations (en "injection directe" ici)



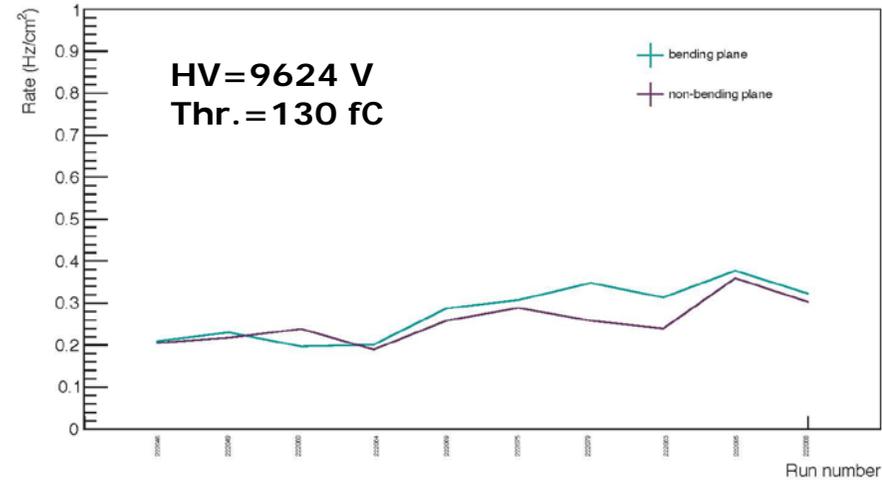
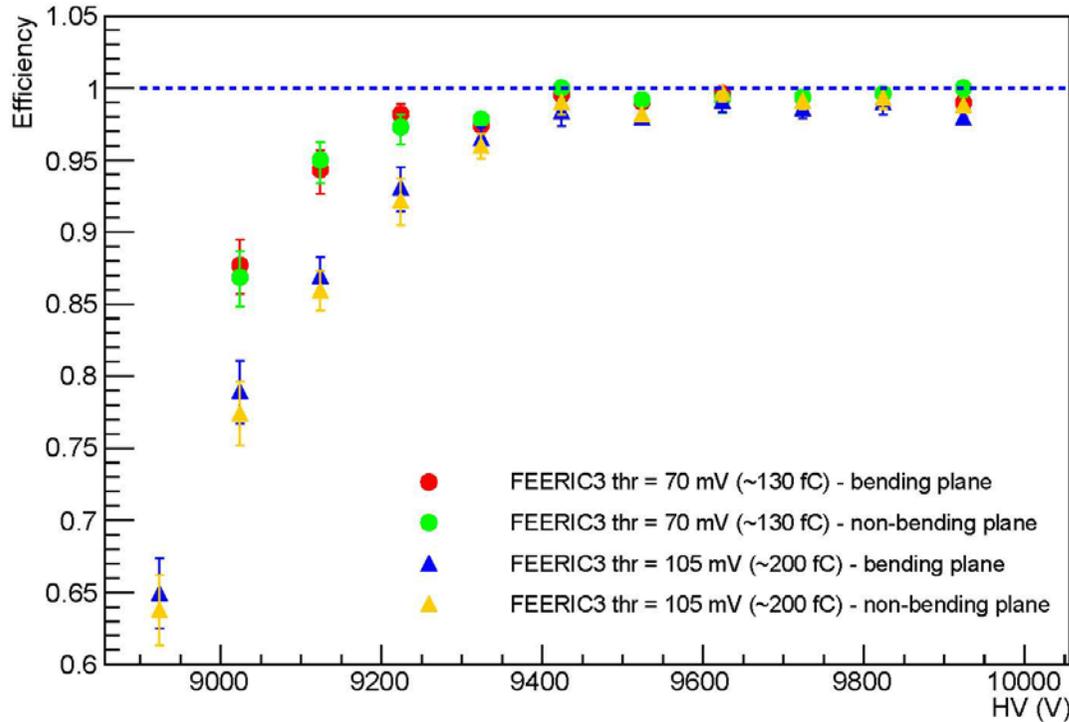
- ☐ Simulations en tenant compte des pistes du PCB (carte de pré-série) et de la réponse complète de FEERIC
  - la composante injectée du courant est bien reproduite; la composante réfléchi est partiellement reproduite seulement
  - gain simulé > mesuré, de 20% max.
  - réponse temporelle : mieux reproduite avec un modèle incluant L et C parasites des pistes PCB vs. modèle avec ligne de transmission (?)





ALICE

# Performance FEERIC pré-série: collisions p-p en caverne ALICE



## ☐ Taux de comptage

- 0.2 – 0.3 Hz/cm<sup>2</sup> (avec faisceau de très faible intensité)

## ☐ Faisceau

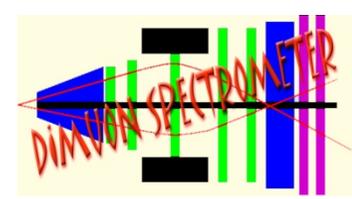
- Collisions pp@13 TeV (Juin 2015)

## ☐ Efficacité

- Efficacité > 97 % en polarité positive et négative

## ☐ Point de fonctionnement

- Shift de **-750 V** pour thr.=130 fC (x2 au dessus du seuil de bruit) vs. ADULT-7 mV
- **Gain en courant (en Q<sub>tot</sub>) d'un facteur 4 par rapport à ADULT-7mV dans ces conditions**



## ❑ **Projet FEERIC**

- Phases de R&D et pré-série terminées avec succès
  - ✓ 03/15 : EDR (Engineering design review)
- La phase de production commence
  - ✓ Les prototypes de cartes FEERIC de production donnent satisfaction
  - ✓ 11/15 : PRR (Production Readiness Review)
  - ✓ Développement du banc de test de production en cours

## ❑ **Planning à moyen terme**

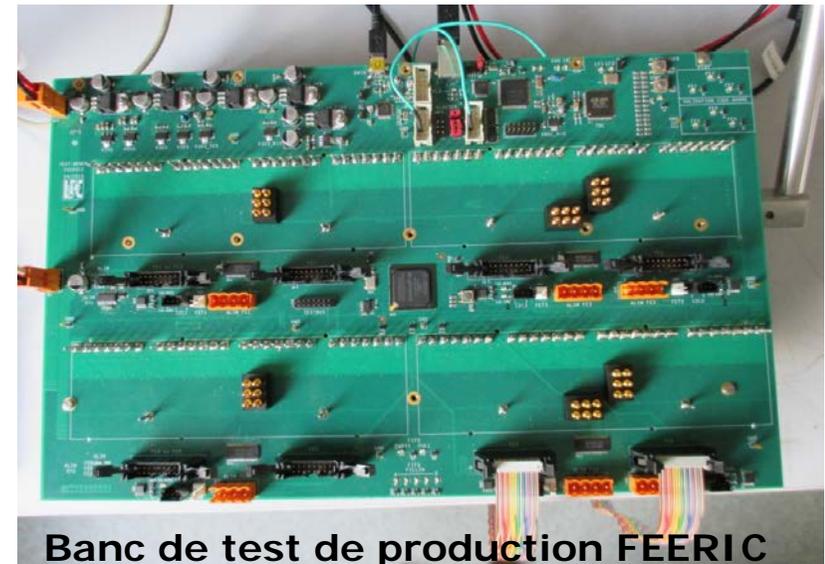
- Fin 2015-2018 : Production
- LS2 : Installation

## ❑ **Principales difficultés rencontrées**

- Précision des simulations vs. mesures
- Matching d'impédances

⇒ Respecter qqs règles de base rel. aux cartes rapides, bas bruit:

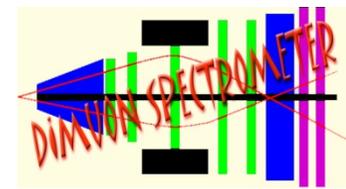
*Par ex: Philippe DUNAND , Ecole d'électronique CNRS-IN2P3 2012*  
[http://www.in2p3.fr/actions/formation/Numerique12/IN2P3\\_Frejus\\_112012.pdf](http://www.in2p3.fr/actions/formation/Numerique12/IN2P3_Frejus_112012.pdf)



**Banc de test de production FEERIC**



ALICE



# Backup slides